

Vergleich von Siliziumkarbid-Leistungshalbleitern
und ihre Anwendung in einem
wirkungsgradoptimierten PV-Wechselrichter

Dissertation

zur Erlangung des akademischen Grades

Doktor der Ingenieurwissenschaften

(Dr.-Ing.)

der Technischen Fakultät

der Christian-Albrechts-Universität zu Kiel

vorgelegt von

W.-Toke Franke

Harrislee

2013

1. Gutachter: Prof. Dr.-Ing. Friedrich W. Fuchs

2. Gutachter: Prof. Dr.-Ing. Lindemann

Datum der mündlichen Prüfung: Montag, 14.01.2013

Erklärung

Hiermit versichere ich, dass die Abhandlung, abgesehen von der Beratung durch den Betreuer, nach Inhalt und Form meine eigene Arbeit ist, sie weder als Ganzes noch Teile davon an einer anderen Stelle im Rahmen eines Prüfungsverfahrens vorgelegen hat, veröffentlicht worden ist oder zur Veröffentlichung eingereicht wurde und dass die Arbeit unter Einhaltung der Regeln guter wissenschaftlicher Praxis der Deutschen Forschungsgemeinschaft entstanden ist.

Harrislee, den 15.08.2012

Wulf-Toke Franke

Vorwort

Diese Arbeit entstand während meiner Tätigkeit als wissenschaftlicher Mitarbeiter am Lehrstuhl für Leistungselektronik und Elektrische Antriebe an der Christian-Albrechts-Universität zu Kiel.

Meinen größten Dank möchte ich Prof. Dr.-Ing. Friedrich W. Fuchs aussprechen für die Betreuung und Unterstützung dieser Arbeit sowie für die Bereitstellung der hervorragenden Lehrstuhl- und Laborinfrastruktur. Prof. Dr.-Ing. Andreas Lindemann danke ich für die Übernahme des Ko-Referates.

Außerdem danke ich meinen Kommilitonen und späteren Arbeitskollegen Christian Wesels und Sönke Thomsen für gegenseitige Motivation und Unterstützung während des Studiums und der anschließenden Zeit am Lehrstuhl. Desweiteren gilt mein Dank allen anderen Arbeitskollegen am Lehrstuhl, die mir in vielen fachlichen Gesprächen beratend halfen und mir ein angenehmes, kollegiales Arbeitsumfeld boten.

Herzlich bedanken möchte ich mich bei allen Studenten, die sich im Rahmen ihrer Studien- und/oder Diplomarbeiten bzw. als studentische Hilfskräfte mit PV-Wechselrichtern oder angrenzenden Themengebieten beschäftigt haben: Björn Wittig, Børge Carstens, Jens Schröder, Nils Oestreich, Alexander Groß, Claudia Kürtz, Mirco Scholz, Christian Benz, Till Klages und Hannes Vahldiek.

Mein herzlichster Dank gilt meinen Eltern Barbara und Wolfgang Franke, meinem Bruder Lasse Franke und ganz besonders meiner Frau Silke Franke sowie meinem Sohn Peer Ole und meiner Tochter Bente Gesa für ihre Geduld und moralische Unterstützung.

Deutsche Kurzfassung

Diese Arbeit beschäftigt sich mit der Untersuchung von modernen Siliziumkarbid-Leistungshalbleitern auf Bauteilebene und deren Anwendung auf Schaltungsebene am Beispiel eines wirkungsgradoptimierten Wechselrichters für Photovoltaikanwendungen.

Für die Untersuchungen auf Bauteilebene stehen drei Siliziumkarbid (SiC) Leistungshalbleiter und ein IGBT, der den neuesten Stand der Siliziumtechnologie widerspiegelt, zur Verfügung. Alle Bauteile gehören zur 1200 V-Spannungsklasse und sind für einen Strom von 6 bis 10 A klassifiziert. Zu den Siliziumkarbid-Schaltern gehören der Bipolartransistor, der Enhancement Mode JFET und der Depletion Mode JFET. Alle Leistungshalbleiter werden hinsichtlich ihres statischen und dynamischen Verhaltens messtechnisch analysiert sowie ihre Funktionsweise und Ansteuerung diskutiert. Die Ergebnisse werden in Form eines Vergleichs bewertet.

Die SiC-Leistungshalbleiter zeichnen sich durch überragende dynamische Eigenschaften im Vergleich zum Silizium-IGBT aus. Insbesondere die Schaltenergie des Enhancement Mode JFET liegt deutlich unterhalb der Schaltverluste des IGBTs. Bei den Durchlassverlusten kann beobachtet werden, dass der Referenz-IGBT und der Enhancement Mode JFET auf ähnlichem Niveau liegen, während der Bipolartransistor und der Depletion Mode JFET sehr viel höhere Verluste aufweisen. Die Ansteuerung der SiC-Komponenten gestaltet sich relativ aufwendig, da zum einen die Treiber wegen der steilen Schaltflanken robust gegen elektromagnetische Einkopplungen ausgelegt werden müssen und zum anderen die Leistungshalbleiter sehr spezielle Anforderungen an die Ansteuersignale stellen. Der Enhancement Mode JFET zeigt insgesamt die besten elektrischen Eigenschaften und wird für die weiteren Untersuchungen auf Schaltungsebene ausgewählt.

Nach einer detaillierten Analyse unterschiedlicher Schaltungstopologien für einen PV-Wechselrichter werden ein Z-Source-Wechselrichter, ein Neutral-Point-Clamped-Wechselrichter und ein spannungsgespeister Zwei-Stufen-Wechselrichter (VSI) analytisch, simulativ und messtechnisch auf ihren Wirkungsgrad und ihr Leckstromverhalten hin untersucht. Für Siliziumkarbid-Leistungshalbleiter eignen sich besonders der Z-Source und spannungsgespeiste Wechselrichter aufgrund der geforderten Sperrspannungen. Für Photovoltaikanwendungen ist jedoch der Z-Source-Wechselrichter wegen seines geringen Wirkungsgrades nicht relevant, so dass nur der VSI mit Siliziumkarbid-Schaltern realisiert wird. Hierfür wird eine für Siliziumkarbid-Leistungshalbleiter optimierte Leiterplatte entwickelt, die sich durch sehr geringe Kommutierungsinduktivitäten auszeichnet.

Insgesamt kann gezeigt werden, dass der Wirkungsgrad unter Verwendung von Siliziumkarbid-Bauteilen um mindestens 2 % gesteigert werden kann. Mit der zweistufigen To-

pologie können somit mindestens die gleichen Wirkungsgrade wie mit dem dreistufigen NPC-Wechselrichter bei sehr viel weniger Bauteilen erzielt werden. Im Teillastbereich fällt die Steigerung des Wirkungsgrades noch signifikanter aus.

Abstract

This thesis addresses the investigation of modern silicon carbide power semiconductors on component level and their application on system level using the example of an efficiency-optimized solar inverter.

For the analysis on component level three different types of silicon carbide power semiconductors and one state of the art silicon IGBT are considered. All devices have a blocking voltage of 1200 V and a current rating between 6 and 10 A. The investigated silicon carbide switches are a bipolar transistor, an enhancement mode JFET and a depletion mode JFET. All power semiconductors are studied regarding their static and dynamic behavior. Beside that their inner structure and driving requirements are discussed. The results of the different switches are compared to each other.

The dynamic behavior of the silicon carbide components is outperforming compared to the reference IGBT. Especially the switching energy of the enhancement mode JFET is significantly below the switching losses of the IGBT. For the static characteristics it could be observed that the conducting losses of the IGBT and the enhancement mode JFET are on the same level while the losses of the bipolar transistor and the depletion mode JFET are much higher. High efforts are required to control the silicon carbide switches since special requirements for the gate signals and high robustness against electromagnetical coupling are requested due to the steep switching slopes of the power devices during switching.

The enhancement mode JFET shows the best performance and is therefore chosen for further investigations on system level.

After a detailed discussion of different topologies for PV inverters, the Z-source inverter, the neutral point clamped inverter and the voltage source inverter are investigated in detail by means of simulation and measurements regarding their efficiency and the resulting leakage currents across the pv modules. The voltage source inverter turns out to be the most suitable topology for silicon carbide switches due to the level of blocking voltages of its switches and its high efficiency compared to the Z-source inverter. For the realization of the demonstrator an optimized printed circuit board is designed that has extremely low stray inductances within the commutation path.

To sum up, one could say that the efficiency of the VSI applying silicon carbide switches increases by 2% or more gaining the same level as the neutral point clamped inverter but with much less components. Particularity with regard to partial load efficiency is even higher.

Inhaltsverzeichnis

1	Einleitung	1
2	Grundlagen	5
2.1	Systembeschreibung	5
2.2	Grundlagen zu Leistungshalbleitern	6
2.2.1	Aufbau Silizium	8
2.2.2	Aufbau Siliziumkarbid	8
2.2.3	Wichtige Eigenschaften von Leistungshalbleitern	9
2.2.4	Wide-Band-Gap-Materialien	10
2.3	Der Photovoltaik-Generator	12
2.4	Passive Bauteile	15
2.4.1	Kapazitäten	15
2.4.2	Auslegung Zwischenkreis	18
2.4.3	Induktivitäten	19
2.4.4	Auslegung Netzfilter	29
2.5	Treiber: Generelle Anforderungen	32
2.5.1	Potentialeinkopplung	33
2.5.2	Signalaufbereitung und Schutz	35
2.5.3	Design der Treiberkarte	36
2.6	Methode zur Charakterisierung der Leistungshalbleiter	37
2.6.1	Beschreibung des Teststands	37
2.6.2	Definition der charakteristischen Schaltzeiten	39
2.6.3	Berechnung der Durchlass- und Schaltverluste	40
3	Moderne Leistungshalbleiter und Treiber	43
3.1	Übersicht	43
3.2	Die Silizium-Leistungsdiode	45
3.2.1	Funktionsprinzip	45
3.2.2	Schaltverluste	47
3.2.3	Durchlassverluste	48

3.3	Der Silizium-IGBT	48
3.3.1	Funktionsprinzip	48
3.3.2	Treiber	49
3.3.3	IGBT: Statische Eigenschaften	50
3.3.4	IGBT: Dynamisches Verhalten	51
3.4	Der Siliziumkarbid-Bipolartransistor	56
3.4.1	Funktionsprinzip	56
3.4.2	Treiber	58
3.4.3	SiC-Bipolartransistor: Statische Eigenschaften	59
3.4.4	SiC-Bipolartransistor: Dynamisches Verhalten	62
3.5	Der Siliziumkarbid Depletion Mode JFET	65
3.5.1	Funktionsprinzip	66
3.5.2	Treiber	69
3.5.3	SiC Depletion Mode JFET: Statische Eigenschaften	71
3.5.4	SiC Depletion Mode JFET: Dynamisches Verhalten	74
3.6	Der Siliziumkarbid Enhancement Mode JFET	76
3.6.1	Aufbau und Funktionsprinzip	78
3.6.2	Treiber	79
3.6.3	SiC Enhancement Mode JFET: Statische Eigenschaften	82
3.6.4	SiC Enhancement Mode JFET: Dynamisches Verhalten	84
3.7	Vergleich der SiC-Leistungshalbleiter mit dem Si-IGBT	87
3.8	Zusammenfassung und Fazit	94
4	Der wirkungsgradoptimierte Wechselrichter	97
4.1	Randbedingungen des Systems	98
4.2	Leckströme an den Solarmodulen	99
4.3	Einphasige Topologien	101
4.3.1	Einphasiger spannungsgespeister Wechselrichter	102
4.3.2	Die H5-Topologie	103
4.3.3	Die HERIC-Topologie	104
4.3.4	HERIC und H5 Topologien im Dreiphasensystem	105
4.3.5	Vergleich der einphasigen Topologien	105
4.4	Dreiphasige Topologien	106
4.4.1	Der spannungsgespeiste dreiphasige Zwei-Stufen-Wechselrichter	108
4.4.2	Dreistufige Topologien	109
4.4.3	Der Z-Source-Wechselrichter	111
4.5	Regelung des Wechselrichters	112
4.5.1	MPP-Tracking	114
4.5.2	Regelung des Hochsetzsteller	114

4.5.3	Das dq0-System	119
4.5.4	Netzsynchronisation	120
4.5.5	Regelung des Netzstromes	121
4.6	Verluste des Wechselrichters	123
4.6.1	Analytische Berechnung der Verluste des Hochsetzsteller	126
4.6.2	Analytische Berechnung der Verluste des spannungsgespeisten Zwei- Stufen-Wechselrichters	126
4.6.3	Analytische Berechnung der Verluste des NPC-Wechselrichters	127
4.6.4	Analytische Berechnung der Verluste des Z-Source-Wechselrichters	128
4.7	Leiterplattenlayout	131
4.8	Vergleich der Topologien	137
4.8.1	Vergleich der Topologien hinsichtlich ihrer Wirkungsgrade	137
4.8.2	Einfluss der wechselrichterseitigen Induktivität auf den Wirkungsgrad	143
4.9	Zusammenfassung und Fazit	148
4.9.1	Zusammenfassung	148
4.9.2	Fazit	148
5	Zusammenfassung, Fazit und Ausblick	151
5.1	Zusammenfassung	151
5.2	Fazit	154
5.3	Ausblick	155
6	Literatur- und Quellenverzeichnis	157
7	Anhang	171
7.1	Physikalische Grundlagen zum Aufbau von Halbleitern	171
7.1.1	Das Bändermodell	171
7.1.2	Dotierung	173
7.1.3	Spezifischer Widerstand und Stromfluss	174
7.1.4	Der pn-Übergang	175
7.1.5	Der Halbleiter-Metall Kontakt	177
7.2	Fehlerrechnung bei der Bestimmung des Wirkungsgrades	180
8	Eigene Veröffentlichungen	183

Abkürzungsverzeichnis

Allgemeine Variablendarstellung

$u(t), u$	zeitlicher Augenblickswert
\tilde{u}, U	Gesamteffektivwert
\hat{u}	Scheitelwert, Spitzenwert
\bar{u}	Mittelwert
\underline{u}	Phasor
\vec{H}	Vektor

Hochgestellte Indizes

1	Grundschwingung
<i>cl</i>	Clamping Diode beim NPC-Wechselrichter betreffend
<i>D7</i>	Zwischenkreisdioden bei ZSI betreffend
<i>Diode</i>	Diode betreffende Größe
<i>IGBT</i>	IGBT betreffende Größe
<i>in</i>	innerer Halbleiter beim NPC-Wechselrichter betreffend
<i>out</i>	äußerer Halbleiter beim NPC-Wechselrichter betreffend
<i>th</i>	thermisch
+ -	ionisiert

Tiefgestellte Indizes

0	Bezugswert
<i>a, b, c</i>	Größen im abc-System
<i>BC</i>	Hochsetzsteller betreffende Größe
<i>C</i>	Kondensator betreffende Größe

	Chip betreffende Größe
Cu	die Windungen betreffende Größe
dc	Zwischenkreis betreffende Größe
$d, q, 0$	Größen im dq0-System
$IGBT$	IGBT betreffende Größe
$Diode$	Diode in der B6-Brücke betreffende Größe
$Eddy$	Wirbelströme betreffende Größen
Fe	Eisen
g	das Netz, die Netzseite betreffende Größe
ges	Gesamt
$Hyst$	Hystereses betreffende Größe
HSS	den Hochsetzsteller betreffende Größe
ind	Induktivität betreffende Größe
in	Eingangsgröße
inv	den Wechselrichter betreffende Größen
LHL	den Leistungshalbleiter betreffend
max	Maximalwert
min	Minimalwert
n	negative Ladungsträger betreffende Größen bzw. den n-dotierten Bereich betreffend
opt	optimaler Wert
out	Ausgangsgröße
p	positive Ladungsträger betreffende Größen bzw. den p-dotierten Bereich betreffend
PV	den Solargenerator betreffende Größe
ref	Referenzgröße
$rated$	Nenngröße
sat	Sättigungsgröße
SZ	die Solarzelle bzw. der Solaranlage betreffende Größe
th	eine thermische Größe betreffend
v	einen Schalter betreffende Größe
VSI	spannungsgespeisten Zwei-Stufen-Wechselrichter betreffende Größe
$\alpha, \beta, 0$	Größen im $\alpha\beta 0$ -System
δ	Luftspalt
ν	Index

Spezielle Formelzeichen

A	Fläche
a	Verhältnis zwischen Ein- und Ausschaltdauer eines Schalters
A_L	magnetischer Leitwert
b	Breite
B	magnetische Flussdichte
c	Lichtgeschwindigkeit
C	Kapazität
C_j	Sperrschichtkapazität
C_f	Kapazität des LCL-Filters
C_G	Gatekapazität
C_{GD}	Gate-Drain Kapazität
C_{kom}	Kommutierungskapazität
d	Abstand
	Durchmesser
D	Shoot-Through-Duty-Cycle des Z-Source-Wechselrichter
D	Diffusionskonstante
D_n	Diffusionskonstante der Elektronen
D_p	Diffusionskonstante der Löcher
D_{ox}	Verlustfaktor des Dielektrikums eines Kondensators
E	Energie
	Betrag der elektrische Feldstärke
\vec{E}	elektrische Feldstärke
e_0	Elektronenladung
E_C	Energieniveau des Leitungsbandes
E_F	Fermienergie
E_{Fi}	intrinsische Fermienergie
E_G	Energie der Bandlücke
E_{krit}	theoretische Durchbruchfeldstärke
E_V	Energieniveau des Valenzbandes
E_{off}	Ausschaltverlustenergie eines LHL
E_{on}	Einschaltverlustenergie eines LHL
f	Frequenz
F_{fx}	Frequenzabhängiger Korrekturfaktor
g	Spannungsexponent
	Aussteuergrad
G_H	Übertragungsfunktion eines Halteglieds
G_R	Übertragungsfunktion des Reglers
G_S	Übertragungsfunktion der Strecke

H_{Fe}	magnetische Feldstärke im Eisen
h, \hbar	Plancksches Wirkungsquantum
I	Strom
i_{100}	Auf 100 Hz normierter Wechselstrom
I_B	Basisstrom
i_C	Kollektorstrom
I_D	Drainstrom
i_{leck}	Leckstrom über der parasitären Kapazität der Solarmodule
i_{ref}	Referenzstrom zur Bestimmung der Schaltverluste in LHL
i_{st}	Shoot-Through-Strom
j	Stromdichte
k	Boltzmann-Konstante
K_D	Regelverstärkung des Differentialteils
K_i	Sicherheitsfaktor
K_I	Regelverstärkung des Integralteils
K_R	Regelverstärkung des Proportionalteils
l	Bahnlänge Länge
L_0	Nennlebensdauer eines Elektrolytkondensators
l_{Fe}	mittlere Weglänge im Eisen
L_D	Diffusionslänge
L_{ESL}	Ersatzinduktivität eines Kondensators
L_n	Diffusionslänge im n-Gebiet
L_p	Diffusionslänge im p-Gebiet
l_{red}	Faktor um den die Leckströme reduziert werden
M	Modulationsgrad
m_D	Diodenfaktor der Solarzelle
m_e	Masse eines Elektrons
$m(t)$	Modulationsfunktion
N	Anzahl der Windungen einer Induktivität
n	freie Elektronen
N_A	Dichte der Akzeptoren
N_B	Dotierung der Basis
N_C	Zustandsdichte im Leitungsband
N_D	Dichte der Donatoren
N_E	Dotierung des Emitters
n_i	intrinsische Ladungsträgerdichte
$n_{i,0}$	Dichte der freien Elektronen

n_{p0}	Konzentration der Minoritätsträger im p-dotierten Halbleiter
N_V	Zustandsdichte im Valenzband
p	freie Löcher
P_{ano}	Anormale Verluste im Kern einer Spule
P_c	Durchlassverlustleistung
P_{in}	Eingangsleistung
$p_{i,0}$	Dichte der freien Löcher
P_{loss}	Gesamtverlustleistung
p_{n0}	Konzentration der Minoritätsträger im n-dotierten Halbleiter
P_{sw}	Schaltverlustleistung
P_V	Verlustleistung
Q_D	Diffusionsspeicherladung
q_e	Ladung eines Elektrons
Q_G	Gateladung
r	Radius
R_0	konstanter Widerstand eines Kondensators
R_B	Bahnwiderstand des LHL
r_B	spezifischer Bahnwiderstand des LHL
$r_{CE,on}$	Kollektor-Emitter Bahnwiderstand
R_{CH}^{th}	thermischer Übergangswiderstand zwischen Gehäuse und Kühlkörper
r_D	spezifischer Widerstand der Driftzone
R_{ESR}	Seriensatzwiderstand eines Kondensators
R_{ESP}	Parallelersatzwiderstand eines Kondensators
r_F	Bahnwiderstand einer Diode
R_f	frequenzabhängiger Widerstand eines Kondensators
	Parallelwiderstand des LCL-Filters
$R_{G,int}$	interner Gatewiderstand
R_p	Parallelwiderstand der Solarzelle
R_s	Serienwiderstand der Solarzelle
R_{Skin}	Aus dem Skineffekt resultierender Widerstand
R_T	temperaturabhängiger Widerstand eines Kondensators
r_{th}	spezifischer thermischer Widerstand
$R_{th,CA}$	thermischer Übergangswiderstand zwischen Gehäuse und Umgebung
$R_{th,JC}$	thermischer Übergangswiderstand zwischen Sperrschicht und Gehäuse
T	Temperatur
T	Periodendauer
T_0	Dauer des Shoot-Through-Zustandes während einer PWM-Periode
ΔT_0	Kerntemperaturanstieg in einem Kondensator

T_1	Dauer der aktiven und Nullzustände während einer PWM-Periode
T_A	Umgebungstemperatur
T_C	Curier-Temperatur
$t_{d(off)}$	Ausschaltverzögerungszeit
$t_{d(on)}$	Einschaltverzögerungszeit
t_f	Fallzeit des Stromes
t_{fr}	Durchlassverzögerungszeit einer Diode (Freiwerdezeit)
T_J	Sperrschichttemperatur
t	Zeit
T_{max}	Maximaltemperatur
T_n	Nachstellzeit
t_{off}	Ausschaltzeit
t_{on}	Einschaltzeit
t_r	Anstiegszeit des Stromes
$t_{sw,off}$	Dauer des Ausschaltvorgangs
$t_{sw,on}$	Dauer des Einschaltvorgangs
T_v	Vorhaltezeit
U	Spannung
U_{BE}	Basis-Emitter-Spannung
U_{BR}	Durchbruchspannung
U_{C1}, U_{C2}, U_C	Spannung über der Zwischenkreiskapazität
$U_{CE,sat}$	Kollektor-Emitter Sättigungs-/Schleusenspannung
U_D	Diffusionsspannung
U_{DS}	Drain-Source Spannung
U_F	Vorwärtsspannungsabfall am LHL
$U_{F,0}$	Schleusenspannung einer Diode
U_{ext}	externe Spannung
G_{GS}	Gate-Source Spannung
U_i	Spannungsabfall über der Mittelschicht eines LHLs
U_K	Kontaktspannung
u_k	Kurzschlussspannung
$u_{L,verk}$	Verkettete Netzspannung
U_{MS}	Spannung zwischen Mittelpunkt des Zwischenkreises und Sternpunkt des Netzes
U_{sense}	Schwellenspannung bei der ein Ereignis ausgelöst wird
U_T	Temperaturspannung des LHL
V	Volumen
$v_{sat,n}$	Sättigungsgeschwindigkeit der Elektronen

W_D	Weite der Driftzone
W_{FD}	Fermi-Dirac-Verteilungsfunktion
W_{HL}	Austrittsarbeit des Leistungshalbleiters
w_i	Ausdehnung der Mittelschicht eines LHLs
W_L	Feldenergie einer Induktivität
W_{Me}	Austrittsarbeit des Metalls
W_{RLZ}	Ausdehnung der Raumladungszone
x	Distanz in x-Richtung
α_{th}	thermischer Ausdehnungskoeffizient
β	Kernverlustkoeffizient
	Stromverstärkung des BJTs
η	Wirkungsgrad
δ	Länge eines Luftspaltes
	Eindringtiefe
ε	elektrische Permittivität
ε_0	Permittivität im Vakuum
ε_r	relative Permittivität
λ	Wellenlänge des Lichtes
λ_{th}	spezifischer thermischer Leitwert
ϕ	magnetischer Fluss
Ψ	verketteter magnetischer Fluss
Φ_M	Potentialbarriere am Metall
ω	Netzkreisfrequenz
ω_{res}	Resonanzfrequenz
ω_E	Eckfrequenz
κ	elektrische Leitfähigkeit
μ_0	magnetische Feldkonstante ($4\pi \cdot 10^{-7}$ Vs/Am)
μ_B	Bohrsches Magneton
μ_r	Permeabilitätszahl
μ_n	Beweglichkeit der Elektronen
μ_p	Beweglichkeit der Löcher
ρ	spezifischer Widerstand
	Dichte
$\tau_{th,J}$	Zeitkonstante der Sperrschicht
φ	Phasenwinkel der Grundschwingung zwischen Strom und Spannung im Netz

Abkürzungen

AC	Wechselspannung, Wechselstrom
$D_1 - D_6$	Diodenbezeichnungen der B6-Brücke
BJT	Bipolartransistor
D_7	Bezeichnung der Zwischenkreisdiode
DC	Gleichspannung, Gleichstrom
<i>div</i>	Division, Skalierung eines Oszilloskop
DM	Depletion Mode (Verarmungstyp)
EM	Enhancement Mode (Anreicherungstyp)
EMV	Elektromagnetische Verträglichkeit
IC	Integrated Circuit (integrierter Schaltkreis)
GaN	Galliumnitrid
IGBT	Insulated Gate Bipolar Transistor
JFET	Junction Field Effect Transistor
LHL	Leistungshalbleiter
LV	Lateral-Vertikal
MOSFET	Metal Oxid Field Effect Transistor
MPP	Maximum Power Point
MPPT	Maximum Power Point Tracking
PWM	Pulse Width Modulation (Pulsbreitenmodulation)
PLL	Phase Locked Loop
RLZ	Raumladungszone
Si	Silizium
SiC	Siliziumkarbid
SMD	Surface Mounted Device (oberflächenmontiertes Bauelement)
SVPWM	Raumzeigermodulation
$V_1 - V_6$	IGBT-Bezeichnungen der B6-Brücke
V	Vertikal
VV	Vertikal Vertikal im Gegensatz zu LV
Z_0, Z_7	Nullzustände
Z_0^*, Z_7^*	Shoot-Through-Zustände
$Z_1 - Z_6$	aktive Schaltzustände

1 Einleitung

Abgesehen von wenigen Ausnahmen wie Kern-, Geothermie- oder Gezeitenkraftwerken nutzen heute alle Kraftwerke die Energie der Sonne. Während in Kohle und Öl die Sonnenenergie von vor einigen 100.000 Jahren gespeichert ist, sind Wind und Fließwasser die Folge von Sonneneinstrahlung der letzten Tage oder Monate. Sie stehen damit unabhängig von der aktuellen Sonneneinstrahlung zur Verfügung. Enger an den Sonnenzyklus sind solarthermische und Photovoltaikkraftwerke gebunden. Während bei solarthermischen Kraftwerken das thermische Spektrum der Einstrahlung zur Erwärmung eines Arbeitsmediums genutzt wird, das anschließend in einem Carnot-Kreisprozess einer Wärmekraftmaschine zugeführt wird, wird bei der Photovoltaik die Strahlungsenergie eines diskreten Spektrums, das von dem Halbleitermaterial der Solarzelle abhängt, direkt in elektrische Energie gewandelt. Die Energieausbeute einer solchen Solarzelle hängt stark vom verwendeten Halbleitermaterial ab. So können die höchsten Wirkungsgrade mit monokristallinen Siliziumzellen (über 20 %) gefolgt von polykristallinen Zellen (bis 16 %) erreicht werden. Mit geringen Wirkungsgrad (5-7 %) sind die deutlich günstigeren Dünnschicht solarzellen aus amorphem Silizium erhältlich. Neueste Entwicklungen in der Solarzellentechnik ermöglichen Zellen mit Wirkungsgraden über 41 % unter Verwendung von GaAs als Substrat. Ein weiterer Trend ist in der Entwicklung von Tandem- oder Tripelzellen zu erkennen, bei denen zwei bzw. drei pn-Übergänge für unterschiedliche Lichtspektren gestapelt werden.

Allen Zellen ist jedoch gemeinsam, dass ihre typische Ausgangsspannung mit 0,5 V sehr gering ist. Daher werden für die technische Nutzung viele Zellen zu einem Solarmodul in Reihe geschaltet, so dass sich Modulspannungen von 20 V bis 60 V ergeben. Soll die solare Energie in das öffentliche Stromnetz eingespeist werden, so werden die Module bis zu einer Systemspannung von heute 1000 V zusammengeschaltet. Da die Solarzelle eine von der solaren Einstrahlung und der Zelltemperatur abhängige Gleichspannung liefert, muss die Spannung über einen Wechselrichter in Amplitude und Frequenz den Anforderungen des Netzes angepasst werden.

Diese Energiegewinnung ist im Vergleich zur Verbrennung von fossilen Rohstoffen heute noch verhältnismäßig teuer. Dennoch ist unter dem Gesichtspunkt der Nachhaltigkeit

und des steigenden weltweiten Energiebedarfs, der größtenteils dem Wachstum der Weltbevölkerung und dem Streben der Menschen nach Komfort geschuldet ist, die Suche nach alternativen und regenerativen Energiequellen dringend erforderlich.

Die Nutzung der Sonnenenergie bietet sich besonders an, weil ein Großteil der Länder, in denen in Zukunft ein stark steigender Energiebedarf absehbar ist, in geographischen Teilen der Erde mit einer besonders hohen Sonneneinstrahlung liegt. Gleichzeitig sind in den letzten Jahren die Preise für Solarmodule stetig gesunken.

Aufgrund der hohen Investitionskosten einer Photovoltaikanlage werden hohe Anforderungen an die Effizienz und Zuverlässigkeit des Wechselrichters gestellt, um eine möglichst zügige Amortisation zu erzielen. Daneben spielen die mechanischen Abmessungen bei der Installation eine nicht unerhebliche Rolle. Um diesen beiden Aspekten Rechnung zu tragen, könnte die Verwendung von neu entwickelten Leistungshalbleitern auf Siliziumkarbid-Basis beitragen.

Um sich dem Ziel eines hocheffizienten Wechselrichters unter Verwendung von SiC-Leistungshalbleitern zu nähern, werden zunächst in Kapitel 2 für das Gesamtverständnis dieser Arbeit notwendige Grundlagen und Definitionen gelegt.

Im Kapitel 3 werden die neuen, meist nur als Laborsamples erhältlichen Leistungshalbleiter vorgestellt und hinsichtlich ihrer statischen und dynamischen Eigenschaften charakterisiert. Daneben werden auch die spezifischen Anforderungen an die Ansteuerung der Leistungshalbleiter, die zum Teil erheblich von den bekannten Anforderungen der Silizium-Leistungshalbleiter abweicht, diskutiert und Lösungsvorschläge genannt. Dieses Kapitel schließt mit einem bewertenden Vergleich der SiC-Leistungshalbleiter mit einem State of the Art Si-Leistungshalbleiter ab.

Der SiC-EMJFET wird ausgewählt, um ihn in einem Solarwechselrichter einzusetzen.

Im Kapitel 4 werden die Anforderungen an einen Solarwechselrichter spezifiziert, erfolgsversprechende Topologien am Rechner simuliert und die aussichtsreichsten Schaltungen experimentell untersucht. Insbesondere wird auf die analytische Berechnung der Verluste der Leistungshalbleiter sowie auf das Regelkonzept eingegangen. Das Schaltungslayout wird optimiert, um die SiC-Leistungshalbleiter nicht nur sicher, sondern auch möglichst effizient einzusetzen. Am Ende des Kapitel 4 zeigt ein messtechnischer Vergleich der evaluierten Schaltungstopologien, wie die SiC-Leistungshalbleiter unter Verwendung unterschiedlicher induktiver Elemente einen Beitrag zu einem idealen Solarwechselrichter leisten können.

In Kapitel 5 werden die gewonnen Erkenntnisse zusammengefaßt, bewertet und ein Ausblick auf die rasante Entwicklung im Bereich der Solarwechselrichter und den Siliziumkarbid-Leistungshalbleitern gegeben.

2 Grundlagen

Dieses Kapitel gibt ein Überblick über das System Solarwechselrichter. Außerdem wird die Funktion der Leistungshalbleiter und des Photovoltaikgenerators erklärt. Nach einer Betrachtung der passiven Elemente wie Kondensatoren und Spulen werden die generellen Anforderungen an die Treiber zur Ansteuerung von Leistungshalbleitern beleuchtet. Abschließend wird der Versuchsstand zur Charakterisierung der modernen Leistungshalbleiter sowie Definitionen zur Auswertung der Ergebnisse diskutiert.

Teile diese Kapitels sind bereits in [1] veröffentlicht worden.

2.1 Systembeschreibung

In einer Photovoltaikanlage wird die von der Sonne eingestrahelte Lichtenergie unmittelbar in elektrische Energie gewandelt und zur Einspeisung in das öffentliche Stromnetz umgeformt. Die einzelnen Bestandteile der Photovoltaikanlage sind in Abbildung 2.1 dargestellt.

Links befindet sich der Generator bestehend aus einem Solarzellenfeld (Kapitel 2.3). Da die Ausgangsspannung des Generators mit der Sonneneinstrahlung variiert, kann optional

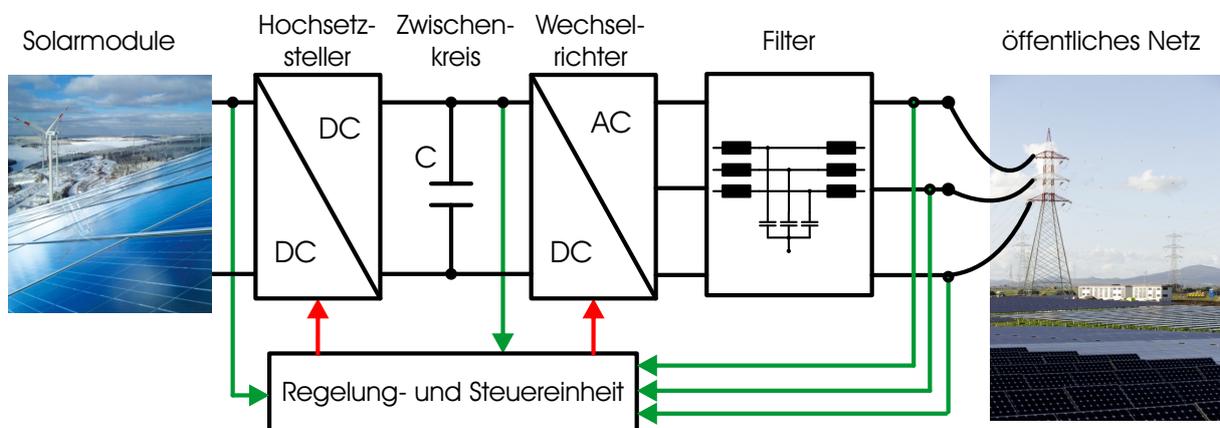


Abb. 2.1: System aus Solarmodul, Wechselrichter und Netz (Bilder [2])

ein Gleichstromsteller (z.B. ein Hochsetzsteller) zur Erweiterung des Eingangsspannungsbereiches verwendet werden. Der über den Zwischenkreis an den Hochsetzsteller gekoppelte Wechselrichter erzeugt aus der Gleichspannung einen Wechsel- oder Drehstrom mit Netzfrequenz. Dieser wird vor der Einspeisung ins öffentliche Netz über ein Filter geglättet. Die grundlegende Funktionsweise des Wechselrichter besteht darin, die Gleichspannung mit einer Frequenz, die deutlich größer als die Grundfrequenz der Netzspannung ist zu „zerhacken“. Das heißt, es wird abwechselnd die positive oder negative Gleichspannung für kurze Pulse über ein geeignetes Netzfilter gegen die Spannung des Versorgungsnetzes geschaltet. Durch Variation der einzelnen Pulsdauern wird ein sinusförmiger Strom moduliert [3]. Zur elektrischen Entkopplung von Generator bzw. Gleichstromsteller und Wechselrichter befinden sich vor dem Wechselrichter und dem Gleichstromsteller Zwischenkreiskapazitäten. Sie speichern kurzzeitig Energie zwischen, da der mittlere Leistungsfluss zwar konstant ist, jedoch die Augenblicksleistung mit der Schaltfrequenz bei DC-DC-Stellern und dreiphasigen Wechselrichtern und zusätzlich mit der doppelten Netzfrequenz bei einphasigen Topologien pulsiert (Kapitel: 4.3 und 4.4).

Neben den am Leistungsfluss beteiligten Komponenten ist zusätzlich eine Steuerungs- und Regelungseinheit notwendig, deren Hauptkomponenten ein Prozessor, Messeinrichtungen und hardwareseitige Schutzeinrichtungen sind.

2.2 Grundlagen zu Leistungshalbleitern

Ein zentraler Bestandteil von Photovoltaikanlagen sind Halbleiter. Sie sind die Basis der Solarzellen, der Leistungsschalter und der Treiber im Gleichstromsteller und Wechselrichter sowie des Prozessors in der Steuereinheit. In dieser Arbeit liegt der Schwerpunkt auf den Leistungsschaltern.

Allen Leistungshalbleitern ist gemeinsam, dass ihre i - u -Kennlinie von der idealen und angestrebten i - u -Kennlinie abweicht. Abbildung 2.2 zeigt beispielsweise die ideale i - u -Kennlinie einer Leistungsdiode. Sie besagt, dass im eingeschalteten Zustand ein beliebig hoher Strom ohne Spannungsabfall am Leistungshalbleiter fließen kann. Im ausgeschalteten Zustand sperrt das Bauteil eine beliebig hohe Spannung, ohne dass ein Leckstrom fließt. Idealerweise schaltet der Leistungshalbleiter in unendlich kurzer Zeit zwischen den beiden Zuständen. Die tatsächlich realisierbare i - u -Kennlinie von Leistungshalbleitern ist in Abbildung 2.3 skizziert. Im Gegensatz zur idealen Kennlinie ist ein Spannungsabfall über dem Leistungshalbleiter in Abhängigkeit des Stromes zu erkennen, sowie ein Leckstrom im sperrenden Zustand. Desweiteren ist die maximale Sperrspannung auf die Durchbruchspannung begrenzt. Die Begrenzung des maximalen Stromes ist indirekt über

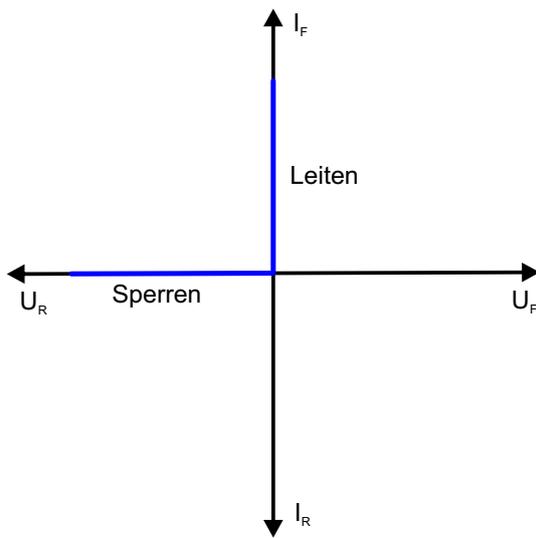


Abb. 2.2: Ideale i-u-Kennlinie einer Leistungsdiode

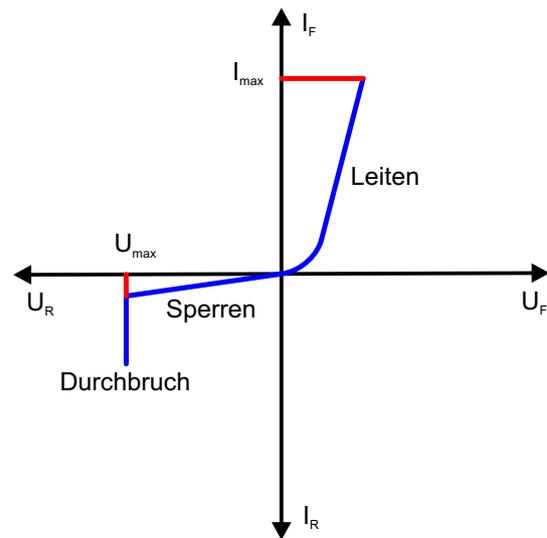


Abb. 2.3: Reale i-u-Kennlinie einer Leistungsdiode

die maximale Durchlassverlustleistung, die von dem Vorwärtsspannungsabfall verursacht wird, gegeben. Die Verlustleistung, die das Bauteil nach außen abführen kann, wird durch den mechanischen Aufbau limitiert. Dadurch ergeben sich die in der Abbildung 2.3 gezeigten maximalen Betriebspunkte im ein- und ausgeschalteten Zustand. Das Umschalten zwischen den beiden Zuständen findet in einer vom Bauteiltyp abhängigen endlichen Zeit statt. Ziel der Weiterentwicklung von Leistungshalbleitern ist es, sich möglichst gut der Kennlinie in Abbildung 2.2 anzunähern [4].

Derzeit werden für Solarwechselrichter fast ausschließlich Insulated Gate Bipolar Transistoren (IGBTs), Metal-Oxide-Semiconductor Field-Effect-Transistoren (MOSFETs) und Dioden auf Silizium-Basis verwendet. Es kann grundsätzlich zwischen unipolaren und bipolaren Leistungshalbleitern unterschieden werden. Bei unipolaren Leistungshalbleitern wird der Strom ausschließlich über die Majoritätsladungsträger geführt, während bei bipolaren Bauteilen auch die Minoritätsladungsträger am Stromfluss beteiligt sind. Dioden können sowohl unipolar als auch bipolar aufgebaut werden. Um die Funktionsweise der einzelnen Leistungshalbleitertypen genauer zu untersuchen, werden zunächst die Grundlagen des Bändermodells vorgestellt und auf dessen Basis die wichtigsten drei Übergänge der Leistungshalbleiterphysik (pn-Übergang, Schottky-Übergang und Ohmscher-Übergang) erläutert. Anhand dieser Übergänge wird anschließend das Funktionsprinzip der wichtigsten Leistungshalbleiter für den Einsatz in Solarwechselrichter beschrieben.

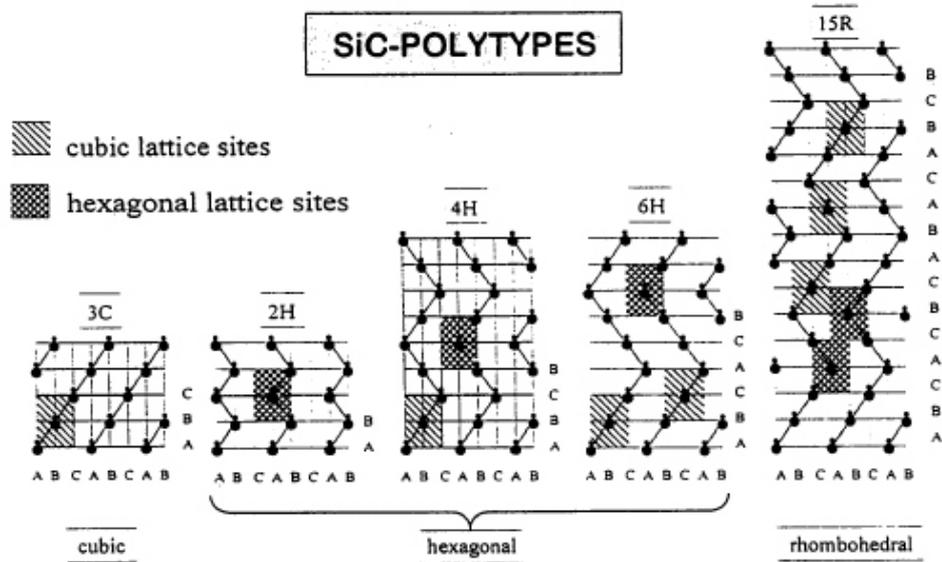


Abb. 2.4: Gitterstrukturen der wichtigsten SiC-Polytypen für die Leistungselektronik [5]

2.2.1 Aufbau Silizium

Silizium (Si) ist das 14. Element im Periodensystem und befindet sich in der IV. Hauptgruppe. Es gehört zu den Halbmetallen und besitzt vier Elektronen auf der äußeren Elektronenschale. Im kristallinen Zustand ist ein Si-Atom tetraedisch mit seinen vier nächsten Nachbarn über Elektronenbrückenbindungen verbunden. In einer Elektronenbrückenbindung sind zwei Elektronen lokalisiert. Als Element der vierten Hauptgruppe gehört Silizium zu den direkten Halbleitern.

2.2.2 Aufbau Siliziumkarbid

Silizium-Karbid (SiC) besteht aus Silizium und Kohlenstoff (C) mit der Ordnungszahl 6. Es befindet sich ebenfalls in der vierten Hauptgruppe und hat damit ebenfalls vier Elektronen auf der äußeren Schale. Silizium und Kohlenstoff verbinden sich zu einer Doppellage, wobei die beiden Atome direkt übereinander angeordnet sind. Es sind mehr als 190 verschiedene Kristallstrukturen (Polytypen) bekannt, die sich in die Grundformen kubisch (C), hexagonal (H) und rhomboedrisch (R) einteilen lassen [5]. Die für die Leistungselektronik wichtigsten Polytypen sind in Abbildung 2.4 dargestellt. Als Substrat für Leistungshalbleiter hat sich 4H-SiC in den letzten Jahren gegenüber 6H-SiC und 3C-SiC durchgesetzt. Beim 4H-SiC wiederholt sich die Gitterstruktur nach vier Ebenen.

2.2.3 Wichtige Eigenschaften von Leistungshalbleitern

Die physikalischen Grundlagen zur Funktion von Halbleitern sind in Anhang 7.1 anhand des Bändermodells erläutert.

Leistungshalbleiter zeichnen sich gegenüber Signalhalbleitern durch um einige Größenordnungen höhere Sperrspannungen und Durchlassströme aus. Dies bringt einige Probleme mit sich wie zum Beispiel das Abführen der Verlustleistung, die im Leistungshalbleiter räumlich sehr konzentriert anfällt und schnell und effizient nach außen abgeleitet werden muss. Der maximale Strom durch einen Leistungshalbleiter unterliegt in erster Linie thermischen Grenzen, da an Halbleiterübergängen Spannungsabfälle U_F auftreten und im Substrat Bahnwiderstände r_B wirksam sind, die zu folgender stromabhängigen Verlustleistung $P_V(i)$ führen:

$$P_V(i) = U_F i + r_B i^2 \quad (2.1)$$

Da der Wärmeübergangswiderstand $R_{th,JC}$ endlich ist und die maximal zulässige Temperatur $T_{LHL,max}$ des Leistungshalbleiters wie im nächsten Abschnitt beschrieben substratabhängig ist, ist die maximale Verlustleistung gemäß (2.2) begrenzt:

$$P_{V,max} = \frac{T_{LHL,max} - T_A}{R_{th,JC} + R_{th,CA}} \quad (2.2)$$

Hierbei beschreiben T_A und $R_{th,CA}$ die Umgebungstemperatur und den Wärmeübergangswiderstand vom Gehäuse zur Umgebung. Eine Erhöhung der Stromtragfähigkeit kann durch Parallelschaltung von vielen aktiven Zellen innerhalb eines Chips und durch die Parallelschaltung mehrerer Chips erreicht werden. Ein wichtiges Kriterium zur Parallelschaltung ist ein positiver Temperaturkoeffizient des gesamten Spannungsabfalls über dem Leistungshalbleiter. Auf diese Weise ergibt sich eine gleichmäßige Erwärmung und Stromverteilung über allen parallelen Zellen und Chips, da der Strom an stärker belasteten Zellen wegen der höheren Temperatur und der damit verbundenen höheren Gegenspannung auf weniger beanspruchte Zellen übergeht. Um eine höhere Sperrspannung zu erzielen, muss eine ausgeprägte Driftzone implementiert werden. Abbildung 2.5 verdeutlicht dies anhand einer Diodenstruktur. Die Driftzone ist ein schwach dotierter Bereich, der direkt an den Übergang anschließt und die elektrische Feldstärke aufnimmt. Die maximale Sperrspannung ist proportional zur maximalen Feldstärke E_{max} , die wiederum von der kritischen Feldstärke E_{krit} des Substrats, der Dotierung N_D und der Dicke der Driftzone W_D sowie von den Konstanten Elektronenladung e_0 und elektrische Permittivität ε abhängt:

$$U_{max} = \frac{W_D E_{max}}{2} = \frac{W_D}{2} \left(E_{krit} + E_{krit} - \frac{e_0 N_D W_D}{\varepsilon} \right) \quad (2.3)$$

Über die Länge der Driftzone und der Dotierung kann nach (2.3) die maximale Sperrspannung beeinflusst werden. Die Grenzen der Ausdehnung der Driftzone sind durch dessen

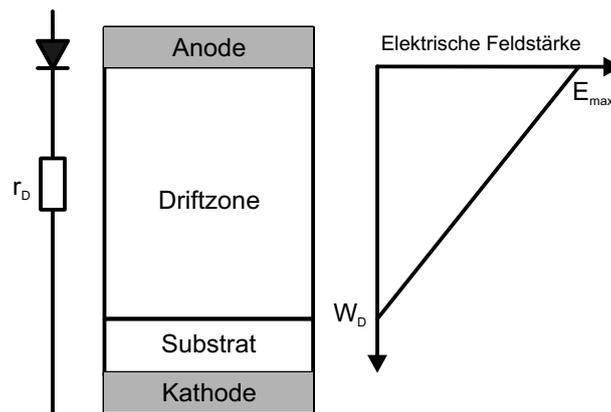


Abb. 2.5: Driftzone und Elektrische Feldstärke [4]

ohmschen Widerstand R_D und die resultierenden Verlusten gegeben, die außerdem von der Querschnittsfläche der Driftzone A und der Elektronenbeweglichkeit μ_n abhängen [6]:

$$R_D = \frac{W_D}{e_0 \mu_n N_D A} \quad (2.4)$$

2.2.4 Wide-Band-Gap-Materialien

Unter dem Begriff Wide-Bandgap-Materialien werden in der Leistungselektronik Halbleiter verstanden, deren Bandlücke größer als 1,7 eV ist. Dazu gehören unter anderem Siliziumkarbid in unterschiedlichen Polytypen sowie Galliumarsenid und Galliumnitrid. Derzeit setzt sich 4H-SiC zunehmend für Anwendungen in der Leistungselektronik durch [4, 7], da im Gegensatz zu Galliumarsenid und Galliumnitrid viele Herstellungsprozesse mit denen von Silizium kompatibel sind (z.B. Ionenimplantation und reaktives Iontiefenätzen) und gleichzeitig nicht das Problem der Verunreinigung der Produktionslinien mit Gallium entbesteht. Tabelle 2.1 zeigt die wichtigsten Eigenschaften von unterschiedlichen Materialien für Wide-Bandgap-Leistungshalbleiter und als Referenz Silizium. Einige Parameter der Wide-Bandgap-Materialien variieren in den unterschiedlichen Literaturangaben zum Teil erheblich, so dass sie mit Vorsicht zu betrachten sind.

Von den Siliziumkarbid Polytypen hat 4H-SiC die herausragendsten Eigenschaften und ist daher das Basismaterial für alle SiC-Leistungshalbleiter, die bisher in den Markt eingeführt worden sind oder kurz davor stehen. Aus diesem Grund wird in allen weiteren Betrachtungen der Fokus auf Silizium und 4H-Siliziumkarbid gelegt. Der wichtigste Parameter ist die Bandlücke, sie ist bei 4H-SiC etwa dreimal so groß wie bei Si. Mit Gleichung (7.6) (siehe Anhang) können über die Zustandsdichten von Si und SiC im Valenz- und Leitungsband bei 0 K (Tabelle 2.2) die jeweiligen intrinsische Ladungsdichten bestimmt

Parameter	Si	3C-SiC	6H-SiC	4H-SiC	GaAs	GaN
E_G [eV]	1,12	2,4	3,02	3,26	1,42	3,45
E_{krit} [kV/cm]	300	2100	2500	2800	400	2000
n_i [1/cm ³]	$1,4 \cdot 10^{10}$	0,15	$1,6 \cdot 10^{-6}$	$5 \cdot 10^{-9}$	$1,8 \cdot 10^6$	
μ_n [cm ² /Vs]	1500	800	400	900	8500	1250
μ_p [cm ² /Vs]	450	40	100	115	400	250
ε_r	11,9	9,72	9,66	9,66	0,46	9
λ_{th} [W/cmK]	1,5	3,2	4,9	3,9	0,46	1,3
$v_{sat,n}$ [cm/s]	$1 \cdot 10^7$	$2,5 \cdot 10^7$	$2 \cdot 10^7$	$2 \cdot 10^7$	$1 \cdot 10^7$	$2,2 \cdot 10^7$
α_{th} [K]	$2,6 \cdot 10^{-6}$		$3,8 \cdot 10^{-6}$	$4,2 \cdot 10^{-6}$		$5,6 \cdot 10^{-6}$

Tab. 2.1: Eigenschaften von Wide-Bandgap-Materialien [5, 7]

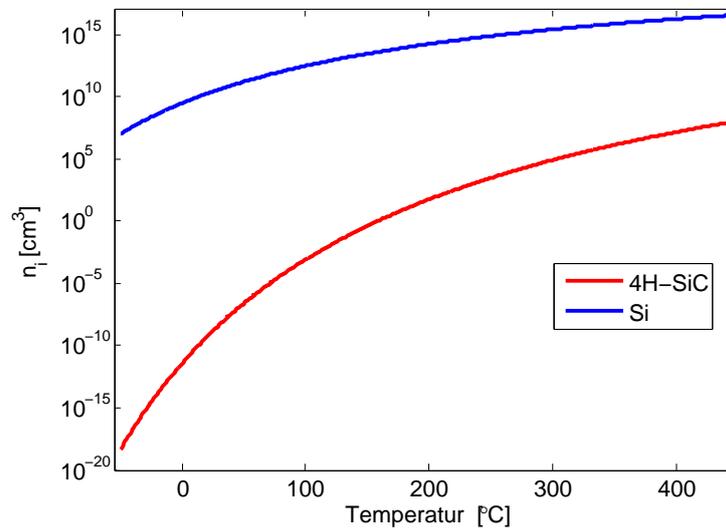


Abb. 2.6: Intrinsische Ladungsdichte von Si und SiC

werden. Aus Tabelle 2.1 geht hervor, dass bei Raumtemperatur die intrinsische Ladungsträgerdichte bei SiC um fast 19 Zehnerpotenzen geringer ist. In Abbildung 2.6 ist die intrinsische Ladungsdichte über der Temperatur dargestellt. Es ist zu erkennen, dass die Ladungsträgerdichte von SiC auch bei hohen Temperaturen deutlich unterhalb von typischen Dotierdichten ($1 \cdot 10^{15} \text{ cm}^{-3}$) liegt, während sie bei Silizium bereits bei 250°C erreicht wird. In Leistungshalbleitern wirkt sich dies durch eine deutlich geringere Generation von Ladungsträgern innerhalb der Raumladungszone aus und führt damit zu geringeren Leckströmen im Sperrzustand. Außerdem können SiC-Leistungshalbleiter wegen dieser Eigenschaft theoretisch bei sehr hohen Temperaturen betrieben werden. Die limitierenden Faktoren sind die Aufbau- und Verbindungstechnik, um die elektrischen und thermischen Anschlüsse nach außen zu realisieren.

	Si	4H-SiC
Zustandsdichte Leitungsband [cm^3]	$2,80 \cdot 10^{19}$	$1,23 \cdot 10^{19}$
Zustandsdichte Valenzband [cm^3]	$1,04 \cdot 10^{19}$	$4,58 \cdot 10^{18}$

Tab. 2.2: Zustandsdichten von Si und 4H-SiC

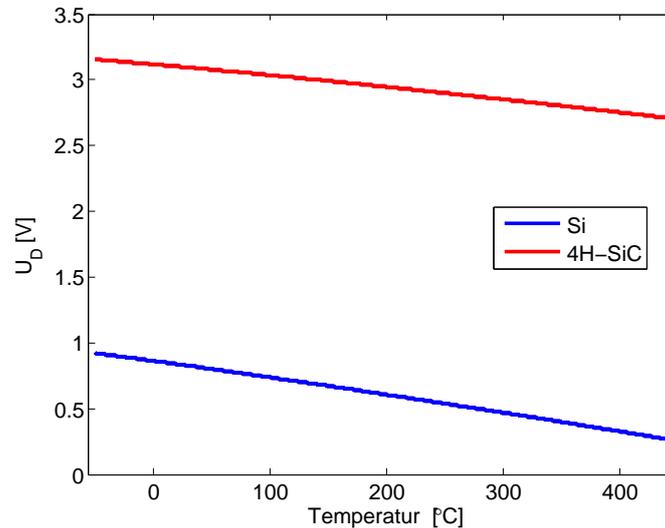


Abb. 2.7: Diffusionsspannung an einem pn-Übergang bei Si und SiC

Daneben ermöglicht die große Bandlücke Schottkyübergänge mit einer hohen Potentialbarriere, so dass der Übergang hohe Spannungen bei gleichzeitig geringeren Leckströmen sperren kann.

Da im Siliziumkarbid wegen des größeren Abstandes der Dotieratome von den Bandkanten nicht alle Störstellen ionisiert sind, ergeben sich höhere Diffusionsspannungen an pn-Übergängen gemäß (7.16) (siehe Anhang) als bei Silizium wie in Abbildung 2.7 dargestellt. Die damit verbundenen höheren Durchlassspannungen in Leistungshalbleitern führen zu höheren Durchlassverlusten, so dass im Spannungsbereich bis ca. 2 kV unipolare Leistungshalbleiter ohne pn-Übergang im Leistungspfad bevorzugt werden.

Bei einigen Junction Field Effect Transistoren (JFET) wird die hohe Vorwärtsspannung des pn-Übergangs genutzt, um ihn nahezu verlustlos im eingeschalteten Zustand zu halten (vgl. Abschnitt 3.6).

2.3 Der Photovoltaik-Generator

Die Photovoltaik beruht auf dem inneren Photoeffekt, bei dem durch die Energie der Sonneneinstrahlung in Halbleitermaterialien (z.B. Silizium) Elektronen aus ihren Ener-

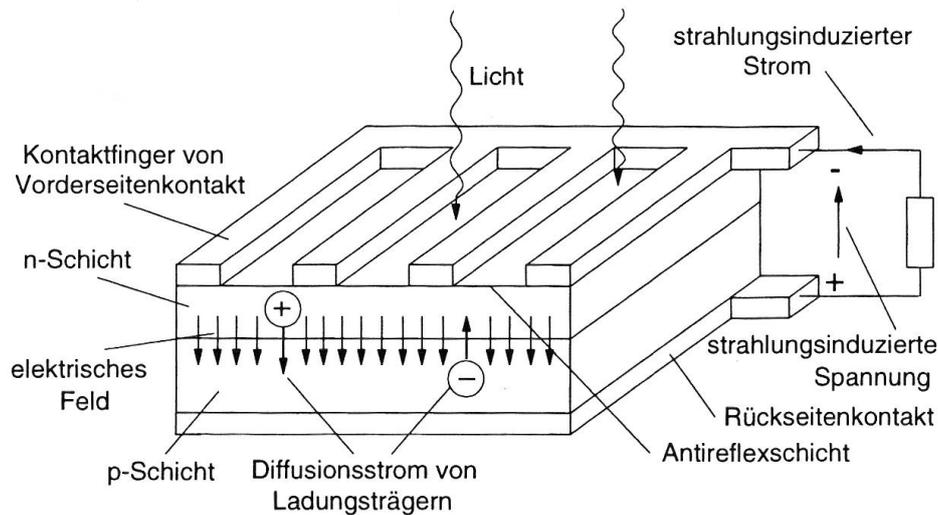


Abb. 2.8: Aufbau einer Solarzelle, Quelle: [9]

giebändern durch Photonen in das Leitungsband gehoben werden. Dafür muss die Energie eines Photons der Wellenlänge λ nach [8]

$$E = \frac{h \cdot c}{\lambda} \quad (2.5)$$

mit c als Lichtgeschwindigkeit so groß sein, dass die Elektronen den Bandabstand zwischen Leitungs- und Valenzband überwinden können. Das kann aber erst dann zur Erzeugung von photovoltaischer Energie genutzt werden, wenn die Ladungsträger dabei einen pn-Übergang durchqueren. Trifft ein Photon in der Raumladungszone zwischen p- und n-Gebiet auf ein Elektron, bildet sich ein Elektron-Loch-Paar, das aber aufgrund des elektrischen Feldes innerhalb der Raumladungszone gleich getrennt wird. So werden die Elektronen in das n-Gebiet gezogen und die Löcher wandern in das p-Gebiet. Insgesamt wird die p-Seite positiv und die n-Seite negativ aufgeladen. Werden die Anschlüsse der p- und n-Seite verbunden, fließt ein Strom, der mit der Bestrahlungsstärke ansteigt. Für detailliertere Ausführungen soll an dieser Stelle auf [9, S. 177–186] verwiesen werden.

In Abbildung 2.8 ist der grundsätzliche Aufbau einer Solarzelle zu sehen. Das p-leitende Basismaterial hat auf der Oberseite eine n-leitende Schicht. Während die Zellenrückseite ganzflächig metallisch kontaktiert ist, wird auf der sonnenbeschienenen Seite der elektrische Kontakt durch schmale Metallfinger realisiert, um eine möglichst geringe Abschattung der Solarzelle zu erzielen. Zur Vermeidung von Reflexionsverlusten, ist die Zelloberfläche mit einer Antireflexionsschicht versehen.

Das elektrische Verhalten kann nach dem Eindioden-Ersatzschaltbild modelliert werden,

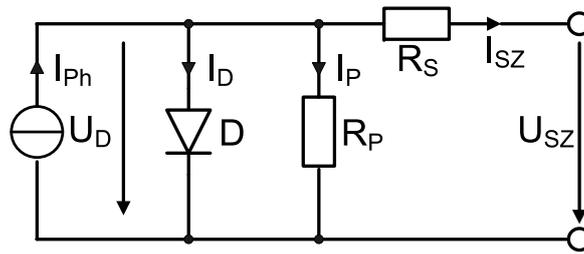


Abb. 2.9: Eindiode Modell der Solarzelle

das in Abbildung 2.9 dargestellt ist. Eine Solarzelle kann im beleuchteten Zustand idealerweise als eine Stromquelle mit einer parallel liegenden Diode betrachtet werden. Der Parallelwiderstand R_p modelliert Kristallfehler und andere Defekte. Der Serienwiderstand R_s beschreibt die Spannungsabfälle an den Kontakten [10].

Aus dem Eindiode Modell ergibt sich nach [11] die gängige Strom-Spannungskennlinie einer Solarzelle als

$$I_{SZ} = \frac{R_p}{R_p + R_s} \left[I_{Ph} - I_S \left(\exp \left(\frac{U_{SZ} + R_s I_{SZ}}{m_D U_T} - 1 \right) \right) - \frac{U_{SZ}}{R_p} \right]. \quad (2.6)$$

Bei zunehmender Temperatur in der Solarzelle steigt die Temperaturspannung U_T und es verringert sich der erzeugte Strom I_{SZ} . Er ist zudem abhängig von dem Sättigungsstrom in Diodensperrrichtung I_S , dem Photostrom I_{Ph} , dem Diodenfaktor m_D , der bei einer idealen Diode gleich 1 und bei Silizium ungefähr 2 ist, sowie der Zellspannung U_{SZ} .

Die sich aus diesem Zusammenhang ergebende Kennlinie ist in Abbildung 2.10 exemplarisch dargestellt. Bei steigender Bestrahlung und gleichbleibender Temperatur steigt die maximale Leistung, die die Zellen abgeben können. Anders als die Diodenkennlinie wird die Kennlinie der Solarzelle in der Regel mit umgekehrten Vorzeichen des Stromes im ersten Quadranten dargestellt.

Zur Erzeugung von höheren Spannungen werden die einzelnen Solarzellen zu Solarmodulen zusammengeschaltet. Ein typisches Solarmodul besteht aus 72 Zellen in Reihe. Die Modulspannung ergibt sich aus der Summe der Einzelspannung der Solarzellen. Ein höherer Strom wird durch das Parallelschalten von Solarmodulen erreicht.

Charakteristisch für die Solarzellenkennlinie ist, dass es genau ein Spannung-Strom-Tupel gibt, an dem die abgegebene Leistung maximal wird. Dieser Punkt ist als **Maximum Power Point** in Abbildung 2.10 eingezeichnet. Er variiert mit der Sonneneinstrahlung und der Temperatur der Solarzelle. Der Realisierung des dynamischen Auffindens des MPP widmet sich Kapitel 4.5.1.

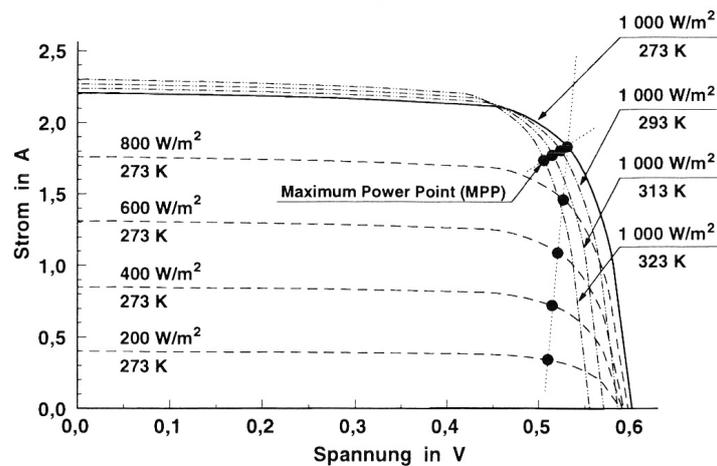


Abb. 2.10: Einfluss von Bestrahlung und Temperatur auf die Strom-Spannungskennlinie [9]

2.4 Passive Bauteile

Es können grundsätzlich ohmsche, kapazitive und induktive Bauteile unterschieden werden.

Der ohmsche Widerstand besitzt nach dem ohmschen Gesetz einen linearen Zusammenhang zwischen Strom und Spannung.

2.4.1 Kapazitäten

Kapazitive Bauteile werden als Kondensatoren realisiert, über denen die Spannung stetig ist und sich der Strom sprunghaft ändern kann. Die wichtigsten Kondensatortypen in der Leistungselektronik sind Aluminium-Elektrolyt-, Folien- und Keramikkondensatoren. Die beiden erstgenannten Typen bestehen aus zwei elektrisch leitenden Folien die durch ein Dielektrikum elektrisch voneinander isoliert sind. Für große Kapazitäten werden nach (2.7) die Elektroden aufgewickelt, um damit eine möglichst große aktive Fläche A auf möglichst geringen Raum zu erlangen. Zusätzlich wird der Abstand d zwischen den Elektroden möglichst gering gehalten.

$$C = \varepsilon_0 \varepsilon_r \frac{A}{d} \quad (2.7)$$

Im folgenden werden die drei in dieser Arbeit verwendeten Kondensatortypen vorgestellt und die Verluste beschrieben.

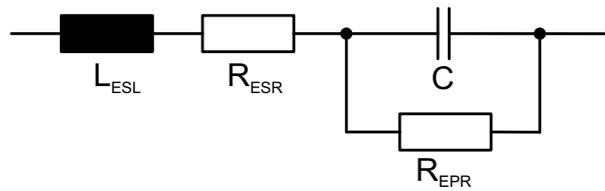


Abb. 2.11: Ersatzschaltbild eines Kondensators

2.4.1.1 Aluminium-Elektrolyt-Kondensatoren

Große Kapazitäten können mit Aluminium-Elektrolyt-Kondensatoren realisiert werden. Hier wird für die Anode Aluminiumfolie verwendet, dessen Oberfläche formiert wird, um eine besonders große aktive Fläche zu erlangen. Darauf befindet sich eine Aluminiumoxidschicht die als Isolator dient. Die Kathode besteht aus einem flüssigen Elektrolyt. Für die elektrische Anbindung der Kathode wird eine zweite unbehandelte Aluminiumfolie verwendet. Dieser unsymmetrische Aufbau des Kondensators führt zu einer Polarisierung, so dass diese Kondensatoren nicht für Wechselstromanwendungen verwendet werden können. Beim Aluminium-Elektrolyt-Kondensator setzt sich der äquivalente Serienwiderstand R_{ESR} aus einem konstanten Anteil R_0 , einem frequenzabhängigen Anteil R_f und einem temperaturabhängigen Anteil R_T zusammen [12]:

$$R_{ESR} = R_0 + R_f + R_T \quad (2.8)$$

R_0 beschreibt die Widerstände der Anschlüsse und der Folie. Der frequenzabhängige Widerstand resultiert aus dielektrischen Verlusten, die durch das Ausrichten von Dipolmomenten innerhalb der Oxidschicht entstehen:

$$R_f(f) = \frac{D_{ox}}{2\pi f C} \quad (2.9)$$

Der Verlustfaktor des Dielektrikum D_{ox} ist dem Datenblatt zu entnehmen. Der temperaturabhängige Widerstand R_T des Elektrolyts berechnet sich nach (2.10), wobei die Koeffizienten $A = 40$ und $B = 0,6$ sind und der Bezugswert R_{T0} bei Raumtemperatur bekannt sein muss [13].

$$R_T(T) = R_{T0}(25^\circ C) 2^{-\left(\frac{T-25^\circ C}{A}\right)^B} \quad (2.10)$$

Verglichen mit anderen Kondensatortypen ist der R_{ESR} beim Aluminium-Elektrolyt-Kondensator groß [14]. Dies führt bedingt durch die resultierenden Verluste zu einer geringen Stromtragfähigkeit. Aufgrund des Aufbaus ergibt sich daneben eine relativ hohe Streuinduktivität, so dass schnelle Stromänderungen, wie sie während der Kommutierung von schnell schaltenden Leistungshalbleitern auftreten, nur schlecht geglättet werden können und damit zu Überspannungen an den Leistungshalbleitern führen.

2.4.1.2 Folienkondensatoren

Folienkondensatoren weisen eine geringere Kapazität als Elektrolytkondensatoren auf. Sie werden als Wickel- oder Schichtkondensatoren gefertigt. Eine Basislage besteht abwechselnd aus zwei Metallfolien und zwei Isolationsfolien, so dass auch beim Aufwickeln oder Schichten kein Kontakt zwischen den Metallfolien entsteht, die jeweils mit den beiden Anschlüssen des Kondensators verbunden sind. Als Isolierfolie werden imprägniertes Papier oder Kunststoffolie verwendet, deren Materialeigenschaften maßgeblichen Einfluss auf die zulässige Sperrspannung haben. Eine deutliche Erhöhung der Kapazität pro Volumen wird durch das Aufdampfen des Metalls auf die Isolierfolie erzielt. Ein weiterer Vorteil des Aufdampfens ist die Eigenschaft der Selbstheilung des Kondensators nach einem Durchschlag aufgrund von Überspannung. Folienkondensatoren weisen eine relativ geringe Temperaturabhängigkeit auf. Der Seriensatzwiderstand und die Streuinduktivität sind deutlich geringer als bei Elektrolytkondensatoren. Die Lebensdauer ist wegen des Fehlens eines flüssigen Elektrolyts unkritisch.

2.4.1.3 Keramikkondensatoren

Keramikkondensatoren haben eine geringe Kapazität und werden überwiegend als Surface Mounted Devices hergestellt. Sie bestehen aus einer Vielzahl von übereinander geschichteten sehr dünnen Keramikfolien, die anschließend parallel kontaktiert werden. Ihr Vorteil liegt in einer hohen Spannungsfestigkeit bei gleichzeitig sehr kleinen Bauformen. Zudem treten nahezu keine Alterungserscheinungen auf. Diese Eigenschaften sind geeignet, sie als Kommutierungskondensatoren nahe den Leistungshalbleitern zu verwenden.

2.4.1.4 Verluste in Kondensatoren

In Abbildung 2.11 ist das Ersatzschaltbild eines Kondensators dargestellt. Hierbei ist C die eigentliche Kapazität. Der Widerstand R_{ESR} ist der äquivalente Serienwiderstand, der die Verluste im Dielektrikum, des Elektrolyts und der Zuleitung repräsentiert. Die äquivalente serielle Induktivität L_{ESL} setzt sich aus den parasitären Induktivitäten der Anschlüsse und der Kondensatorwicklungen zusammen. Der zur Kapazität parallele Widerstand R_{EPR} beschreibt die Leckströme. In der Praxis ist er sehr hochohmig und kann vernachlässigt werden [14]. Für die Verluste gilt:

$$P_{V,C}(i_C) = R_{ESR} \tilde{i}_C^2 \quad (2.11)$$

Falls R_{ESR} aus dem Datenblatt entnommen wird, muss er in der Regel an die Arbeitstemperatur und Frequenz angepasst werden [15].

2.4.2 Auslegung Zwischenkreis

Kriterien für die Auslegung der Zwischenkreiskapazität sind die maximale Spannungsänderung bei Lastsprüngen und die Lebensdauer der Komponenten. Das erstere Kriterium ist für Photovoltaik Anwendungen nicht relevant, da sich die Last auf der Generatorseite verhältnismäßig langsam ändert und Lastsprünge durch fehlerbedingte Spannungsschwankungen im Netz unregelmäßig auftreten und nicht den regulären Betrieb darstellen. Die Lebensdauer von Kondensatoren mit flüssigem Elektrolyt, wie sie meist im Zwischenkreis verwendet werden, ist begrenzt, da das Elektrolyt im Laufe des Betriebs langsam austrocknet und damit die Kapazität abnimmt. Dieser Effekt hängt stark von der Temperatur und damit von der Strombelastung durch den Kondensator ab. Die Strombelastung ergibt sich aus der Schaltungstopologie des Wechselrichters und dem effektiven Betriebszustand. Um die gewünschte Lebensdauer zu erreichen, wird die Stromwelligkeit pro Kondensator reduziert, indem ausreichend viele Kondensatoren parallel geschaltet werden. Aus den Datenblättern kann der maximale spezifische Effektivwert eines einzelnen Kondensators bezogen auf einen Wechselstrom von 100 oder 120 Hz abgelesen werden. Höher frequente Stromanteile müssen auf äquivalente 100 Hz Effektivwerte zurückgerechnet werden.

Zunächst werden die Effektivwerte der Kondensatorströme für den spannungsgespeisten Zwei- und Drei-Stufen-Wechselrichter (VSI und NPC), den Hochsetzsteller (HSS) und den Z-Source (ZSI) Wechselrichter bestimmt. Diese Wechselrichter werden detailliert in Abschnitt 4.4 beschrieben. Für den VSI gilt nach [16]:

$$\tilde{i}_{C,VSI} = \sqrt{\tilde{i}_{dc}^2 - \bar{i}_{dc}^2} = \hat{i}_{ind} \sqrt{M \left(\frac{\sqrt{3}}{4\pi} + \cos^2 \varphi \left(\frac{\sqrt{3}}{\pi} - \frac{9M}{16} \right) \right)} \quad (2.12)$$

Wobei M den Modulationsgrad, φ den Phasenwinkel und i_{ind} den Strom durch die Induktivität beschreiben. Gleichung (2.12) ist für einen Drei-Phasen-Drei-Leiter-Zwei-Stufen-Wechselrichter hergeleitet worden, Simulationen zeigen jedoch, dass die Gleichung auch für Vierleitersysteme und den NPC in guter Näherung verwendet werden kann [15]. Neben der Stromwelligkeit des Wechselrichters, wirkt auch der Ausgangsstrom des Hochsetzstellers i_{BC} auf den Kondensator. Sein Effektivwert bestimmt sich mit dem Eingangsstrom i_{in} und dem Aussteuergrad a gemäß [15]:

$$\begin{aligned} \tilde{i}_{BC} &= \sqrt{-\frac{1}{3} \left(i_{in} - \frac{1}{2} \Delta i_{ind} \right)^3 \left(\frac{1-a}{\Delta i_{ind}} \right) + \frac{1}{3} \left(i_{in} + \frac{1}{2} \Delta i_{ind} \right)^3 \left(\frac{1-a}{\Delta i_{ind}} \right)} \\ \bar{i}_{BC} &= (1-a) i_{in} \\ \tilde{i}_{C,BC} &= \sqrt{\frac{1}{12} (1-a) (\Delta i_{ind}^2 + 12 i_{in}^2 a)} \end{aligned} \quad (2.13)$$

Nach [17, 18] werden die Ergebnisse aus (2.12) und (2.13) gemäß folgender Gleichung auf die äquivalenten Stromwelligkeiten \tilde{i}_{100} bei 100 Hz umgerechnet:

$$\tilde{i}_{100,C,tot} = \sqrt{\left(\frac{\tilde{i}_{C,f1}}{F_{f1}}\right)^2 + \left(\frac{\tilde{i}_{C,f2}}{F_{f2}}\right)^2 + \dots + \left(\frac{\tilde{i}_{C,fn}}{F_{fn}}\right)^2} \quad (2.14)$$

Dabei sind für $\tilde{i}_{C,fx}$ die Effektivwerte der Wechselstromanteile $\tilde{i}_{C,VSI}$ und $\tilde{i}_{C,BC}$ und für F_{fx} die Korrekturfaktoren für die jeweiligen Frequenzen gemäß Datenblatt einzusetzen. Für den ungünstigsten Fall, dass sich die Stromwelligkeiten von Hochsetzsteller und Wechselrichter nicht auslöschen, wird der äquivalente Gesamteffektivwert des Stromes nach (2.14) wie folgt berechnet:

$$\tilde{i}_{100,C,tot} = \sqrt{\tilde{i}_{100,C,VSI}^2 + \tilde{i}_{100,C,BC}^2} \quad (2.15)$$

Eine weitere für diese Arbeit relevante Schaltungstopologie ist die des Z-Source Wechselrichters (ZSI), der ausführlich in 4.4.3 beschrieben wird. Der Z-Source Wechselrichter besteht aus drei Kapazitäten und zwei Induktivitäten im Zwischenkreis. Befindet sich der ZSI nicht im Boost Betrieb, so sind alle Kondensatoren parallel geschaltet (die Induktivitäten wirken als Leiter, da nur ein Gleichstrom fließt) und die Berechnung erfolgt wie für den VSI. Für den Boost Betrieb gilt unter der Annahme, dass der Strom durch die Induktivitäten konstant ist [19]:

$$\tilde{i}_{C1,2} = \frac{V_{in}}{P_{in}} \sqrt{\frac{D}{1-D}} \quad (2.16)$$

Für die Bestimmung von \tilde{i}_{100} muss die doppelte Schaltfrequenz angesetzt werden. Da das Ergebnis aus (2.16) viel größer ist als das aus (2.12), ist (2.16) für die Auslegung anzuwenden.

Über die Lebensdauer, die von der Umgebungstemperatur T_A und der Stromwelligkeit \tilde{i}_{100} abhängt, kann die notwendige Anzahl der parallel geschalteten Kondensatoren bestimmt werden. Für die Lebensdauer gilt nach [18, 20, 21]:

$$L = L_0 2^{\frac{T_{max}-T_A}{10K}} K_i \left(1 - \left(\frac{\tilde{i}_{100,C,tot}}{\tilde{i}_{C,rated}}\right)^2 \frac{\Delta T_0}{10K}\right) \left(\frac{U_{rated}}{U_{dc}}\right)^g \quad (2.17)$$

Wobei die Parameter Nennlebensdauer bei Maximaltemperatur L_0 , Maximaltemperatur T_{max} , Kerntemperaturanstieg ΔT_0 , Sicherheitsfaktor K_i , Nennwechselstrom $\tilde{i}_{C,rated}$, Nennspannung U_{rated} , Betriebsspannung U_{dc} und Spannungsexponent g dem Datenblatt entnommen werden können.

2.4.3 Induktivitäten

Induktive Bauteile werden je nach Einsatzgebiet als Drosseln, Spulen oder allgemein als Induktivitäten realisiert.

Der Aufbau von Induktivitäten in der Leistungselektronik ist durch unterschiedliche Materialien für die Wicklungen und den Kern sehr vielfältig und hängt maßgeblich von der Anwendung ab. Am weitesten verbreitet sind Wicklungen aus Kupfer in Form von Runddraht, Flachdraht Kupferfolie oder Litze.

Die Größe der Induktivität L hängt von der Anzahl der Windungen N , den geometrischen Abmessungen (mittlere Weglänge im Eisen l_{Fe} , Querschnittsfläche A und Länge des Luftspalts δ) und den magnetischen Eigenschaften des Kernmaterials (Permeabilitätszahl μ_r und magnetische Feldkonstante μ_0) ab:

$$L = N^2 A_L \quad \text{mit} \quad A_L = \frac{\mu_0 A}{\frac{l_{Fe}}{\mu_r} + \delta} \quad (2.18)$$

2.4.3.1 Der Spulenkern

Der zweite Bestandteil von Spulen der Leistungselektronik ist der Kern. Die Spule wird so ausgelegt, dass die Magnetisierungsschleife nicht in Sättigung gelangen kann, da dann die Permeabilität und damit auch die Induktivität abnimmt. Fließt neben dem Wechselstrom zusätzlich ein Gleichstrom durch die Induktivität, so wird die Spule vormagnetisiert und das Zentrum der Magnetisierungsschleife verlagert sich aus dem Ursprung heraus [22]. Um einen Betrieb über die Sättigungsgrenze hinaus zu verhindern, muss die Magnetisierungsschleife durch Verringerung des Stromes verkleinert werden. Eine andere Möglichkeit ist, in den Kern einen Luftspalt der Breite δ einzufügen. Es gilt die Durchflutungsgleichung nach Maxwell mit der magnetischen Feldstärke im Eisen H_{Fe} und der magnetischen Flussdichte B :

$$H_{Fe} l_{Fe} + \frac{B}{\mu_0} \delta = IN \quad (2.19)$$

Durch den Luftspalt wird die Magnetisierungskennlinie in Richtung der Feldstärke gedehnt [23] [22]. Die Feldstärke, die durch die Vormagnetisierung hervorgerufen wird, verringert sich in Abhängigkeit der Breite des Luftspalts:

$$H_{Fe} = \frac{IN}{l_{Fe} + \mu_r \delta} \quad (2.20)$$

Damit wird das Zentrum der Magnetisierungsschleife weniger weit aus dem Ursprung verschoben als ohne Luftspalt und zusätzlich wird die Sättigungsgrenze wegen der Dehnung der Kurve erst bei sehr viel größeren Aussteuergraden erreicht. Ein weiterer Vorteil des Luftspaltes ist, dass sich die Linearitätseigenschaften der Spule verbessern [24]. Neben dem Einfluss des Luftspaltes auf die Magnetisierungskennlinie hat nach Gleichung (2.18) auch das Kernmaterial maßgebliche Auswirkungen auf die Induktivität der Spule.

2.4.3.2 Beschreibung unterschiedlicher Kernmaterialien

Im folgenden werden die für die Leistungselektronik wichtigsten Kernmaterialien von Spulen und Transformatoren vorgestellt und deren spezifischen Eigenschaften nach [22] beschrieben. Diese Auflistung ist als Entscheidungsgrundlage für die Auswahl des Kernmaterials zu sehen. In Tabelle 2.3 sind die physikalischen Eigenschaften der unterschiedlichen Materialien zusammengefasst.

Geblichte Kerne

In der Regel werden Kerne nicht aus einem Stück weichmagnetischen Kernmaterial gefertigt, sondern, um Eisenverluste in Form von Wirbelströmen zu vermeiden, aus zu Blechen kaltgewalzten Materialien. Abhängig von der Kernform wird das Blech gewickelt (Ringkern, Schnittbandkern) oder gestapelt (z.B. EI-, UI- oder M-Kerne). Grundsätzlich sind die einzelnen Blechlagen zu einander isoliert und fest verklebt oder verspannt. In der Leistungselektronik sind als Kernmaterialien Eisen-Silizium-Legierungen und Eisen-Nickel-Legierungen am weitesten verbreitet. Bei der Eisen-Silizium-Legierung werden durch den Siliziumanteil von 3-6,5 % die Ausbildung von Wirbelströmen und die Magnetostriktion reduziert. Unter Magnetostriktion wird die Dehnung des ferromagnetischen Materials auf Grund der Ausrichtung der Weisschen Bezirke verstanden. Die Dehnung beträgt bei Eisen $10 - 30 \mu\text{m/m}$ [25]. Nachteile der Siliziumbeimischung sind eine Verringerung der Sättigungsflussdichte und eine Versprödung des Materials. Typische Anwendungen sind Induktivitäten, Transformatoren und Maschinen bei Frequenzen um 50 Hz. Die Eisen-Nickel-Legierungen werden je nach Anteil der Nickelbeimischung unterschieden. Die höchste relative Permeabilität ($\mu_r = 10000$) wird bei einem Nickelanteil von 80 % erzielt (Permalloy, Mumetall). Die größte Sättigungsflussdichte von 1,6 T wird bei einem Anteil von 50 % erreicht (Isoperm). Bei 36 % Nickel (Invar) wird der größte spezifische elektrische Widerstand mit $0,75 \mu\Omega$ gemessen. Die Anwendung dieser Legierungen liegt in Transformatoren und Induktivitäten im Frequenzbereich von 1 – 16 kHz.

Pulvereisenkerne

Pulvereisenkerne werden aus Eisen und einem geringen Anteil an Kohlenstoff hergestellt. Das Pulver wird mit Kunstharz gebunden, so dass sehr kleine Eisenpartikel entstehen, die durch das Harz voneinander isoliert sind. Dadurch entstehen zwei unterschiedliche Arten von Wirbelströmen. Zum einen bilden sich Wirbelströme in den einzelnen Eisenpartikeln aus und zum anderen ergeben sich Wirbelströme durch den gesamten Kern, die jedoch durch die schlechte Leitfähigkeit gedämpft werden. Die Sättigungsflussdichte liegt im Bereich von 1 – 1,3 T und ist damit relativ hoch. Die relative Permeabilität ist verglichen zu geblechten Kernen gering (1 – 500). Als Anwendungsbereich sind Drosseln mit einem Stromanteil im mittleren Kilohertzbereich zu nennen.

Amorphe Legierungen

Amorphe Legierungen bestehen aus Eisen, Kobalt, Nickel, Silizium und Magnesium in unterschiedlichen Zusammensetzungen. Der Herstellungsprozess ist relativ aufwendig und teuer. Die Legierung wird als ein sehr dünnes Band (typisch $5-25\ \mu\text{m}$) direkt aus dem flüssigen Zustand gewonnen. Die hervorragenden magnetischen Eigenschaften sind eine hohe magnetische Sättigungsflussdichte von bis $1,8\ \text{T}$, im Vergleich zu geblechten Kernen, ein hoher spezifischer Widerstand und eine hohe Permeabilität von 10000 bis 150000 . Die Permeabilität kann durch thermische Behandlung bei gleichzeitigem Anlegen eines magnetischen Feldes variiert werden. Die Kernverluste sind verhältnismäßig gering. Typische Anwendungen sind Gleichtaktfilter, DC-DC-Steller und Power-Factor-Correction, die im gesamten Kilohertzbereich arbeiten.

Ferrite

Ferrit ist neben den geblechten Kernen das am häufigsten verwendete Kernmaterial in der Leistungselektronik. Zur Herstellung wird Eisen zu Einbereichsteilchen mit einer Korngröße von $1-2\ \mu\text{m}$ gemahlen, so dass jedes Korn möglichst nur einen Weisschen Bezirk enthält. Da die Metalle oxidiert sind, ist die Oberfläche schlecht leitend. Durch Sintern wird der Metallstaub in die gewünschte Kernform gebracht. Wegen des hohen ohmschen Widerstandes des Ferrits können sich nahezu keine Wirbelströme ausbilden, so dass die Kernverluste stark reduziert sind. Gleichzeitig wirken die Oxidschichten um die Körner wie ein im Kernmaterial verteilter Luftspalt. Nachteilig bei Ferriten ist, dass die Sättigungsflussdichte B_{sat} mit maximal $0,45\ \text{T}$ nur $30-50\ \%$ der Sättigungsflussdichte von Schnittbandkernen beträgt. Wird die Sättigungsflussdichte überschritten, verliert der Ferrit seine sehr gute magnetische Leitfähigkeit und es kommt zu einem stark ausgeprägten Streufeld. Dabei sinkt die Induktivität der Drossel erheblich ab. Dies hat zur Folge, dass für viele Anwendung ein zusätzlicher Luftspalt nötig ist, um die Flussdichte zu begrenzen. Die Permeabilität kann zwischen 100 und 20000 im Herstellungsprozess festgelegt werden.

Nanokristalline Kernmaterialien

Nanokristalline Kernmaterialien sind Legierung aus einer Vielzahl von Metallen. Die Herstellung erfolgt ähnlich wie bei den amorphen Legierungen. Erst bei der anschließenden speziellen thermischen und magnetischen Behandlung entstehen die nanokristallinen Strukturen. Das magnetische Verhalten verbindet die hohe Sättigungsflussdichte ($1,2-1,5\ \text{T}$) von geblechten Kernen und die geringen Kernverluste bei hohen Frequenzen von Ferriten. Die Permeabilität kann im Herstellungsprozess zwischen 15000 und 20000 festgelegt werden und ist über einen großen Frequenzbereich konstant. Die Hysteresekurve weist über weite Bereiche einen linearen Verlauf auf, außerdem ist nur eine geringe Temperaturabhängigkeit festzustellen. Auf Grund der genannten Eigenschaften eignen sich dieses

Material	Zusammensetzung	μ_r	B_{Sat} [T]	ρ [$\mu\Omega\text{m}$]	P_V [W/kg]	T_C [$^{\circ}\text{C}$]
Eisen Silizium geblecht	3 - 6 % Si	1000 - 10000	1,9	0,4 - 0,7	0,3 - 3 @ 1,5T 50Hz	720
Nickel Stahl geblecht 80	Permaloy 80% Ni	10000	1	0,15	24 @ 0,2 T 50 kHz	500
Nickel Stahl geblecht 50	Isoperm 50 % Ni	3000	1,6	0,35	22 @ 0,2 T 5 kHz	500
Nickel Stahl geblecht 35	Invar 30-40% Ni	2000	0,6	0,75	21 @ 0,2 T 5 kHz	500
Eisenpulver	95 % Fe 5 % Luft	1-500	1-1,3			700
Ferrit	MnZn, NiZn	100-20000	0,3-0,45	10^2 - 10^4 MnZn 10^7 - 10^9 NiZn	12 @ 0,2T 20 kHz	125-450
Nanokristallin	73,5-90% Fe	15000-20000	1,2-1,5	0,4-1,2	5 @ 0,2 T 20 kHz	600
Amorphe Legierung Fe	73,5 % Fe Banddicke 5 - 25 μm	10000-150000	0,7-1,8	1,2-2	18 @ 0,2 T, 20 kHz	350-450
Amorphe Legierung Co	70-73 % Co Banddicke 25 μm	10000-150000	0,5-0,8	1,4-1,6	7-18 @ 0,2 T, 20 kHz	400

Tab. 2.3: Übersicht über die wichtigsten Eigenschaften der verschiedenen Kernmaterialien [22]

Kernmaterial für zahlreiche Anwendungen wie zum Beispiel EMV-Filter, DC-DC-Steller und Hochfrequenztransformatoren aber auch für spezielle Messgeräte zur Strommessung.

2.4.3.3 Verluste in der Spule

Für die Betrachtung des Wirkungsgrades des Gesamtsystems Wechselrichter sind auch die Verluste, die in den induktiven Bauelementen entstehen von Bedeutung. In Abbildung 2.12 ist das Ersatzschaltbild einer Drossel mit den wichtigsten parasitären Elementen dargestellt. Jedes dieser Elemente ist eine Quelle spezifischer Verluste, die nach ihrer Entstehung in Kupfer- (R_{Cu}), Hysterese- (R_{Hyst}), Wirbelstrom- (R_{Eddy}) und Anormale Verluste (R_{Ano}) unterteilt werden. Die Streuelemente R_σ und L_σ sind verglichen mit R_{Cu} und L sehr klein und spielen nur im Zusammenhang mit der parasitären Kapazität C_{Wind} eine Rolle.

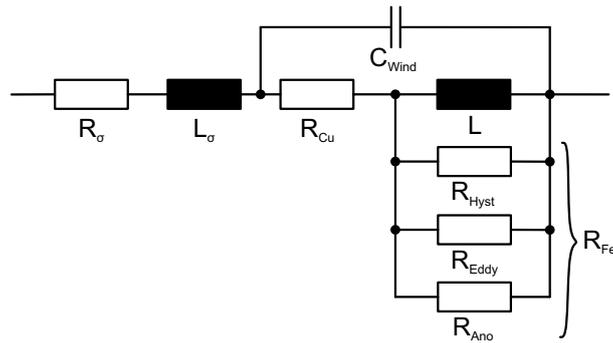


Abb. 2.12: Ersatzschaltbild einer Drossel mit parasitären Elementen

Kupferverluste

In den Windungen fallen die sogenannten Kupferverluste an, die durch deren ohmschen Widerstand hervorgerufen werden. Dieser Kupferwiderstand ist für dicke Leiterdurchmesser und bei hohen Frequenzen frequenzabhängig. Die Kupferverluste P_{Cu} werden bei Drahtdurchmessern bis 0,5 mm und Frequenzen bis effektiv 100 kHz durch den ohmschen Widerstand R_{Cu} der Wicklung hervorgerufen [23] [26]. Es gilt:

$$P_{Cu} = R_{Cu} I^2 \quad (2.21)$$

Bei Frequenzen ab dem mittleren kHz-Bereich oder bei größeren Drahtdurchmessern ist zusätzlich der Skin-Effekt (auch Stromverdrängung) zu berücksichtigen [23]. Dieser Effekt bewirkt bei Leitern, die von einem Wechselstrom durchflossen werden, dass die Stromdichte im Inneren des Leiters geringer ist als an der Oberfläche. Dadurch ist der effektiv zum Stromfluss beitragende Leiterquerschnitt reduziert und somit steigt der ohmsche Widerstand des Leiters an. Die Ursache für die Stromverdrängung ist das Magnetfeld, das sich um einen stromdurchflossenen Leiter ausbildet. Dieses Magnetfeld verursacht Wirbelströme im Leiterinneren, welche dem eigentlichen Strom entgegen gesetzt sind. Der Effekt ist umso ausgeprägter je größer der Leiterquerschnitt und je höher die Frequenz ist. Der Skineffekt kann über die Eindringtiefe oder den resultierenden ohmschen Widerstand beschrieben werden. Die Eindringtiefe δ ist von der Geometrie des Leiters unabhängig und gibt an, bei welcher Tiefe die Stromdichte um den Faktor $e^{-1} = 37\%$ abgesunken ist [22, 26–28]:

$$\delta = \frac{1}{\sqrt{\pi f \mu_0 \mu_r \kappa}} \quad (2.22)$$

Abbildung 2.13 zeigt die Eindringtiefe bei einem Kupferdraht. Der Skineffekt muss beachtet werden, wenn die Eindringtiefe kleiner als der halbe Leiterdurchmesser ist. Zur genauen Bestimmung des resultierenden Widerstands bei einem kreiszylindrischen Querschnitt sind Besselfunktionen notwendig. Hinreichend genaue Ergebnisse (Fehler $< 10\%$) können unter Anwendung der Gleichungen (2.24) bis (2.26) und einer entsprechenden

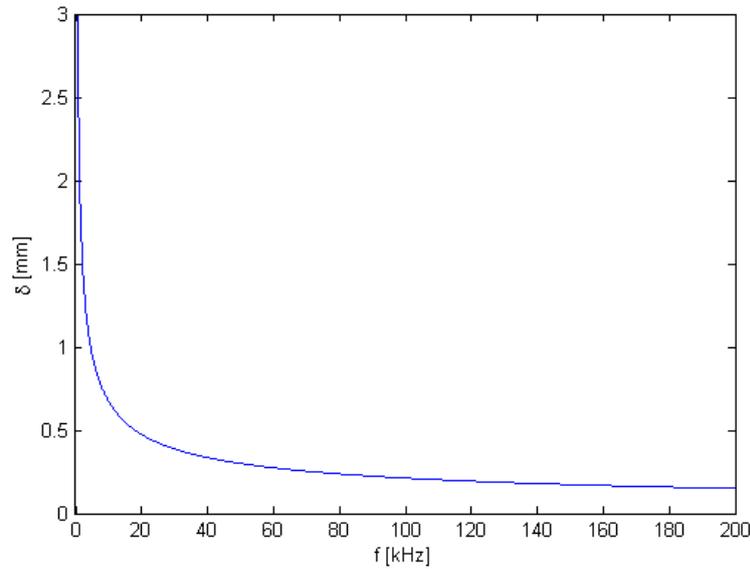


Abb. 2.13: Eindringtiefe in Abhängigkeit der Frequenz bei einem Kupferdraht

Fallunterscheidung erzielt werden. Für den Gleichstromwiderstand R_0 eines Leiters der Länge l und Durchmesser d gilt:

$$R_0 = \frac{4l}{\pi \kappa d^2} \quad (2.23)$$

Für den resultierenden Widerstand R_{Skin} gelten folgende Gleichungen nach [26]

$$R_{Skin} = R_0 \quad \text{für } d/\delta \leq 2 \quad (2.24)$$

$$R_{Skin} = R_0 \left[1 + \left(\frac{d}{5,3 \delta} \right)^4 \right] \quad \text{für } 2 < d/\delta \leq 4 \quad (2.25)$$

$$R_{Skin} = R_0 \left(0,25 + \frac{d}{4 \delta} \right) \quad \text{für } 4 < d/\delta < 10 \quad (2.26)$$

Kernverluste

Um die Kernverluste beschreiben zu können, bietet es sich an zunächst die physikalischen Vorgänge im Kern zu betrachten. In dieser Arbeit wird das sicher geläufigste Modell der Weisschen Bezirke zur Beschreibung des Magnetismus mit sogenannten Elementarmagneten oder magnetischen Dipolen verwendet [29]. Hierüber lassen sich die meisten Effekte wie Hysterese, Wirbelströme, Geräusentwicklung, Sättigung und Verluste gut erklären. Das Modell geht von einem ferromagnetischen Material aus, das über seine Curie-Temperatur erhitzt ist und somit nach außen unmagnetisch ist. Dennoch befinden sich in dem Material Elementarmagnete mit einem materialabhängigen magnetischen Moment, das wiederum ein Vielfaches von dem Bohrschen Magneton μ_B ist. Das Bohrsche Magneton entspricht

dem magnetischen Moment eines Elektrons [30] und ist bestimmt durch

$$\mu_B = \frac{q_e \hbar}{2m_e} \quad (2.27)$$

wobei \hbar das Plancksche Wirkungsquantum, q_e die Ladung eines Elektrons und m_e die Elektronenmasse sind.

Bei Temperaturen oberhalb der Curie-Temperatur sind die Elementarmagnete nicht mehr zueinander ausgerichtet und das Magnetfeld hebt sich im Mittel auf. Wird nun das Material unter die Curie-Temperatur abgekühlt, kommt es zu einer spontanen Magnetisierung, d.h. benachbarte Dipole richten sich gegeneinander aus. Dieser Prozess beginnt allerdings an vielen Orten gleichzeitig mit unterschiedlichen Ausrichtungen der magnetischen Dipole. Bereiche, in denen sich die Elementarmagnete gleich ausgerichtet haben, werden als Weissche Bezirke bezeichnet. Der Übergang von einem Weisschen Bezirk zum benachbarten mit anders orientierten Dipolen heißt Bloch-Wand. Auf den atomaren Aufbau einer solchen Bloch-Wand soll hier nicht näher eingegangen werden, eine detaillierte Beschreibung ist jedoch in [22, 30, 31] zu finden. Über das gesamte Volumen des Körpers heben sich die einzelnen Magnetfelder der Weisschen Bezirke auf und nach außen ist kein Magnetfeld messbar. Wird nun das Material von einem steigenden magnetischen Feld durchflutet, so treten drei unterschiedliche Effekte auf:

- Bloch-Wand-Verschiebung
- Drehung der Dipole
- Paraprozess

Bei geringen Feldstärken dehnen sich zunächst die Weisschen-Bezirke aus, deren Orientierung der Dipole am ehesten mit dem angelegten Feld übereinstimmt. Für die Verschiebung ist verglichen mit den anderen beiden Effekten wenig Energie erforderlich. Jedoch ist die Verschiebung der Blochwände als diskontinuierlich anzusehen, da die Blochwände von atomaren Gitterfehlern zu Gitterfehlern springen (sog. Barkhausen-Sprünge) und dafür eine definierte Energie benötigen. Die Barkhausen-Sprünge sind auch der Grund dafür, dass bei einem Abschalten des magnetischen Feldes eine gewisse Magnetisierung des Materiales erhalten bleibt, da nicht genügend Energie bereit steht, um alle Sprünge rückgängig zu machen.

Der zweite Effekt, der erst bei höheren Feldstärken auftritt, besteht darin, dass sich Dipole, die nicht zum äußeren Feld orientiert sind, zu drehen beginnen. Auch diese Drehung erfolgt gequantelt. Sind alle Elementarmagnete ausgerichtet, befindet sich das Material im Zustand der magnetischen Sättigung. Die Drehung ist auch Ursache für die Magnetostriktion, da die räumliche Ausdehnung der Dipole diagonal-unsymmetrisch ist.

Der Paraprozess tritt erst ab der Sättigungsfeldstärke auf und kann mit diesem Modell nicht erklärt werden. Die Ursache ist darin zu finden, dass durch höhere Feldstärke eine größere Ordnung des Spins erzwungen wird. Mehr dazu ist in [31] zu finden.

Hystereseverluste

Die Hystereseverluste P_{Hyst} sind ein Maß für die Energie, die zur Ummagnetisierung aufgewendet werden muss. Die Ummagnetisierungsenergie entspricht dabei der von der Hysteresekurve umschlossenen Fläche. Wird diese mit der Frequenz multipliziert, ergibt sich die umgesetzte Leistung:

$$P_{Hyst} = f \oint BdH \quad (2.28)$$

Die mathematische Beschreibung der Hysteresekurve führt jedoch zu sehr komplexen Gleichungen, so dass die Hersteller von Kernmaterialien in ihren Datenblättern häufig einen sog. Hystereseverlustfaktor k_{Hyst} angeben. Mit diesem und dem Kernverlustkoeffizienten β , der für sehr kleine Magnetisierungen $B < 1 \text{ mT}$ $\beta = 2$, für große Magnetisierung bei Eisen $\beta = 1,5 \dots 2$ und Ferrite $\beta = 2 \dots 3$ beträgt, können mit folgender Gleichung die Hystereseverluste bestimmt werden [32]:

$$P_{Hyst} = f k_{Hyst} B^\beta \quad (2.29)$$

Wirbelstromverluste

Die Wirbelstromverluste P_{Eddy} entstehen durch die induzierten Wirbelströme im leitenden Kern. Damit hängen sie von der maximalen Amplitude der Flussdichte, der Frequenz und des spezifischen Widerstands des Kernmaterials ab. Wegen des quadratischen Zusammenhangs zwischen Spannung am Widerstand und Verlustleistung gehen B und f quadratisch ein:

$$P_{Eddy} = k_{Eddy} \frac{f^2 B_{Max}^2}{\rho} \quad (2.30)$$

Hierbei stellt k_{Eddy} den dimensionslosen, materialabhängigen Wirbelstromverlustfaktor dar. Diese Gleichung gilt jedoch nur für kleine Frequenzen, da bei hohen Frequenzen der spezifische Widerstand nicht konstant bleibt. Für die sehr verbreiteten geblechten Eisenkerne aber auch für Nanokristalline und amorphe Kernmaterialien, die ebenfalls aus blechähnlichen Bändern bestehen, gelten für sinus- und dreieckförmige Ströme folgende Gleichungen [22]:

$$P_{Eddy,sin} = \frac{\pi^2 V_{Fe} d_{blech}^2 f^2 B_{Max}^2}{6 \rho} \quad (2.31)$$

$$P_{Eddy,tri} = \frac{4 V_{Fe} d_{blech}^2 f^2 B_{Max}^2}{3 \rho} \quad (2.32)$$

Hierbei wird die Dicke d_{blech} der Bleche berücksichtigt, da sie maßgeblich die Ausbreitung der Wirbelströme beeinflusst.

Anormale Verluste

Die sogenannten anormalen Verluste werden von den Wirbelströmen verursacht, die in der Nähe der Bloch-Wände lokalisiert sind. Eine genaue Beschreibung des dafür zu Grunde liegenden Modell ist in [29,33] zu finden. Eine Abschätzung kann nach folgender Gleichung erfolgen:

$$P_{Ano} \approx C (f B_{Max})^{3/2} \quad (2.33)$$

Der Parameter C hängt vom Material und Geometrie des Kerns ab.

Parasitäre Kapazität

Zwei mit dem Abstand $2a$ parallelverlaufende Leiter mit dem Radius r und der Länge l stellen eine Kapazität dar:

$$C_{par} = \frac{\pi \varepsilon_0 \varepsilon_r l}{\ln \left(\frac{a}{r} + \sqrt{\left(\frac{a}{r} \right)^2 - 1} \right)} \quad (2.34)$$

Die parasitäre Kapazität C_{Cu} einer Spule ist die Summe aller Kapazitäten C_{par} zwischen den einzelnen Windungen und dem Spulenkern. Im Ersatzschaltbild liegt C_{Cu} parallel zur Induktivität L und bildet mit ihr einen Parallelschwingkreis. Die Resonanzfrequenz bestimmt sich nach:

$$\omega_{res} = \frac{1}{\sqrt{LC_{Cu}}} \quad (2.35)$$

Die Resonanzfrequenz kann bei schnell schaltenden Leistungshalbleitern angeregt werden, da die Anstiegs- und Fallzeiten von Strom und Spannung gerade in diesem Spektrum liegen [1].

Daneben führt die parasitäre Kapazität der Spule auch zu zusätzlichen Verlusten, wenn rechteckförmige Spannungen auf die Spule geschaltet werden. Die Kapazität wirkt während des Schaltvorgangs wie ein Kurzschluss und der Strom wird nur durch Streuelemente R_σ und L_σ der Zuleitungen, den ESR der korrespondierenden Kapazitäten sowie den Durchlasswiderständen der Leistungshalbleiter begrenzt und verursacht dort entsprechende Verluste. Zusätzlich addiert sich die Stromspitze auf die Rückstromspitze der Freilaufdiode und trägt damit auch zu den Schaltverlusten der Halbleiter bei. Der Stromverlauf richtet sich beim Anstieg nach dem Schaltverhalten des Leistungshalbleiters [1]. Vereinfacht kann ein linearer Anstieg mit der Steigung $I_{max}/t_{i,r}$ angenommen werden, wobei $t_{i,r}$ die Anstiegszeit des Stromes beschreibt. Nach Erreichen des Maximums fällt der Strom gemäß

$$i(t) = \frac{U}{R_{ges}} e^{-\frac{t}{R_{ges} C_{Cu}}} \quad (2.36)$$

ab.

2.4.4 Auslegung Netzfilter

Bedingt durch die Funktionsweise des Wechselrichters sind in den Phasenströmen des Wechselrichters nicht nur die Grundschwingung sondern zusätzlich Harmonische der Grundschwingung sowie eine Stromwelligkeit der Schaltfrequenz und deren Harmonischen zu finden. Für eine zuverlässige Energieversorgung und zur Gewährleistung, dass alle angeschlossenen Erzeuger und Verbraucher störungsfrei funktionieren können, sind Grenzen in Form von Normen (u.a. VDE 0550 [34], IEC61000-3-x [35], IEC 62109-2 [36], IEEE 519 [37]) und Netzanschlussregeln der Netzbetreiber festgelegt worden, die den Anteil von Frequenzanteilen neben der Grundfrequenz begrenzen. Bei der Topologie des Netzfilters sind einige Regeln zu beachten: Da das Netz eine Spannung vorgibt, kann das passive Element am Netzanschluss kein netzparalleler Kondensator sein, da dieser wie ein Kurzschluss wirken würde. Das Gleiche gilt für den spannungsgespeisten Wechselrichter, da dieser entweder die positive oder die negative Zwischenkreisspannung in Form von Rechteckimpulsen auf das Filter schaltet. Schon ein kleiner Kondensator würde zu sehr großen Umladeströmen führen. Aus diesen Überlegungen ergibt sich für das Filter eine Struktur, die sowohl auf der Netzseite als auch auf der Umrichterseite eine Induktivität aufweist. Im folgenden werden zwei Filtertopologien vorgestellt.

2.4.4.1 Das netzseitige L-Filter

Die einfachste Topologie, die diese Forderung erfüllt, ist eine einzelne Induktivität in jeder Phase. Die Auslegung erfolgt gemäß der Normen VDE 0570-2-20 [38] und IEC 62109-2 [36]. Nach [22] kann die minimale Netzinduktivität wie folgt berechnet werden:

$$L_{min} > \frac{u_k U_g}{\omega I_g} \quad (2.37)$$

Die minimale Kurzschlussspannung u_k ist in der VDE 0570-2-20 mit 5% festgelegt. Gleichzeitig dürfen die in der Norm IEC 62109-2 festgelegten und in Tabelle 2.4 dargestellten Obergrenzen für die Amplituden der einzelnen Harmonischen nicht überschritten werden. Dies kann dazu führen, dass die Induktivität größer als L_{min} gewählt werden muss. Neben der Einhaltung der einschlägigen Normen, kann es wegen der Bauteile und der Regelung des Wechselrichters notwendig sein, dass die dem Netzstrom überlagerte maximale Stromschwankungsbreite in gewissen Grenzen gehalten wird. Für einen Wechselrichter mit geerdetem Zwischenkreis kann die Stromwelligkeit $\Delta i_{g,sw}$ nach Gleichung (2.38) zu jedem

Störungsgrenzen der Amplituden der Harmonischen ungerader Ordnung ν				
$3 \leq \nu \leq 9$	$11 \leq \nu \leq 15$	$17 \leq \nu \leq 21$	$23 \leq \nu \leq 33$	$35 \leq \nu \leq 39$
4,0	2,0	1,5	0,6	0,3
Störungsgrenzen der Amplituden der Harmonischen gerader Ordnung ν				
$2 \leq \nu \leq 10$	$12 \leq \nu \leq 16$	$18 \leq \nu \leq 22$	$24 \leq \nu \leq 34$	$36 \leq \nu \leq 40$
1,0	0,5	0,375	0,15	0,075

Tab. 2.4: Grenzwerte der Norm IEC 62109-2 für die Amplituden der Harmonischen gerader und ungerader Ordnung der Netzströme bei Einspeisung von Solarenergie ins Netz in Prozent vom Nennstrom

Zeitpunkt bestimmt werden. Die Gleichung lässt sich aus dem Momentanwert der Spannung und der Modulationsfunktion herleiten und gilt für eine ausreichend gut geglättete Zwischenkreisspannung U_{dc} und verlustlose Bauteile.

$$\begin{aligned} \Delta i_{g,sw}(\omega t) &= \frac{\frac{U_{dc}}{2} - \hat{u}_g \cdot \sin(\omega t)}{L_g} \frac{T_{sw}}{2} \left(1 + \frac{\hat{u}_g}{\frac{U_{dc}}{2}} \sin(\omega t) \right) \\ &= \frac{U_{dc} T_{sw}}{4L_g} \left(1 - \frac{4\hat{u}_g^2}{U_{dc}^2} \sin^2(\omega t) \right) \end{aligned} \quad (2.38)$$

Hierbei bezeichnet ω die Kreisfrequenz der Netzspannung, t die Zeit, \hat{u}_g den Spitzenwert der Netzspannung, L_g die Induktivität der Netzdrossel und T_{sw} die Periodendauer der Netzfrequenz. Die Stromwelligkeit ist unabhängig von der zu übertragende Leistung und dem Phasenwinkel und hat ihr Maximum beim Nulldurchgang der Grundschwingung der Netzspannung u_g . Bei einem hohen Anteil an eingespeister Blindleistung verschieben sich die Maxima des Grundschwingungstromes hin zu den Nulldurchgängen der Spannung, so dass sich die hohe Stromwelligkeit im Bereich des Strommaximums addiert. Dadurch kann es zu erhöhten Spitzenströmen in den Leistungshalbleitern und Filterelementen kommen. Insbesondere für die Auslegung der Netzdrossel L_g ist der maximale momentan Strom ausschlaggebend, um einen Betrieb in der Sättigung der Induktivität zu verhindern. Für den Fall, dass die Phasenlage zwischen Strom und Spannung $\pi/2$ beträgt, fallen der Spitzenwert des Netzstromes und die maximale Stromwelligkeit zusammen, so dass für den maximalen Strom gilt:

$$i_{g,max} = i_L + \frac{U_{dc} T_{sw}}{4L_g} \quad (2.39)$$

Zur Charakterisierung von Netzstörungen wird der Parameter „Total Harmonic Distortion“ (THD) für den Strom nach IEC 61000-3-4 [35] verwendet. Er ist das Verhältnis von Oberschwingungsanteil zu Grundschwingungsanteil und ist in der Norm bis zur 50. Ordnung definiert. Nach der Norm IEEE 519 [37] darf der THD bei der Speisung von Energie

ins Netz maximal 5 Prozent betragen. Der THD berechnet sich nach Gleichung (2.40).

$$THD = \frac{\sqrt{\sum_{\nu=2}^{50} I_{\nu}^2}}{I_{\nu=1}} \quad (2.40)$$

2.4.4.2 Das netzseitige LCL-Filter

Eine Alternative zur Verwendung eines L-Filter ist der Einsatz eines LCL-Filter, welches eine deutlich bessere Filterung der Phasenströme des Netzpulsstromrichters bietet. Insbesondere die Harmonischen des Phasenstromes um die Schaltfrequenz und deren Vielfache müssen teilweise in einigen Anwendungen stärker gedämpft werden. Der Nachteil gegenüber dem L-Filter ist, dass das LCL-Filter ein schwingungsfähiges System bildet. In Abb. 2.14 ist das einphasige Prinzipschaltbild des LCL-Filter dargestellt. Die Koppelwiderstände werden hier vernachlässigt.

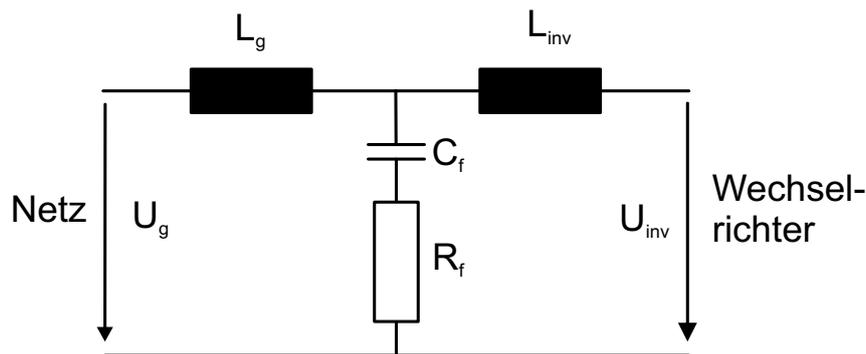


Abb. 2.14: Einphasiges Ersatzschaltbild des LCL-Filter

Die hier erläuterte Auslegung eines solchen passiven LCL-Filter erfolgt nach der Methode nach [39], bei der zuerst eine Basisimpedanz Z_b und eine Basiskapazität C_b nach den Gleichungen (2.41) und (2.42) mit der Eingangsleistung P_{in} und der Netzkreisfrequenz ω bestimmt wird:

$$Z_b = \frac{U_g^2}{P_{in}} \quad (2.41)$$

$$C_b = \frac{1}{\omega Z_b} \quad (2.42)$$

Die Induktivität L_{inv} auf der Wechselrichterseite wird durch die maximal gewünschte Stromschwankungsbreite bei Schaltfrequenz festgelegt.

Die Filterkapazität C_f ergibt sich über:

$$C_f = x C_b \quad (2.43)$$

mit $x :=$ Prozentanteil der absorbierten Blindleistung im Nennbetriebspunkt

Über die Gleichung (2.44) und entsprechende Umformung wird das Induktivitätsverhältnis $r = \frac{L_g}{L_{inv}}$ zwischen wechselrichterseitiger und netzseitiger Induktivität des LCL-Filters bestimmt, wobei $\frac{i_L(f_{sw})}{i_g(f_{sw})}$ die Dämpfung der Welligkeit, die durch das Schalten hervorgerufen wird, beschreibt [39]:

$$\frac{i_L(f_{sw})}{i_g(f_{sw})} = \frac{1}{|1 + r \cdot (1 - ax)|} \quad (2.44)$$

mit $a = 2\pi \cdot f_s^2 \cdot L_{inv} C_b$;

Die Resonanzfrequenz ω_{res} des Filters sollte nach [39] zwischen der zehnfachen Netzfrequenz und der halben Schaltfrequenz f_{sw} liegen. Es ergibt sich eine Resonanzfrequenz von:

$$\omega_{res} = \sqrt{\frac{L_{inv} + L_g}{L_{inv} L_g C_f}} \quad (2.45)$$

Zur Bestimmung des Dämpfungswiderstandes R_f wird zunächst die Impedanz des Filterkondensators C_f bei Resonanzfrequenz berechnet:

$$Z_{cf,res} = \frac{1}{\omega_{res} C_f} \quad (2.46)$$

Der Dämpfungswiderstand R_f wird in der Größenordnung der Impedanz $Z_{cf,res}$ gewählt. Für kleinere Werte des Widerstandes R_f ergeben sich geringere Verluste, jedoch kann das System bei zu geringen Widerstandswerten an die Stabilitätsgrenze geführt werden, wodurch Oszillationen auftreten können.

2.5 Treiber: Generelle Anforderungen

Unter dem Begriff Treiber wird hier die Hardware verstanden, mit der die Leistungshalbleiter angesteuert werden. Dabei müssen die Ausgangsparameter des Treibers an den

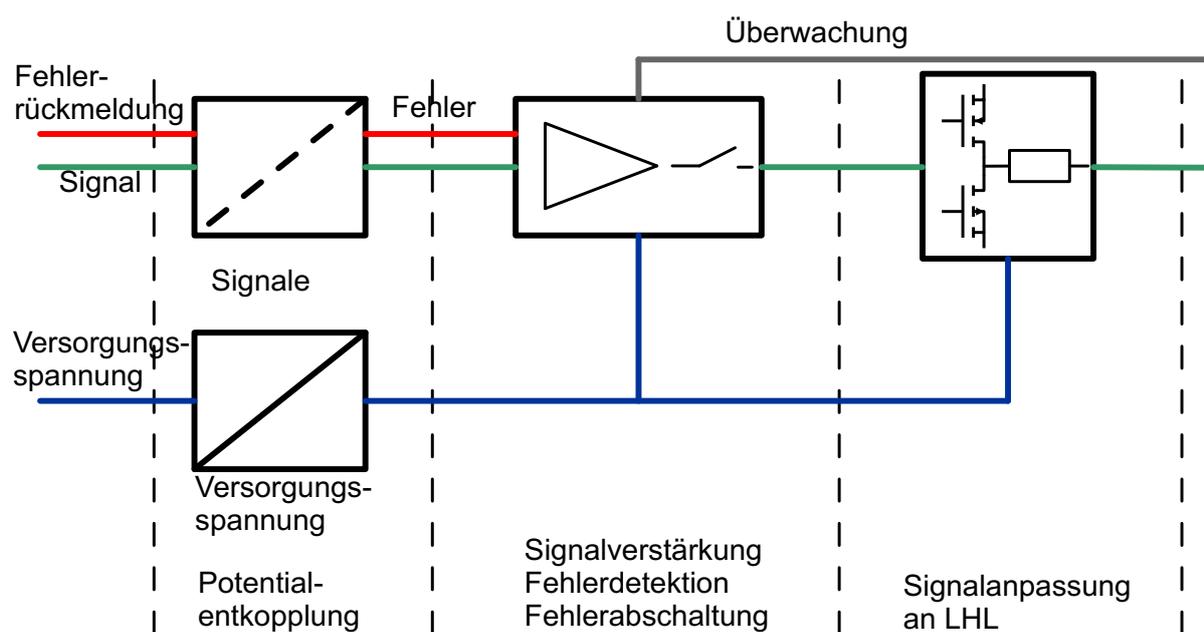


Abb. 2.15: Schematische Darstellung eines Treivers

anzusteuern den Leistungshalbleiter angepasst werden. Typische Eigenschaften des Ausgangssignals sind Flankensteilheit, Amplitude des Stromes oder der Spannung aber auch Robustheit gegen elektromagnetische Einkopplungen und Schutzeinrichtungen. Diese spezifischen Eigenschaften und deren Realisierung werden in den jeweiligen Unterkapiteln, in denen die Leistungshalbleiter beschrieben werden, erläutert. An dieser Stelle werden die Eigenschaften dargestellt, die für alle verwendeten Treiber Gültigkeit haben. In Abbildung 2.15 ist der Treiber schematisch dargestellt.

2.5.1 Potentialentkopplung

Da insbesondere bei den High-Side-Treibern das Bezugspotential während jeder Schaltperiode zwischen positiver und negativer Zwischenkreisspannung springt, muss das Potential von den Signalen und der Versorgungsspannung auf der Leistungshalbleiterseite von der übrigen Schaltung entkoppelt sein. Die verbreitetsten Verfahren, um dies in der hier relevanten Leistungsklasse zu realisieren, sind die Verwendung einer galvanischen Trennung und die Bootstrap-Schaltung. Bei der galvanischen Trennung (vgl. Abb. 2.15) werden die Signale und die Versorgungsspannung jeweils separat über einen Transformator bzw. über eine optische Strecke übertragen. Dafür muss die Versorgungsspannung zunächst in eine hochfrequente Wechselspannung gewandelt und nach der Transformation wieder gleichgerichtet werden.

Für die Signalübertragung wird das Steuersignal des Controllers zunächst verstärkt, und

dann ein optisches Signal erzeugt. Dieses Lichtsignal wird auf der galvanisch getrennten Leistungsseite des Treibers von einem Phototransistor empfangen, verstärkt und an die Anforderungen zur Beschaltung des Leistungshalbleiters angepasst. Bei der optischen Übertragung können zwei Varianten unterschieden werden: Zum einen die Übertragung mittels Lichtwellenleiter, bei der Sender und Empfänger nahezu beliebig weit auseinanderliegen können, und die Übertragung über einen Optokoppler, bei dem Sender und Empfänger in einem Gehäuse angeordnet sind. Die Variante Lichtwellenleiter bietet einige Vorteile hinsichtlich Flexibilität und elektromagnetischer Empfindlichkeit, da der Leistungsteil des Treibers weit von der stöempfindlichen Steuereinheit entfernt platziert werden kann und damit weder leitungsgebundene noch leitungsungebundene Störungen übertragen werden können. Andererseits wird der Wechselrichter insgesamt dadurch weniger kompakt und kostenintensiver als bei der Realisierung mittels Optokopplern.

Die teilweise sehr schnellen Potentialänderungen auf der Leistungsseite des Treibers können sich beim Optokoppler wegen der bauartbedingten Nähe von Sender und Empfänger kapazitiv einkoppeln und zu unbeabsichtigten Ausgangssignalen führen. Spezielle Optokoppler für die Leistungselektronik beinhalten deshalb einen faradayschen Schirm, der das Signal beim Durchlaufen des empfindlichen Photoempfängers und der integrierten Verstärkungseinheit vor kapazitiver Einkopplung schützt.

Neben der weit verbreiteten optischen Übertragung sind auch relative neue Magneto-koppler erhältlich [40]. Sie nutzen den Giant-Magnetoresistance- (GMR-) Effekt aus, um zum einen eine galvanische Trennung zu realisieren und zum anderen den Zustand auch nach der Schaltflanke beliebig lange halten zu können [41]. Die Vorteile dieser Bauteile liegen in einer deutlich höheren Übertragungsgeschwindigkeit bei gleichzeitig höherer Spannungsfestigkeit, als sie bei Optokopplern zu finden sind.

Bei der Bootstrap-Schaltung erfolgt keine galvanische Trennung (vgl. Abb 2.16). Es wird ein Treiber-IC verwendet, der von zwei getrennten Potentialen versorgt wird. Dabei ist ein Potential auf das Niveau der Ansteuersignale bezogen, während das andere frei schwebt. Das schwebende Potential hat seinen Nullpunkt auf dem Emitter- bzw. Sourceanschluss des anzusteuernenden Leistungshalbleiters T_2 und stellt die Leistung für dessen Ansteuerung bereit. Die Leistung wird dem sogenannten Bootstrap-Kondensator C_B entnommen, der während der Leitphase des unteren Schalters T_1 oder der unteren Diode der Halbbrücke über die Bootstrapdiode D_B aus der Treiberversorgung geladen wird. Während der obere Schalter T_2 leitet, muss diese Diode die gesamte Zwischenkreisspannung sperren. Dies zeigt bereits die Grenzen dieser Schaltung auf: Für einen sicheren Betrieb darf die Spannung des Bootstrap-Kondensators weder unter die minimale Eingangsspannung des Treiber-ICs fallen, um dessen Funktion nicht zu beeinträchtigen, noch unter die On-State-Spannung des Leistungshalbleiters sinken um die gewünschte Aufsteuerung zu erzielen. Dies setzt voraus,

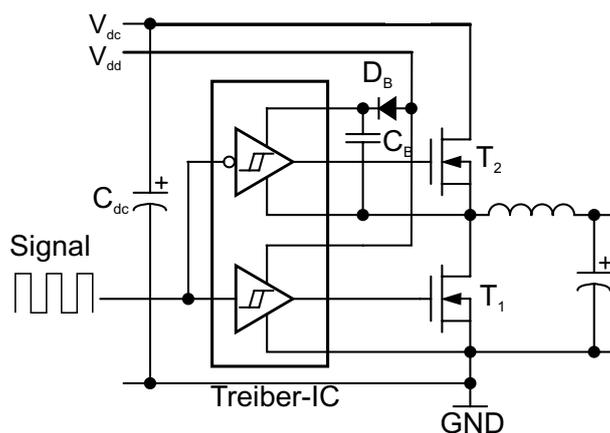


Abb. 2.16: Bootstrap-Treiber an einer Halbbrücke

dass der Bootstrap-Kondensator regelmäßig und ausreichend lange durch das Einschalten des unteren Leistungshalbleiters geladen wird. Dies ist gleichbedeutend mit einer Begrenzung des Duty-Cycles. Außerdem ist die maximale Treiberleistung durch die Kapazität des Bootstrap-Kondensators beschränkt, so dass stromgesteuerter Leistungshalbleiter wie Bipolartransistoren nicht über eine Bootstrap-Schaltung betrieben werden können.

Diese begrenzenden Faktoren können mit einer Ladungspumpe, die den Bootstrap-Kondensator unabhängig vom Schaltzustand der Leistungshalbleiter lädt, umgangen werden. Für die Untersuchung der Siliziumkarbid-Leistungshalbleiter und den Aufbau der Solarwechselrichter wird ein Treiber mit galvanischer Trennung verwendet, um zum einen die Flexibilität bei der Ansteuerung zu erhalten und um zum anderen eine möglichst geringe Anfälligkeit für elektromagnetische Einkopplungen zu erzielen, die auf Grund von schnellen Spannungs- und Stromänderungen zu erwarten sind. Die Potentialentkopplung wird leistungsseitig mit galvanisch getrennten DC/DC-Übertragern der Serie AM2D-Z von Aimtec [42] realisiert. Die Ansteuersignale werden über Lichtwellenleiter vom Controller direkt auf die Seite mit schwebendem Potential übertragen. Das Fehlersignal wird über einen magnetoresistiven Koppler zur Steuereinheit übertragen.

2.5.2 Signalaufbereitung und Schutz

Der optische Empfänger liefert ein digitales Signal zwischen 0 und 5 V mit sehr geringer Leistung, das an einen herkömmlichen Treiber-IC (IR2127 [43]) mit Überstromerkennung weitergegeben wird. Dieser IC liefert am Ausgang (in Abb. 2.17 „out“) eine Spannung zwischen 0 und maximal 20 V bei einem Strom von 200 mA. Diese Spannung wird zum einen an die Signalanpassung übergeben und zum anderen als Messsignal für die Überstromerkennung genutzt (vgl. Abb. 2.17). Die Überstromerkennung nutzt den Effekt aus,

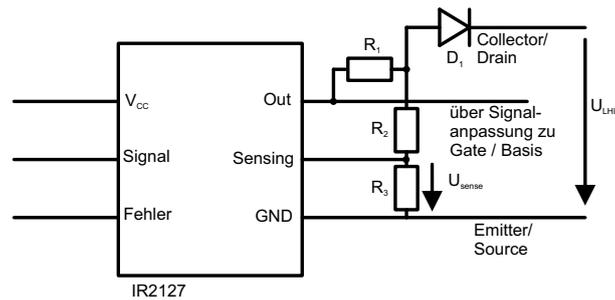


Abb. 2.17: Realisierung der Überstromerkennung

dass der Spannungsabfall über dem Leistungshalbleiter mindestens linear und bei bipolaren Leistungshalbleitern sogar quadratisch mit dem Strom zunimmt [44]. Dazu wird der Spannungsabfall U_{LHL} über Drain und Source bzw. Kollektor und Emitter gemessen, indem das Ausgangssignal des Treiber-ICs über R_1 und D_1 an die Anschlüsse des Leistungshalbleiters angelegt wird. R_1 dient dazu den Strom zu begrenzen und einen definierten Spannungsabfall zu erzeugen. Die Diode D_1 nimmt die Zwischenkreisspannung während der Leistungshalbleiter ausgeschaltet ist auf und entkoppelt damit die Ansteuerung von der Leistungsseite. Die Schwelle, bei der der IC einen Überstrom erkennt, liegt bei $U_{sense} = 0,250 \text{ V}$, so dass mit dem Spannungsteiler aus R_2 und R_3 der maximale Spannungsabfall über dem Leistungshalbleiter eingestellt werden kann:

$$U_{LHL} = \frac{R_2 + R_3}{R_3} U_{sense} - U_{D1} \quad (2.47)$$

Die interne Logik des IC unterdrückt eine Fehlermeldung während und kurz nach dem Einschalten des Leistungshalbleiters, da in dieser Phase bereits die Messspannung anliegt, jedoch die Diode D_1 wegen der Gegenspannung noch nicht leiten kann und damit die Überstromschwelle überschritten wird.

2.5.3 Design der Treiberkarte

Charakteristisch für Siliziumkarbid-Leistungshalbleiter sind geringe Schaltverluste, die durch eine sehr kurze Schaltzeit erzielt werden. Dies bedeutet jedoch auch, dass sich Strom und Spannung am Leistungshalbleiter sehr schnell ändern und damit starke elektromagnetische Felder ausstrahlen, die sich an anderer Stelle einkoppeln und zum ungewollten Ein- oder Ausschalten des Treibers führen können. Dabei wirken die Leitungen wie Antennen. Daneben treten Spannungsschwankungen auf der Leiterplatte des Treibers während der Schaltvorgänge auf, die von den kurzzeitig zum Umladen der Gatekapazitäten benötigten hohen Ströme über den parasitären Leitungsinduktivitäten hervorgerufen werden. Um diesen Effekten entgegen zu wirken, werden folgende Maßnahmen getroffen:

- Kurze Leitungslängen, um Einkopplungen auf den Leitungen so gering wie möglich zu halten.
- Verwendung von SMD-Bauteilen und beidseitige Bestückung der Leiterplatte, um einen möglichst kompakten Aufbau zu erhalten.
- Leitungen, die steile Stromflanken führen, werden möglichst flächig ausgelegt, wobei die Rückleitung exakt darunter auf der Rückseite der Leiterplatte platziert wird, um die leitungsbedingte Streuinduktivität gering zu halten.
- Alle ICs erhalten so nahe wie möglich einen 100 nF-Kondensator parallel zu ihren Versorgungsanschlüssen, um Spannungsschwankung, die durch elektromagnetische Einkopplungen oder Schalthandlungen, die an anderen Stellen auf der Treiberkarte entstehen, auszugleichen und um die Spannung bei eigenen Zustandsänderungen am Eingang stabil zu halten.
- Die Leiterplatte erhält zwei Masseflächen, die als Schirm dienen und über eine Kapazität an das jeweilige Bezugspotential angebunden werden.
- Es werden nur Bauteile mit einer hohen EMV-Festigkeit verwendet.

2.6 Methode zur Charakterisierung der Leistungshalbleiter

2.6.1 Beschreibung des Teststands

Leistungshalbleiter werden durch ihre statischen und dynamischen Eigenschaften elektrisch hinreichend charakterisiert. Daneben gibt es noch weitere charakteristische Eigenschaften wie Zuverlässigkeit, Robustheit, Zyklfestigkeit und typische Lebensdauer unter bestimmten Lastzyklen, die für die Auswahl eines Leistungshalbleiters für die spezifische Anwendung von Bedeutung sind. Diese Eigenschaften sollen in dieser Arbeit jedoch nur gestreift werden, da die hier untersuchten Leistungshalbleiter sich noch in einem Entwicklungsstadium befinden, in dem in erster Linie die elektrischen Eigenschaften optimiert und sichergestellt werden. Um die Vermessung bei definierten Sperrschichttemperaturen durchführen zu können, muss die Sperrschichttemperatur während der Messung konstant gehalten werden. Dafür wird der Leistungshalbleiter nur für eine sehr kurze Zeit (max. $200 \mu\text{s}$), die deutlich unter der thermischen Zeitkonstante der Sperrschicht liegt, Strom und Spannung ausgesetzt, um die Erwärmung durch die Messung so gering wie möglich

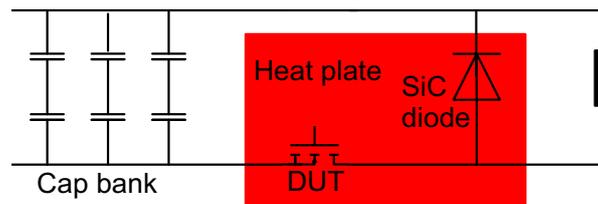


Abb. 2.18: Tiefsetzsteller für den Doppelpulsversuch

zu halten. Die thermische Zeitkonstante der Sperrschicht $\tau_{th,J}$ lässt sich wie folgt aus der Chipgeometrie $A_C \cdot d_C$, dessen Dichte ρ_C und Wärmekapazität $c_{th,C}$ und des thermischen Widerstands zwischen Chip und Gehäuse $R_{th,JC}$ bestimmen:

$$\tau_{th,J} = A_C d_C \rho_C c_{th,C} R_{th,JC} \quad (2.48)$$

Die Zeitkonstante des Chips beträgt für die hier betrachteten Leistungshalbleiter aus Silizium und Siliziumkarbid 2 ms bzw. 0,8 bis 1,2 ms, abhängig von der Chipfläche [45]. Für die Messungen bei unterschiedlichen Chiptemperaturen wird der Leistungshalbleiter von außen über eine Heizplatte erwärmt, wobei angenommen wird, dass die Gehäusetemperatur der Sperrschichttemperatur entspricht. Zu den statischen Eigenschaften gehören das Leit- und Sperrverhalten.

Zur Bestimmung des Durchlassverhaltens wird der Prüfling an eine 30 V Spannungsquelle in Reihe mit einem variablen Widerstand zur Einstellung des Laststromes angeschlossen. Das Gate bzw. die Basis wird mit variablen Spannungen bzw. Strömen angesteuert, so dass das Durchlassverhalten bei unterschiedlichen Sperrschichttemperaturen, Lastströmen und Aussteuergraden des Leistungshalbleiters untersucht werden kann.

Das Schaltverhalten wird anhand des Doppelpulsversuches analysiert. Dafür wird der zu untersuchende Leistungshalbleiter auf einer Heizplatte in einer Tiefsetzstellerschaltung mit induktiver Last eingesetzt (Abb. 2.18). Der Prüfling befindet sich im unteren Strompfad, um mit hochauflösenden Tastköpfen ohne galvanische Trennung messen zu können.

Am Eingang des Tiefsetzstellers befindet sich eine Konstantspannungsquelle die aus einer Kondensatorbank mit 2,5 mF und einer geregelten Spannungsversorgung besteht. Diese Schaltungskonfiguration erlaubt eine Analyse des harten Schaltens bei definierten Spannungen, Strömen und Temperaturen. Die Stromstärke ergibt sich aus der Dauer des ersten Pulses, bei dem der Strom durch die Spule linear ansteigt (Abb. 2.19). Beim Abschalten kommutiert der Strom vom Leistungshalbleiter auf die Diode, während der Leistungshalbleiter die Spannung übernimmt. Beim zweiten Einschalten wenige Mikrosekunden später übernimmt der Prüfling den nahezu unveränderten Strom von der Diode, so dass

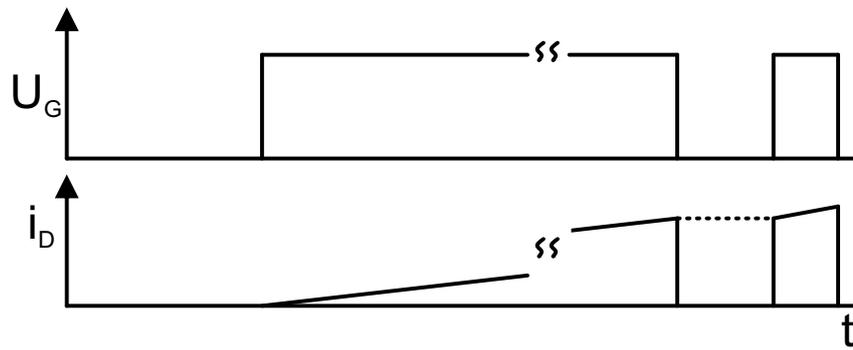


Abb. 2.19: Schematische Zeitverläufe des Ansteuersignals und des Laststromes beim Doppelpulsversuch

Oszilloskop	Tektronix DPO 4054 500 MHz, 2,5 GS/s
Strommesszangen	Tektronix TCP 0030
Tastköpfe(Durchlassverhalten)	Tektronix P6139A 500MHz
Tastköpfe (Schaltverhalten)	Hameg HZ51 150 MHz LeCroy PPE2KV 400 MHz
Temperaturmessung	Wärmebildkamara Fluke Ti10

Tab. 2.5: Verwendete Messinstrumente

das Einschalten bei vollem Strom analysiert werden kann. Anschließend wird der Leistungshalbleiter für lange Zeit ausgeschaltet, so dass der Strom durch die Spule abklingen kann [46, 47]. In Tabelle 2.5 sind die verwendeten Messinstrumente aufgeführt.

2.6.2 Definition der charakteristischen Schaltzeiten

Die charakteristische Dauer der Ein- und Ausschaltvorgänge wird im Folgenden am Beispiel der Schaltvorgänge eines IGBT dargestellt. Sie können jedoch leicht auf andere Leistungshalbleiter übertragen werden. Abbildung 2.20 zeigt das ideale Schalten eines IGBTs mit den allgemein üblichen Bezeichnungen der Zeiten [48]. Der obere Spannungsverlauf beschreibt den Spannungsabfall zwischen Gate und Emitter, während die unteren Zeitverläufe die Kollektor-Emitter-Spannung und den Kollektorstrom darstellen. Die Einschaltverzögerungszeit (engl. turn-on delay time) $t_{d(on)}$ ist definiert als die Zeit, die zwischen Anstieg von Gatespannung und Kollektorstrom auf 10 % ihrer eingeschwungenen Durchlasswerte vergeht. Die Anstiegszeit des Stromes (engl. rise time) t_r ist die Zeit, in der der Strom von 10 % auf 90 % seines Durchlasswertes steigt. Die Summe aus $t_{d(on)}$ und t_r ist die Einschaltzeit t_{on} .

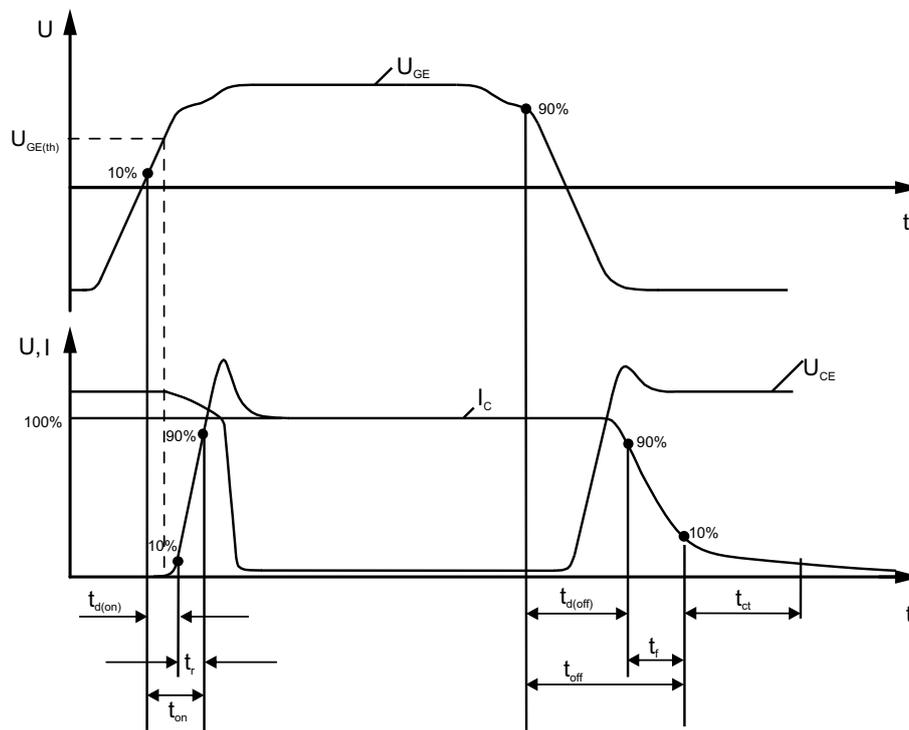


Abb. 2.20: Definition der Schaltzeiten am Beispiel idealisierter IGBT-Zeitverläufe

Beim Ausschalten beginnt analog die Ausschaltverzögerungszeit (eng. turn-off delay time) $t_{d(off)}$ wenn die Gatespannung auf 90 % gefallen ist und endet bei Erreichen der 90 %-Marke des Kollektorstromes. Die Fallzeit t_f ist die Dauer, in der der Strom von 90 % auf 10 % fällt und die gesamte Ausschaltzeit t_{off} ist wieder die Summe von $t_{d(off)}$ und t_f .

Für den Bipolartransistor wird die Gatespannung durch den Basisstrom ersetzt und es gelten die oben genannten Definitionen analog. Beim Normally-On JFET variiert die minimale Gatespannung abhängig vom Bauteil, daher werden der 90 % Anteil für $t_{d(on)}$ und der 10 % Anteil für $t_{d(off)}$ auf die jeweilige Pinch-off-Spannung des Bauteils bezogen. Beim Normally-Off JFET gelten die gleichen Vereinbarungen wie beim IGBT, nur dass die Amplitude der Gatespannung deutlich kleiner ist.

2.6.3 Berechnung der Durchlass- und Schaltverluste

Die Durchlassverluste und Schaltenergien werden anhand der gemessenen Zeitverläufe gemäß folgender Gleichungen bestimmt:

$$P_{con} = u(t) i(t) \quad (2.49)$$

$$E_{on}, E_{off} = \int_{t_{sw,on}, t_{sw,off}} u(t) i(t) dt \quad (2.50)$$

Wobei $t_{sw,on}$ bzw. $t_{sw,off}$ die Dauer zwischen dem Beginn des Strom- bzw. Spannungsanstiegs und dem Ende des Spannungs- bzw. Stromabfalls ist. Hier gelten nicht die in Kapitel 2.6.2 eingeführten Zeiten sondern die tatsächlichen Schaltzeiten. Die Integration erfolgt durch Aufsummieren der diskreten Messwerte und Multiplikation mit der Abtastrate.

3 Moderne Leistungshalbleiter und Treiber

Auf Grundlage der in Kapitel 2.2 dargestellten Eigenschaften von Halbleitermaterialien können eine Vielzahl unterschiedlicher elektronischer Schalter für die Leistungselektronik hergestellt werden. Im Folgenden soll zunächst eine Übersicht der heute typisch angewandten Leistungshalbleiter und der vielleicht in Zukunft an Bedeutung gewinnenden Leistungshalbleiter gegeben werden. Anschließend werden die neuartigen Leistungshalbleiter genauer hinsichtlich ihres Funktionsprinzips, Treiber und Verluste betrachtet und mit einem State of the Art Leistungshalbleiter verglichen. In der Auswahl sind insbesondere Leistungshalbleiter berücksichtigt, die für die in Kapitel 4 beschriebenen Solarwechsellrichter geeignet erscheinen.

Teile dieses Kapitels sind bereits in [46, 47, 49, 50] veröffentlicht worden.

3.1 Übersicht

In dem Leistungsspektrum von einigen 100 W bis in den unteren MW-Bereich werden heute in erster Linie Dioden, MOSFETs und IGBTs auf Silizium-Basis eingesetzt. Während Dioden über den gesamten Spannungs- und Strombereich verfügbar sind, werden MOSFETs hauptsächlich für Sperrspannungen bis 600 V verwendet. IGBTs finden ihren Einsatzbereich bei höheren Spannungen zwischen 600 und 6500 V [5, 51].

Neben den auf Silizium basierenden Leistungshalbleitern sind in den letzten Jahren auch vermehrt Leistungshalbleiter aus anderen Substraten wie Siliziumkarbid, Galliumarsenid und Galliumnitrid in der Literatur zu finden [52–55].

Abbildung 3.1 stellt den spezifischen Durchlasswiderstand in Beziehung zu der maximalen Sperrspannung dar. Dabei sind zum einen die physikalischen Grenzen der einzelnen Fertigungstechnologien und Substrate und zum anderen eine Einordnung von den zurzeit am Markt verfügbaren Leistungshalbleitern aufgezeigt. Es ist erkennbar, dass man sich im

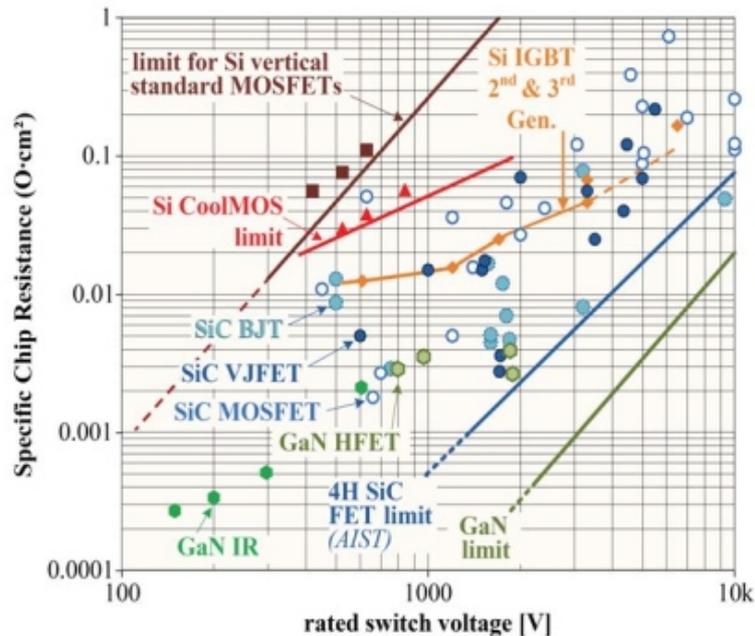


Abb. 3.1: Positionierung der unterschiedlichen Leistungshalbleiter hinsichtlich ihres spezifischen Durchlasswiderstandes und ihrer maximalen Sperrspannung [54, 56–58]

Bereich der Silizium-Leistungshalbleiter schon recht nahe an der theoretischen Grenze befindet und damit wenig Raum für weitere Optimierung bleibt. Eine Verbesserung ist hier nur noch mit Innovationen in der Technologie zu erzielen, wie der Sprung vom vertikalen MOSFET zum CoolMOS beispielhaft zeigt. Des Weiteren ist aus der Abbildung erkennbar, dass die materialspezifischen Grenzen von Siliziumkarbid und Galliumnitrid selbst für die einfachsten FET Strukturen erst bei deutlich höheren Spannungen erreicht werden als bei den Silizium-Leistungshalbleitern. Auch wenn die meisten SiC-Leistungshalbleiter hinsichtlich des Verhältnisses zwischen flächenspezifischen Durchlasswiderstand zur maximalen Sperrspannung den Silizium-Bauteilen bereits heute deutlich überlegen sind, gibt es hier noch ein klar erkennbares Optimierungspotential. Es ist also hinsichtlich der statischen Eigenschaften ein klarer Vorteil der Wide Band Gap Leistungshalbleiter gegenüber den Silizium-Bauteilen zu erkennen, der weitergehende Untersuchungen rechtfertigt.

Hinsichtlich der dynamischen Eigenschaften sind die Vorteile der Wide Band Gap Materialien noch signifikanter ausgeprägt. So können auf Grund der hohen Leistungsdichten die Gatestrukturen sehr viel kleiner ausgeführt werden, wodurch sehr viel höhere Schaltgeschwindigkeiten erreicht werden [4, 59, 60].

Eine der größten Herausforderung der vergangenen Jahre war die Herstellung von ausreichend reinen Rohmaterialien [61]. Erst in den letzten Jahren konnten die Defekte im Rohmaterial so weit reduziert werden, dass es möglich wurde, funktionsfähige Chips mit

für die Leistungselektronik interessanten Stromtragfähigkeiten herzustellen [5]. In der Entwicklung am weitesten fortgeschritten sind Leistungshalbleiter auf Siliziumkarbid-Basis. Bereits seit 2002 sind Schottky Dioden kommerziell verfügbar. Die ersten schaltbaren SiC-Leistungshalbleiter sind seit 2010 auf dem Markt erhältlich. Die Entwicklung von Galliumnitrid-Leistungshalbleiter nimmt erst in den letzten Jahren an Geschwindigkeit zu. Am aussichtsreichsten sind laterale Galliumnitrid-Leistungshalbleiter, die auf ein Silizium-Substrat aufgebracht werden. Es werden auf diese Weise sehr günstige Schalter erwartet, die überragende dynamische Eigenschaften aufweisen [54,55,57,62]. Da zum Zeitpunkt der experimentellen Untersuchung noch keine GaN Leistungshalbleiter verfügbar waren, soll im Weiteren der Schwerpunkt ausschließlich auf SiC-Leistungshalbleiter gelegt werden.

Bei den Siliziumkarbid-Leistungshalbleitern sind in der Spannungs-kategorie bis 1200 V in erster Linie folgende Bauteile interessant:

- Schottky Diode
- Normally-On JFET
- Normally-Off JFET
- Bipolartransistor
- MOSFET

SiC-IGBTs hingegen werden erst für Spannungen über 10 kV [63–65] relevant. Die Schottky Diode stellt dabei die einfachste Struktur dar, da sie nur aus einem Schottky Metall-SiC-Übergang und einem ohmschen SiC-Metall Übergang besteht, der bereits in Kapitel 2.2 beschrieben wurde. Die einzelnen aktiv ein- und ausschaltbaren Leistungshalbleiter werden im Folgenden genauer untersucht.

3.2 Die Silizium-Leistungsdioden

Die Silizium-Leistungsdioden können je nach Ausführung Spannungen von einigen 100 V bis zu über 10 kV sperren und gleichzeitig Ströme bis zu einigen kA führen [5].

3.2.1 Funktionsprinzip

Im Anhang 7.1.4 wird der pn-Übergang beschrieben, der per se die grundlegenden Sperr- und Durchlasseigenschaften einer Diode besitzt. Für Signaldioden werden daher die Enden der p-dotierten und der n-dotierten Seite ohmsch metallisiert und als Anoden- und

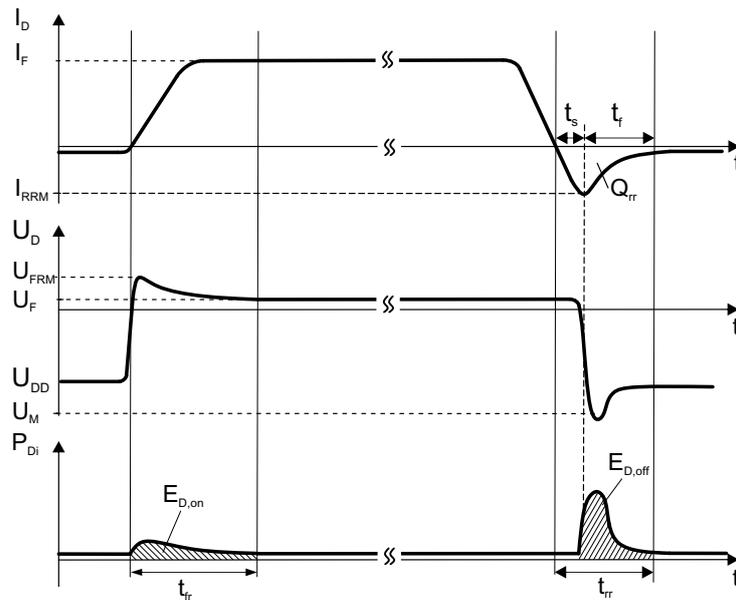


Abb. 3.2: Strom-, Spannungs- und Leistungsverläufe

Kathodenkontakte aus dem Gehäuse geführt. Bei Leistungsdioden müssen jedoch höhere Spannungen gesperrt werden. Um die daraus resultierende elektrische Feldstärke abzubauen, kann nach (7.21) die Dotierkonzentration reduziert werden. Jedoch bewirkt dies eine Verschlechterung der Leitfähigkeit nach (7.13). Daher wird eine schwach n-dotierte Mittelschicht mit der Ausdehnung w_i zwischen die hoch n- bzw. p-dotierten Bereiche eingefügt. Beim Anlegen einer negativen Spannung bildet sich in der mittleren Schicht eine Raumladungszone aus. Da hier nur wenige Störstellen vorhanden sind, wird die elektrische Feldstärke nur von den Dotierungen an dessen Rändern bestimmt, so dass sie als konstant angenommen werden kann. Für die maximale Durchbruchspannung gilt:

$$U_{BR} \approx Ew_i \quad (3.1)$$

Damit kann die Durchbruchspannung über die Ausdehnung der mittleren Zone angepasst werden. Die Leitfähigkeit wird durch die mittlere Zone nur wenig beeinflusst, solange ihre Ausdehnung unter zwei Diffusionslängen liegt, da in Durchlasspolung dieses Gebiet mit Ladungsträgern aus den angrenzenden hochdotierten Gebieten überschwemmt wird. Ein vernachlässigbar kleiner Spannungsabfall dieser Zone ergibt sich zu [66]:

$$U_i = \frac{D}{\mu_p + \mu_n} \left(\frac{w_i}{L} \right)^2 \quad (3.2)$$

Die typischen Strom- und Spannungsverläufe einer pin-Diode während des Ein- und Ausschaltens, sowie der Verlauf der Verlustleistung eines Schaltzyklus sind in Abbildung 3.2 dargestellt. Die Überschwemmung der mittleren Zone mit Ladungsträgern während des

Einschaltens benötigt eine endliche Durchlassverzögerungszeit t_{fr} . Während t_{fr} können je nach Diodyp unterschiedlich hohe Spannungsspitzen U_{FRM} über der Diode auftreten. Grundsätzlich betragen die resultierenden Einschaltverluste nur wenige Prozent der Ausschaltverluste, so dass sie vernachlässigt werden können.

Beim Ausschalten müssen die für den Stromfluss in Durchlassrichtung notwendigen Ladungen aus der Raumladungszone ausgeräumt werden. Dies ist auf zweierlei Wegen möglich: In der Zeit, in der der Strom bedingt durch Streuinduktivitäten im Kommutierungskreis auf null sinkt, rekombiniert ein Teil der Ladungsträger im Bereich der mittleren Zone. Dieser Effekt kann durch Einbringen von Rekombinationszentren wie Goldatomen verstärkt werden, jedoch haben diese Störstellen auch eine verminderte maximale elektrische Feldstärke zur Folge, so dass ein Trade-off gefunden werden muss. Die restlichen Ladungsträger Q_{rr} (Sperrverzögerungsladung), die beim Stromnulldurchgang noch vorhanden sind, werden während der Sperrverzugszeit t_{rr} als Rückwärtsstrom über die Kontakte abgeführt. Die Höhe der Sperrverzögerungsladung wird von folgenden Faktoren negativ beeinflusst:

- Höhe der angelegte Sperrspannung
- Sperrschichttemperatur
- Streuinduktivität im Strompfad
- Kommutierungssteilheit di/dt
- Design der Diode

3.2.2 Schaltverluste

Wie oben beschrieben können die Einschaltverluste bei der Diode vernachlässigt werden. Beim Ausschalten trägt die Rückstromspitze der Diode maßgeblich zu den Ausschaltverlusten der Diode und den Einschaltverlusten des korrespondierenden steuerbaren Leistungshalbleiters bei, da sich der Rückstrom zu dem Phasenstrom während des Einschaltvorganges addiert. Unter der Annahme, dass Strom und Spannung linear verlaufen, gilt für die Ausschaltverlustenergie der Diode [5, 66]:

$$E_{off}^{Diode} = \int_{t_{rr}} i_{Diode} u_{Diode} dt \quad (3.3)$$

Für die Verlustleistung ist die Schaltverlustenergie mit der Anzahl der Schalthandlungen, das heißt mit der Schaltfrequenz zu multiplizieren.

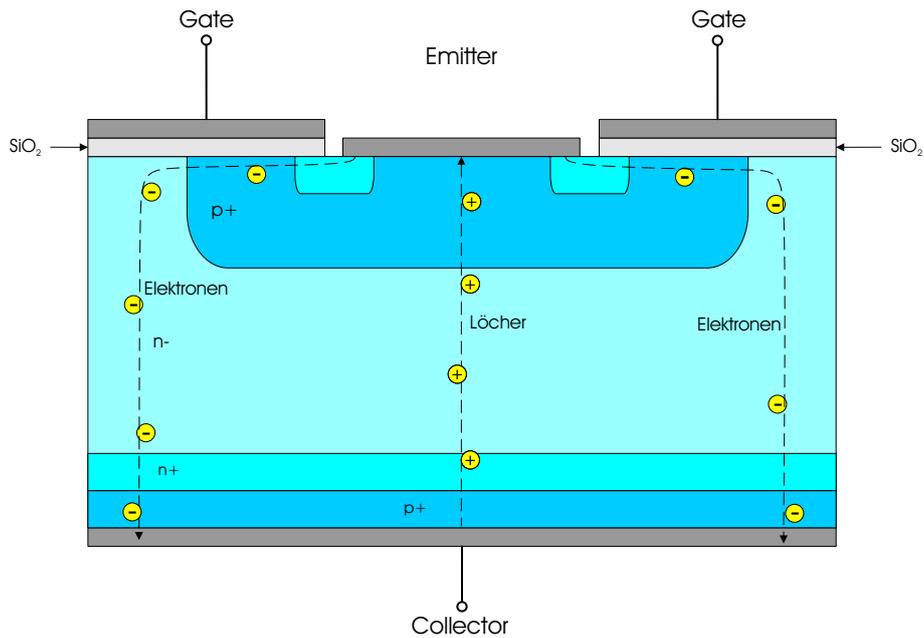


Abb. 3.3: Struktur des IGBTs

3.2.3 Durchlassverluste

Die Durchlassverluste lassen sich direkt über den Spannungsabfall und den Strom durch die Diode nach (2.1) bestimmen.

3.3 Der Silizium-IGBT

Als Referenzleistungshalbleiter wird der State of the Art IGBT IKW08T120 von Infineon gewählt [67]. Er gehört zur dritten IGBT-Generation und ist hinsichtlich der Durchlassverluste und für Schaltfrequenzen von 2 bis 20 kHz optimiert. Die aktuelle vierte IGBT-Generation sowie deren Weiterentwicklung in Richtung geringer Schaltverluste [68] war zum Zeitpunkt der Messungen noch nicht verfügbar. Die vierte Generation verspricht gegenüber der dritten eine Halbierung der Schaltverluste, was jedoch zu etwas höheren Durchlassverlusten führt.

3.3.1 Funktionsprinzip

Der hier betrachtete IGBT der dritten Generation basiert auf der Trench- und Fieldstop-Technologie. Der Aufbau eines IGBTs ist in Abbildung 3.3 dargestellt. Heutige IGBTs haben eine vertikale Struktur, dabei befindet sich auf der Unterseite der Kollektoranschluss,

der an eine stark positiv dotierte Schicht anschließt. Danach folgt die schwach negativ dotierte Driftzone, die das elektrische Feld aufnimmt. Bei der Feldstop-Technologie wird zusätzlich zwischen der Driftzone und der positiv dotierten Kollektorschicht eine stark negativ dotierte Feldstopschicht eingebracht. Auf diese Weise kann die eigentliche Driftzone deutlich dünner realisiert werden, da der größte Teil der elektrischen Feldstärke über der Feldstopschicht abfällt. Dies führt zu einer Verringerung der Durchlassverluste, da durch die dünnere Driftzone der Vorwärtsspannungsabfall signifikant reduziert wird. Ein weiterer Vorteil besteht darin, dass beim Abschalten des IGBTs weniger Ladungen aus der Driftzone ausgeräumt werden müssen und damit der Tailstrom reduziert wird [69].

Über der Driftzone befindet sich eine weitere p-dotierte Schicht die mit einer negativ dotierten Wanne den Steuerkopf des IGBTs bildet. Durch das Anlegen einer positiven Spannung U_{GE} zwischen Gate und Emitter bildet sich im p-Gebiet neben der Gateelektrode eine Inversionsschicht aus. Durch diesen n-leitenden Kanal fließen die Elektronen. Entscheidend für den bipolaren Stromfluss ist die oben erwähnte p-Schicht am Kollektoranschluss, da die Elektronen, die in diese Schicht eintreten, positive Löcher in das n-Gebiet injizieren. Diese fließen direkt über die obere p-Schicht zum Emitter.

Im Gegensatz zur zweiten IGBT-Generation ist bei der dritten die aktive Fläche des Gates nicht mehr planar an der Oberfläche neben dem Emitter angeordnet sondern um 90° gedreht als Grabenstruktur (Trench) in den IGBT eingelassen. Der Vorteil dieser Struktur ist eine Verdoppelung der Gateweite bei sonst gleicher Bauteilgeometrie, so dass bei gleicher Chipfläche ein erheblich größerer Kollektorstrom bei gleichem Spannungsabfall geführt werden kann [70, 71].

3.3.2 Treiber

Gate Treiber für IGBTs werden mittlerweile in großer Stückzahl nachgefragt und sind daher in einer Vielzahl von Variationen als fertige Komplettlösungen oder als Komponenten auf dem Markt erhältlich [72, 73].

Neben den in Kapitel 2.5 genannten Anforderungen muss der Treiber für einen typischen IGBT am Ausgang eine Spannung von 15 V zum Leiten und während des Einschaltens liefern und eine negative Spannung zwischen -5 und -15 V zum sicheren Sperren und zum Ausschalten bereitstellen. Obwohl die Gate-Emitter-Schwellenspannung des IGBTs zwischen 5 und 7 V liegt, empfiehlt es sich eine negative Gatespannung anzulegen, um ein ungewolltes Aufsteuern des IGBTs beim Schalten eines in der Nähe befindlichen Leistungshalbleiters zu verhindern. Die Endstufe des IGBT-Treibers ist in Abbildung 3.4 dargestellt. Das Gate wird über den Gatewiderstand R_G angesteuert. R_G beeinflusst die

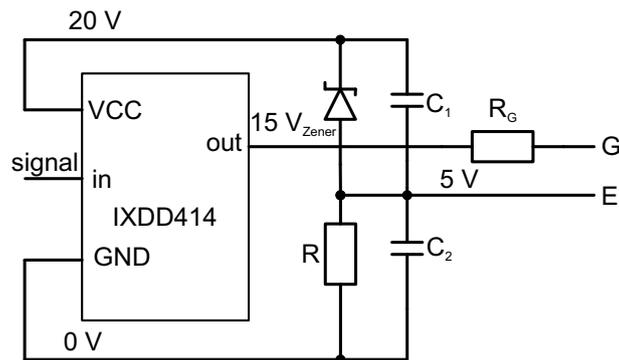


Abb. 3.4: Treiberendstufe für den IGBT

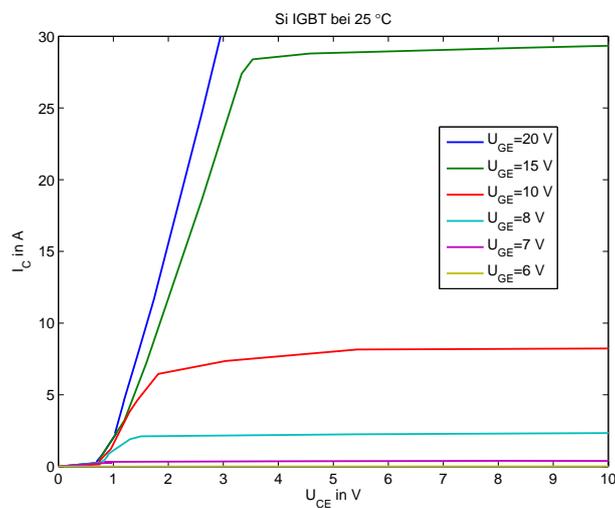


Abb. 3.5: I-U-Kennlinie des IGBT IKW08T120 (Infineon) bei 25°C und unterschiedlichen Gate-Emitter-Spannungen

Schaltgeschwindigkeit des IGBTs. Über die 15 V-Zenerdiode und den Widerstand R wird das Emitterpotential auf 5 V über das Bezugspotential des Treiber ICs gehoben, so dass sich eine Gate-Emitter-Spannung von -5 V oder $+15$ V ergibt [46]. Die Kapazitäten C_1 und C_2 stabilisieren die Emitterpotentiale während des Schaltvorgangs und sind jeweils als eine Parallelschaltung aus einem Aluminium-Elektrolyt-Kondensator zur Bereitstellung der Kapazität und einem Keramik-Kondensator zur Dämpfung von transienten Spannungsänderungen ausgeführt.

3.3.3 IGBT: Statische Eigenschaften

Abbildung 3.5 und 3.6 zeigen die charakteristischen U-I-Kennlinie des IGBTs bei unterschiedlichen Gatespannungen jeweils bei Raumtemperatur und 150°C. Der Spannungsabfall über dem IGBT setzt sich aus einer konstanten Sättigungsspannung $U_{CE,sat}$ und

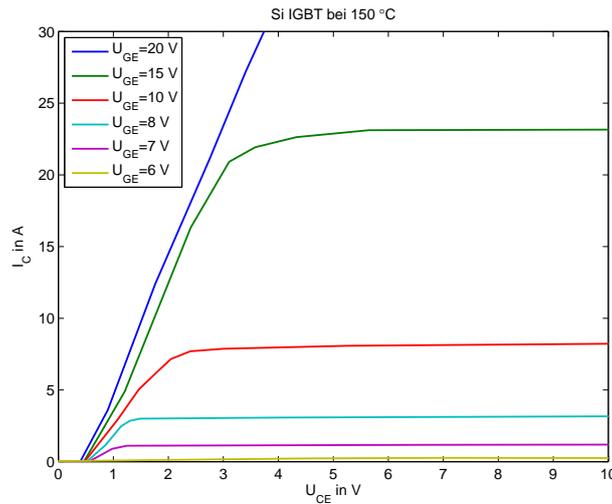


Abb. 3.6: I-U-Kennlinie des IGBT IKW08T120 (Infineon) bei 150°C und unterschiedlichen Gate-Emitter-Spannungen

einem Spannungsabfall über einem spezifischen Widerstand $r_{CE,on}$ zusammen, der von der Gatespannung und dem Kollektorstrom abhängt. Es gilt:

$$U_{CE} = U_{CE,sat} + r_{CE,on} i_C \quad (3.4)$$

Es ist zu erkennen, dass die Schleusenspannung $U_{CE,sat}$ mit der Temperatur von 0,96 V auf 0,82 V sinkt, während sich der spezifische Durchlasswiderstand von 105 mΩ auf 165 mΩ gleichzeitig erhöht. Diese Temperaturabhängigkeit ist in Abbildung 3.7 verdeutlicht. Die gegenläufigen Kurven von $r_{CE,on}$ und $U_{CE,sat}$ führen zu einer recht temperaturunabhängigen Durchlassverlustleistung (Abb. 3.8), die sich aus

$$P_{con}^{IGBT} = U_{CE,sat} \bar{i}_C + r_{CE,on} \tilde{i}_C^2 \quad (3.5)$$

ergibt. Hiermit lässt sich auch der etwas steilere Anstieg der Verluste mit der Temperatur bei größeren Strömen erklären, da durch den quadratischen Einfluss des Kollektorstroms auf den spezifischen Durchlasswiderstand dieser Anteil an der Durchlassverlustleistung stärker zunimmt.

3.3.4 IGBT: Dynamisches Verhalten

Abbildungen 3.9 und 3.10 zeigen den Ein- und Ausschaltvorgang eines IGBTs bei $U_{CE} = 600$ V, $I_C = 6$ A und $T_j = 150$ °C. Zu beachten ist die zeitliche Auflösung von 20 ns/div beim Einschalten und 200 ns/div beim Ausschalten.

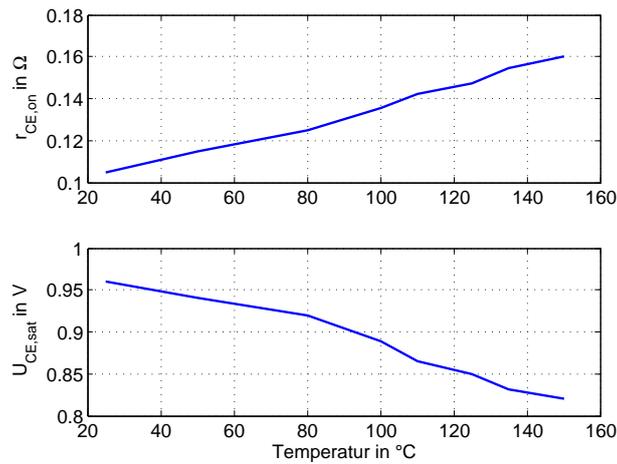


Abb. 3.7: Spezifischer Kollektor-Emitter-Widerstand (oben) und Sättigungsspannung (unten) des IGBTs über der Sperrschichttemperatur

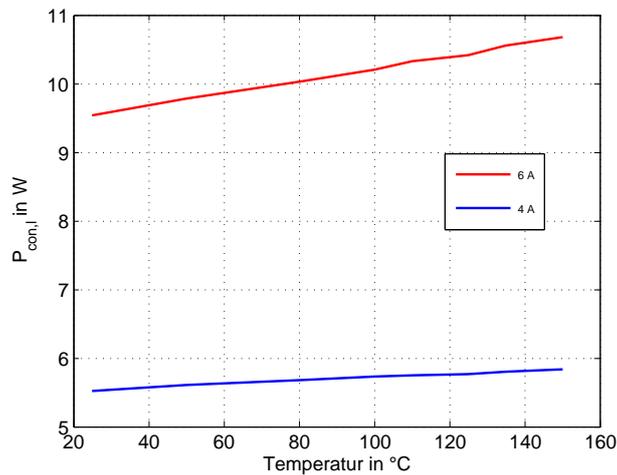


Abb. 3.8: Durchlassverluste des IGBTs über der Sperrschichttemperatur bei $I_C = 4\text{ A}$ und $I_C = 6\text{ A}$

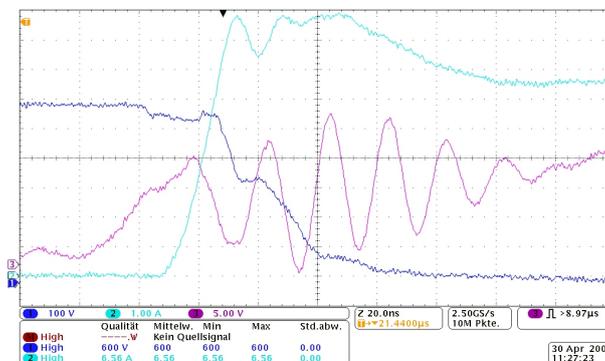


Abb. 3.9: Einschaltverhalten des IGBTs bei $U_{CE} = 600\text{ V}$, $I_C = 6\text{ A}$ und $T_j = 150\text{ °C}$; Channel 1: U_{CE} , Ch 2: I_C , Ch 3: U_{GE} , time base: 20 ns/div

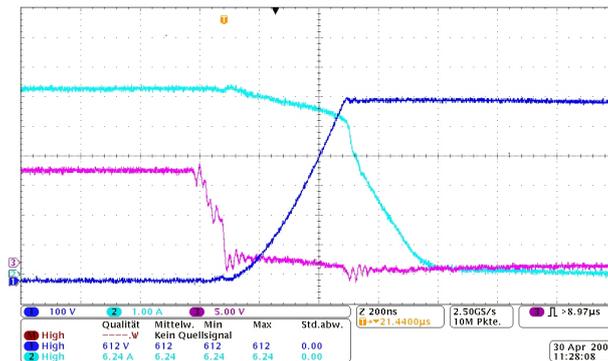


Abb. 3.10: Ausschaltverhalten des IGBTs bei $U_{CE} = 600\text{ V}$, $I_C = 6\text{ A}$ und $T_j = 150\text{ °C}$; Channel 1: U_{CE} , Ch 2: I_C , Ch 3: U_{GE} , time base: 200 ns/div

Beim Einschalten sind zunächst der schnelle Anstieg des Stromes und eine Stromspitze zu erkennen, die wegen der Verwendung einer SiC-Schottky Diode nicht als Rückstromspitze bezeichnet werden kann und deren Ursache weiter unten beschrieben wird. Während des Stromanstiegs kann ein leichtes Einbrechen der Kollektor-Emitter-Spannung beobachtet werden, das von der Streuinduktivität im Kommutierungskreis verursacht wird. Beim Einschalten ist eine Schwingung auf dem Gatesignal zu erkennen, die auf Resonanzen zwischen den induktiven Gatezuleitungen und der Gatekapazität zurückzuführen ist. Die ersten beiden Schwingungen wirken sich deutlich auf das Schaltverhalten aus. Hier wird die Schwellenspannung kurzzeitig unterschritten, so dass der IGBT sperrt. Dies ist deutlich in den beiden Einbrüchen des Kollektorstroms auf dem Plateau der Stromspitze und in den Stufen der Kollektor-Emitter-Spannung zu erkennen. Das Millerplateau der Gatespannung ist wegen der Oszillationen nur schwer während der Stromspitze auszumachen. Die Schwingung klingt 60 ns nach Beendigung des Einschaltvorgangs ab, so dass das Einschalten stabil ist. Der gesamte Einschaltvorgang ist nach 110 ns abgeschlossen.

Beim Ausschalten des IGBTs steigt nach dem Absinken der Gatespannung unterhalb des Millerplateaus die Kollektor-Emitter-Spannung an. Anschließend fällt der Kollektorstrom bis der Schweifstrom auf 0 A abgeklungen ist (außerhalb der Abb. 3.10). Auffallend ist, dass die Schwingungen auf der Gatespannung deutlich weniger ausgeprägt sind als beim Einschalten. Die Ursache ist in erster Linie in dem deutlich langsameren Schaltvorgang zu finden, so dass die Resonanzfrequenz der Gateleitungsinduktivität und Gatekapazität nicht angeregt wird. Der gesamte Schaltvorgang dauert hier ohne Berücksichtigung des Schweifstromes 700 ns und damit in etwa sieben Mal so lange wie der Einschaltvorgang. Die Ladungsträger in der Raumladungszone, die sich abhängig von der zu sperrenden Spannung in die Driftzone hinein erstreckt, rekombinieren und sind als Schweifstrom messbar.

Die beim Einschalten auftretende Stromspitze kann erklärt werden, wenn gleichzeitig der

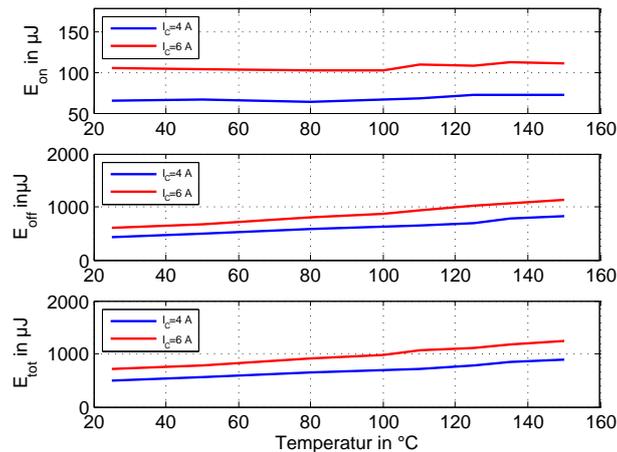


Abb. 3.11: Ein-, Aus- und Gesamtschaltverlustenergie des IGBTs bei $U_{CE} = 600\text{ V}$, $I_C = 4\text{ A}$ (blau) und $I_C = 6\text{ A}$ (rot) über der Sperrschichttemperatur

Ausschaltvorgang betrachtet wird. Beim Ausschalten fällt der Strom bereits während des Spannungsanstieges leicht ab. Dieser Abfall ist auf die parasitäre Kapazität der Induktivität zurückzuführen, die während des Spannungsanstiegs ebenfalls umgeladen werden muss. Der dafür notwendige Strom hat die gleiche Orientierung innerhalb der Induktivität wie der Kollektorstrom, so dass nach der Kirchhoffschen Knotengleichung der Strom durch den IGBT um diesen Umladestrom reduziert wird. Werden nun die Flächen, die der Anzahl der Ladungen entsprechen, unter der Stromspitze beim Einschalten und über dem Stromeinbruch beim Ausschalten verglichen, so kann festgestellt werden, dass sie nahezu gleich sind. Denn beim Einschalten muss ebenfalls die parasitäre Kapazität der Spule umgeladen werden, nur dass sich hierbei der Strom zum Kollektorstrom addiert. Die kleine Differenz der Ladungen ist auf die sehr geringe Rückstromspitze der Schottky Diode zurückzuführen.

Abbildung 3.11 zeigt die Schaltenergien über der Temperatur bei 600 V und 4 A bzw. 6 A. Es fällt zunächst eine gravierende Ungleichverteilung der Verlustenergien zwischen Ein- und Ausschalten auf. Sie ist auf die Verwendung der Siliziumkarbid-Freilaufdiode zurückzuführen, die wegen ihrer fast vernachlässigbar kleinen Rückstromspitze zu sehr viel geringeren Einschaltverlusten am IGBT führt. Die um den Faktor acht größeren Ausschaltverluste korrespondieren mit den langen Ausschaltzeiten in Abbildung 3.12. Ein weiterer Grund für die hohen Ausschaltverluste ist der Schweißstrom.

Für das Ausschalten kann ein linearer Zusammenhang zwischen Stromstärke und Ausschaltverlustenergie abgelesen werden. Außerdem steigt sie linear mit der Temperatur an. Dagegen steigt die Einschaltverlustenergie überlinear mit dem Kollektorstrom und ist nahezu temperaturunabhängig. Die gesamte Schaltenergie ist die Summe aus Ein- und Ausschaltenergie. Deren Verlauf ähnelt sehr dem Verlauf der dominanten Ausschaltenergie.

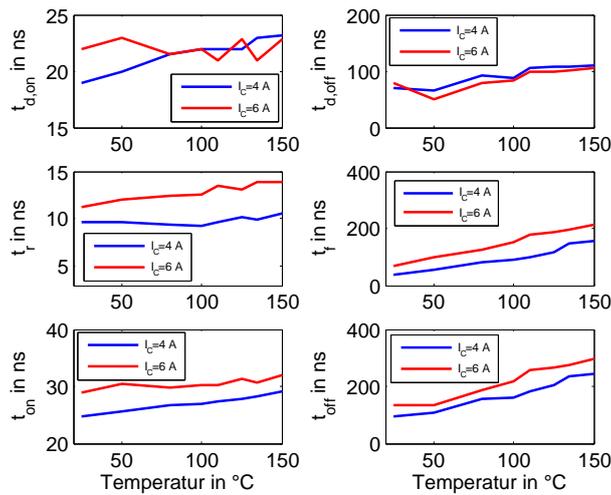


Abb. 3.12: Ein- und Ausschaltzeiten des IGBTs bei $U_{CE} = 600$ V, $I_C = 4$ A (blau) und $I_C = 6$ A (rot) über der Sperrschichttemperatur

gie.

Aus Abbildung 3.12 können die Schaltzeiten für den oben genannten Betriebspunkt abgelesen werden. Bei allen Zeiten ist ein mehr oder weniger ausgeprägter Anstieg mit der Temperatur zu erkennen. Charakteristisch für bipolare Leistungshalbleiter wie den IGBT ist die lange Ausschaltverzögerungszeit $t_{d,off}$ verglichen mit der Einschaltverzögerungszeit $t_{d,on}$. Sie kommt dadurch zustande, dass zunächst die Ladungsträger im Kanal und in der Driftzone ausgeräumt werden müssen, damit eine Kollektor-Emitter-Spannung aufgebaut werden kann. Ebenso langsam fällt der Kollektorstrom bedingt durch das Umladen der parasitären Kapazität zwischen Kollektor und Emitter.

Die Summe der Verzögerungszeiten und der Anstiegs- bzw. der Fallzeiten des Kollektorstromes ergibt die Ein- und Ausschaltdauer. Die Einschaltdauer ist mit ca. 30 ns über den gesamten Temperaturbereich sehr niedrig, während die Ausschaltdauer von 94,5 ns bei Raumtemperatur bis auf 295 ns bei 150 °C ansteigt.

In der Anwendung führen die langen Ausschaltzeiten zu ausgedehnten Totzeiten, die eingehalten werden müssen, um das gleichzeitige Aufsteuern zweier Ventile eines Brücken-zweiges und den damit verbundenen Kurzschluss der Zwischenkreiskondensatoren zu vermeiden.

Die Gesamtverluste eines Leistungshalbleiters hängen maßgeblich von der zu sperrenden Spannung U_{CE} , dem Kollektorstrom I_C , der Sperrschichttemperatur und der Schaltfrequenz f_{sw} ab. Für $U_{CE} = 600$ V und $I_C = 6$ A (rot) und $I_C = 4$ A (blau) sind die Gesamtverluste in Abbildung 3.13 gegen die Sperrschichttemperatur und die Schaltfrequenz dargestellt. Die Durchlassverluste sind unabhängig von der Schaltfrequenz und bilden die

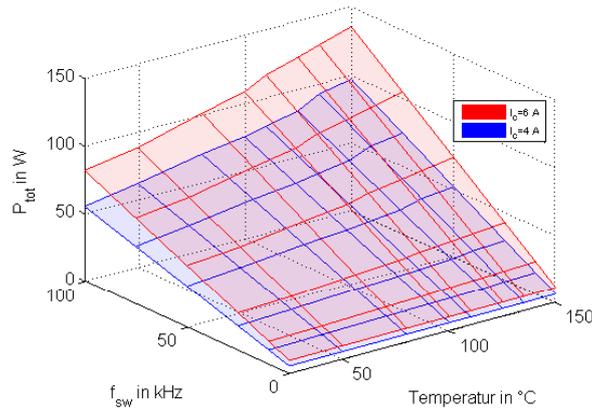


Abb. 3.13: Gesamtverluste des IGBTs bei $U_{CE} = 600 \text{ V}$, $I_C = 4 \text{ A}$ (blau) und $I_C = 6 \text{ A}$ (rot) über der Sperrschichttemperatur und der Schaltfrequenz

schwach temperaturabhängige Stützlinie der Ebenen bei 0 Hz. Die Verluste steigen mit der Schaltfrequenz linear an. Der Einfluss der Sperrschichttemperatur über $T = 100 \text{ °C}$ ist insbesondere bei hohen Schaltfrequenzen deutlich zu erkennen. Schaltfrequenzen über 40 kHz sind nur für den späteren Vergleich mit den Siliziumkarbid-Leistungshalbleitern dargestellt. Sie sind für die Praxis nicht relevant, da die resultierenden Verluste nicht mehr über das Gehäuse abgeführt werden können und zu einer thermischen Zerstörung des Leistungshalbleiters führen würden.

3.4 Der Siliziumkarbid-Bipolartransistor

Der Bipolartransistor auf Silizium-Basis spielt in der Leistungselektronik heute keine Rolle mehr, obwohl seine Herstellung einfach und preiswert ist. Jedoch ist der Aufwand für die Ansteuerung hoch und damit kostenintensiv, weil ein hoher Basisstrom benötigt wird. Dem gegenüber steht der Bipolartransistor auf Siliziumkarbid-Basis der Firma TranSiC (heute Fairchild) mit 1200 V Sperrspannung und 6 A Kollektorstrom in einem Temperaturbereich bis über 200 °C. Der notwendige Basisstrom ist im Verhältnis zu Silizium-Transistoren gering.

3.4.1 Funktionsprinzip

Abbildung 3.14 zeigt den Aufbau eines Bipolartransistors. Er besteht aus vier unterschiedlich dotierten Schichten, an denen die drei Anschlüsse Emitter, Basis und Kollektor angeschlossen sind. Die vierte intrinsische Schicht hat keine Verbindung nach außen und

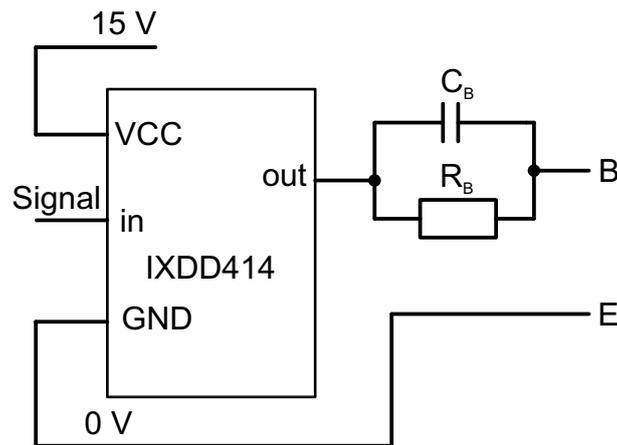


Abb. 3.15: Treiber für den SiC-Bipolartransistor

kann auf die physikalischen Eigenschaften des Transistors zurückgeführt werden [5]:

$$\beta = \frac{I_C}{I_B} = \frac{D_n}{L_n} \frac{L_p N_E}{N_B D_p} \quad (3.6)$$

N_E und N_B beschreiben die Dotierung von Emmitter und Basis. Eine Verstärkung größer 1 wird erreicht, wenn die Dotierung des Emmitter-Gebiets viel größer als die Dotierung des Basis-Gebiets ist und die Basisbreite im Bereich der Diffusionslänge liegt.

Die Verwendung von Siliziumkarbid als Substrat für den Bipolartransistor weist gegenüber den Silizium basierten Transistoren einige Vorteile auf: Es können deutlich kürzere Schaltzeiten realisiert werden und trotz der größeren Bandlücke sind geringere Sättigungsspannungen sowie eine höhere Stromverstärkung möglich.

3.4.2 Treiber

Um den Bipolartransistor im leitenden Zustand zu halten, muss der Treiber einen Basisstrom liefern. Da über den Basis-Emmitter-pn-Übergang eine Spannung abfällt, wird während der gesamten eingeschalteten Zeit Leistung umgesetzt. Der für alle Treiber verwendete Treiber-IC IXDD414 ist so dimensioniert, dass er diese Leistung liefern kann. In Abbildung 3.15 ist die Ausgangsstufe des Treibers für den Bipolartransistor dargestellt. Der Basisstrom wird über den Widerstand R_B begrenzt. Für ein schnelles Ein- bzw. Ausschalten befindet sich ein Kondensator C_B parallel zu R_B , der bei Änderung der Basisspannung wie ein Kurzschluss wirkt und dadurch das Basisgebiet schnell mit Ladungsträgern überschwemmt werden kann, bzw. beim Ausschalten die Ladungsträger schnell ausgeräumt werden können.

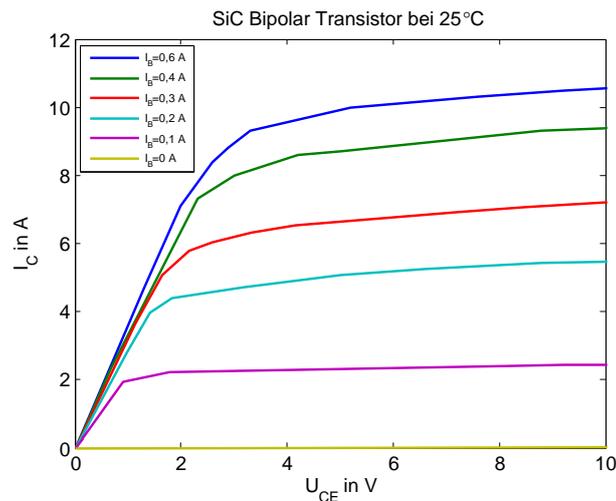


Abb. 3.16: I-U-Kennlinie des BJT BitSiC1206 (TranSiC) bei 25 °C und unterschiedlichen Gate-Emitter-Spannungen

3.4.3 SiC-Bipolartransistor: Statische Eigenschaften

Die statischen I-U-Kennlinien des BitSiC1206 (erste Generation) ist in Abbildung 3.16 und 3.17 bei Raumtemperatur und 150 °C dargestellt. Charakteristisch für den BitSiC1206 ist, dass die Sättigungsspannung nahezu Null ist. Ab einem Basisstrom von 0,3 A führt das Bauteil den Nennkollektorstrom sowohl bei Raumtemperatur als auch bei 150 °C. Erst für Sperrschichttemperaturen über 150 °C muss der Basisstrom erhöht werden, damit der gleiche Kollektorstrom geführt werden kann.

Die Durchlassverluste sind in Abbildung 3.18 dargestellt. Neben den Verlusten $P_{con,l}$, die auf Grund des Kollektorstromes und dem internen Spannungsabfall entstehen, müssen beim Bipolartransistor auch die vom Basisstrom verursachten Verluste $P_{con,d}$ berücksichtigt werden, da die Basis-Emitter-Spannung wegen des internen pn-Übergangs ebenfalls ungleich null ist. Die blauen und roten Verläufe ergeben sich bei $I_C = 4$ A bzw. $I_C = 6$ A und einem Basisstrom von $I_B = 1,2$ A. Bei dieser Basisstromstärke ist bei allen Temperaturen und Kollektorströmen die Aufsteuerung des Transistors sichergestellt. Die grünen Verläufe entstehen bei $I_C = 6$ A, wenn der Basisstrom $I_{B,opt}$ so gewählt wird, dass die Summe $P_{con,tot}$ aus $P_{con,l}$ und $P_{con,d}$ minimal wird. Dabei ist zu erkennen, dass die Verluste im Lastpfad geringfügig größer, jedoch die Ansteuerungsverluste signifikant kleiner sind. Bei Raumtemperatur fallen 3,5 W und bei 250 °C 1,8 W weniger Ansteuerungsverluste an. Dies entspricht 29 % bzw. 4,3 % der gesamten Durchlassverluste, die dadurch insbesondere bei geringen Temperaturen etwas geringer ausfallen. Die Ansteuerungsverluste bei konstantem Basisstrom sind nahezu unabhängig von dem Kollektorstrom und der Sperrschichttemperatur. Die Verluste im Lastkreis steigen mit der Temperatur und der Stromstärke an.

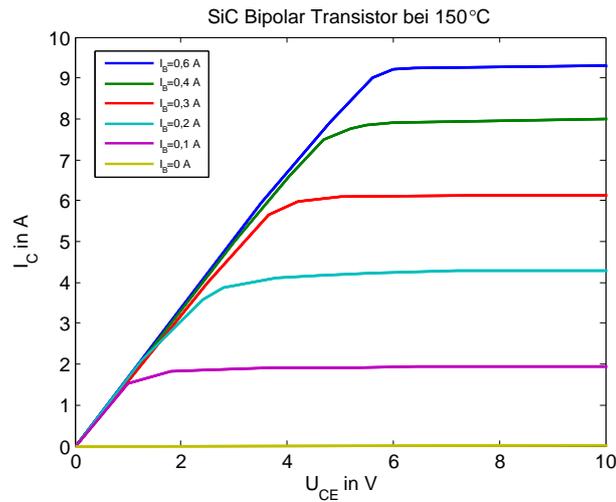


Abb. 3.17: I-U-Kennlinie des BJT BitSiC1206 (TranSiC) bei 150 °C und unterschiedlichen Gate-Emitter-Spannungen

Die Optimierung des Basisstroms hinsichtlich minimaler Gesamtverluste hat auch Auswirkungen auf die Stromverstärkung β , die in Abbildung 3.19 dargestellt ist. Auch hier sind der blaue und rote Verlauf die Ergebnisse eines festen Basisstroms ($I_B = 1, 2$ A) bei 4 A und 6 A. Die Stromverstärkung liegt temperaturunabhängig bei 5 bzw. 3,3, da sich das Verhältnis von Kollektor- zu Basisstrom nicht ändert. Der grüne Verlauf der Stromverstärkung ergibt sich bei einem verlustoptimierten Basisstrom. Auf diese Weise können Stromverstärkungen über $\beta = 20$ bei geringen Sperrschichttemperaturen und hohen Kollektorströmen erzielt werden. Mit zunehmender Temperatur nähert sich der Wert dem roten Worst-case-Verlauf an. Der entsprechende Basisstrom $I_{B,opt}$ ist darunter aufgetragen. Es ist zu erkennen, dass für kleine Temperaturen der Basisstrom mit 0,3 A gering gehalten werden kann, während für sehr hohe Temperaturen der Basisstrom mehr als doppelt so groß sein muss. Für einen verlustoptimierten Treiber kann dieser Verlauf zur Bestimmung des Basisstromes bei bekannter Sperrschichttemperatur genutzt werden. Die größte Stromverstärkung von 40, kann mit einem Basisstrom von 60 mA erreicht werden, jedoch sind dann die Durchlassverluste so groß, dass dieser Betriebspunkt im Wechselrichter nicht sinnvoll ist [46].

Aus den Abbildungen 3.16 und 3.17 konnte bereits abgelesen werden, dass die Sättigungsspannung des BitSiC1206 sehr gering ist. Deren Verlauf ist in Abbildung 3.20 unten über der Temperatur aufgetragen. Darüber ist der Verlauf des differentiellen Bahnwiderstandes r_{CE} dargestellt. Er weist einen positiven Temperaturkoeffizienten auf, so dass der SiC-Bipolartransistor gut parallel geschaltet werden kann, da eine gleichmäßige Stromverteilung gewährleistet wird.

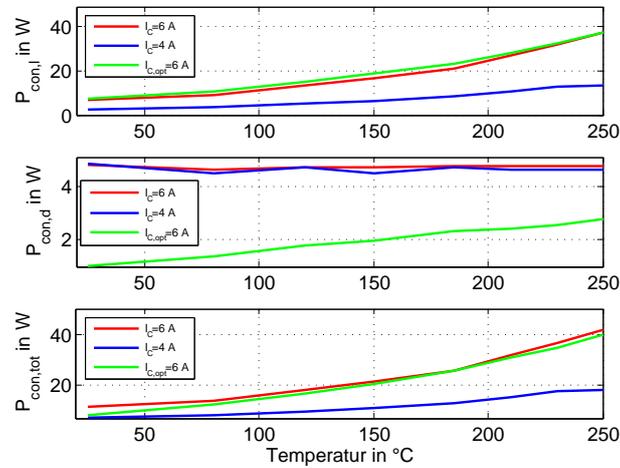


Abb. 3.18: Durchlassverluste des BJTs über der Sperrschichttemperatur bei $I_C = 4\text{ A}$ und $I_C = 6\text{ A}$ und $I_B = 1,2\text{ A}$ (blau und rot) bzw. bei verlustoptimiertem Basisstrom (grün)

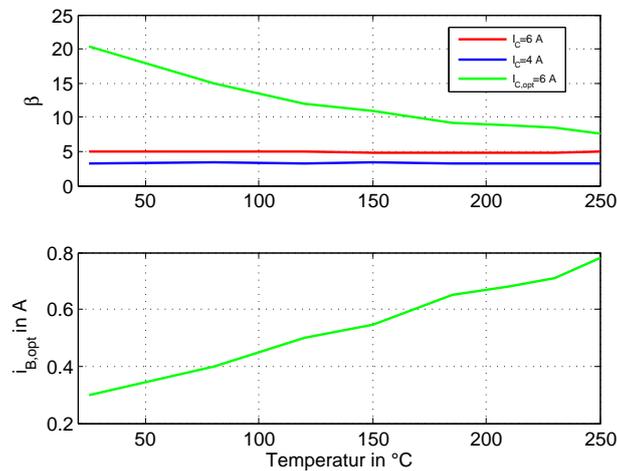


Abb. 3.19: Stromverstärkung β des BJTs (oben) bei $I_C = 4\text{ A}$ (blau) und $I_C = 6\text{ A}$ (rot) und einem Basisstrom von $I_B = 1,2\text{ A}$ sowie mit einem adaptiven Basisstrom $I_{B,opt}$ für minimale Durchlassverluste $I_{C,opt} = 6\text{ A}$ (grün) über der Sperrschichttemperatur und dem sich einstellenden adaptiven Basisstrom $I_{B,opt}$ (unten)

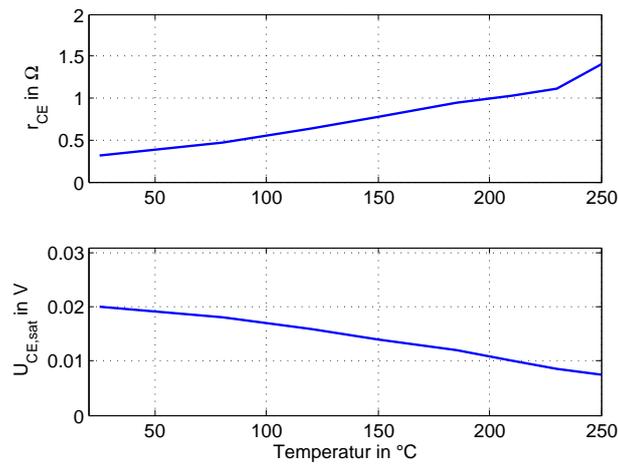


Abb. 3.20: Spezifischer Kollektor-Emitter-Widerstand (oben) und Sättigungsspannung (unten) des BJTs über der Sperrschichttemperatur

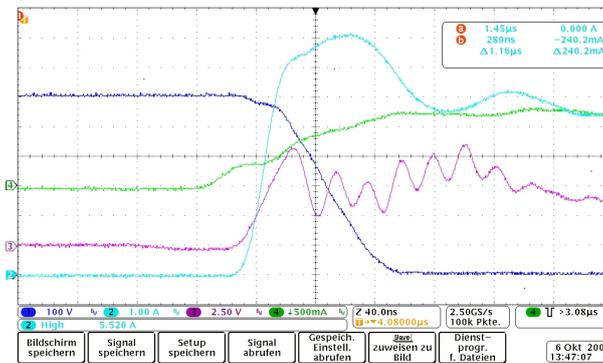


Abb. 3.21: Einschaltverhalten des BJTs bei $U_{CE} = 600\text{ V}$, $I_C = 6\text{ A}$, $I_B = 1\text{ A}$ und $T_j = 150\text{ }^\circ\text{C}$; Channel 1: U_{CE} , Ch 2: I_C , Ch 3: U_{BE} , Ch 4: I_B , time base: 40ns/div

3.4.4 SiC-Bipolartransistor: Dynamisches Verhalten

Einen typischen Ein- und Ausschaltvorgang des BitSiC1206 mit dem oben beschriebenen Treiber zeigen die Oszillogramme 3.21 und 3.22 bei $U_{CE} = 600\text{ V}$, $I_C = 6\text{ A}$ und $T_j = 150\text{ }^\circ\text{C}$. Beim Einschalten steigt der Basisstrom ohne Auswirkungen auf den Kollektorstrom an, da zunächst die parasitäre Sperrschichtkapazität umgeladen werden muss. Erst dann ist eine Basis-Emitter-Spannung messbar und gleichzeitig ein Anstieg des Kollektorstromes zu verzeichnen. Da die gleiche Freilaufdiode und die gleiche Drossel wie beim IGBT verwendet werden, fallen auch die aus der parasitären Kapazität resultierende Stromspitze und die Rückstromspitze ähnlich aus. Während des steilen Stromanstiegs wird auf Grund der parasitären Anschlussinduktivitäten ein Spannungseinbruch detektiert. Mit Erreichen des Nennwertes des Kollektorstromes beginnt die Kollektor-Emitter-Spannung linear zu fallen und der Basisstrom erreicht seinen Endwert von $I_B = 1,2\text{ A}$.

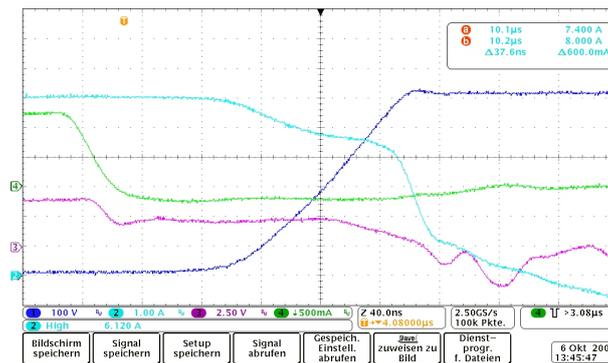


Abb. 3.22: Ausschaltverhalten des BJTs bei $U_{CE} = 600\text{ V}$, $I_C = 6\text{ A}$, $I_B = 1\text{ A}$ und $T_j = 150^\circ\text{C}$; Channel 1: U_{CE} , Ch 2: I_C , Ch 3: U_{BE} , Ch 4: I_B , time base: 40ns/div

Nach ca. 120 ns ist der gesamte Einschaltvorgang abgeschlossen.

Beim Ausschalten wirkt sich die Übersteuerung des Transistors, die zu einem schnelleren Einschalten führte, negativ aus, da die in der Basis-Kollektorzone gespeicherten Ladungen über einen negativen Basisstrom und durch Rekombination zunächst ausgeräumt werden müssen [5]. Solange diese Ladungen noch vorhanden sind, kann keine Kollektor-Emitter-Spannung aufgebaut werden und es kommt zu einer langen Ausschaltverzögerungszeit. Die Basis-Emitter-Spannung sinkt erst vollständig auf null ab, wenn alle Ladungen ausgeräumt sind. Bis dahin wirkt die Basis-Kollektorzone wie ein Kondensator, so dass sich eine Spannung U_{BE} zwischen dem eingeschalteten Zustand und 0 V einstellt. Die Kollektor-Emitter-Spannung baut sich wegen der restlichen Ladungen in der Basis-Kollektorzone zunächst langsam auf und steigt dann linear an. Wie beim IGBT sorgt die Streukapazität der Drossel für ein vorzeitiges Absinken des Kollektorstromes. Wegen des relativ langsamen Spannungsanstiegs fällt die Spannungsspitze auf Grund von Streuinduktivitäten relativ gering aus. Der gesamte Ausschaltvorgang dauert mit 320 ns fast dreimal so lange wie der Einschaltvorgang.

Die Ein-, Aus- und Gesamtschaltverlustenergien sind in Abbildung 3.23 über der Sperrschichttemperatur aufgetragen. Auch hier beschreibt der blaue Verlauf die Schaltenergie bei $I_C = 4\text{ A}$ und der rote bei $I_C = 6\text{ A}$. Während die Ausschaltenergie mit zunehmender Sperrschichttemperatur langsam abnimmt, ist die Einschaltenergie bis $T_j = 185^\circ\text{C}$ nahezu konstant und fällt dann signifikant ab. Der Grund dafür ist in der später diskutierten starken Verkürzung der Stromanstiegszeit zu finden. Des Weiteren kann beobachtet werden, dass die Ausschaltenergie langsamer als proportional mit der Kollektorstromstärke steigt. Dies ist in einer Verkürzung der Anstiegszeit der Kollektor-Emitter-Spannung begründet, da die Ladungsträger wegen des höheren Stromes schneller aus der entstehenden Raumladungszone ausgeräumt werden.

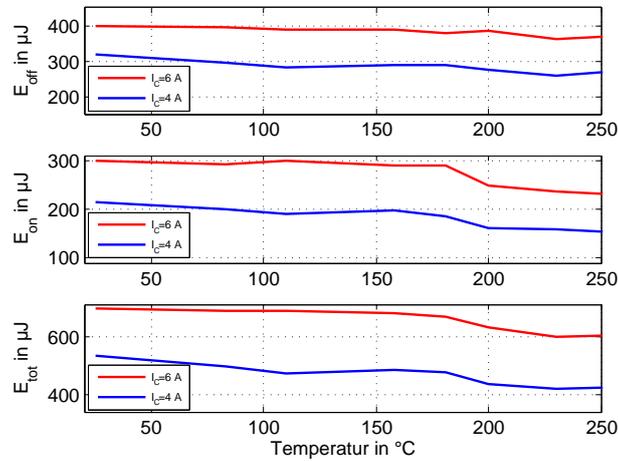


Abb. 3.23: Ein-, Aus- und Gesamtschaltverlustenergie des BJTs bei $U_{CE} = 600\text{ V}$, $I_C = 4\text{ A}$ (blau) und $I_C = 6\text{ A}$ (rot) über der Sperrschichttemperatur

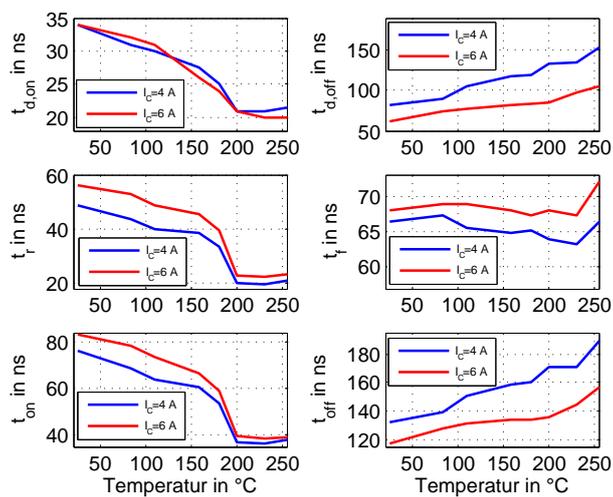


Abb. 3.24: Ein- und Ausschaltzeiten des BJTs bei $U_{CE} = 600\text{ V}$, $I_C = 4\text{ A}$ (blau) und $I_C = 6\text{ A}$ (rot) über der Sperrschichttemperatur

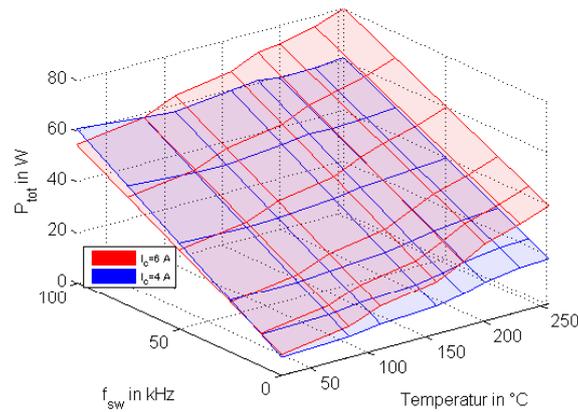


Abb. 3.25: Gesamtverluste des BJTs bei $U_{CE} = 600\text{ V}$, $I_C = 4\text{ A}$ (blau) und $I_C = 6\text{ A}$ (rot) über der Sperrschichttemperatur und der Schaltfrequenz

Die Ein- und Ausschaltzeiten sind in Abbildung 3.24 gezeigt. Beim Einschalten ist eine Verkürzung der Verzögerungszeit und der Anstiegszeit des Stromes und damit des gesamten Einschaltvorganges festzustellen. Besonders deutlich ist die Verkürzung zwischen $T_j = 185\text{ °C}$ und $T_j = 200\text{ °C}$. Danach bleiben die Zeiten nahezu konstant. Die Stromstärke hat keinen Einfluss auf die Einschaltverzögerungszeit, jedoch führt ein größerer Strom zu einer längeren Anstiegszeit.

Der Einfluss der Temperatur auf die charakteristischen Ausschaltzeiten ist gering. Tendenziell führt ein Anstieg der Sperrschichttemperatur zu einem Anstieg der Verzögerungszeit und damit auch zu einem Anstieg der gesamten Ausschaltzeit. Wie oben bereits beschrieben, ist die Ausschaltverzögerungszeit deutlich länger als die Einschaltverzögerungszeit. Jedoch bedingt ein höherer Strom eine Verkürzung von $t_{d,off}$, da die Ladungsträger schneller ausgeräumt werden. Die Stromfallzeit steigt mit der Stromstärke nur geringfügig an.

In Abbildung 3.25 sind die gesamten Verluste des Bipolartransistors über der Frequenz und der Sperrschichttemperatur bei $I_C = 4\text{ A}$ (blau) und $I_C = 6\text{ A}$ (rot) aufgetragen. Die Graphen ähneln den Verläufen des in Kapitel 3.3.4 beschriebenen IGBT, allerdings sind die absoluten Verluste geringer.

3.5 Der Siliziumkarbid Depletion Mode JFET

Charakteristisch für den Depletion Mode JFET (DM-JFET) (in der Literatur auch unter Normally-On JFET zu finden) ist, dass er bei einer Gatespannung von 0 V eingeschaltet

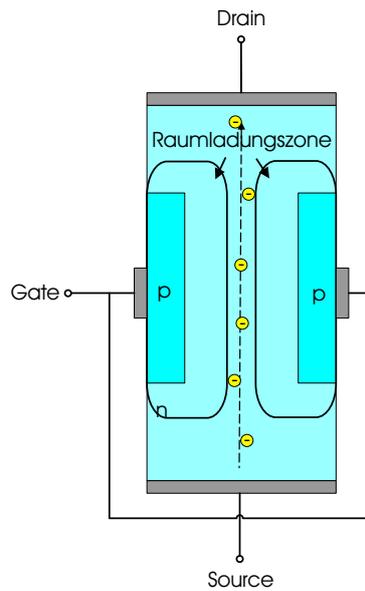


Abb. 3.26: Vereinfachte Struktur eines JFETs

ist. Dieses Verhalten steht im Gegensatz zu allen auf dem Markt etablierten Leistungshalbleitern [47] und führt zu erheblichen Aufwand bei der Ansteuerung.

3.5.1 Funktionsprinzip

Sperrschicht-Feldeffekttransistoren (engl. Junction FET (JFET)) gehören zu den unipolaren Leistungshalbleitern und zeichnen sich durch einen besonders einfachen Aufbau aus. Im Gegensatz zu MOSFETs (Metall Oxid Semiconductor FET) ist bei JFETs das Gate nicht durch eine Oxidschicht isoliert, sondern schließt an eine p-dotierte Wanne an, die in einem n-dotierten Bereich eingelassen ist. Abbildung 3.26 zeigt den schematischen Aufbau eines JFETs. Der n-dotierte Bereich wird als Kanal bezeichnet und befindet sich zwischen zwei ohmschen Metall-SiC-Übergängen, mit denen die Drain- und Source-Anschlüsse realisiert werden. Die p-Wannen sind an den Seiten angeordnet und mit dem Gateanschluss metallisiert.

Wie in Kapitel 2.2 beschrieben, bildet sich an jedem pn-Übergang eine Raumladungszone aus, deren Ausdehnung durch das Anlegen einer externen Spannung beeinflusst werden kann. Eine positive Gate-Source-Spannung führt zu einer Verringerung der Ausdehnung der Raumladungszone und damit zu einer Erhöhung der Leitfähigkeit, während eine negative Gate-Source-Spannung eine Ausdehnung der Raumladungszone in den n-Kanal hinein zur Folge hat und die Leitfähigkeit bis zur sogenannten Abschnürung verringert. Bei der Abschnürung füllt die Raumladungszone den gesamten Kanal aus, so dass bis

zur Durchbruchspannung nahezu keine Ladungsträger passieren können [5]. Ein Stromfluss vom Drain- zum Gateanschluss ist zu keiner Zeit möglich, da die pn-Anordnung eine Diode in Sperrrichtung darstellt.

In der Leistungselektronik hat sich eine vertikale Grundstruktur des JFET (VJFET) durchgesetzt [74, 75]. Das heißt, dass auf der Unterseite der Drainanschluss kontaktiert wird und sich darüber die negativ dotierte Driftzone befindet, die die elektrische Feldstärke im sperrendem Zustand aufnimmt. Darüber befindet sich der Steuerteil, der die Anschlüsse für Gate und Source beinhaltet und unterschiedlich ausgeführt sein kann.

In den letzten Jahren hat sich die Struktur des LV JFETs (lateral-vertikal) als die beste Topologie für Normally-On JFETs herauskristallisiert. Daneben sind diverse andere Topologien vom VV JFET (vertikal-vertikal) über diverse Kombination aus LV und VV JFETs publiziert worden [74–79].

Beim LV JFET (Abbildung 3.27 links) verläuft der eigentliche Kanal lateral und nur die Driftzone ist vertikal angeordnet. Der Kanal wird von zwei positiv dotierten Schichten oben und unten begrenzt, wobei nur die obere mit dem Gate kontaktiert ist, während die untere, vergrabene am Sourceanschluss geerdet ist. Dies ist möglich, weil die große Bandlücke des Siliziumkarbids ein Durchbruch am pn-Übergang des Sourceanschlusses verhindert, der in einer Silizium-Struktur unvermeidbar wäre. Mit dieser Struktur kann die Pinch-off Spannung zwischen -17 und -11 V eingestellt werden. Ein weiterer Aspekt der vergrabenen mit Source verbunden positiv dotierten Schicht ist der abschirmende Effekt gegen starke elektrische Felder durch die Raumladungzone, die sich an dem pn-Übergang ausprägt. Dadurch ist die maximale Sperrspannung bei dieser Topologie nur abhängig von dem Design der Driftzone und es können unterschiedliche Sperrspannungen mit der gleichen Kanalanordnung realisiert werden. Außerdem ist die parasitäre Gate-Drain-Kapazität durch die vergrabene positiv dotierte Schicht gering, da sich Gate und Drain nur mit einer sehr geringen Fläche gegenüberliegen. Die geringe Gate-Drain-Kapazität und die Möglichkeit, die schlecht leitende positiv dotierte Schicht flächig zu metallisieren, um einen kleinen internen Gatewiderstand zu realisieren, lässt geringe Zeitkonstanten für das Umladen des Gates zu: $\tau = R_{G,int}C_{GD}$. Folglich können mit dieser Topologie schnelle Schaltzeiten realisiert werden. Daneben wirkt der pn-Übergang der vergrabenen p-Schicht auch als interne Diode, die bei induktiven Lasten genutzt werden kann [76], jedoch ist die Schleusenspannung mit 2,8 V recht hoch [77]. Daher ist es sinnvoll, die Diode nur während der Kommutierung zu verwenden und anschließend das Gate aufzusteuern und den JFET mit einem negativen Strom zu betreiben. Auf diese Weise können deutlich geringere Durchlassverluste realisiert werden.

Die Kurzschlussfestigkeit von Leistungs-JFETs wird stark von der Beschaffenheit der

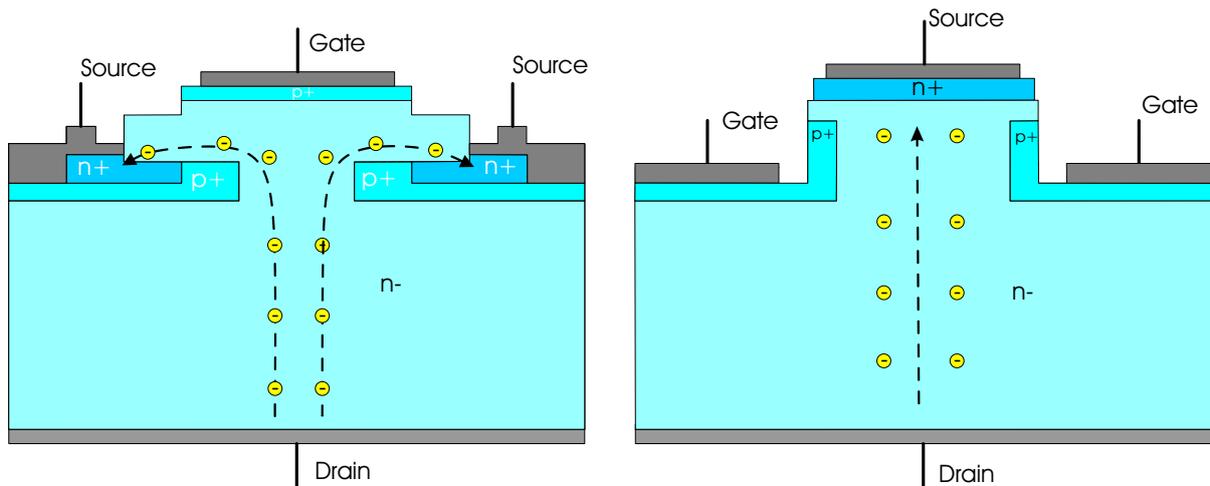


Abb. 3.27: Struktur des LV JFETs (links) und des VV JFETs (rechts)

Kanal-Struktur beeinflusst. Ein schmaler Kanal wie beim LV JFET führt im normalen Betrieb zwar zu einem etwas höheren Durchlasswiderstand als ein breiter Kanal wie bei den VV JFETs, jedoch wird hiermit eine deutlich bessere Kurzschlussfestigkeit erreicht. Ein hoher Strom führt zu einer lokalen Erwärmung im Kanal. Damit einher geht eine Reduzierung der Beweglichkeit der Ladungsträger und folglich auch deren Sättigungsstromdichte, die unter dem Wert im Normalbetrieb fällt. Auf diese Weise können Kurzschlüsse bis in den Millisekundenbereich sicher abgeschaltet werden, da die Stromstärke nicht signifikant größer ist als im Normalbetrieb [5]. In [45] konnte das Kurzschlussverhalten experimentell nachgewiesen werden. Die Ausfälle sind nicht auf den SiC-Chip selbst zurückzuführen, sondern auf die elektrische Anbindung des Chips. Je breiter der Kanal jedoch ist, desto geringer fällt die lokale Erwärmung aus und die Beweglichkeit der Ladungsträger ändert sich entsprechend weniger. Das Abschalten ist wegen der durch die parasitären Induktivitäten verursachte hohen Spannungsspitze ebenfalls kritisch und vom Avalanche-Verhalten des JFETs abhängig. In [76] konnte gezeigt werden, dass beim LV JFET ein stabiler Avalanche-Durchbruch, bei dem 230 mJ bei 80°C umgesetzt werden, und ein sicheres Abschalten möglich sind, sofern der JFET in einer Kaskodenschaltung betrieben wird. Ohne Kaskodenschaltung fließt der Avalanchestrom über den Sourceanschluss, während in der Kaskodenschaltung dieser Weg wegen des sperrenden MOSFETs nicht möglich ist. Stattdessen bildet sich ein Löcherstrom vom Drain zum Gateanschluss aus, so dass der Avalanchestrom über das geerdete Gate am MOSFET vorbei fließen kann. Die Vorteile sind, dass der Strom mit hoher Ladungsträgerdichte eine kürzere Strecke im Chip zurücklegen muss und dass die hochohmige, dünne vergrabene p-Schicht nicht mit der hohen Stromdichte belastet wird. Damit wird die Gefahr eines Latch-ups, bei dem der JFET den leitenden Zustand nicht wieder verlassen kann, unterbunden [80]. Es wurde weiter gezeigt, dass bei rein vertikalen Strukturen der Avalanchestrom durch das Gate

abgeführt wird und damit die Ansteuerung beschädigt.

Die Kaskodenschaltung besteht aus einer Reihenschaltung eines SiC-JFET und eines Si-MOSFET mit geringer Sperrspannung (Abb. 3.28), wobei das Gate des JFETs mit dem Sourceanschluss des MOSFETs verbunden ist. Auf diese Weise ergibt sich ein Normally-Off Bauteil. Dazu wird nur das Gate des MOSFETs angesteuert. Liegt eine Spannung von 0 V an, so sperrt der MOSFET und zieht damit das Source Potential des JFETs auf sein Pinch-off Spannungsniveau, da die Gate-Source-Spannung des JFETs nun negativ ist und der JFET sperrt. Die Pinch-off Spannung stellt sich ein, weil hier der JFET gerade nicht mehr leitet, das bedeutet im Umkehrschluss: Sobald die Spannung über dem MOSFET kleiner wird, beginnt der JFET zu leiten und damit steigt die Spannung über den MOSFET wieder an. Wird der MOSFET beispielsweise mit 15 V aufgesteuert, so fällt über dem MOSFET nur noch die stromabhängige Durchlassspannung ab und die Gate-Source-Spannung des JFETs liegt knapp unter 0 V, so dass der JFET leitet. Neben dem sicheren Abschalten aus einem Avalanche-Betrieb heraus ist diese Schaltertopologie auch ohne Gatesignal sperrend und damit deutlich einfacher in der Applikation einzusetzen. Nachteilig ist, dass jetzt pro Ventil 2 Leistungshalbleiter in Reihe geschaltet sind die zu höheren Durchlassverlusten und Kosten führen und das Ausfallrisiko verdoppeln. Bei den Durchlassverlusten kommen zwei Effekte zum Tragen: Zum einen addieren sich die Verluste, die über dem MOSFET entstehen, zu denen des JFETs und zum anderen kann der JFET nicht ohne weiteres bei seiner optimalen Durchlassgatespannung von +1 V betrieben werden.

Die Kaskodenschaltung kann sowohl diskret als auch in einem Gehäuse aufgebaut werden [76, 77]. Beim Rückwärtsbetrieb, wie er bei induktiven Lasten vorkommt, leitet die intrinsische Diode des MOSFETs, die bei MOSFETs mit geringen Sperrspannungen wegen der geringen Rückstromspitze ein gutes dynamisches Verhalten aufweist. Da über dem MOSFET während die Diode leitet, nur die Vorwärtsspannung der Diode abfällt, befindet sich der JFET im eingeschalteten Zustand und der Strom kann rückwärts mit geringen Verlusten durch den Kanal des JFETs fließen.

3.5.2 Treiber

Die Kernanforderungen an den Treiber eines „Normally-On“ JFET sind:

- Sichere Stromversorgung des Treibers solange netz- oder zwischenkreisseitig eine Spannung anliegt, um die Leistungshalbleiter ausschalten und im Sperrzustand halten zu können

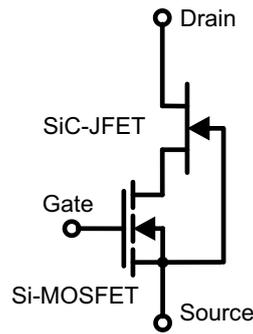


Abb. 3.28: Kaskodenschaltung aus SiC-JFET und Si-MOSFET

- Bauteilabhängige negative Gatespannung zwischen -15 V und -21 V um das sicheren Ausschalten des JFETs zu garantieren
- Positive Gatespannung von 1,2 V bereitzustellen, um einen Durchlasszustand mit geringsten Durchlassverlusten zu erreichen
- Überstromschutz

Da der DM-JFET bei einer Gatespannung von 0 V leitend ist, muss der Treiber sowohl bereits vor der Zuschaltung der Zwischenkreisspannung als auch bei angelegten Eingangs- und Ausgangsspannungen des Wechselrichters sicher mit Strom versorgt werden, da eine Unterbrechung der Stromversorgung unmittelbar zu einem Brückenkurzschluss bzw. zu einem Netzkurzschluss und damit zu der Zerstörung des JFETs führen würde. Dies bedeutet jedoch, dass die Treiber nicht wie allgemein üblich aus dem Zwischenkreis versorgt werden können. Eine mögliche Stromversorgung für die Treiber sollte so gestaltet sein, dass der Solarwechselrichter sowohl netz- als auch solarmodulseitig durch elektromechanische Trennschalter getrennt werden kann und die Treiber sowohl von der DC als auch von der AC-Seite vor den Trennschaltern versorgt werden. Auf diese Weise kann erreicht werden, dass zunächst die Treiber an die Betriebsspannung angeschlossen werden und damit die Ventile in den Sperrzustand versetzen. Anschließend kann der Zwischenkreis über Anlaufschaltungen entweder von der Netzseite oder von der Solarmodulseite geladen wird. Die beidseitige Versorgung ist deswegen notwendig, da beide Seiten unabhängig voneinander Spannung führen können (Bei Nacht die Netzseite, bei einem Netzfehler die DC-Seite). Alternativ kann auch ein Ansatz mit einer einseitigen Stromversorgung vorzugsweise auf der Netzseite und einem Energiespeicher in Form einer Batterie oder eines Doppelschichtkondensators verfolgt werden. Der Speicher gewährleistet dann eine sichere Spannungsversorgung der Treiber bis der Wechselrichter vom Netz und der Solaranlage getrennt ist und die Zwischenkreiskondensatoren entladen sind. Ein Wiederanfahren des Wechselrichters ist dann nach Rückkehr der Netzspannung jederzeit möglich.

Die Pinch-off Spannung bezeichnet die Gatespannung, bei der der JFET vom leitenden in einen sperrenden Zustand übergeht. Um eine Beschädigung des Gates zu vermeiden darf diese Pinch-off Spannung nicht wesentlich unterschritten werden. Derzeit erlaubt der Herstellungsprozess von Depletion Mode JFETs noch keine bauteilunabhängige Pinch-off Spannung, so dass jeder Treiber auf den jeweiligen JFET angepasst werden muss. Daraus ergibt sich für den Treiber die wichtige Anforderung, sich automatisch auf die Pinch-off Spannung des jeweiligen JFETs einzustellen. Dabei kann ausgenutzt werden, dass das Gate des JFETs unterhalb der Pinch-off-Spannung leitend wird [81]. Abbildung 3.29 zeigt die verwendete Treiberschaltung mit automatischer Pinch-off-Spannungserkennung nach [82], die aus der Kapazität C_3 , der Diode D_1 und dem Widerstand R_2 besteht. Mit dem Netzwerk aus Zenerdiode, Widerstand R_1 und Pufferkondensatoren C_1 und C_2 wird das Bezugspotential am Sourceanschluss des JFETs so festgelegt, das im eingeschalteten Zustand eine kleine positive Spannung zur Reduzierung der Durchlassverluste am Gate anliegt. Sie liegt um den Wert der Zenerdiode unter der Treiberspannung V_{CC} , in diesem Fall also bei 22,8 V. Beim Einschalten wird die Treiberspannung $V_{CC} = 24\text{ V}$ an den Ausgang des Treiber-ICs IXDD414 [83, 84] gelegt und es ergibt sich eine Gate-Source-Spannung von 1,2 V. Während des Einschaltens fließt der Gatestrom durch die Diode und wird nur durch den Gatevorwiderstand R_G begrenzt, mit dem das Einschaltverhalten beeinflusst werden kann. Beim Ausschalten liefert der Treiber IC 0 V und die Diode D_1 sperrt. Der Gate Strom fließt nun über die Kapazität C_3 , die im Moment des Ausschaltens einen Kurzschluss bildet. Nachdem C_3 umgeladen ist, begrenzt der hochohmige Widerstand R_2 den Strom, so dass die negative Spannung von -22,8 V über dem Gate-Source-Übergang, dem Gatevorwiderstand und R_2 abfällt, wobei der Spannungsabfall über dem Gatevorwiderstand wegen $R_G \ll R_2$ vernachlässigt werden kann. Da das Gate des DM-JFETs bis zur Pinch-Off Spannung sehr hochohmig ist, fällt die Pinch-Off Spannung über dem Gate-Source-Übergang ab. Ab dieser Spannung beginnt das Gate leicht zu leiten, so dass sich ein Gatestrom einstellt. Dieser wird nun über R_2 begrenzt und die restliche Spannung fällt nach dem ohmschen Gesetz über diesem Widerstand ab. Damit passt sich der Treiber der jeweiligen Pinch-Off Spannung des JFETs automatisch an.

Für die Kaskode aus SiC-JFET und Si-MOSFET eignen sich schnelle MOSFET-Treiber mit ausreichender Spannungsfestigkeit. Alternative Treiber sind zum Beispiel in [85] vorgestellt.

3.5.3 SiC Depletion Mode JFET: Statische Eigenschaften

Abbildungen 3.30 und 3.31 zeigen die statischen I-U-Kennlinien des SiC-JFETs (SiCed) bei Raumtemperatur und 150°C Sperrschichttemperatur. Der JFET weist, wie es für

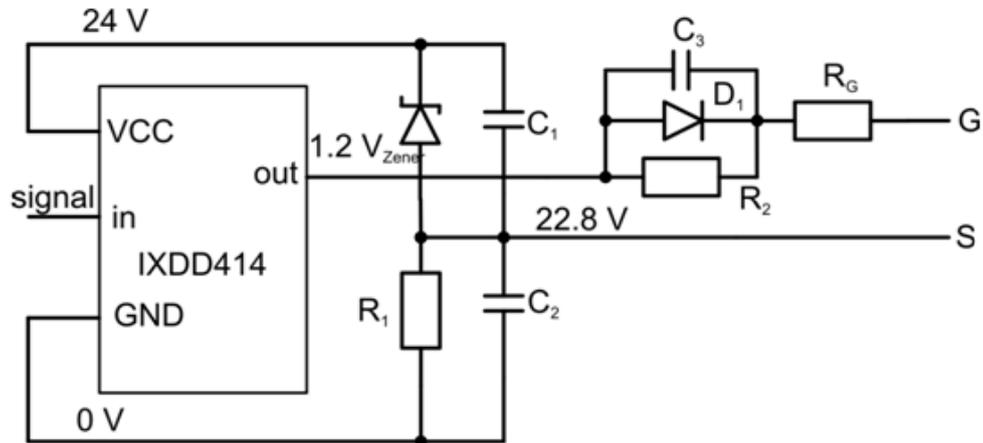


Abb. 3.29: Treiberschaltung für den Normally-On JFET

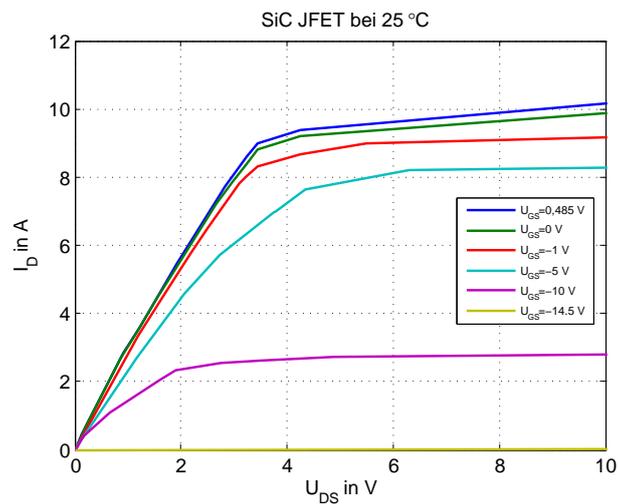


Abb. 3.30: I-U-Kennlinie des DMJFETs (SiCed) bei 25°C und unterschiedlichen Gate-Source-Spannungen

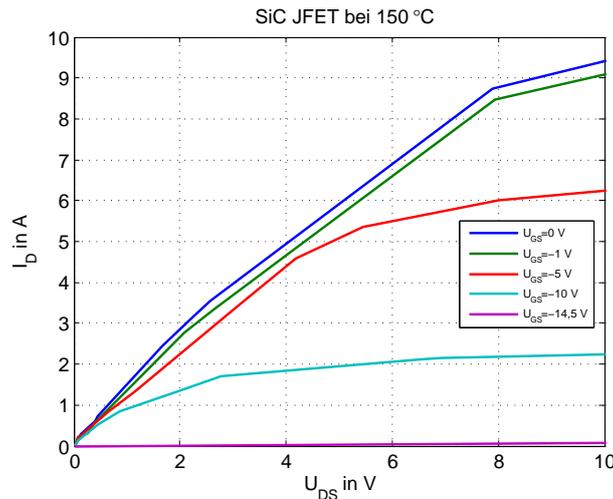


Abb. 3.31: I-U-Kennlinie des DMJFETs (SiCed) bei 150°C und unterschiedlichen Gate-Source-Spannungen

Feldeffekt-Bauteile typisch ist, keine Sättigungsspannung auf. Bereits bei einer Gatespannung von -5 V kann der Nennstrom von 6 A bei Raumtemperatur geführt werden, jedoch ist der Spannungsabfall hoch. Bei $U_{GE} = 0\text{ V}$ liegt der Spannungsabfall für Raumtemperatur und 150°C bei jeweils $2,2\text{ V}$ bzw. 5 V . Es ist damit eine starke Temperaturabhängigkeit zu erkennen. Der zugehörige Durchlasswiderstand entspricht bei Raumtemperatur mit $366\text{ m}\Omega$ den Herstellerangaben und beträgt bei einer typischen Betriebstemperatur von 150°C $833\text{ m}\Omega$. Die daraus resultierenden Durchlassverluste sind unangemessen hoch. Eine leichte Verbesserung des Durchlasswiderstandes lässt sich mit einer geringen positiven Gatespannung von zum Beispiel $0,48\text{ V}$ erzielen. Diese kann nicht wesentlich erhöht werden, weil dann die interne Gate-Source-Diode zu leiten beginnt. Für diesen Betriebszustand sind die JFETs nicht ausgelegt und der Vorteil des stromlosen und damit leistungsfreien Haltens der Schaltzustände geht verloren.

In Abbildung 3.32 sind die Durchlassverluste bei $I_D = 4\text{ A}$ und $I_D = 6\text{ A}$ sowie der $r_{DS,on}$ über der Sperrschichttemperatur aufgetragen. Es ist gut die starke Temperaturabhängigkeit des Durchlasswiderstandes zu erkennen, der sich zwischen 25°C und 200°C nahezu verdreifacht. Entsprechend steigen auch die Verläufe der Verlustleistung mit der Sperrschichttemperatur an. Bei den Durchlassverlusten wird neben der Temperaturabhängigkeit eine Stromabhängigkeit deutlich: Die Verluste steigen überproportional stark mit dem Strom an. Bei einer typischen Sperrschichttemperatur von 150°C betragen die Durchlassverluste bei 4 und 6 A 15 W bzw. 33 W . Während der Strom um 50% erhöht wurde, sind die Verluste um 113% gestiegen.

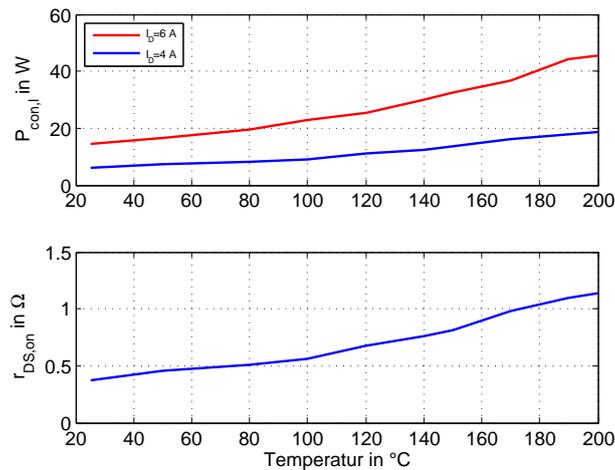


Abb. 3.32: Durchlassverluste des DMJFETs über der Sperrschichttemperatur bei $I_D = 4 \text{ A}$ (blau) und $I_D = 6 \text{ A}$ (rot) sowie der $r_{\text{DS,on}}$

3.5.4 SiC Depletion Mode JFET: Dynamisches Verhalten

Das dynamische Schaltverhalten ist in Abbildung 3.33 und 3.34 für $U_{\text{DS}} = 600 \text{ V}$, $I_D = 6 \text{ A}$ und $T_j = 150 \text{ °C}$ dargestellt. Der Gatevorwiderstand ist so klein gewählt, dass der JFET gerade noch mit abklingenden Schwingungen sicher ein- und ausgeschaltet werden kann. Um die Schwingungen zu dämpfen, ist auf dem Sourceanschluss eine Ferritperle gesteckt. Der Gatevorwiderstand beträgt $5 \text{ } \Omega$. Die Zeitverläufe weisen auf allen Größen (Gatespannung, Drain-Source-Spannung und Drainstrom) Oszillationen auf, die beim Einschalten zum Ende des Schaltvorganges abklingen und beim Ausschalten mit einer kleineren Frequenz über den eigentlichen Schaltvorgang hinaus auftreten. Im Einzelnen beginnt beim Einschalten der Strom zu steigen, nachdem die Gatespannung, die Pinch-off-Spannung überschritten hat. Der Anstieg des Stromes führt unmittelbar zu einem Spannungsabfall über der parasitären Streuinduktivität. Gleichzeitig kommt es zu Einkopplungen wegen des extrem steilen Anstiegs in der Gateleitung, die vom Treiber nicht abgefangen werden kann. Die Folge ist zunächst eine überhöhte Gatespannung, die beim Abklingen überschwingt und den JFET dabei kurzzeitig wieder sperrt, so dass der Stromanstieg unterbrochen wird. Da sich der Strom nun kurzzeitig in die andere Richtung ändert, kehrt sich auch der Spannungsabfall über den parasitären Induktivitäten um und die Drain-Source-Spannung steigt kurzzeitig über das Eingangsspannungsniveau. Mit der Rückkehr der Gatespannung ist eine Oszillationsperiode abgeschlossen. Nachdem der Strom von der Diode abkommutiert ist, beginnt die Spannung zu fallen. Auch hier sind deutlich die Auswirkungen der schwingenden Gatespannung zu erkennen, die zu dem stufenförmigen Verlauf führen. Der Einschaltvorgang ist nach 140 ns abgeschlossen.

Beim Ausschalten beginnt die Drain-Source-Spannung mit Erreichen der Gatespannung

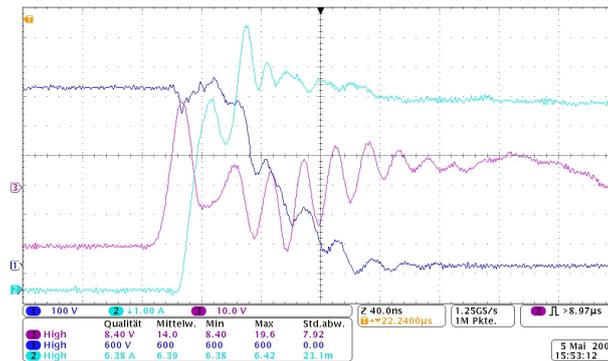


Abb. 3.33: Einschaltverhalten des DMJFETs bei $U_{DS} = 600\text{ V}$, $I_D = 6\text{ A}$ und $T_j = 150^\circ\text{C}$; Channel 1: U_{DS} , Ch 2: I_D , Ch 3: U_{GS} , time base: 40ns/div

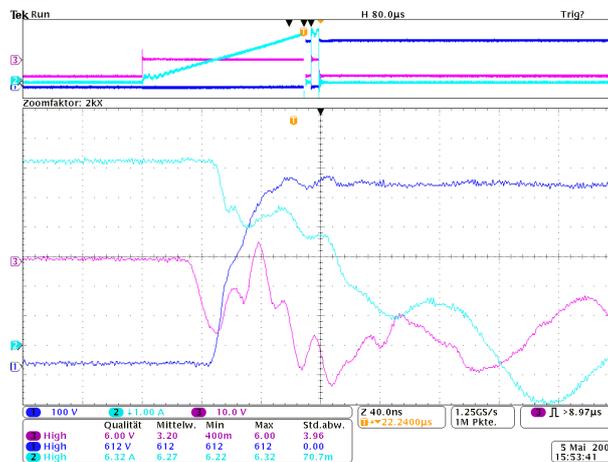


Abb. 3.34: Ausschaltverhalten des DMJFETs bei $U_{DS} = 600\text{ V}$, $I_D = 6\text{ A}$ und $T_j = 150^\circ\text{C}$; Channel 1: U_{DS} , Ch 2: I_D , Ch 3: U_{GS} , time base: 40ns/div

des Pinch-off-Wertes zu fallen. Die parasitäre Kapazität der Testschaltung führt wegen des sehr steilen Anstiegs von U_{GS} zu einem sofortigen Einbrechen des Drainstromes [1]. Auch beim Ausschalten regen die schnellen Änderungen von Strom und Spannung die Gatespannung zum Schwingen an, jedoch überträgt sich diese nur sehr marginal auf die Drain-Source-Spannung. Im Drainstrom sind die Oszillationen jedoch gut zu erkennen. Der Ausschaltvorgang ist nach 200 ns abgeschlossen, die Schwingungen klingen nach ca. 500 ns ab.

In Abbildung 3.35 sind die Schaltenergien sowie die Summe der Schaltenergien einer Schaltperiode über der Temperatur für $U_{DS} = 600\text{ V}$, $I_D = 6\text{ A}$ und $I_D = 4\text{ A}$ dargestellt. Die Einschaltenergie nimmt mit steigender Temperatur leicht ab, während die Ausschaltenergie nahezu temperaturunabhängig ist. Die Ursache für dieses Verhalten ist in den Schaltzeiten zu finden, die in Abbildung 3.36 dargestellt sind. Hier ist zu beobachten, dass die Einschaltzeiten mit der Temperatur abnehmen, während die Ausschaltzeiten

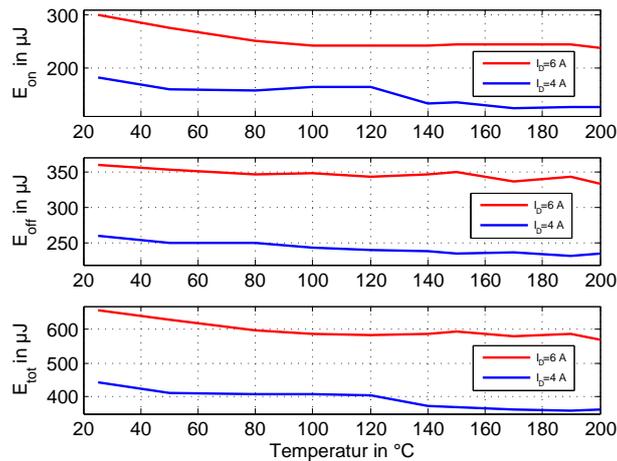


Abb. 3.35: Ein-, Aus- und Gesamtschaltverlustenergie des DMJFETs bei $U_{DS} = 600\text{ V}$, $I_D = 4\text{ A}$ (blau) und $I_D = 6\text{ A}$ (rot) über der Sperrschichttemperatur

nahezu unverändert über den gesamten Temperaturbereich sind. Die Schaltzeiten sind proportional zu den Schaltenergien, da sie angeben, wie lange der JFET mit Strom und Spannung gleichzeitig beansprucht wird. Ebenfalls lässt sich aus Abbildung 3.35 ablesen, dass die Schaltenergien proportional mit dem Strom ansteigen.

Die Verzögerungszeiten beim Ein- und Ausschalten sind mit 15 bis 25 ns kurz und nur beim Einschalten etwas temperaturabhängig. Die absoluten Steig- und Fallzeiten sind vom Drainstrom abhängig und liegen für t_r bei Nennstrom zwischen 30 und 55 ns und für t_f bei 110 ns. Die Ein- und Ausschaltzeiten sind unten in Abbildung 3.36 dargestellt.

Abbildung 3.37 zeigt die Gesamtverluste des Depletion Mode-JFETs über der Frequenz und der Sperrschichttemperatur bei $I_C = 4\text{ A}$ (blau) und $I_C = 6\text{ A}$ (rot). Deutlich ist insbesondere bei 6 A der Anstieg der Verluste mit der Temperatur zu erkennen.

3.6 Der Siliziumkarbid Enhancement Mode JFET

Der Enhancement Mode JFET (EM-JFET) (in der Literatur auch unter Normally-Off JFET zu finden) unterscheidet sich vom DM-JFET aus Abschnitt 3.5 dadurch, dass er bei einer Gatespannung von 0 V sperrt. Damit ähnelt sein Verhalten zunächst prinzipiell dem der etablierten Leistungshalbleiter. Wie in den folgenden Unterkapiteln beschrieben wird, unterscheiden sie sich hinsichtlich ihrer internen Struktur sowie ihrer Ansteuerung jedoch erheblich.

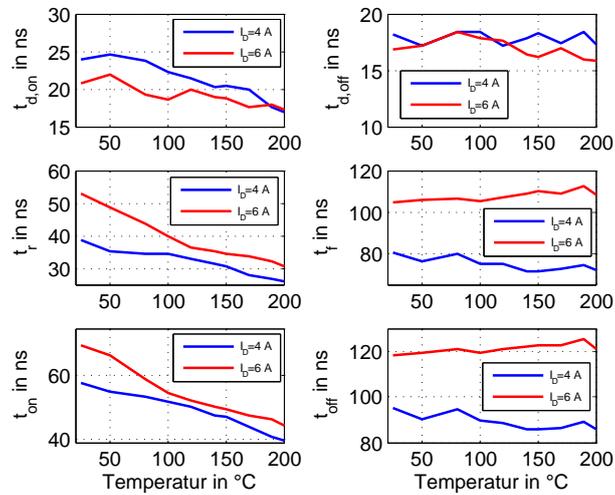


Abb. 3.36: Ein- und Ausschaltzeiten des DMJFETs bei $U_{DS} = 600$ V, $I_D = 4$ A (blau) und $I_D = 6$ A (rot) über der Sperrschichttemperatur

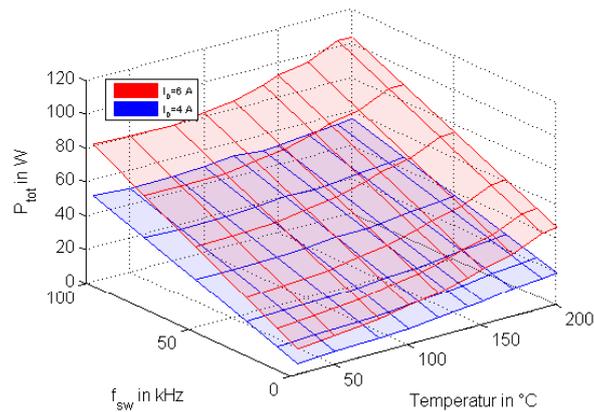


Abb. 3.37: Gesamtverluste des DM-JFETs bei $U_{DS} = 600$ V, $I_D = 4$ A (blau) und $I_D = 6$ A (rot) über der Sperrschichttemperatur und der Schaltfrequenz

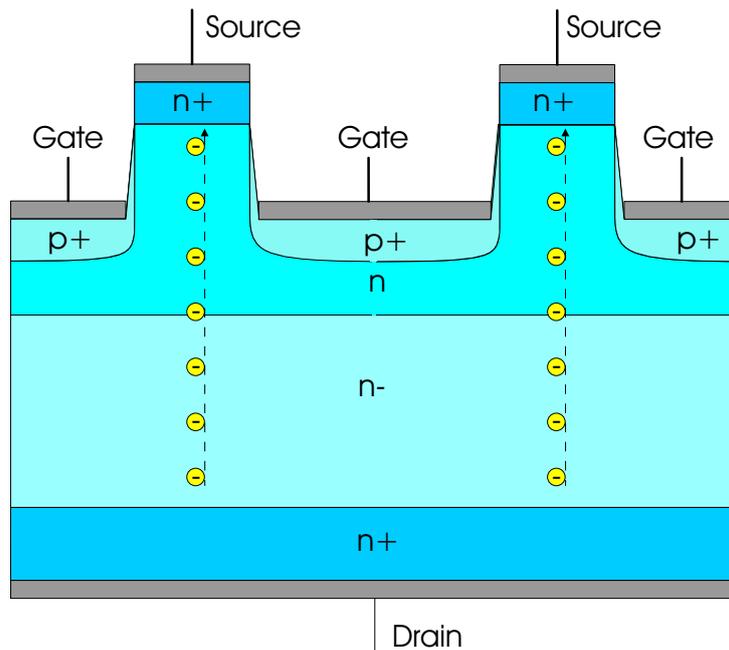


Abb. 3.38: Struktur des Normally-Off JFETs (dargestellt sind zwei von einigen 100.000 parallelen Steuerköpfen)

3.6.1 Aufbau und Funktionsprinzip

Der EM-JFET erreicht die beste Performance als rein vertikaler JFET [86–89]. Daneben gibt es auch Entwicklungsansätze für eine rein laterale Struktur, um bei speziellen Anwendungen alle Kontakte von einer Seite zugänglich zu haben [90]. Auch wenn die Ergebnisse beachtlich sind, sind die statischen Eigenschaften strukturbedingt deutlich denen der rein vertikalen JFETs unterlegen. Es ist deshalb naheliegend, die vertikale Struktur wie in 3.38 abgebildet genauer zu besprechen.

Vom Drainkontakt betrachtet ähnelt der Aufbau des Enhancement Mode JFET dem des Depletion Mode JFETs; das negativ dotierte SiC-Substrat ist im Bereich des Drainkontaktes stärker dotiert, um eine ohmsche Anbindung an das Metall zu erhalten. Darüber befindet sich die schwach dotierte Driftzone, die das elektrische Feld aufnimmt. Daran schließt der Steuerbereich des JFETs an, der aus den Gate- und Sourceanschlüssen sowie den von den P-Wannen umschlossenen langen n-Kanal besteht. Die Breite des n-Kanals ist so gewählt, dass die intrinsische Ausdehnung der Raumladungszone den gesamten Kanal ausfüllt. Um eine möglichst große Ausdehnung der Raumladungszone zu erreichen, wird die p-Wanne stark p-dotiert (vgl. im Anhang Gleichung (7.18)). Ein typisches Verhältnis von Kanalbreite zur Breite der Driftzone ist 1:10 [87]. Um dennoch Ströme in für leistungselektronische Anwendungen typischen Größenordnungen führen zu können, wird diese Anordnung unter der Ausnutzung des positiven Temperaturkoeffizienten einige

100.000-mal parallel geschaltet.

Der EM-JFET wird über die Gate Source Spannung angesteuert. Durch das Anlegen einer positiven Spannung verringert sich die Ausdehnung der Raumladungszone und gibt die Kanäle frei. Dabei wird der pn-Übergang in Durchlassrichtung beansprucht, wodurch es nach Überschreiten der Schwellenspannung zu einem Stromfluss durch das Gate kommt. Hier gilt es bei der Ansteuerung das Optimum zwischen einem möglichst kleinen Gatestrom und einem geringen Durchlasswiderstand des Kanals zu finden (vgl. Kapitel 3.6.4). Zum Sperren des JFETs kann auch eine negative Spannung am Gate angelegt werden. Dabei fließt kein Strom, da der pn-Übergang in Sperrrichtung betrieben wird. Die Raumladungszone breitet sich dadurch weiter aus und die Leckströme werden signifikant reduziert. Die Avalanche- und Kurzschlussfestigkeit wurde in [86] festgestellt. Der Avalanchedurchbruch erfolgt über den Drain-Gate-Übergang und ist bis zu einigen Milliampere stabil. Bei Kurzschlüssen steigt der Strom zunächst bis zum Sättigungsstrom steil an. Durch die daraus resultierende Erwärmung und der damit verbundenen Reduzierung der Elektronenmobilität im Kanal steigt dessen Widerstand an und reduziert den Stromfluss. Es konnten Kurzschlüsse von über 750 μ s Dauer ohne Beschädigung des JFETs durchgeführt werden [86].

3.6.2 Treiber

Die Anforderungen an den Treiber des Enhancement Mode JFETs sind:

- Spannungsüberhöhung am Gate von 10 - 15 V für 150 - 200 ns im Augenblick des Einschaltens zur Beschleunigung des Einschaltvorgangs.
- Bereitstellung einer Gatespannung von 2,5 V im eingeschalteten Zustand und einer negativen Gatespannung im ausgeschalteten Zustand, um ein ungewolltes Wiedereinschalten zu verhindern.
- Bereitstellung einer hochohmigen Gate-Source-Verbindung zur Unterdrückung eines Einschaltens durch elektromagnetische Einkopplungen, wenn der Treiber ausgeschaltet ist.

Um ein schnelles Einschalten des Enhancement Mode JFETs zu realisieren, muss der JFET für eine Zeit von 150 - 200 ns mit einer hohen Gatespannung von 10 - 15 V angesteuert werden, um die Ladungsträger möglichst schnell aus der Raumladungszone auszuräumen. 200 ns dürfen nicht überschritten werden, da dann der kontinuierliche Stromfluss über den pn-Übergang einsetzt und bei dieser Spannung ein unbegrenzter Stromfluss zu einer thermischen Zerstörung des Gates führen würde. Die einfachste Möglichkeit, einen

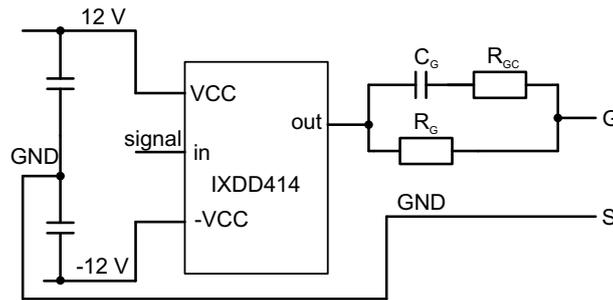


Abb. 3.39: Einfacher Treiber für EM-JFET

definierten Stromfluss im eingeschalteten Zustand und die hohe Einschaltspannung zu realisieren, ist in Abbildung 3.39 dargestellt. Dabei wird eine Spannung von 12 V über den Widerstand R_G , der den Strom begrenzt, an das Gate geschaltet. Zum Ausräumen der Elektronen befindet sich ein Kondensator C_G mit einem Widerstand R_{GC} parallel zu R_G . Beim Einschalten begrenzt der kleine Widerstand R_{GC} ($1 - 5 \Omega$) den Strom, während über dem Kondensator zunächst keine Spannung abfällt. Erst beim Aufladen der Kapazität steigt die Spannung über den Kondensator an und nach der Kirchhoffschen Maschengleichung fällt die Gate-Source-Spannung im gleichen Maße ab, bis ein kontinuierlicher Strom durch R_G fließt und dieser die Spannung vorgibt. Mit dem Wert der Kapazität kann die Dauer der Spannungsüberhöhung eingestellt werden. Der Wert der Kapazität sollte nach [91] in folgendem Intervall liegen:

$$\frac{2Q_G}{U_{out} - U_{GS}} \leq C_G \leq \frac{4Q_G}{U_{out} - U_{GS}} \quad (3.7)$$

Wobei Q_G die gesamte Gate Kapazität des JFETs, U_{out} die Ausgangsspannung des Treibers und U_{GS} die Gate-Source-Spannung beschreibt. Der Widerstand R_G berechnet sich in Abhängigkeit der stationären Gate-Source-Spannung und dem daraus resultierenden Gatestrom I_G , der aus dem Datenblatt [92] abgelesen werden kann:

$$R_G = \frac{U_{out} - U_{GS}}{I_G(U_{GS})} \quad (3.8)$$

Der Vorteil dieses Treibers ist, dass jeder IGBT-Treiber zu diesem EM-JFET erweitert werden kann. Als nachteilig erweist sich, dass bei hohen Schaltfrequenzen und einem kleinen Verhältnis von Ausschalt- zu Einschaltdauer der Kondensator C_G nicht vollständig während der Sperrphase entladen werden kann. Dadurch ist er beim darauf folgenden Einschalten bereits vorgeladen und die Spannungsüberhöhung wird reduziert. Folglich dauert der Einschaltvorgang länger und die Einschaltverluste steigen.

In Abbildung 3.40 wird ein Gatetreiber vorgestellt, der unabhängig von Schaltfrequenz und Duty Cycle den JFET ein- und ausschaltet. Anstelle des einkanaligen Treiber-IC wird hier ein zweikanaliger verwendet, wobei Kanal A den kurzen überhöhten Spannungspuls

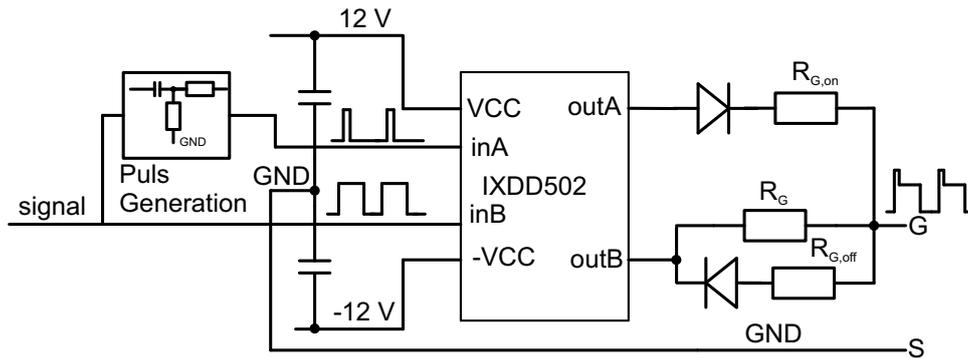
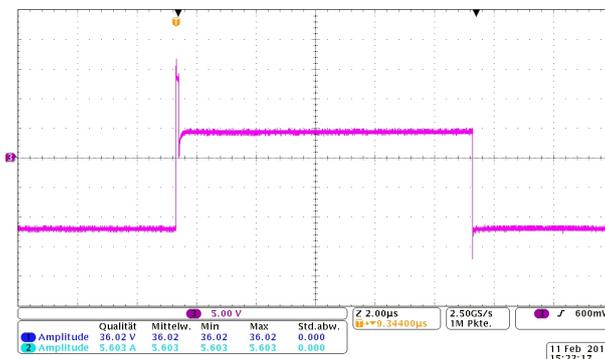


Abb. 3.40: Erweiterter Treiber für EM-JFET

Abb. 3.41: Spannungsverlauf am offenen Ausgang des EM-JFET-Treibers: Channel 3: U_{GS} , time base: $2 \mu\text{s}/\text{div}$

ausgibt und Kanal B die kontinuierliche Gate-Source-Spannung im eingeschalteten Zustand liefert und die Gateladungen während des Ausschaltvorgangs abzieht. Im Einzelnen wird R_G wie beim oben beschriebenen einfachen Gatetreiber nach (3.8) ausgelegt. Da R_G in der Größenordnung von einigen $\text{k}\Omega$ liegt, wird zum Ausschalten ein kleiner Gatevorwiderstand $R_{G,off}$ parallel geschaltet, wobei eine schnelle Schottkydiode einen Stromfluss durch $R_{G,off}$ im eingeschalteten Zustand verhindert. Für die Spannungsüberhöhung wird über eine RC-Kombination ein kurzes Spannungssignal am Eingang des Treiber-IC erzeugt, so dass am Ausgang outA die VCC-Spannung über einen kleinen Gatevorwiderstand und einer Diode an das Gate geschaltet wird. Die Diode verhindert, dass das Gate auf -VCC nach dem Abschalten von Kanal outA gezogen wird.

Abbildung 3.41 zeigt die Gatespannung am offenen Ausgang des Treibers. Es ist deutlich der Spannungspuls mit einer definierten Dauer von 150 ns und einer Amplitude von 13 V zu erkennen. Die Anstiegszeit des Spannungspulses beträgt 4 ns, die Fallzeit 3 ns. Wird der Leistungshalbleiter angeschlossen, so wird der Gatespannungsverlauf in Abbildung 3.42 gemessen. Auffällig ist, dass die Spannungsüberhöhung mit 3 V weit weniger ausgeprägt ist, da die Gate-Source-Strecke ab 3 V leitend wird und der Spannungsabfall durch den

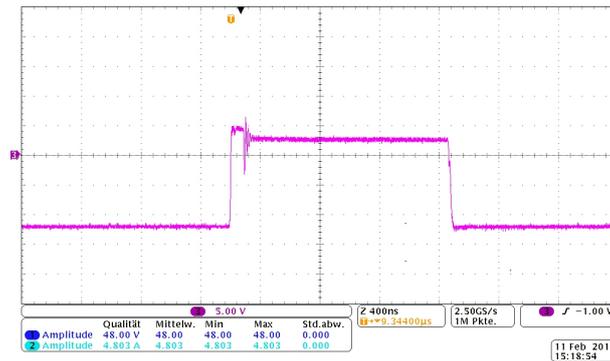


Abb. 3.42: Spannungsverlauf über den Gate- und Sourceanschlüssen des EM-JFET: Channel 3: U_{GS} , time base: $2 \mu\text{s}/\text{div}$

Durchlasswiderstand begrenzt wird. Des Weiteren sind die Flanken flacher, da jetzt die Gatekapazität umgeladen werden muss. Die Anstiegszeit liegt jetzt bei 10 ns, während die Fallzeit 30 ns beträgt. Jedoch wird der Nulldurchgang und damit der Beginn des Sperrens bereits nach 5 ns erreicht. Die detaillierten Verläufe sind in Abschnitt 3.6.4 dargestellt und erläutert.

3.6.3 SiC Enhancement Mode JFET: Statische Eigenschaften

Die I-U-Kennlinien des EM-JFETs zeigen die Abbildungen 3.43 und 3.44 bei 25°C und 150°C Sperrschichttemperatur. Es wird deutlich, dass der EM-JFET ohne Anlegen einer Gatespannung sperrt. Jedoch genügt eine sehr kleine Gatespannung um einen Strom von Drain zu Source zu ermöglichen. Bei $U_{GS} = 1,2 \text{ V}$ ist bereits ein Stromfluss von 0,1 A bei 25°C bis 0,2 A bei 150°C messbar.

Der Nennstrom von 10 A wird bei Raumtemperatur bei einer Gatespannung von $U_{GS} = 2,5 \text{ V}$ erreicht. Bei einer Sperrschichttemperatur von 150°C können selbst bei Gate-Source-Spannungen von 3 V nur noch Ströme von 6 A geschaltet werden. Das Durchlassverhalten ist damit temperaturabhängig. Der Durchlasswiderstand bei maximaler Gatespannung beträgt im Temperaturbereich von Raumtemperatur bis 150°C zwischen $115 \text{ m}\Omega$ und $300 \text{ m}\Omega$.

Da bei Gatespannungen über 1,5 V die Schleusenspannung der Diode zwischen Gate und Source überschritten wird, bildet sich ein Gate-Source-Strom aus, der zu Ansteuerungsverlusten führt und daher in Abbildung 3.45 diskutiert wird. Unten ist zu erkennen, dass bei gleicher Gatespannung der Gatestrom mit der Temperatur zunimmt. Insbesondere zwischen 100 und 120°C ist die Zunahme signifikant. Außerdem fällt auf, dass der Gatestrom

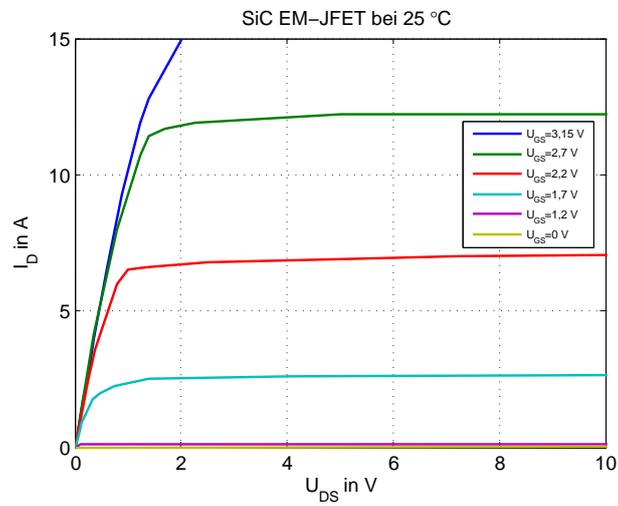


Abb. 3.43: I-U-Kennlinie des EM-JFET (Semisouth) bei 25°C und unterschiedlichen Gate-Source-Spannungen

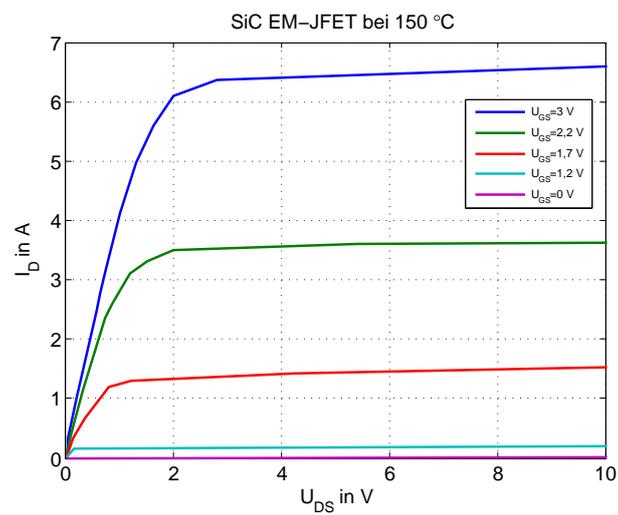


Abb. 3.44: I-U-Kennlinie des EM-JFET (Semisouth) bei 150°C und unterschiedlichen Gate-Source-Spannungen

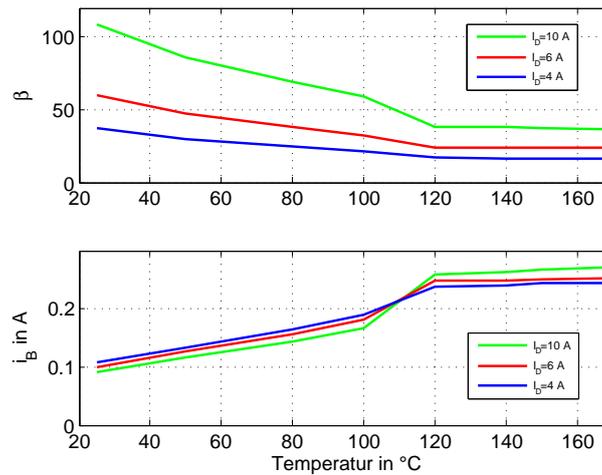


Abb. 3.45: Stromverstärkung und Gatestrom des EM-JFETs über der Sperrschichttemperatur für $U_{GS} = 3,1$ V bei $I_D = 4$ A (blau), $I_D = 6$ A (rot) und $I_D = 10$ A (grün)

bis dort hin stärker für kleinere Lastströme ausgeprägt ist und sich danach proportional zum Laststrom verhält.

Der Anstieg des Gatestromes führt folglich zu einer Abnahme der Stromverstärkung β . Der Verstärkungsfaktor liegt bei niedrigen Temperaturen und hohen Lastströmen bei über 100 und fällt über den gesamten Temperaturbereich nicht unter 35. Da die Abhängigkeit des Gatestromes vom Laststrom nur schwach ausgeprägt ist, ist bei kleinen Lastströmen folglich eine geringere Verstärkung zu erzielen.

Werden diese Erkenntnisse mit den Durchlassverlusten in Abbildung 3.46 in Beziehung gesetzt, wird deutlich, dass die Werte für den Verstärkungsfaktor durchaus akzeptabel sind, da die Ansteuerungsverluste über den gesamten Temperaturbereich unter 1 W liegen und verglichen mit den Durchlassverlusten nahezu vernachlässigt werden können. Die Durchlassverluste sind quadratisch vom Drainstrom abhängig, da der EM-JFET keine Schleusenspannung aufweist. Der $R_{DS,on}$ steigt wie oben beschrieben mit der Temperatur an, so dass auch die Durchlassverluste mit steigender Sperrschichttemperatur zunehmen. Für die gesamten Durchlassverluste fallen die Ansteuerungsverluste nur geringfügig ins Gewicht, so dass der Verlauf dem oberen sehr ähnelt.

3.6.4 SiC Enhancement Mode JFET: Dynamisches Verhalten

Das Schaltverhalten des EM-JFET bei $U_{DS} = 600$ V, $I_D = 6$ A und $T_j = 150$ °C zeigen die Oszillogramme 3.47 und 3.48. (Anmerkung: Abbildung 3.47 und 3.48 sind mit einer anderen Drossel als alle anderen Ergebnisse dieses Kapitels aufgenommen.) Beim Einschalten

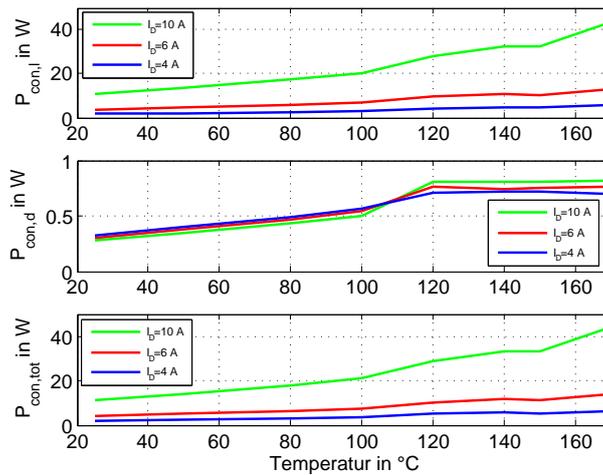


Abb. 3.46: Durchlassverluste des EM-JFETs über der Sperrschichttemperatur bei $I_D = 4$ A (blau), $I_D = 6$ A (rot) und $I_D = 10$ A (grün)

steigt der Strom, sobald die Gatespannung den Wert von 2 V erreicht hat. Wie bei allen anderen vermessenen Leistungshalbleitern führt die hohe Stromänderung zu einem induktiven Spannungsabfall der Spannung U_{DS} . Der Überschwinger des Drainstromes ist, wie in Abschnitt 3.3.4 beschrieben, auf die parasitäre Kapazität der Induktivität zurückzuführen. Der Anteil der Rückstromspitze dieses Überschingers kann als vernachlässigbar klein angenommen werden. Mit Erreichen der Stromspitze beginnt die Spannung zügig zu fallen. Die Oszillation der Gatespannung ist im Verlauf der Drain-Source-Spannung erst im Leitzustand messbar. Insgesamt klingen die Schwingungen im Leistungspfad ab, sobald die Gatespannung keine Nulldurchgänge mehr aufweist und der JFET folglich nicht mehr in den Sperrbetrieb gelangt.

Beim Ausschalten fällt die Gatespannung schnell in den negativen Bereich, so dass der JFET zu sperren beginnt. Nach einer kurzen Verzögerungszeit steigt die Drain-Source-Spannung. Die kapazitiven Effekte innerhalb der Drossel verursachen einen starken Einbruch des Stromes während des Spannungsanstiegs. Die Spannungsspitze auf Grund von Streuinduktivitäten im Kommutierungskreis fällt schwach aus, da zum einen die Induktivität gering gehalten wurde und zum anderen die verbleibende Amplitude des Drainstromes klein ist und damit die schnelle Stromänderung sehr kurz gehalten wird.

Die Schaltenergien über der Sperrschichttemperatur werden in Abbildung 3.49 illustriert. Es ist zu erkennen, dass die Schaltenergien nahezu unabhängig von der Sperrschichttemperatur sind. Die Ausschaltenergie ist proportional zum Drainstrom, während beim Einschalten die Verluste etwas schneller steigen als der Strom. Insgesamt liegen die Ein- und Ausschaltenergien auf niedrigem Niveau und vom Betrag nahe beieinander.

Ein ähnliches Verhalten weisen auch die Schaltzeiten in Abbildung 3.50 auf. Die Verzöge-

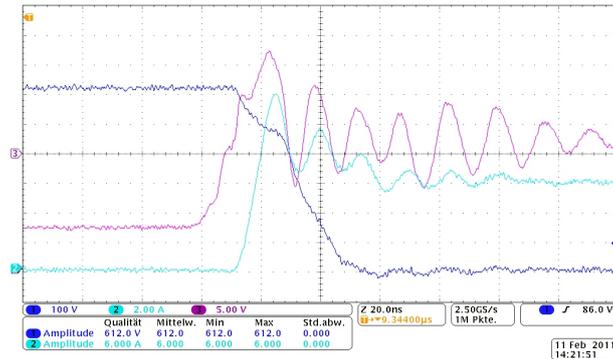


Abb. 3.47: Einschaltverhalten des EM-JFETs bei $U_{DS} = 600\text{ V}$, $I_D = 6\text{ A}$ und $T_j = 150^\circ\text{C}$; Channel 1: U_{DS} , Ch 2: I_D , Ch 3: U_{GS} , time base: 20ns/div

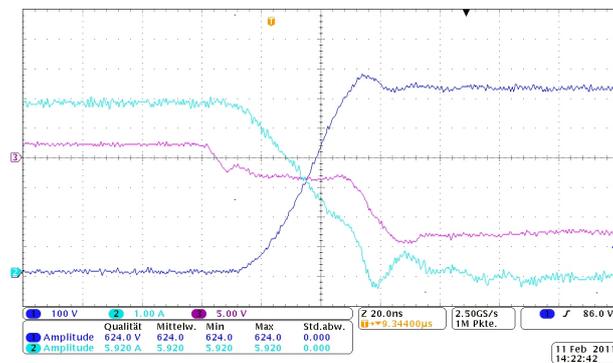


Abb. 3.48: Ausschaltverhalten des EMJFETs bei $U_{DS} = 600\text{ V}$, $I_D = 6\text{ A}$ und $T_j = 150^\circ\text{C}$; Channel 1: U_{DS} , Ch 2: I_D , Ch 3: U_{GS} , time base: 20ns/div

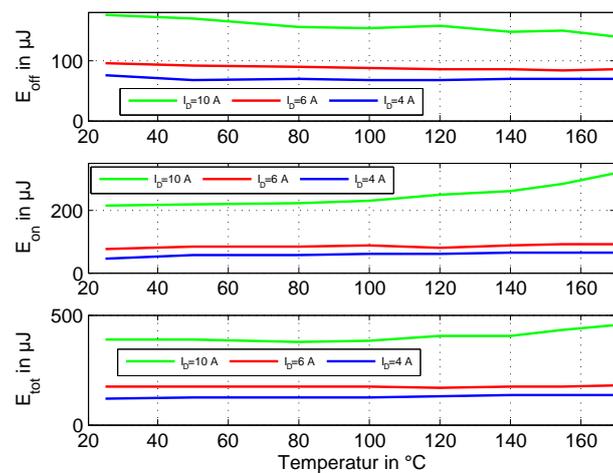


Abb. 3.49: Ein-, Aus- und Gesamtschaltverlustenergie des EM-JFETs bei $U_{DS} = 600\text{ V}$, $I_D = 4\text{ A}$ (blau), $I_D = 6\text{ A}$ (rot) und $I_D = 10\text{ A}$ (grün) über der Sperrschichttemperatur

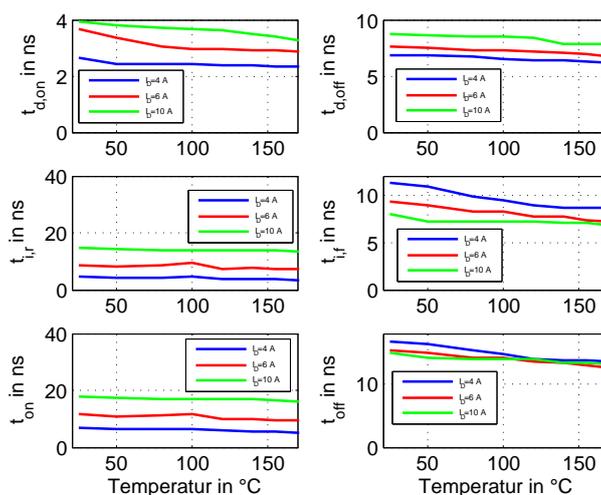


Abb. 3.50: Ein- und Ausschaltzeiten des EM-JFETs bei $U_{DS} = 600$ V, $I_D = 4$ A (blau), $I_D = 6$ A (rot) und $I_D = 10$ A (grün) über der Sperrschichttemperatur

rungszeiten beim Ein- und Ausschalten liegen zwischen 2 und 9 ns, ihre Temperatur- und Stromabhängigkeiten sind gering. Die Anstiegs- und Fallzeit des Stromes haben ebenfalls eine geringe Temperaturabhängigkeit. Die Anstiegszeit des Stromes ist immer proportional zur Höhe des Drainstroms. Anders ist es beim Ausschalten, hier hat ein höherer Strom ein schnelleres Fallen zur Folge, da die Ladungsträger schneller aus der Raumladungszone ausgeräumt werden können. Insgesamt liegen die Ein- und Ausschaltzeiten unter 20 ns. Insbesondere die geringen Verzögerungszeiten erlauben sehr kurze Totzeiten, wenn die EM-JFETs in Wechselrichtern eingesetzt werden.

Die Gesamtverluste sind in Abbildung 3.51 über der Schaltfrequenz und der Sperrschichttemperatur dargestellt. Für kleine Ströme sind die Verluste bei allen Temperaturen und bis 100 kHz moderat. Allerdings verursacht der überproportionale Anstieg der Einschaltverluste mit dem Strom insbesondere bei hohen Temperaturen recht hohe Gesamtverluste. Es kann demnach mit einem leichten Derating des Stromes eine sehr hohe Schaltfrequenz gefahren werden.

3.7 Vergleich der SiC-Leistungshalbleiter mit dem Si-IGBT

In den Kapiteln 3.3 bis 3.6 sind ein aktueller Silizium-IGBT sowie drei Siliziumkarbid-Leistungshalbleiter vorgestellt und messtechnisch untersucht worden. Anhand dieser Ergebnisse werden im Folgenden die Leistungshalbleiter miteinander verglichen. Generell ist ein Vergleich nicht unproblematisch, weil die einzelnen Leistungshalbleiter sich zum

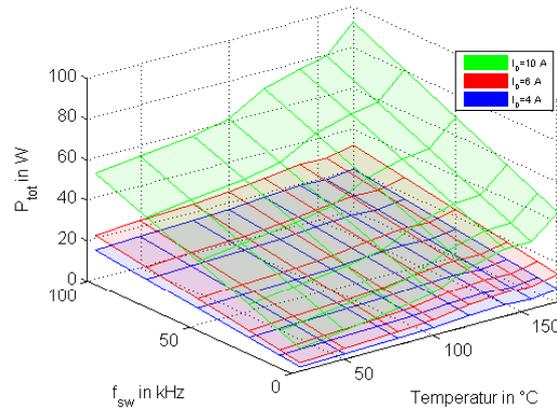


Abb. 3.51: Gesamtverluste des EM-JFETs bei $U_{DS} = 600$ V, $I_D = 4$ A (blau), $I_D = 6$ A (rot) und $I_D = 10$ A (grün) über der Sperrschichttemperatur und der Schaltfrequenz

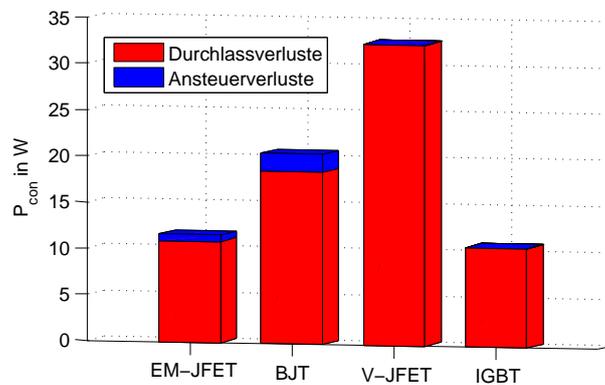


Abb. 3.52: Durchlass- und Ansteuerungsverluste von EM-JFET, BJT, V-JFET und IGBT bei $U_{DS} = 600$ V, $I_D = 6$ A und $T_J = 150$ °C

Teil stark in ihren internen Funktionsweisen, ihren Ansteuerungen und Chipflächen unterscheiden. Da die Auswahl an Siliziumkarbid-Leistungshalbleitern bis heute noch sehr eingeschränkt ist, spiegelt die oben dargestellte Auswahl den aktuellen Entwicklungsstand (2009) im Bereich von Siliziumkarbid-Leistungshalbleitern sehr gut wieder. Allen vier Leistungshalbleitern gemein ist die maximale Sperrspannung von 1200 V und der maximale Drainstrom, der zwischen 6 und 10 A liegt. Sie sind damit für dreiphasige Anwendungen bis 5 kW uneingeschränkt geeignet. Die wichtigsten Vergleichskriterien sind das Durchlass- und Schaltverhalten sowie die Ansteuerung. Angaben zur Zuverlässigkeit sind zwar ebenfalls interessant, sind aber für die hier untersuchten Labormuster noch nicht aussagekräftig.

In Abbildung 3.52 sind die Durchlass- und Ansteuerungsverluste bei $U_{DS} = 600$ V, $I_D = 6$ A und $T_J = 150$ °C gegenübergestellt. Zunächst lässt sich feststellen, dass die Ansteuerungsverluste bei allen Leistungshalbleitern gering sind. Beim IGBT und V-JFET sind sie nahezu

null, da nur zum Umladen des Gates für einige Nanosekunden ein Strom fließt. Da er nur während des Schaltens auftritt, muss dieser zu den Schaltverlusten gezählt werden. Es bleibt ein Leckstrom an der Gatekapazität von wenigen Mikroampere. Beim IGBT verhindert die Siliziumoxidschicht den Stromfluss, während beim VJFET die geringe Gatespannung für die vernachlässigbaren Ansteuerungsverluste verantwortlich ist. Sie steigen mit einer höheren Gatespannung schnell an, da dann der pn-Übergang zwischen Gate und Source in Durchlassrichtung gepolt ist. Für den EM-JFET hingegen ist es notwendig eine positive Gatespannung anzulegen, um die Leistungshalbleiter aufzusteuern. Der pn-Übergang ist jedoch leitend und der Strom muss treiberseitig begrenzt werden. Als Optimum hat sich eine Begrenzung des Gatestromes auf 250 mA erwiesen, da dann die Summe von Ansteuer- und Durchlassverlusten minimal wird. Der Bipolartransistor hingegen erfordert einen Basisstrom von mindestens 300 mA für Sperrschichttemperaturen bis 150 °C. In Verbindung mit der höheren Basis-Emitter-Spannung betragen die Ansteuerungsverluste hier mit 1,8 W etwa das Doppelte wie beim EM-JFET.

Bei den Durchlassverlusten wird deutlich, dass kein Siliziumkarbid- Leistungshalbleiter an das niedrige Niveau des Silizium-IGBTs herankommt. Bei den Siliziumkarbid-Bauteilen sind die hohen Durchlasswiderstände maßgeblich für die Durchlassverluste. Dabei weist der V-JFET den höchsten $R_{DS,on}$ auf. Eine bessere Performance hat der Bipolartransistor. Die neueste Entwicklung des EM-JFETs kommt bereits nahe an die Durchlassverluste des IGBTs heran. Er weist auch unter Berücksichtigung der Ansteuerungsverluste das beste statische Verhalten der SiC-Leistungshalbleiter auf. Bei dieser Gegenüberstellung ist jedoch zu beachten, dass die Durchlassverluste proportional zum Laststrom sind, während die Ansteuerungsverluste nahezu konstant sind. Dies führt dazu, dass unterhalb eines Drainstromes von 200 mA die statische Performance des VJFETs über der des EM-JFETs liegt. Allerdings ist dieser Betriebszustand in den meisten Anwendungen die Ausnahme bzw. tritt nur selten auf (z.B. nahe des Nulldurchganges einer Sinusschwingung).

Grundsätzlich muss bei dieser Gegenüberstellung berücksichtigt werden, dass alle SiC-Leistungshalbleiter eine deutlich geringere Chipfläche als der Si-IGBT aufweisen. Die Chipfläche beeinflusst insbesondere bei den unipolaren JFETs die Durchlassverluste maßgeblich. Eine größere Chipfläche könnte hier die Durchlassverluste bis auf das Niveau des IGBTs reduzieren, jedoch würden sich dadurch auch die internen Kapazitäten erhöhen und das Schaltverhalten negativ beeinflussen.

Neben dem statischen Verhalten ist auch das dynamische Verhalten zur Beurteilung der Gesamtperformance eines Bauteils von Bedeutung. Dazu zeigt Abbildung 3.53 die Schaltenergien, die in Ein- und Ausschaltverlustenergien aufgeteilt sind. Alle Bauteile kommutieren gegen eine SiC-Schotky-Diode von Cree [93]. Es fällt auf, dass die Schaltenergien der SiC-Bauteile in etwa gleich verteilt sind, während beim IGBT die Ausschaltenergie signi-

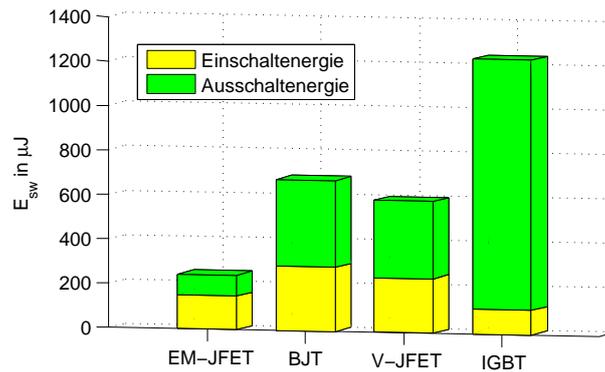


Abb. 3.53: Schaltverlustenergien von EM-JFET, BJT, V-JFET und IGBT bei $U_{DS} = 600 \text{ V}$, $I_D = I_C = 6 \text{ A}$ und $T_J = 150^\circ \text{ C}$

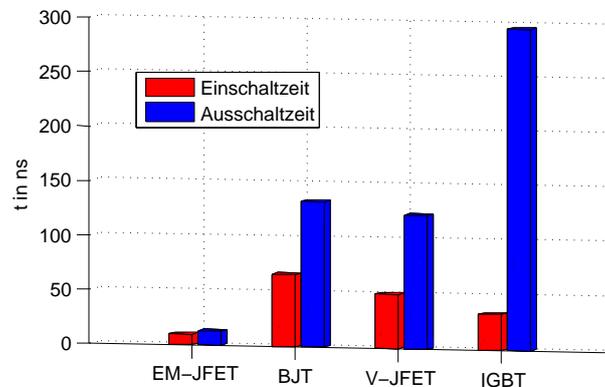


Abb. 3.54: Ein- und Ausschaltzeiten von EM-JFET, BJT, V-JFET und IGBT bei, $I_D = I_C = 6 \text{ A}$ und $T_J = 150^\circ \text{ C}$

fikant größer ist, da er wie in Abschnitt 3.3.4 beschrieben, für eine Si-pn-Diode ausgelegt ist, bei der in etwa eine Gleichverteilung zu erwarten wäre. Mit Ausnahme des EM-JFETs sind die Ausschaltenergien größer als die Einschaltenergien. Das Verhältnis zwischen Ein- und Ausschaltenergie wird maßgeblich von parasitären Kapazitäten und Induktivitäten des Schaltungslayouts und den passiven Komponenten beeinflusst, da diese zu positiven und negativen Strom- und Spannungsspitzen während des Schaltens führen. Werden die gesamten Schaltenergien betrachtet, so weist der IGBT die mit Abstand größten Verlustenergien auf, gefolgt vom Bipolartransistor und dem V-JFET, die ungefähr halb so groß wie beim IGBT sind. Die geringsten Schaltverlustenergien wurden beim EM-JFET gemessen, die ein Fünftel der Verlustenergie des IGBT betragen.

In der Praxis bedeutet dies, dass der EM-JFET bei gleichen Schaltverlusten mit der fünffachen Taktfrequenz angesteuert werden kann.

Der Vergleich der Ein- und Ausschaltzeiten in Abbildung 3.54 gibt Aufschluss auf die notwendige Totzeit, um in einer Brückenschaltung nicht zwei Ventile eines Brückenzeiges

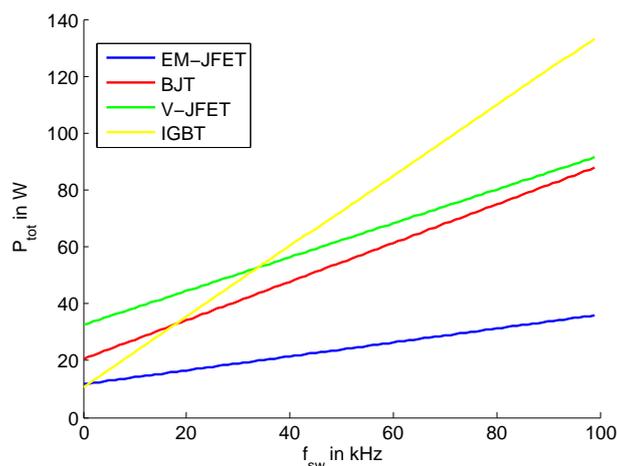


Abb. 3.55: Gesamtverluste von EM-JFET, BJT, V-JFET und IGBT bei $U_{DS} = U_{CE} = 600\text{ V}$, $I_D = I_C = 6\text{ A}$ und $T_J = 150^\circ\text{C}$ über der Schaltfrequenz (SiC-Diode als Kommutierungsdiode)

gleichzeitig einzuschalten. Auffällig ist, dass bei allen Leistungshalbleitern die Einschaltzeit kürzer als die Ausschaltzeit ist. Prinzipiell würde für die minimale Totzeit die Differenz zwischen Ausschaltzeit und Einschaltverzögerungszeit ausreichen, weil der Strom in dem einen Leistungshalbleiter dann gerade abgeklungen ist bevor der Strom im anderen Halbleiter zu steigen beginnt. Für die praktische Auslegung der Totzeit ist eine deutlich längere Zeit zu wählen, da sich insbesondere bei sehr kleinen Strömen die Zeiten deutlich verlängern können. Ausserdem werden dann auch Unsicherheiten hinsichtlich der Streuung von Signallaufzeiten berücksichtigt.

Abbildung 3.55 stellt die Gesamtverluste der verschiedenen Leistungshalbleiter über der Schaltfrequenz dar. Aus dieser Grafik lässt sich die Eignung der einzelnen Bauteile für die geforderte Schaltfrequenz ablesen. Jedoch ist zu beachten, dass die maximale Verlustleistung, die über das jeweilige Gehäuse abgeführt werden kann, begrenzt ist und damit nicht jede dargestellte Schaltfrequenz in der Praxis dauerhaft realisiert werden kann. Soll der IGBT ersetzt werden, so entstehen ab 35 kHz mit dem V-JFET weniger Verluste. Bereits ab 18 kHz weist der Bipolartransistor eine bessere Performance auf. Die Gesamtverluste des EM-JFET sind schon bei Schaltfrequenzen über 1 kHz geringer als beim IGBT. Die typische Schaltfrequenz bei Anwendungen dieser Leistungsklasse liegt bei mindestens 5 kHz. Für Photovoltaikapplikationen werden üblicher Weise Schaltfrequenzen außerhalb des hörbaren Bereiches und damit über 16 kHz gewählt.

Werden die maximal zulässigen Sperrschichttemperaturen verglichen (Abb. 3.56), so ist zu erkennen, dass der Bipolartransistor bei den höchsten Sperrschichttemperaturen von 250°C arbeiten kann. Die JFETs sind für 175°C ausgelegt und der IGBT kann sicher unterhalb von 150°C betrieben werden. Diese Werte spiegeln jedoch nur die Eigenschaften

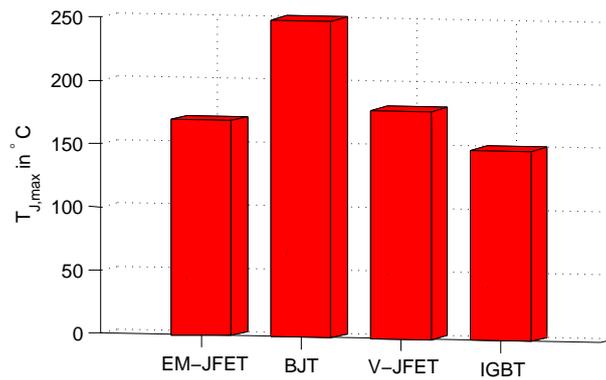


Abb. 3.56: Vergleich der maximal zulässigen Sperrschichttemperaturen gemäß Herstellerangaben

des gesamten Bauteils wieder, so dass neben dem Chip auch die Aufbau- und Verbindungstechnik einen signifikanten Einfluss auf die maximal zulässige Sperrschichttemperatur hat. So befindet sich beispielsweise der Chip des Bipolartransistors in einem hermetischen Gehäuse, um bei Temperaturen über 200°C betrieben werden zu können.

Prinzipiell können alle vorgestellten Bauteile sicher angesteuert werden. Jedoch ist der schaltungstechnische Aufwand für den Treiber sehr unterschiedlich. Das Ansteuerungsverhalten wird nach folgenden Kriterien verglichen und bewertet:

- Leistungsaufnahme im statischen Betrieb
- Komplexität des Treibersignals
- Betriebssicherheit
- Komplexität des Treibers

Leistungsaufnahme im statischen Betrieb: Grundsätzlich wird in jedem Leistungshalbleiter im statischen Betrieb Leistung umgesetzt, die sich jedoch bei allen Bauteilen, deren Gate mit einer Oxidschicht von den Leistungsanschlüssen isoliert ist, im Mikrowatt-Bereich befindet und damit vernachlässigt werden kann. Dies gilt sowohl im sperrenden als auch im leitenden Zustand. Der V-JFET benötigt im eingeschalteten Zustand nahezu keine Leistung, jedoch werden beim Sperren 0,2 W umgesetzt, um die automatische Pinch-off-Detektion bereitzustellen. Für den Bipolartransistor muss ein Basisstrom bereitgestellt werden, der mit dem unvermeidlichen Spannungsabfall zwischen Basis und Emitter eine Leistung abhängig von I_B zwischen 1 und 4,5 W hervorruft. Sperrt der BJT, fließt kein Basisstrom und es muss keine Leistung bereitgestellt werden. Beim EM-JFET muss der Treiber zum Sperren 1,5 mW und zum Leiten 660 mW liefern, da der pn-Übergang zwischen Gate und Source gerade an seiner Schliessenspannung betrieben wird. Sind im Mittel die Ein- und Ausschalt Dauern gleich lang, so liegen die Treiberleistungen des IGBTs und

der beiden JFETs deutlich unter einem Watt und diese Leistung kann von den meisten Treiberendstufen problemlos bereitgestellt werden. Für den Bipolartransistor muss die Treiberendstufe leistungsgerecht angepasst werden.

Komplexität des Treibersignals: Standardtreiber liefern eine zweistufige Gatespannung, die, während der Leistungshalbleiter eingeschaltet ist, in der Regel bei +15 V und, während er ausgeschaltet ist, zwischen 0 und -15 V liegt. Für den V-JFET-Treiber muss der Spannungsbereich angepasst und verschoben werden. Der EM-JFET benötigt zum schnellen Einschalten ein dreistufiges Gatesignal, dass neben den Spannungen für den ein- und ausgeschalteten Zustand ein zusätzliches Spannungsniveau während des Einschaltens bereitstellen muss. Außerdem ist im eingeschalteten Zustand ein geringer Gate-strom zu liefern. Der Bipolartransistor verlangt nach einem Basisstrom während er eingeschaltet ist. Im ausgeschalteten Zustand liegt die Basis auf Nullpotential und es fließt kein Strom.

Betriebssicherheit: Für Betriebssicherheit sollen hier zwei Fälle betrachtet werden: Zum einen das Verhalten der Leistungshalbleiter, wenn auf Grund eines Fehlers die Versorgung des Treibers unterbrochen wird und zum anderen die Möglichkeit, den Leistungshalbleiter gegen Überstrom und Überspannung zu schützen. Fällt der Treiber aus, schalten mit Ausnahme des VJFETs die Leistungshalbleiter ab und gehen damit in fast allen Anwendungen in einen sicheren Zustand. Einzig der VJFET gelangt dadurch in einen dauerhaft leitenden Zustand, der unter Umständen zu einem Brückenkurzschluss führt und in der Regel die Zerstörung des Leistungshalbleiters zur Folge hat. Die Betriebssicherheit des EMJFETs ist zwar durch das Normally-Off Verhalten prinzipiell gegeben, jedoch besteht aufgrund der sehr geringen Schwellenspannung insbesondere bei elektromagnetischer Einkopplung die Gefahr des unbeabsichtigten Aufsteuerns. Eine Schutzbeschaltung gegen Überspannungen ist bei allen Leistungshalbleitertypen generell möglich. Für die JFETs sind diese jedoch aufwendiger, weil die Gatespannung wegen ihres geringen Niveaus weder zur Überstromerkennung noch zum verzögerten Ausschalten direkt verwendet werden kann. Vielmehr muss ein zusätzliches Signal zur Überspannungsmessung generiert werden.

Komplexität des Treibers: Die Verwendung von Treiber-ICs, die häufig direkt das Gate-signal liefern und Überwachungsfunktionen beinhalten, führen zu sehr einfachen Treiberdesigns mit wenigen kurzen Leiterbahnen, so dass die Gefahr von elektromagnetischen Einkopplungen klein gehalten werden kann. Für die JFETs aber auch den BJT sind eine Reihe von Zusatzbeschaltungen zur Signalanpassung und Fehlerdetektion notwendig, so dass die Komplexität steigt. Im Einzelnen sind folgende Maßnahmen erforderlich:

- Zusätzliches Signal zur Überstromerkennung (DM-JFET, EM-JFET)
- Schaltung zur Erzeugung des dritten Spannungsniveaus (EM-JFET)

- Verschiebung des Spannungsniveaus (DM-JFET)
- Bereitstellung eines kontinuierlichen Gate-/ Basisstromes (BJT, EM-JFET, DM-JFET)
- Automatische Pinch-off-Detektion (DM-JFET)

Auf Basis dieses Vergleichs der unterschiedlichen Leistungshalbleiter wird der EM-JFET für weitere Untersuchungen in einem PV-Wechselrichter ausgewählt. Insbesondere das sehr gute Schaltverhalten bei gleichzeitig geringen Durchlassverlusten unterstützt das Ziel dieser Arbeit, einen hocheffizienten und gleichzeitig kompakten Wechselrichter zu entwerfen.

3.8 Zusammenfassung und Fazit

In diesem Kapitel wurden modernste Siliziumkarbid-Leistungshalbleiter sowie ein State-of-the-Art Silizium-IGBT als Referenz hinsichtlich ihrer Funktionsweise, Ansteuerung und elektrischen Eigenschaften untersucht und miteinander verglichen.

Bei der Betrachtung der Funktionsweise stellte sich heraus, dass der IGBT die aufwändigste interne Struktur besitzt, während bei den SiC-Leistungshalbleitern sehr einfache Topologien zum Einsatz kommen, wie man sie in den Anfängen der Silizium-Leistungshalbleitertechnologie verwendet hatte. Typische SiC-Bauteile sind als JFET oder Bipolartransistor ausgeführt, die in der heutigen Silizium-Leistungselektronik keine Rolle mehr spielen, da sie einen hohen Aufwand in der Ansteuerungstechnik erfordern würden und hinsichtlich ihrer elektrischen Eigenschaften unterlegen wären. Für Siliziumkarbid könnten diese Topologien dennoch relevant sein, da zum einen die Herstellungsprozesse noch nicht soweit erforscht sind, um Bauteile wie IGBTs und MOSFETs mit der notwendigen Zuverlässigkeit zu fertigen, und zum anderen die bekannten Nachteile bei SiC weniger stark oder gar nicht ausgeprägt sind. Als Beispiel seien die deutlich höhere Stromverstärkung von BJTs bei gleichzeitig viel geringeren Schaltverlusten sowie die Möglichkeit, JFETs in der 1200 V Spannungsklasse zu fertigen, genannt.

Darauf aufbauend wurden für die einzelnen Leistungshalbleiter spezifische Treiberkonzepte diskutiert und entwickelt. Hierbei wurde schnell deutlich, dass die aus der Silizium-Technik bekannten Ansteuerverfahren nicht ohne weiteres übertragbar sind. Dies liegt zum einen an den völlig anderen Anforderungen bezüglich der Ansteuerspannungen und -ströme und zum anderen an den viel stärkeren elektromagnetischen Aussendungen der Leistungshalbleiter, die ein sehr niederinduktives Schaltungslayout erfordern, um Funktionsbeeinträchtigungen durch elektromagnetische Einkopplungen zu vermeiden.

Den Schwerpunkt dieses Kapitels bildeten die messtechnischen Untersuchungen der statischen und dynamischen elektrischen Eigenschaften der Leistungshalbleiter. Bei den statischen Eigenschaften konnte festgestellt werden, dass die SiC-Leistungshalbleiter eine höhere Temperaturabhängigkeit als der Si-IGBT aufweisen, während die Durchlassverluste deutlich über dem Niveau des IGBTs lagen. Allerdings ist ein derartiger Vergleich ohne Berücksichtigung der Chipflächen nicht aussagekräftig, da diese die Durchlassverluste signifikant beeinflussen. Die Chipfläche konnte aus Gründen der Geheimhaltung, die von einigen Herstellern gewünscht wurde, in diese Untersuchung nicht mit einfließen.

Bei der Analyse des Schaltverhaltens konnte gezeigt werden, dass mit den SiC-Leistungshalbleitern sehr viel kürzere Schaltzeiten und damit auch signifikant geringere Schaltverluste erzielt wurden. Mit dem EM-JFET konnten die dynamischen Verluste zum Beispiel um einen Faktor sechs reduziert werden.

Abschließend wurden die Ergebnisse der einzelnen Leistungshalbleiter mit einander verglichen. Diese Gegenüberstellung verdeutlichte die sehr guten dynamischen Eigenschaften der SiC-Leistungshalbleiter, zeigte jedoch auch Herausforderungen im Bereich der Ansteuerung und Betriebssicherheit auf.

Aus diesem Kapitel kann ein Fazit sowohl auf Bauteilebene als auch auf Schaltungsebene gezogen werden:

Der entscheidende Unterschied zwischen SiC- und Si-Leistungshalbleitern ist die höhere Leistungsdichte bei Siliziumkarbid, die sich aus der größeren Bandlücke ergibt. Der große Bandabstand führt zu einer höheren kritischen elektrischen Feldstärke, so dass auch bei höheren Spannungen schnellschaltende unipolare Bauteile zum Einsatz kommen können. Die höhere kritische elektrische Feldstärke ermöglicht zusätzlich eine stärkere Dotierung der Driftzone, um die geringere Elektronenbeweglichkeit auszugleichen sowie die Chipfläche zu reduzieren. Der flächenspezifische Bahnwiderstand der Driftzone fällt damit sehr viel geringer aus als bei vergleichbaren Si-Leistungshalbleitern.

Die dynamischen Eigenschaften werden in erster Linie von der Bauteiltechnologie bestimmt. Bipolare Leistungshalbleiter wie der IGBT schalten langsamer als Unipolare, da die bipolaren Ladungsträger in der Driftzone in Form eines Schweifstromes ausgeräumt werden müssen. Bei unipolaren Siliziumleistungshalbleitern ist das wirtschaftliche Limit bei einer Sperrspannung von ca. 600 V erreicht, da eine weitere Verdoppelung der Sperrspannung zu einer Verfünffachung der Chipfläche führen würde, um den Bahnwiderstand konstant zu halten.

Die sich aus der sehr viel geringeren intrinsischen Ladungsträgerdichte ergebende Möglichkeit, die SiC-Bauteile bei höheren Sperrschichttemperaturen zu betreiben, kann man-

gels geeigneter Gehäuse- und Verbindungstechnik heute nur in geringem Maße ausgenutzt werden.

Für die Schaltungstechnik kann Siliziumkarbid grundsätzlich als eine Alternative für Silizium betrachtet werden. Diese neuen Komponenten sind geeignet neue Maßstäbe in der Leistungselektronik hinsichtlich Wirkungsgrad und Leistungsdichte auf Systemebene zu setzen. Jedoch muss auch festgestellt werden, dass 30 Jahre intensive Forschung und Entwicklung in der Silizium-Technologie zu Bauteilen geführt haben, mit denen ähnliche hervorragende Eigenschaften auf Systemebene erzielt werden können wie mit den heutigen SiC-Schaltern. Dies gilt insbesondere, wenn eine Kombination aus Si-Schalter und SiC-Diode gewählt wird. Selbstverständlich muss bei den Si-Schaltern in deutlich mehr Chipfläche investiert werden, als wenn eine rein SiC-basierte Schaltung gewählt wird. Jedoch werden die Verbesserungssprünge in der Silizium-Technologie von Generation zu Generation kleiner, während bei SiC zurzeit noch jede neue Leistungshalbleitergeneration in jeder Hinsicht besser und kostengünstiger ist als die Vorherige. Daher wird in dieser Arbeit davon ausgegangen, dass Siliziumkarbid sich mittelfristig gegenüber Silizium und den neu aufkommenden Galliumnitrid-Leistungshalbleitern behaupten wird.

4 Der wirkungsgradoptimierte Wechselrichter

Die elektrische Energieerzeugung aus Solargeneratoren ist im Vergleich zu den meisten anderen regenerativen Energiequellen, wie schon in der Einleitung beschrieben, sehr teuer.

Um die aus Sonnenlicht gewonnene elektrische Energie möglichst vollständig ins öffentliche Netz zu leiten, müssen die Verluste des Wechselrichters so gering wie möglich gehalten werden. Folgende Faktoren beeinflussen wesentlich den Wirkungsgrad eines Wechselrichters:

- Topologie des Wechselrichters
- Art der Leistungshalbleiter
- Schaltungslayout
- Ausführung von Kondensatoren und Drosseln
- Schaltfrequenz
- Regelungsstrategie
- Modulationsverfahren
- Peripherie (Lüfter, Controller, Stromversorgung, Treiber)

Da die einzelnen Faktoren miteinander korrespondieren, wird nach folgender Strategie ein wirkungsgradoptimierter Wechselrichter konzipiert:

Zunächst werden geeignete Schaltungstopologien verglichen und unter Beachtung der Erkenntnisse aus Kapitel 3 entsprechende Leistungshalbleiter ausgewählt. Anschließend werden grundsätzliche Optimierungen im Schaltungslayout diskutiert und der Einfluss der passiven Elemente auf den Wirkungsgrad bewertet. Mittels einer geeigneten Schaltfrequenz gelingt es, die Verluste in den aktiven und passiven Elementen insgesamt zu

minimieren. Die Peripheriegeräte werden als gegeben betrachtet, und sollen in dieser Arbeit nicht in die Wirkungsgradbetrachtung einfließen.

Teile dieses Kapitels sind bereits in [1, 19, 94–98] veröffentlicht worden.

4.1 Randbedingungen des Systems

Auf dem Markt sind derzeit Solarwechselrichter in einer Vielzahl von Schaltungstopologien erhältlich. Die Hauptunterscheidungsmerkmale sind das optionale Bestehen einer galvanischen Trennung zwischen Generator und Netz und der vorgesehene Anschluss an ein Ein- oder Dreiphasennetz. Eine galvanische Trennung wird mit einem Transformator realisiert, der entweder als 50 Hz-Transformator zwischen Wechselrichter und Netz ausgeführt oder als Hochfrequenztransformator im DC-DC-Steller integriert wird [95]. Die erste Variante führt zu großen Bauvolumen und hohen Verlusten im Transformator. Der Hochfrequenztransformator kann sehr viel kleiner ausgeführt werden, wobei gleichzeitig die Verluste reduziert werden. Jedoch muss mit dem DC-DC-Steller eine Wechselspannung erzeugt werden, wodurch eine höhere Anzahl an Leistungshalbleitern nötig wird, in denen zusätzliche Durchlass- und Schaltverluste entstehen. Insgesamt wird das System durch die zusätzlichen Ansteuersignale komplexer [95]. Ein maximaler Wirkungsgrad kann erreicht werden, wenn auf den Transformator vollständig verzichtet wird. Daher werden in dieser Arbeit transformatorlose Wechselrichtertopologien betrachtet. Des Weiteren wird der Fokus auf dreiphasige Systeme gelegt.

Es wird angenommen, dass der Solargenerator eine Leerlaufspannung $U_{LL} = 1000 \text{ V}$ hat und eine Spitzenleistung $P_{peak} = 5 \text{ kW}$ liefert. Der Solargenerator sei aus drei Strings mit einer jeweiligen Leerlaufspannung von 333 V aufgebaut, die sowohl in Reihe als auch einzeln betrieben werden können. Der Netzanschluss hat eine Spannung $U_g = 400 \text{ V}_{\text{eff}}$ und eine Frequenz $f_g = 50 \text{ Hz}$.

Die fehlende galvanische Trennung führt zu Gleichtaktströmen, die als sogenannte Leckströme über den Solarmodulen zu messen sind, da die Module auf Grund ihrer großen räumlichen Ausdehnung eine nicht vernachlässigbare parasitäre Kapazität gegen das Erdpotential bilden. Im folgenden Abschnitt wird die Entstehung der Gleichtaktströme und deren Berechnung vorgestellt.

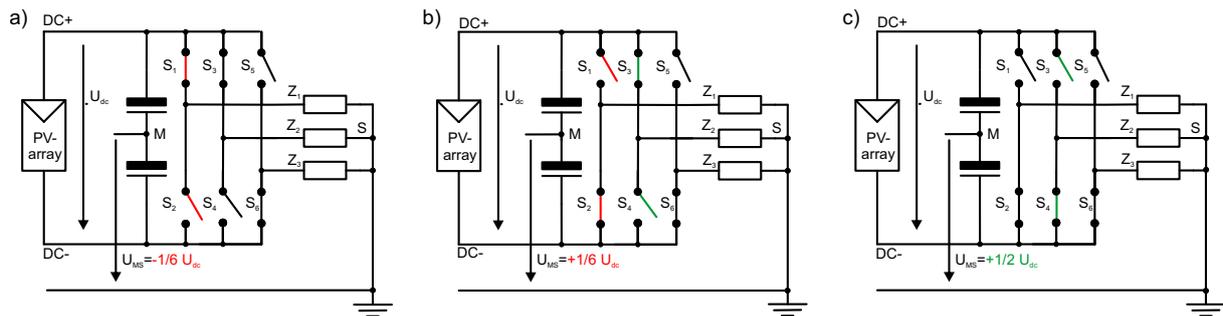


Abb. 4.1: Schalterstellung zur Erläuterung der Entstehung von Leckströmen an Solarmodulen

4.2 Leckströme an den Solarmodulen

Die Leckströme kommen durch Potentialschwankungen des Wechselrichters zustande, wie sie in Abbildung 4.1 dargestellt ist. Das Netz wird hier stark vereinfacht durch drei Impedanzen Z_1 bis Z_3 nachgebildet, da die Gegenspannung des Netzes bei dieser Betrachtung keine Rolle spielen.

Mit S ist der Sternpunkt, der mit Erde verbunden ist, und mit M der Mittelpunkt des Zwischenkreises, der das Potential der halben Zwischenkreisspannung besitzt, bezeichnet. In Abbildung 4.1 a) sind die Schalter S_1 , S_3 und S_6 geschlossen. Wird von einer symmetrischen Last ausgegangen, so ergibt sich nach den Regeln des Spannungsteilers eine Spannungsverteilung von $1/3 U_{dc}$ über Z_1 und Z_2 und $2/3 U_{dc}$ über Z_3 . Damit ist der Mittelpunkt des Zwischenkreispotentials um $-1/6 U_{dc}$ zum Sternpunkt verschoben. Nach einer Schaltperiode ändert sich die Schalterstellung, so dass zum Beispiel S_2 , S_3 und S_6 eingeschaltet sind (Abb. 4.1 b)). Damit wird die erste Phase von DC+ auf DC- umgeschaltet und die Spannungsverteilung über der Last ändert sich zu $2/3 U_{dc}$ über Z_2 und $1/3 U_{dc}$ über Z_1 und Z_3 . Folglich springt das Zwischenkreispotential M um $1/3 U_{dc}$ und liegt damit um $1/6 U_{dc}$ über dem Sternpunktpotential. Bei dem darauf folgenden Nullzustand (Abb. 4.1 c)) springt das Potential des Zwischenkreismittelpunktes ein weiteres Mal, so dass die Spannung zwischen M und S sogar $U_{MS} = 1/2 U_{dc}$ beträgt. Wird der zweite Nullzustand geschaltet, gilt $U_{MS} = -1/2 U_{dc}$, so dass die Spannung über der parasitären Kapazität C_{PV} zwischen Solarmodul und Erde ebenfalls zwischen $-1/2 U_{dc}$ und $1/2 U_{dc}$ springt und die Leckströme über C_{PV} abfließen. Diese Kapazität ist abhängig von dem Aufbau der Solarmodule, der verwendeten Materialien, sowie von äußeren Gegebenheiten wie Luftfeuchtigkeit, Temperatur, Benetzung mit Wasser, Schmutz, Ablagerungen oder Staub. In [99] und [100] wird der Wert der Kapazität mit 50 – 150 nF/kW angegeben.

Da diese Leckströme die Sicherheit von Personen gefährden, schreibt die DIN VDE 0126-1-1 einen allstromsensitiven Fehlerstromschutzschalter (AFI) beim Anschluss von privaten

Effektivwert des Leckstromes	Abschaltzeit
30 mA	0,3 s
60 mA	0,15 s
100 mA	0,04 s

Tab. 4.1: Abschaltvorschrift bei Leckströmen gemäß DIN VDE 0126-1-1 [101]

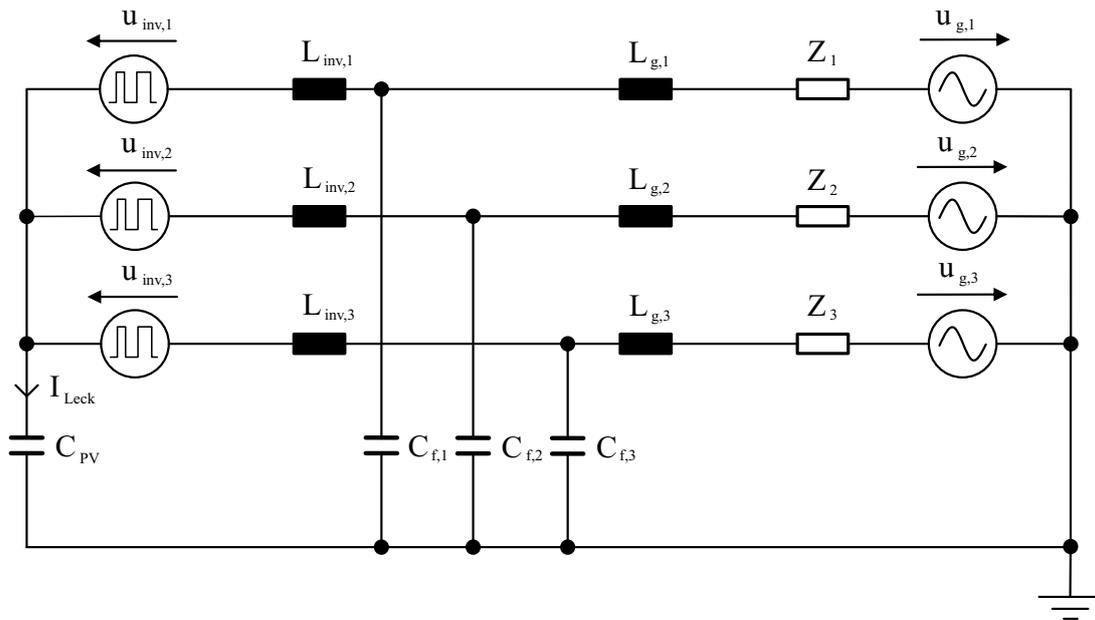


Abb. 4.2: Dreiphasiges Ersatzschaltbild des PV-Wechselrichters mit LCL-Filter

Solarwechselrichtern an das öffentliche Netz vor. Dieser muss eine Trennung des Wechselrichters vom Netz gemäß Tabelle 4.1 gewährleisten.

Zur Berechnung der Leckströme wird der Photovoltaik-Wechselrichter mit LCL-Filter nach [102] in einem dreiphasigen Ersatzschaltbild, wie in Abbildung 4.2 dargestellt, zu Grunde gelegt. Dabei wird der Wechselrichter durch je eine Rechteck-Spannungsquelle je Phase modelliert. Die Spannungsamplitude entspricht der Zwischenkreisspannung, die Frequenz der Schaltfrequenz und die Breite der Rechteckpulse wird durch die Modulationsfunktion vorgegeben. Der Leckstrom durch die Kapazität C_{PV} resultiert aus den Spannungsänderungen der Quellen $U_{inv,1}$ bis $U_{inv,3}$. Wegen der großen Impedanz von C_{PV} bei $f_N = 50$ Hz haben die sinusförmigen Änderungen der Netzspannung einen vernachlässigbar kleinen Einfluss auf die Leckströme. Wird weiterhin angenommen, dass die Netzimpedanz Z_i klein gegenüber den anderen Impedanzen ist, kann das einphasige Ersatzschaltbild in Abbildung 4.3 zur mathematischen Beschreibung des Leckstromes verwendet werden. Zur Leckstromberechnung werden ferner folgende Näherungen getroffen: Es wird von einem mittleren Puls-Pausen-Verhältnisses der Wechselrichterspannung U_{inv} von 50 %

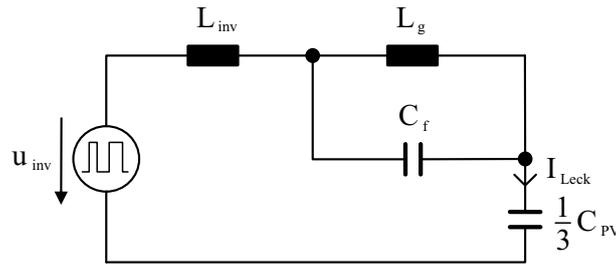


Abb. 4.3: Einphasiges Ersatzschaltbild des PV-Wechselrichters mit LCL-Filter

ausgegangen. Des weiteren wird das Rechtecksignal durch den ersten Term seiner Fouriertransformation approximiert, so dass sich ein Sinussignal mit Schaltfrequenz f_{sw} ergibt. Damit ergibt sich für den aus einer Phase resultierenden Leckstrom unter Berücksichtigung der Kirchhoffschen Gesetze und Abbildung 4.3 folgender Zusammenhang:

$$\begin{aligned} \underline{i}_{Leck} &= \frac{u_{inv}}{Z_{ges}} \approx \frac{MU_{dc}}{j\omega_{sw}L_{inv} + \frac{j\omega_{sw}L_g \frac{1}{j\omega_{sw}C_f}}{j\omega_{sw}L_g + \frac{1}{j\omega_{sw}C_f}} + \frac{3}{j\omega_{sw}C_{PV}}} \\ &= -\frac{jMU_{dc}}{\omega_{sw}L_{inv} + \frac{\omega_{sw}L_g}{1-\omega_{sw}^2L_gC_f} - \frac{3}{\omega_{sw}C_{PV}}} \end{aligned} \quad (4.1)$$

Der Leckstromphasor \underline{i}_{Leck} eilt der Umrichterspannung um 90° nach und hängt von dem Modulationsgrad M ab. Die Frequenz des Leckstromes entspricht der Schaltfrequenz des Wechselrichters.

Bei einem dreiphasigen System sind die einzelnen Modulationfunktionen um 120° der Netzfrequenz phasenverschoben, so dass sich auch die aus den einzelnen Phasen resultierenden Leckströme um 120° versetzt überlagern. Der Verlauf des gesamten Leckstromes kann durch eine Schwingung mit Schaltfrequenz beschrieben werden, deren Einhüllende mit der dreifachen Netzfrequenz schwingt. Abbildung 4.4 zeigt den simulierten Verlauf der Leckströme bei 5 kW und einer parasitären Leckstromkapazität von 500 nF.

Die Schwingung mit Schaltfrequenz in Abbildung 4.4 unten besitzt je Periode sechs Knickstellen, die im Moment des Schaltens der Leistungshalbleiter auftreten. Eine exakte Beschreibung des Zeitverlaufs ist nicht möglich, da die Momente der Knicke zeitlich innerhalb der Periode variieren. Der berechnete Effektivwert nach Gleichung 4.1 stimmt exakt mit dem aus der Simulation bestimmten Effektivwert für den Leckstrom überein.

4.3 Einphasige Topologien

In der Photovoltaikbranche ist es üblich, größere Leistungen dreiphasig mit je einem Wechselrichter pro Phase einzuspeisen, da einphasige Wechselrichter in der Vergangenheit

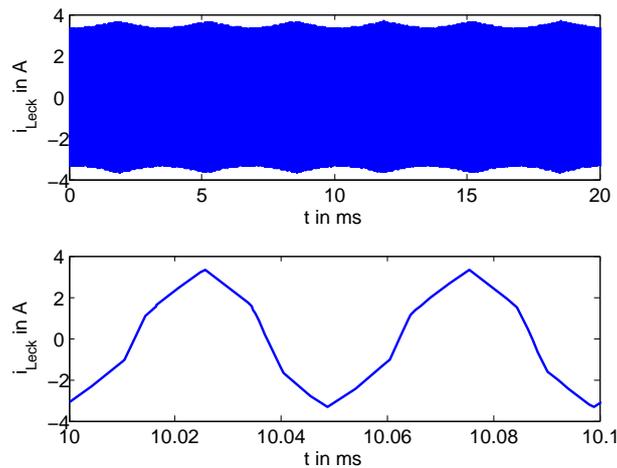


Abb. 4.4: Leckströme am Solarwechselrichter (oben), über eine ms hinein gezoomt (unten); Betriebspunkt: $U_{dc} = 700 \text{ V}$, $f_{sw} = 20 \text{ kHz}$, $L_g = 110 \mu\text{H}$, $L_{inv} = 2,2 \text{ mH}$, $C_f = 4,4 \mu\text{F}$, $C_{PV} = 500 \text{ nF}$, $P_{in} = 5 \text{ kW}$

besonders stark nachgefragt wurden und die Entwicklung hier am weitesten fortgeschritten ist. Außerdem können die Leckströme bei einphasigen Topologien schaltungstechnisch mit geringem Aufwand signifikant reduziert werden.

4.3.1 Einphasiger spannungsgespeister Wechselrichter

Der spannungsgespeiste einphasige Wechselrichter kann aus zwei Halbbrücken, die jeweils aus zwei Schaltern und zwei Dioden bestehen, wie in Abbildung 4.5 aufgebaut werden. Eingangsseitig steht ein relativ groß dimensionierter Kondensator zur Verfügung, der die mit 100 Hz schwankende Leistung glättet. Netzseitig wird typisch ein L oder LCL Filter zur Reduzierung der Strompulsationen durch das Schalten eingesetzt. Diese Schaltung dient als Grundschiung für die meisten einphasigen Topologien. Wird dieser einphasige spannungsgespeiste Wechselrichter (Abb. 4.5) bipolar getaktet, so entstehen keine Gleichtaktspannungen und damit auch keine hochfrequenten Spannungen über der parasitären Kapazität der Solarmodule. Folglich fallen die Leckströme gering aus. Die durch die Schaltvorgänge hervorgerufene Stromwelligkeit schwingt mit einfacher Schaltfrequenz und die Spannung über dem Netzfilter ist bipolar, so dass große Filter notwendig sind und im Kern der Drossel hohe Verluste durch Ummagnetisierung entstehen. Der Wirkungsgrad dieser Topologie mit bipolarer Taktung ist gering.

Wird hingegen eine unipolare Taktung verwendet, wird während einer Halbperiode nur die positive bzw. negative Zwischenkreisspannung oder Null-Spannung am Ausgang generiert. Die Null-Spannung kann in der oberen und unteren Halbwelle durch je zwei Schaltzu-

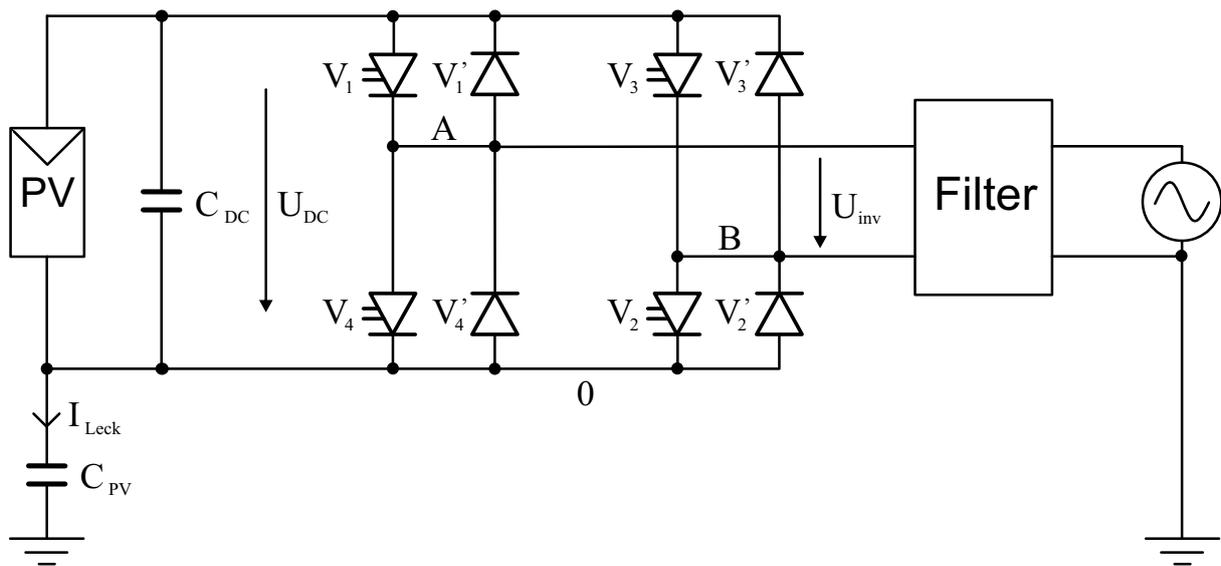


Abb. 4.5: Einphasiger spannungsgespeister Wechselrichter

stände erzeugt werden, wobei jeweils nur ein Ventil geschaltet wird. Werden diese Schaltzustände abwechselnd appliziert, so schaltet das einzelne Ventil mit einfacher Schaltfrequenz, die Stromwelligkeit des Ausgangsstroms hat jedoch die doppelte Schaltfrequenz und die Drossel kann folglich mit kleinerer Induktivität ausgelegt werden. Zusätzlich ist die Ausgangsspannung während einer Halbperiode unipolar, so dass deutlich geringere Verluste im Kern der Netzdrossel anfallen. Jedoch führen die Nullzustände zu einer Gleichtaktspannung mit ebenfalls doppelter Schaltfrequenz, so dass über der parasitären Modulkapazität C_{PV} signifikante Leckströme fließen. Um den hohen Wirkungsgrad der unipolaren Ansteuerung für Solarwechselrichter zu nutzen, kann der einphasige spannungsgespeiste Vollbrückenwechselrichter zur H5- oder zur HERIC-(Highly Efficient Reliable Inverter Concept)-Topologie erweitert werden, wie in Abbildung 4.6 und 4.7 dargestellt. Beide Topologien entkoppeln den Solargenerator während der Nullzustände vom Netz.

4.3.2 Die H5-Topologie

Bei der H5-Topologie werden die Nullzustände durch das Öffnen der Ventile V_5 und während der oberen Halbwelle V_2 bzw. während der unteren Halbwelle V_4 erzeugt. Damit erfolgt der Freilauf immer über die oberen Ventile, die durch V_5 vom Generator entkoppelt sind. Jedoch kann der oben beschriebene zweite Nullzustand nicht gewählt werden, weil dafür der Freilauf in den unteren Ventilen erfolgen müsste, die jedoch nicht vom Generator entkoppelt werden können, ohne ein sechstes Ventil in den negativen Zwischenkreislauf einzubringen. Der Nachteil der H5-Schaltung ist, dass die gesamte Leistung des Solargenerators über ein zusätzliches Ventil fließen muss und dadurch zusätzliche Schalt-

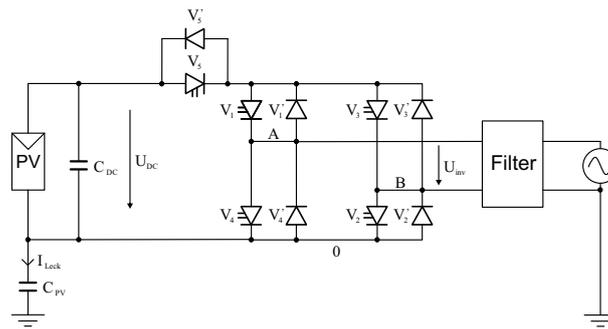


Abb. 4.6: H5-Topologie: Während der Nullzustände wird der Generator vom Netz durch Öffnen von V_5 entkoppelt

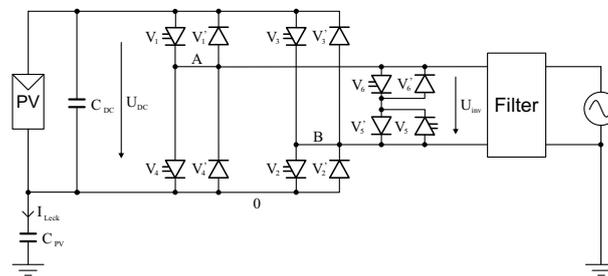


Abb. 4.7: Heric-Topologie: Der Freilauf während der Nullzustände erfolgt über V_5 und V_6 , zur Entkopplung von Generator und Netz sind V_1 bis V_4 sperrend

und Durchlassverluste anfallen. Bei der Wahl der Leistungshalbleiter sollten V_2 , V_4 und V_5 gute Schalteigenschaften aufweisen und V_1 und V_3 hinsichtlich ihrer Durchlasseigenschaften optimiert sein, da sie nur mit Netzfrequenz schalten.

4.3.3 Die HERIC-Topologie

Die HERIC-Topologie hat einen bidirektionalen Schalter zwischen Phase und Neutralleiter, der in der Regel aus zwei gegeneinander in Reihe geschalteten Leistungshalbleitern besteht, die gleichzeitig angesteuert werden. Während der Nullzustände müssen die Ventile V_1 bis V_4 sperren, um den Generator vom Netz zu entkoppeln. Der Freilauf erfolgt über V_5 und V_6 abhängig vom Vorzeichen des Netzstroms. Wie bei der H5-Topologie ist die Spannung über dem Netzfilter bipolar und es kann nur ein Nullzustand geschaltet werden. Insgesamt sind Verluste dieser Schaltung etwas geringer als bei der H5-Topologie, weil der Leistungsfluss nur über zwei Leistungshalbleiter geführt wird. Der Freilaufstrom fließt ebenfalls nur durch einen Schalter und eine Diode.

4.3.4 HERIC und H5 Topologien im Dreiphasensystem

Für dreiphasige Anwendungen können drei H5- oder drei HERIC-Wechselrichter parallel geschaltet werden und Ströme mit einem Phasenversatz von 120° in das Netz einspeisen. Allerdings muss jeder Wechselrichter von einem galvanisch getrennten Solargenerator gespeist werden, da es sonst zu sehr hohen Ausgleichströmen in den jeweils zweiten Halbbrücken (V_3 und V_2) kommt, da diese nur über die halbe wechselrichterseitige Induktivität mit dem Sternpunkt bzw. Nullleiter des Netzes verbunden sind. Ein gemeinsamer Generator würde also ständig kurzgeschlossen werden. Praktisch kann dieses Problem umgangen werden, indem das Solarfeld in drei voneinander getrennte Bereiche (sog. Strings) unterteilt wird, die jeweils an einem Wechselrichter angeschlossen werden.

4.3.5 Vergleich der einphasigen Topologien

Die einphasigen Topologien werden simulativ hinsichtlich ihrer Wirkungsgrade und Leckströme untersucht. Die Simulation erfolgt mit Matlab Simulink und Plecs, wobei für die Bestimmung des Wirkungsgrades ausschließlich die Verluste in den Leistungshalbleitern betrachtet werden. Dafür wird mit Plecs eine thermische Simulation durchgeführt. Für die Leistungshalbleiter werden die Kennlinien, die den temperatur- und stromabhängigen Spannungsabfall über dem Bauteil beschreiben, sowie Kennlinien, die die Ein- und Ausschaltverluste in Abhängigkeit von Strom, Spannung und Temperatur darstellen, hinterlegt. Plecs bestimmt daraus für jeden Schaltvorgang die anfallende Schaltverlustleistung und berechnet quasikontinuierlich die thermischen Durchlassverluste. Die abgegebene Verlustleistung aller Leistungshalbleiter wird auf einem Kühlkörper gesammelt und anschließend abgeführt. Über dem thermischen Übergangswiderstand vom Kühlkörper zur Umgebung ergibt sich eine Kühlkörpertemperatur, die in der Simulation gleichzeitig der Sperrschichttemperatur der Leistungshalbleiter entspricht. Die abgeführte Leistung entspricht der Verlustleistung der Leistungshalbleiter und kann gemessen werden. Der Wirkungsgrad bestimmt sich zum Beispiel aus der über Spannung und Strom gemessenen Eingangsleistung wie folgt:

$$\eta = \frac{P_{in} - P_{loss}}{P_{in}} \quad (4.2)$$

Für die Simulation gelten die Bedingungen aus Abschnitt 4.1. Die einphasigen Topologien sind jeweils an einen String angeschlossen. Die Eingangsspannung ist die Summe der Spannungen über allen Strings, wobei sich die Spannung symmetrisch auf die Strings verteilt. Bei beiden Topologien werden die gleichen MOSFETs des Typs SPW47N60CFD von Infineon verwendet.

Abbildung 4.8 zeigt die Verluste in den Leistungshalbleitern (MOSFETs und Dioden) über der Eingangsspannung bei gleicher Auslegung. Wegen der geringen Spannung je String ist vor jedem Phasenstrang ein Hochsetzsteller aktiv, der für eine ausreichend hohe Eingangsspannung am Wechselrichter sorgt. Insbesondere bei kleinen Eingangsspannungen fallen hohe Verluste über dem DC-DC-Steller ab. Es ist zu erkennen, dass die HERIC-Topologie geringere Verluste als die H5-Topologie aufweist. Die Ursache ist, wie oben beschrieben, darin zu finden, dass die Leistung bei der H5-Schaltung komplett über V_5 geführt wird, während bei der HERIC-Schaltung nur der Freilaufstrom über die zusätzlichen Schalter geführt werden muss, dessen Effektivwert in der Regel viel kleiner als der des Eingangsstromes ist.

Abbildung 4.9 zeigt die Zeitverläufe der simulierten Leckströme der einzelnen Phasen und Abbildung 4.10 den Effektivwert der Summe der Leckströme an den Solarmodulen bei $P_{in} = 5 \text{ kW}$. Die Zeitverläufe des dreiphasigen H5- und des HERIC-Umrichters sehen nahezu identisch aus. Es werden jedoch Spitzenwerte des Leckstromes von über 300 mA erreicht. Dies muss nach DIN VDE 0126-1-1 [101] zu einer sofortigen Abschaltung des Gerätes führen. Diese erhöhten Stromspitzen treten jeweils während der Nulldurchgänge der jeweiligen Phasenströme auf, da hier das Puls-Pausen-Verhältnis der Ansteuersignale der Leistungshalbleiter sehr klein ist. Bei der Betrachtung der Effektivwerte ist zu erkennen, dass die Leckströme der HERIC-Topologie grundsätzlich etwas höher sind als bei der H5-Schaltung. Jedoch beträgt der Unterschied im Effektivwert weniger als 5%, so dass weiterhin von ähnlichem Verhalten gesprochen werden kann. Insgesamt liegen die Leckströme über der in der DIN VDE 0126-1-1 angeben Grenze von 30 mA, so dass der Wechselrichter auch nach diesem Kriterium abgeschaltet werden müsste. Es ist jedoch anzunehmen, dass die Leckströme in der Realität geringer ausfallen, weil zum einen die Stromspitzen wegen der immer vorhandenen Leitungsinduktivität abflachen und zum anderen ohmsche Ableitwiderstände in den Zuleitungen, der Erde und den parasitären Kapazitäten vorhanden sind. Diese Größen sind von einer Vielzahl von Faktoren abhängig und werden in dieser Arbeit nicht berücksichtigt.

4.4 Dreiphasige Topologien

Im Gegensatz zu den auf einphasigen Topologien basierenden Lösungen für Dreiphasensysteme, können auch Schaltungen verwendet werden, die speziell für dreiphasige Systeme ausgelegt sind. Dabei kann die Anzahl der Leistungshalbleiter stark reduziert werden oder es werden bei ähnlicher Anzahl von Schaltern Verbesserungen in der Qualität der Ausgangsspannung erzielt.

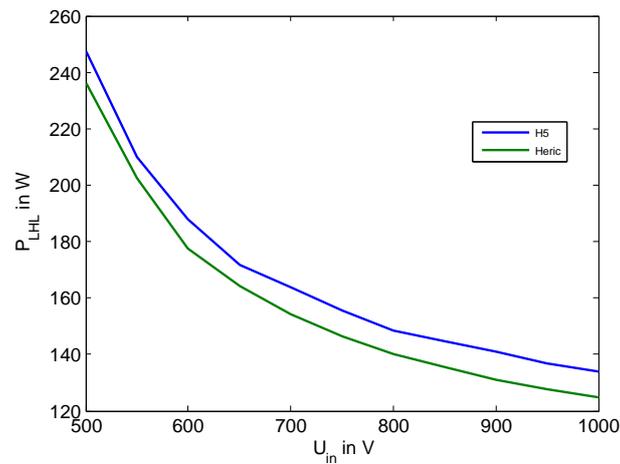


Abb. 4.8: Verluste der Leistungshalbleiter bei 5 kW Eingangsleistung und 16 kHz Schaltfrequenz bei unterschiedlichen Eingangsspannungen

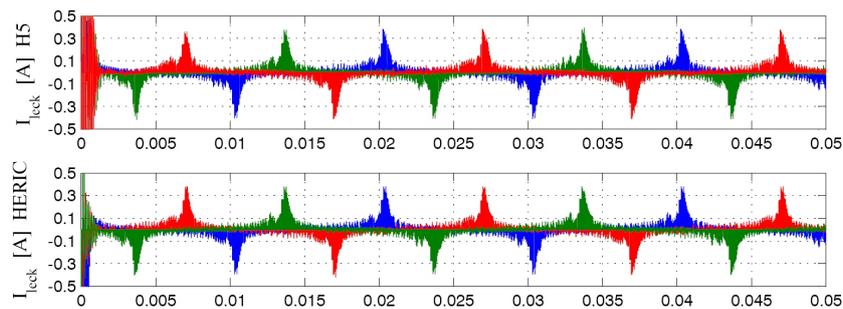


Abb. 4.9: Zeitverlauf (in Sekunden) der Leckströme der einzelnen Phasen für die dreifache H5 und HERIC-Topologie

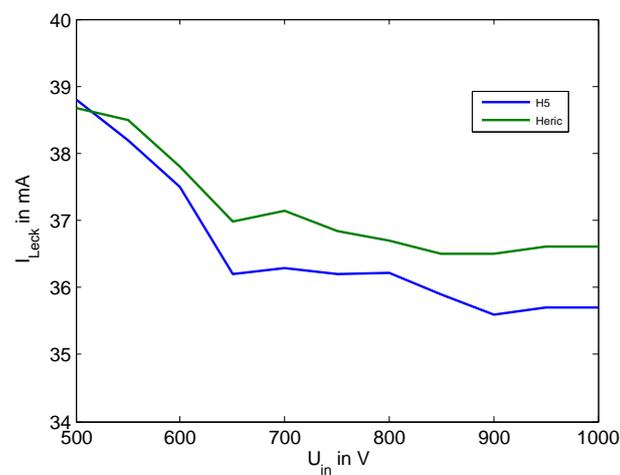


Abb. 4.10: Leckströme über der Eingangsspannung bei 5 kW Eingangsleistung

Um einen möglichst weiten Eingangsspannungsbereich abdecken zu können, ist sowohl für den zwei- als auch für den dreistufigen dreiphasigen Wechselrichter ein Hochsetzsteller am Eingang nötig, um Energie bei Eingangsspannungen unter 800 V einspeisen zu können. Im Betrieb mit Eingangsspannungen über 800 V ist der Hochsetzsteller nicht aktiv, jedoch muss die gesamte Leistung durch die Eingangs-drossel und die Diode des Hochsetzstellers geführt werden. Dies führt im Allgemeinen zu Verlusten.

Im Folgenden werden ausgehend von der Standardtopologie der spannungsgespeiste dreiphasigen Zwei-Stufen-Wechselrichter, der Mehrstufenwechselrichter und der seit 2003 bekannte Z-Source-Wechselrichter untersucht.

4.4.1 Der spannungsgespeiste dreiphasige Zwei-Stufen-Wechselrichter

Die heute am weitesten verbreitete Topologie in der Leistungselektronik ist der spannungsgespeiste dreiphasige Zwei-Stufen-Wechselrichter (engl. Two Level Voltage Source Inverter (VSI)), der bereits in Abschnitt 4.2 zur Erläuterung der Leckströme herangezogen wurde. Um die Leckströme am Solarmodul signifikant zu reduzieren, kann der Mittelpunkt des Zwischenkreises mit dem Nullleiter verbunden werden [15, 97]. Dazu muss die Zwischenkreiskapazität in zwei identische in Reihe geschaltete Kondensatorbänke aufgeteilt werden und der Mittelpunkt nach außen geführt werden. Auf diese Weise wird der dreiphasige Wechselrichter zu einem Drei-Phasen-Vier-Leiter-System. Die Reduzierung der Leckströme l_{red} ergibt sich aus dem Verhältnis der gesamten parasitären Kapazität der Solarmodule und der Zwischenkreiskapazität C_{DC} [98]:

$$l_{red} = \frac{C_{PV}}{C_{DC}} \quad (4.3)$$

Da C_{DC} typisch einige hundert Mikrofarad beträgt und C_{PV} in der Größenordnung von einigen hundert Nanofarad liegt, werden die Leckströme auf diese Weise um drei Größeneinheiten reduziert, so dass sich Werte im Milliampere-Bereich ergeben. Der vierte Leiter bringt jedoch auch einige Nachteile mit sich:

- Sowohl der Mittelabgriff als auch der Nullleiter des Netzes müssen zur Verfügung stehen.
- Die Zwischenkreisspannung muss um den Faktor $2/\sqrt{3}$ größer sein, um die gleiche Regelreserve wie bei einem Drei-Leiter-Drei-Phasensystem zu erzielen, da das Potential des Mittelpunktes des Zwischenkreises durch den vierten Leiter fest auf Erdpotential liegt und nicht mehr wie beim Drei-Leiter-System springen kann. Beim

Drei-Leiter-System führt das springende Zwischenkreispotential dazu, dass die Zwischenkreisspannung nicht den Wert des doppelten Spitzenwertes der Netzspannung haben muss, sondern nur die maximale Amplitude zwischen den Phasen, die $\sqrt{3}\hat{U}_g$ beträgt.

- Die weit verbreiteten und etablierten Verfahren zur Netzstromregelung, die auf einer Koordinatentransformation in das dq-Bezugssystem basieren, können nicht verwendet werden, weil die drei Phasenströme nun linear unabhängig sind und damit die Reduzierung auf ein Zweigrößensystem nicht mehr möglich ist. Die vier linear abhängigen Größen können in diesem Fall auf das drei Größen dq0-System reduziert werden [97]. Daneben können die Netzströme auf Grund ihrer linearen Unabhängigkeit auch einzeln geregelt werden. Geeignete Verfahren sind die Verwendung von resonanten Reglern, mit denen auch Wechselgrößen mit einer festen oder sich nur langsam ändernden Frequenz geregelt werden können [97, 103–106]. Eine andere Möglichkeit ist die Verwendung von Hystereseregler [97]. Auf die Regelung des Solarwechselrichters wird genauer im Kapitel 4.5 eingegangen.

4.4.2 Dreistufige Topologien

Neben den zweistufigen Wechselrichtern setzten sich seit einigen Jahren insbesondere bei großen Leistungen aber auch bei Wechselrichtern für Solaranlagen mehrstufige Topologien durch. Im Gegensatz zu den zweistufigen werden bei mehrstufigen Wechselrichtern anstelle der beiden Spannungsniveaus $U_{dc}/2$ und $-U_{dc}/2$ zusätzliche Spannungsniveaus dazwischen geschaltet. Auf diese Weise wird der sinusförmige Ausgangsstrom genauer nachgebildet und der Aufwand für das Netzfilter fällt geringer aus. Es sind jedoch für jedes weitere Spannungsniveau sechs weitere Schalter und je nach Topologie sechs bis 12 zusätzliche Dioden notwendig. Die erforderliche Sperrspannung aller Halbleiter reduziert sich jedoch um den Faktor $1/(n-1)$, wobei n die Anzahl der Stufen ist. Im Allgemeinen verbessern sich die Durchlass- und Schalteigenschaften der Leistungshalbleiter mit Abnahme der maximalen Sperrspannung erheblich.

Zusammenfassend führen mehrstufige Wechselrichter in Solarapplikationen zu folgenden Vorteilen: Bei ungefähr gleichen Durchlassverlusten wie bei zweistufigen Wechselrichtern können höhere Schaltfrequenzen oder geringere Schaltverluste realisiert werden. Das Netzfilter kann wegen der zusätzlichen Spannungsniveaus kleiner gewählt werden, wobei eine höhere Schaltfrequenz zu einer weiteren Reduzierung führt. Als nachteilig erweist sich die höhere Komplexität der Schaltung und der Ansteuerung auf Grund der zusätzlichen Schalter. Die damit verbundenen höheren Kosten werden hingegen durch die kleineren

passiven Elemente kompensiert. Für die Photovoltaikbranche sind besonders dreistufige Wechselrichter interessant, da so die maximale Sperrspannung der Ventile von 1200 V auf 600 V herabgesetzt wird und der Einsatz von schnellschaltenden MOSFETs anstelle von IGBTs möglich wird, was den Wirkungsgrad deutlich verbessert. Eine weitere Erhöhung der Stufen führt zu keinen nennenswerten Vorteilen, da zum einen die Komplexität der Schaltung und damit das Ausfallrisiko weiter steigt und zum anderen der Wirkungsgrad nicht signifikant verbessert werden kann, zumal im Bereich der 100-400 V-Spannungsklasse derzeit keine hocheffizienten Leistungshalbleiter zu finden sind. Erst unter 100 V Sperrspannung ist eine große Anzahl von MOSFETs für automotiv Anwendungen zu finden. Vergleicht man jedoch die Durchlasswiderstände von den in Kapitel 3 vorgestellten Leistungshalbleitern mit denen von aktuellen automotiven MOSFETs [107], so müssten MOSFETs mit mindestens dem siebenfachen Nennstrom verwendet werden, um vergleichbare Durchlassverluste wie bei Zweistufenwechselrichtern zu erzielen.

Die drei Spannungsstufen können mit unterschiedlichen Schaltungen realisiert werden, die lange Zeit nur bei Wechselrichtern mit Leistungen über einigen 100 kW Anwendung fanden. Die drei wichtigsten sind der Neutral-Point-Clamped (NPC)-Wechselrichter [108–110], der Flying-Capacitor (FC)-Wechselrichter [111, 112] und der Series-Connected-H-Bridge (SCHB)-Wechselrichter [113]. Nach [113, 114] kann mit dem NPC-Wechselrichter der höchste Wirkungsgrad erzielt werden. Des Weiteren weist er einige Vorteile hinsichtlich seiner Komplexität und hinsichtlich der Leckströme auf, so dass er für Photovoltaikanwendungen besonders geeignet ist.

Die Leckströme weisen bei dreistufigen Topologien ähnliche Charakteristiken auf wie bei zweistufigen Wechselrichtern. Insbesondere bei Neutral Point Clamped Topologie (Abb. 4.11) ist der Mittelpunkt des Zwischenkreises für eine Erdung verfügbar, weil er auch zur Erzeugung des Zwischenpotentials bei 0 V benötigt wird. Der NPC-Wechselrichter besteht aus zwölf Schaltern mit antiparalleler Diode (V_1 bis V_{12}) und sechs Clamping Dioden (D_1 bis D_6), die in dem Zustand, in dem die äußeren Ventile gleichzeitig sperren und mindestens ein inneres Ventil leitet, das Phasenpotential auf 0 V ziehen. Bei idealem Netzfilter und reiner Wirkleistung müssen nur die äußeren Ventile mit Schaltfrequenz getaktet werden, während die inneren mit der Netzfrequenz kommutieren. Ist eine Stromwelligkeit mit Schaltfrequenz vorhanden oder soll Blindleistung eingespeist werden, so müssen die inneren Ventile in der Nähe des Nulldurchgangs des Stromes ebenfalls mit Schaltfrequenz getaktet werden, da dann der Strom nicht gegen die Clamping Dioden kommutiert, sondern gegen die inneren Schalter. Die zusätzlichen Schaltverluste sind dennoch gering, da der zu schaltende Strom klein ist. Außerhalb der Nulldurchgänge leitet bei einer positiven Sinushalbwellen das obere innere Ventil dauerhaft, während das obere äußere Ventil gepulst wird. Dadurch wechselt die Ausgangsspannung zwischen der positiven Zwischen-

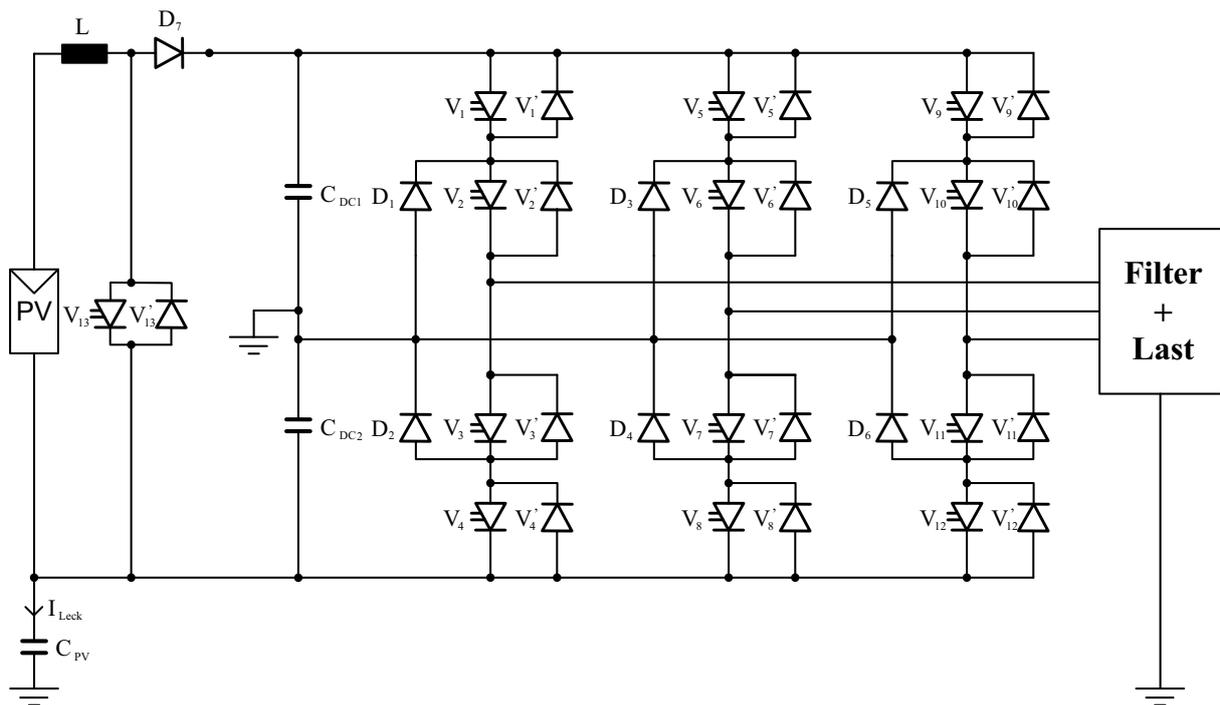


Abb. 4.11: Neutral Point Clamped Wechselrichter mit Hochsetzsteller im Zwischenkreis

kreisspannung und 0 V . Die beiden unteren Ventile sperren dauerhaft. Für eine negative Sinushalbperiode sind die unteren Ventile aktiv und die oberen sperren, so dass am Ausgang im Wechsel die negative Zwischenkreisspannung und 0 V anliegen.

4.4.3 Der Z-Source-Wechselrichter

Der Z-Source-Wechselrichter ist ein dreiphasiger Zweistufenwechselrichter, der sowohl hoch-, wie auch tiefsetzendes Verhalten aufweist und bei dem damit auf einen Gleichstromsteller verzichtet werden kann. In Abbildung 4.12 ist der Aufbau des Z-Source-Wechselrichters dargestellt [94, 115, 116].

Er unterscheidet sich vom herkömmlichen spannungsgespeisten Wechselrichter im Aufbau des Zwischenkreises, der aus zwei Kapazitäten und zwei Induktivitäten sowie einer Diode besteht, die wie in Abbildung 4.12 angeordnet sind [115]. Im Betrieb müssen zwei Fälle unterschieden werden: Im ersten Fall ist die Eingangsspannung größer als das $\sqrt{2}$ -fache des Effektivwertes der Ausgangsspannung und der Z-Source-Wechselrichter kann wie ein spannungsgespeister Umrichter betrieben werden. Dabei fließt ein nahezu konstanter Strom durch die Induktivitäten, so dass sie auf die Funktionsweise des Wechselrichters fast keinen Einfluss haben. Die beiden Kapazitäten befinden sich dann in einer Parallelschaltung und es ergibt sich die Schaltung eines spannungsgespeisten Wechselrichters. Im

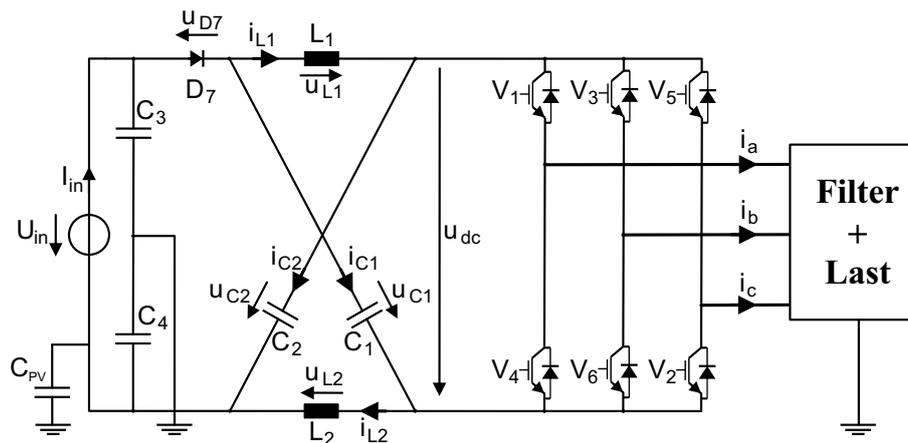


Abb. 4.12: Z-Source-Wechselrichter

zweiten Fall ist die Eingangsspannung einschließlich eines Sicherheitsfaktors kleiner als das $\sqrt{2}$ -fache des Effektivwertes der Ausgangsspannung. Jetzt übernimmt der Wechselrichter zusätzlich die Funktion eines Hochsetzstellers. Dafür wird ein weiterer Zustand, der sogenannte Shoot-Through-Zustand eingeführt. Wie bei einem Nullzustand wird auch bei dem Shoot-Through-Zustand das Netz kurzgeschlossen. Zusätzlich wird jedoch auch der Zwischenkreis kurzgeschlossen, indem alle sechs Ventile des Pulswechselrichters gleichzeitig geschlossen werden. Für den Shoot-Through-Zustand gilt das Ersatzschaltbild in Abbildung 4.13. Es ist zu erkennen, dass sich zwei Maschen bilden, die jeweils aus einer Kapazität und einer Induktivität bestehen. Die Kapazitäten entladen sich über den Induktivitäten, die den Strom begrenzen und die elektrische Energie speichern. Gleichzeitig sind die beiden Kapazitäten während des Shoot-Through-Zustandes in Serie geschaltet, so dass die Summe der beiden Spannungen über den Kondensatoren mindestens doppelt so groß wie die Eingangsspannung ist. Dadurch sperrt die Diode D_7 . Wird nach dem Shoot-Through-Zustand wieder ein aktiver oder ein Nullzustand geschaltet, so liegt über den Ventilen des Pulswechselrichters die Summe der Spannungen der Eingangsspannungsquelle und der beiden Induktivitäten an.

4.5 Regelung des Wechselrichters

Der Leistungsstrang mit seinen Messpunkten und die Regelstruktur des Solarwechselrichters ist in Abbildung 4.14 dargestellt. Vor dem Eingang des Hochsetzstellers werden zunächst Strom und Spannung des Solargenerators gemessen. Diese Größen sind erforderlich, um ein schnelles und präzises Maximum Power Point Tracking (gemäß 4.5.1) zu gewährleisten. Hinter dem Gleichstromsteller wird die Zwischenkreisspannung gemessen, die über den Hochsetzsteller auf den Wert $U_{DC,soll}$, wie in Abschnitt 4.5.2 beschrieben,

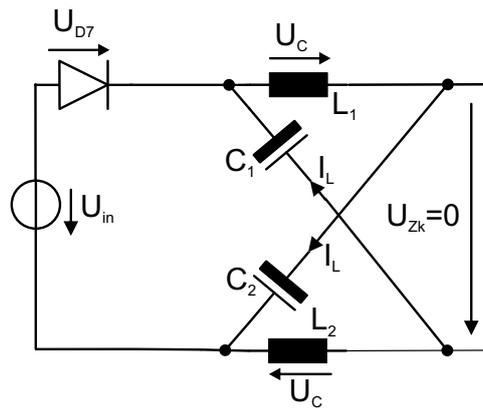


Abb. 4.13: Ersatzschaltbild des Z-Source-Wechselrichters während eines Shoot-Through-Zustands

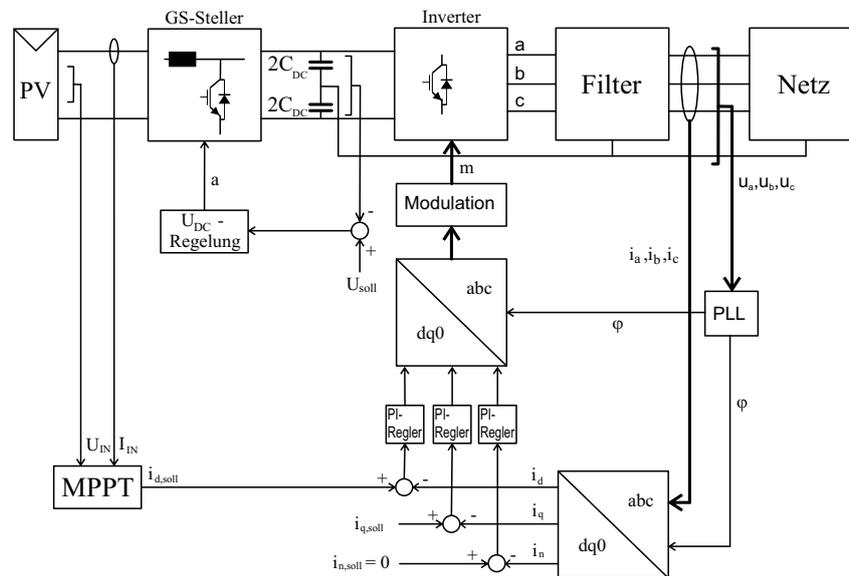


Abb. 4.14: Regelstruktur des Solarwechselrichters

eingeregelt wird. Für den Wechselrichter werden die Netzströme und Netzspannungen gemessen. Anhand der Netzspannung wird mit Hilfe eines Phase Lock Loops (PLL) der Netzwinkel bestimmt, um die Ströme phasenrichtig einspeisen zu können. Die PLL wird in Abschnitt 4.5.4 genauer erläutert. Auf Grund der Erdung des Zwischenkreises müssen im Gegensatz zu vielen anderen Anwendungen alle drei Phasenströme gemessen werden, da sie linear unabhängig sind. Dies hat auch zur Folge, dass statt der sehr weit verbreiteten Regelung der Ströme im dq-Bezugssystem, das dq0-System verwendet werden muss. Die Transformationsgleichungen sind in Abschnitt 4.5.3 dargestellt. Die Auslegung der PI-Regler ist in Abschnitt 4.5.5 zu finden.

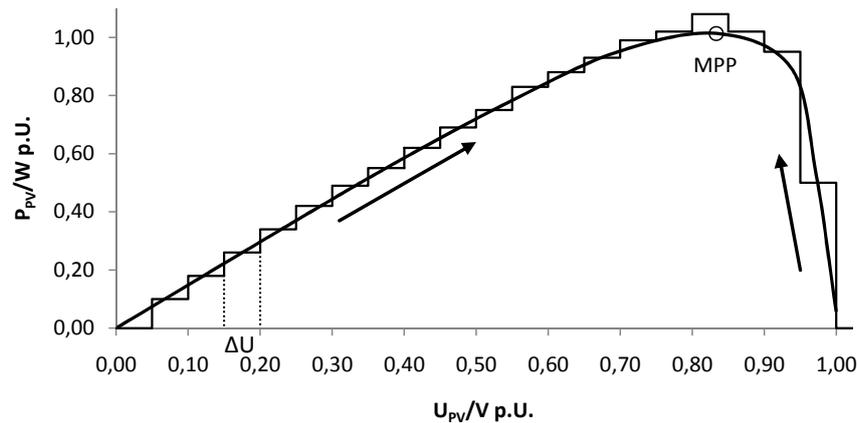


Abb. 4.15: Funktionsweise des MPPT-Verfahren „Perturbation & Observe“

4.5.1 MPP-Tracking

Um zu jeder Zeit die maximale Energie aus dem Solargenerator zu gewinnen, werden Strom und Spannungen an dessen Ausgang gemessen und dem Maximum Power Point Tracking Block zugeführt. Hier wird unter Verwendung des Hill Climbing Verfahren „Perturbation & Observe“ der dynamische Arbeitspunkt mit höchster Leistung bestimmt und der dafür notwendige Stromsollwert herausgegeben [117, 118].

Abbildung 4.15 illustriert die Funktionsweise von Perturbation & Observe: Bei diesem Verfahren wird die aktuelle Leistung gemessen und mit der zuvor bestimmten Leistung verglichen, wobei die Spannung um einen kleinen definierten Betrag ΔU verändert wurde. Ist die Leistung nun größer wird die Spannung in die gleiche Richtung verändert, ist sie kleiner so wird die Spannung mit negativen Vorzeichen variiert. Ist ein quasistationärer Arbeitspunkt erreicht, so pendelt die abgegebene Leistung in Abhängigkeit der Größe von ΔU um diesen Punkt. Aus diesem Grund darf ΔU nicht zu groß gewählt werden, um die Abweichung vom MPP, die aus dem Pendeln resultiert, zu minimieren. Allerdings wird dadurch der Algorithmus langsam und das Aufsuchen des MPP dauert entsprechend länger. Optimierung durch Verwendung einer variablen Schrittweite ΔU oder durch Kombination dieses Verfahren mit anderen MPPT-Verfahren können diesen Nachteil minimieren und gleichzeitig auch ein sicheres Auffinden des MPPs bei Teilabschattung ermöglichen. Hierzu sei an dieser Stelle jedoch auf die Literatur verwiesen [117–124].

4.5.2 Regelung des Hochsetzsteller

Das Strukturbild der Regelstrecke des Hochsetzstellers zeigt Abbildung 4.16, wobei $G_S(s)$ die Übertragungsfunktion des Stellers und $G_R(s)$ die Reglerübertragungsfunktion dar-

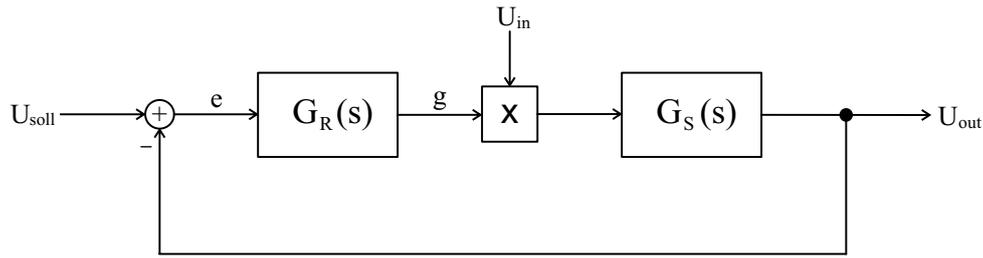


Abb. 4.16: Regelstruktur des Hochsetzstellers

stellt.

Für den Entwurf des Reglers, muss zunächst die Regelstrecke analytisch beschrieben werden. Bei Gleichstromstellern ist diese Beschreibung jedoch nicht allgemein gültig, da sich die Topologie der Schaltung abhängig vom Zustand des schaltenden Leistungshalbleiters ändert. Unter Verwendung des dynamischen Mittelwertmodells nach [125], kann der Steller kontinuierlich durch ein L-C-Netzwerk mit einer gesteuerten Gleichspannungsquelle beschrieben werden (Abbildung 4.17). Nach dem Mittelwertmodell gehen die zeitabhängigen Größen in deren Mittelwerte über:

$$\bar{u}_{in} = \frac{1}{T} \int_t^{t+T} u_{in}(t) dt \quad (4.4)$$

$$\bar{u}_{out} = \frac{1}{T} \int_t^{t+T} u_{out}(t) dt \quad (4.5)$$

$$\bar{i}_{in} = \frac{1}{T} \int_t^{t+T} i_{in}(t) dt \quad (4.6)$$

$$\bar{i}_{out} = \frac{1}{T} \int_t^{t+T} i_{out}(t) dt \quad (4.7)$$

Basierend auf Gleichungen (4.4) bis (4.7) können folgende Maschengleichung und Knodegleichung im Laplace Bereich aufgestellt werden:

$$\bar{U}_{out}(s) = g\bar{U}_{in}(s) - sL\bar{I}_{in}(s) \quad (4.8)$$

$$\bar{I}_{in}(s) = \bar{I}_{out}(s) - sC\bar{U}_{out}(s) \quad (4.9)$$

Aus (4.8) und (4.9) ergibt sich die Systemgleichung:

$$\bar{U}_{out}(s) \left(1 + \frac{1}{s^2 LC} \right) = \frac{1}{s^2 LC} g\bar{U}_{in}(s) - \frac{1}{sC} \bar{I}_{out}(s) \quad (4.10)$$

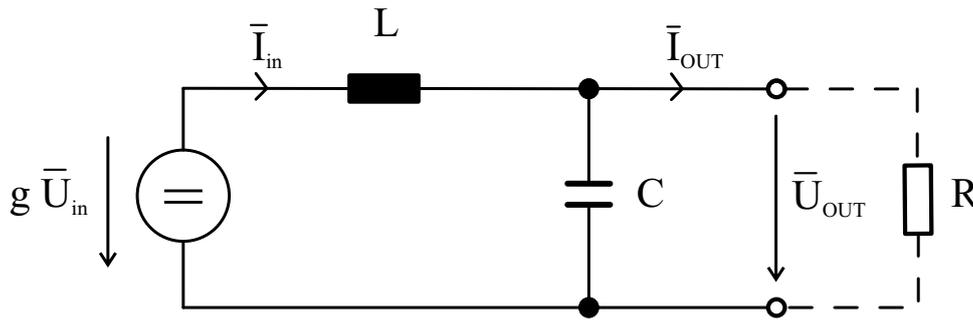


Abb. 4.17: Dynamisches Mittelwertmodell des Hochsetzstellers

Gleichung (4.10) zeigt eine Abhängigkeit der Ausgangsspannung vom Ausgangsstrom. Im dynamischen Mittelwertmodell kann die Last durch einen ohmschen Widerstand modelliert werden, um diese Abhängigkeit aufzulösen:

$$\bar{U}_{out}(s) = g\bar{U}_{in}(s) \frac{1}{s^2LC + s\frac{L}{R} + 1} \quad (4.11)$$

Mit (4.11) lässt sich die Übertragungsfunktion des Hochsetzstellers aufstellen:

$$G_{HSS}(s) = \frac{\bar{U}_{out}}{g} = \frac{\bar{U}_{in}(s)}{s^2LC + s\frac{L}{R} + 1} \quad (4.12)$$

Aus (4.12) lässt sich ablesen, dass das System ein konjugiert komplexes Polpaar hat und damit schwingungsfähig ist. Das zugehörige Bodediagramm in Abbildung 4.18 zeigt die für schwingungsfähige Systeme mit geringer Dämpfung typische ausgeprägte Resonanzspitze im Amplitudengang bei der Resonanzfrequenz $\omega_{res} = \sqrt{\frac{1}{CL}}$. Der Phasengang dreht von 0 auf -180° , so dass bei einem reinen Proportionalregler Grenzstabilität vorliegen würde.

Nach [126] können schwingungsfähige Systeme mit einem PID-Regler optimal geregelt werden, da aus dem Integral- und Differentialteil eine Phasendrehung von -90° auf 90° resultiert. Auf diese Weise kann durch geeignete Wahl der Regelparameter die gewünschte Phasenreserve eingestellt werden. Abbildung 4.19 zeigt das Strukturbild eines PID-Reglers. Das zugehörige Bode-Diagramm ist in Abbildung 4.20 dargestellt. Für die Regelverstärkung des Differentialteils K_D und des Integralteils K_I gilt:

$$K_D = T_v = \frac{1}{\omega_{E2}} \quad K_I = \frac{1}{T_n} = \omega_{E1} \quad (4.13)$$

Wobei T_v die Vorhaltezeit und T_n die Nachstellzeit beschreiben. Im Bode-Diagramm des PID-Reglers können die Eckfrequenzen ω_{E1} und ω_{E2} abgelesen werden. Die Übertragungsfunktion des PID-Reglers lautet:

$$G_{PID}(s) = K_R \frac{(1 + T_n s)(1 + T_v s)}{T_n s} \quad (4.14)$$

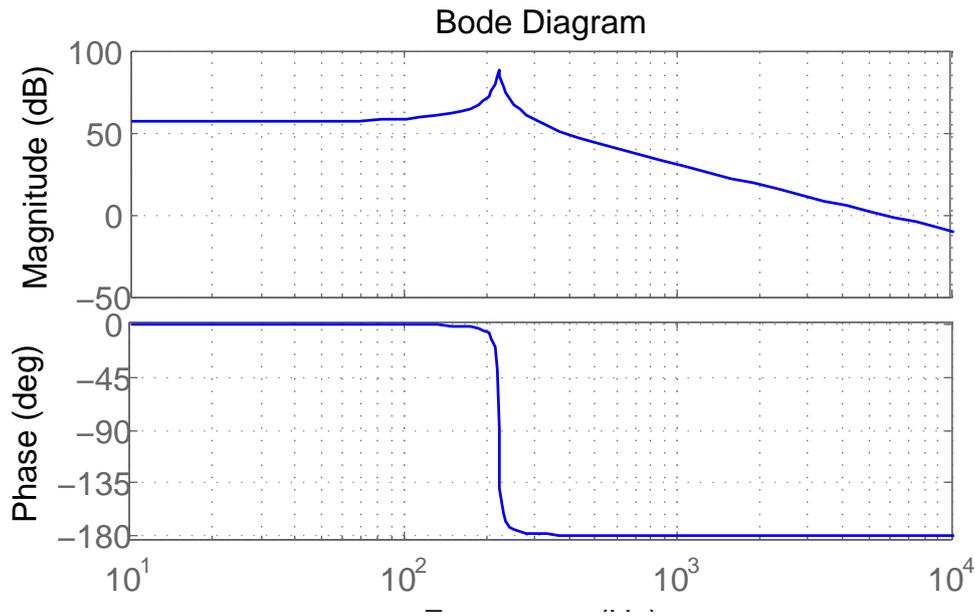


Abb. 4.18: Bode-Diagramm des Hochsetzstellers für $U_{in} = 800$ V, $L = 2,34$ mH, $C = 220$ μ F und $R = 128$ Ω

Um eine Phasenreserve von $\varphi_R \approx 60^\circ$ zu erzielen, wird der PID-Regler so ausgelegt, dass die Eckfrequenz ω_{E2} auf der Kreisfrequenz liegt, bei der der Phasengang des Hochsetzstellers -150° erreicht:

$$\omega_{E2} = \omega_{HSS}(-150^\circ) \quad (4.15)$$

Damit ist K_D festgelegt. K_I kann nun über den Phasengang des PID-Reglers bestimmt werden [126]:

$$\varphi(\omega) = -\arctan\left(\frac{1 - \omega^2 T_n T_v}{\omega(T_n + T_v)}\right) \quad (4.16)$$

Es gilt nach (4.15), dass an der Stelle $\omega = \omega_{E2}$ die Phasendrehung $\varphi(\omega_{E2}) = 30^\circ$ beträgt. Für die Nachstellzeit T_n gilt dann:

$$T_n = \frac{1 - \tan(-\varphi)}{\omega_{E2}(\tan(-\varphi) + 1)} \quad (4.17)$$

In Abbildung 4.21 ist das Bode-Diagramm des Hochsetzstellers (blau), des PID-Reglers (grün) und des offenen Regelkreises des Hochsetzstellers (rot) dargestellt. Für den Proportionalanteil ist eine Verstärkung von $K_R = 1$ gewählt. Der rote Verlauf weist die geforderte Phasenreserve auf. Die Proportionalverstärkung wird an Hand der Wurzelortskurve des offenen Regelkreises so bestimmt, dass die Kennkreisfrequenz bei günstiger Dämpfung am größten ist. In Abbildung 4.22 ist dieser Punkt markiert.

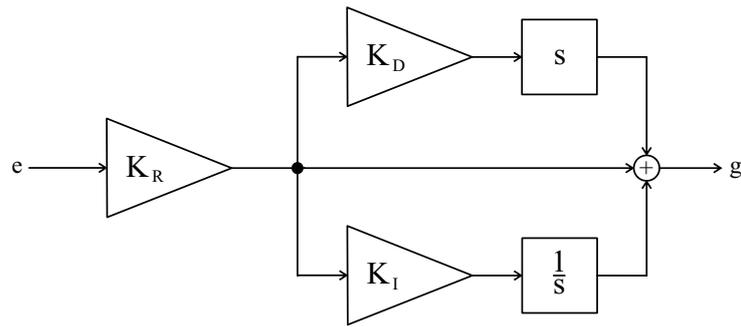


Abb. 4.19: PID-Regler

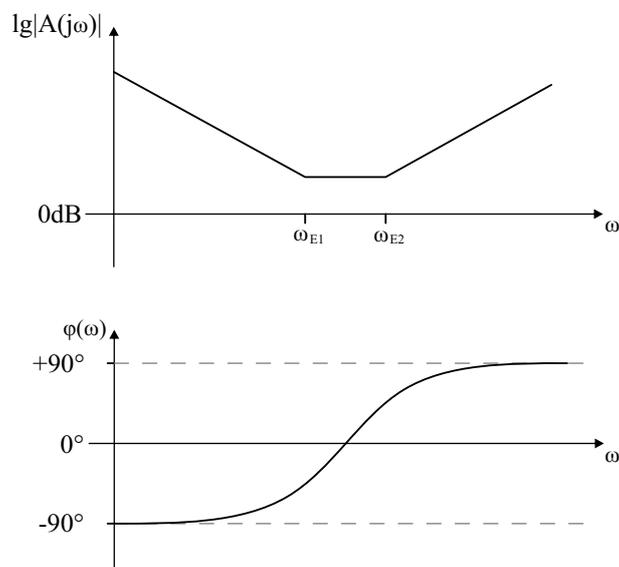


Abb. 4.20: Bode-Diagramm PID-Regler (idealisiert)

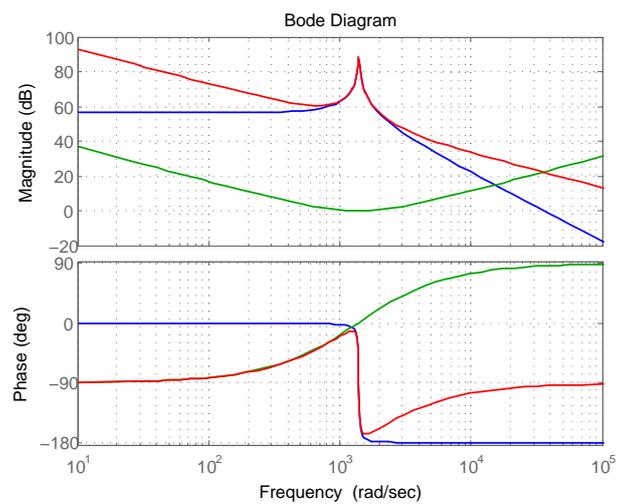


Abb. 4.21: Bodediagramm von der Strecke (blau), dem Regler (grün) und dem offenen Regelkreises (rot)

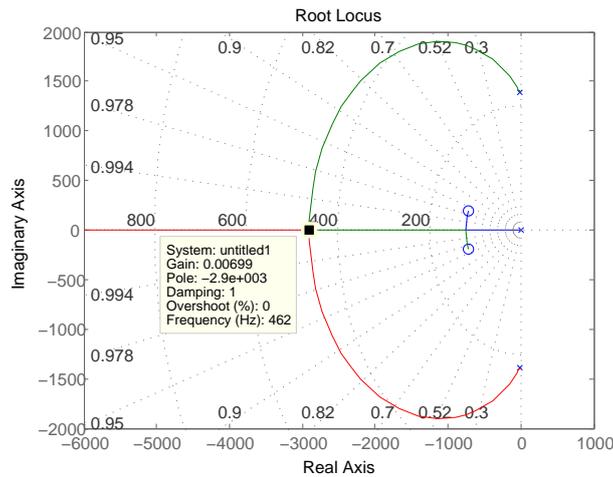


Abb. 4.22: Wurzelortskurve des Hochsetzstellers mit PID-Regler zur Bestimmung der proportionalen Verstärkung K_R

4.5.3 Das dq0-System

Die dq0-Transformation stellt eine Verallgemeinerung der dq-Transformation dar, bei der ein symmetrisches dreiphasiges Drehstromsystem ohne Nullleiter in ein äquivalentes, orthogonales, ortsfestes Koordinatensystem transformiert wird. Die notwendigen Transformationsgleichungen für die dq-Transformation lassen sich sehr zahlreich in der Literatur finden u.a. in [127]. Wird wie bei der hier betrachteten Wechselrichtertopologie der Mittelpunkt zur Reduzierung der Leckströme am Solargenerator geerdet (vgl. Kapitel 4.2), so wird der dreiphasige Wechselrichter zu einem Vierleitersystem. Wie im Dreileitersystem, sind die einzelnen Größen linear abhängig, so dass sie auf ein System bestehend aus drei Gleichgrößen, dem sogenannten dq0-System, reduziert werden können [128–130]. Dafür wird zunächst das Drehstromsystem in ein äquivalentes orthogonales ortsfestes Koordinatensystem transformiert, in dem alle Größen linear abhängig sind [97]:

$$\begin{pmatrix} x_\alpha(t) \\ x_\beta(t) \\ x_0(t) \end{pmatrix} = \sqrt{\frac{2}{3}} \begin{pmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{pmatrix} \begin{pmatrix} x_a(t) \\ x_b(t) \\ x_c(t) \end{pmatrix} \quad (4.18)$$

Die zugehörige Rücktransformation lautet:

$$\begin{pmatrix} x_a(t) \\ x_b(t) \\ x_c(t) \end{pmatrix} = \sqrt{\frac{2}{3}} \begin{pmatrix} 1 & 0 & \frac{1}{2\sqrt{2}} \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} & \frac{1}{2\sqrt{2}} \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} & \frac{1}{2\sqrt{2}} \end{pmatrix} \begin{pmatrix} x_\alpha(t) \\ x_\beta(t) \\ x_0(t) \end{pmatrix} \quad (4.19)$$

Um die Wechselgrößen als Gleichgrößen darstellen zu können, werde die Größen mit Index $\alpha, \beta, 0$ in ein Koordinatensystem transformiert, das mit Netzfrequenz rotiert, so dass die

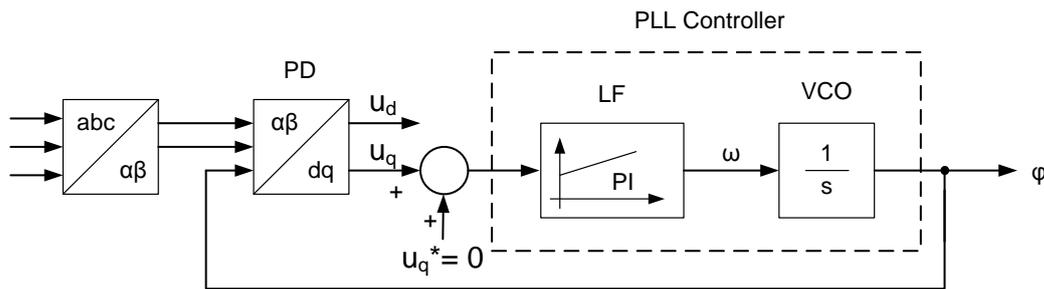


Abb. 4.23: Strukturbild der PLL

Wechselgrößen, solange sie nur einen Frequenzanteil besitzen, als Gleichgrößen dargestellt werden können. Die Transformationsbedingungen für die Hin- und Rücktransformation lauten:

$$\begin{pmatrix} x_d(t) \\ x_q(t) \\ x_0(t) \end{pmatrix} = \begin{pmatrix} \cos \varphi & \sin \varphi & 0 \\ -\sin \varphi & \cos \varphi & 0 \\ 0 & 0 & 1 \end{pmatrix} \begin{pmatrix} x_\alpha(t) \\ x_\beta(t) \\ x_0(t) \end{pmatrix} \quad (4.20)$$

$$\begin{pmatrix} x_\alpha(t) \\ x_\beta(t) \\ x_0(t) \end{pmatrix} = \begin{pmatrix} \cos \varphi & -\sin \varphi & 0 \\ \sin \varphi & \cos \varphi & 0 \\ 0 & 0 & 1 \end{pmatrix} \begin{pmatrix} x_d(t) \\ x_q(t) \\ x_0(t) \end{pmatrix} \quad (4.21)$$

4.5.4 Netzsynchrisation

Die Netzsynchrisation erfolgt über einen Phase Locked Loop (PLL), der den Phasenwinkel für die Regelung bereit stellt. In [131] werden unterschiedliche Verfahren vorgestellt. Für diese Untersuchungen kommt die sogenannte dq-PLL zum Einsatz. Die Funktionsweise sei kurz anhand Abbildung 4.23 erläutert: Die gemessenen Netzspannungen werden zur Phasendetektion (PD) zunächst in das dq-Koordinatensystem transformiert, wobei der Phasenwinkel die Rückführung des Ausgangssignales ist. Um ein phasensynchrones Ausgangssignal zu erhalten, muss die q-Komponente auf null geregelt werden. Der Loop Filter, realisiert als PI-Regler, ermittelt aus der Regelabweichung die Kreisfrequenz ω , dessen Integral der aktuelle Phasenwinkel ist. Die Auslegung des eingesetzten PI-Reglers sowie des integrativen Streckenelements erfolgt mit Hilfe des Bodediagramms [132] und kann nach [131] optimiert werden.

4.5.5 Regelung des Netzstromes

Die Netzströme stellen die Ausgangsgrößen des Wechselrichters dar, über dessen Amplitude bei konstanter Netzspannung die Leistung, die der Wechselrichter abgibt, eingestellt wird. Über den Phasenwinkel zwischen Netzstrom und Netzspannung wird das Verhältnis zwischen eingespeister Wirk- und Blindleistung festgelegt. Gemäß Abbildung 4.14 ergibt sich der Soll-Wert für den Wirkanteil aus dem MPP-Tracking. Die Null-Komponente wird auf null geregelt und der Blindanteil ergibt sich aus Vorgaben des Netzbetreibers. Zur Auslegung der einzelnen PI-Regler muss die Regelstrecke bekannt sein. Sie ergibt sich aus einer detaillierten Betrachtung des Signalflusses: Zu einem bestimmten Zeitpunkt einer Regelungsperiode T_R , die in diesem Fall gerade einer Schaltperiode $T_{sw} = \frac{1}{f_{sw}}$ entspricht, erfolgt die Abtastung in Form einer AD-Wandlung der Ist-Größen. Nach Skalierung und Transformation in das dq0-Koordinatensystem werden aus den Ist-Werten und den Soll-Werten die Regelabweichungen bestimmt und auf den Regler gegeben. Aus den Ergebnissen der Regler werden anschließend die neuen Einschalt Dauern der Ventile des Wechselrichters berechnet. Die Aktualisierung der Einschalt Dauern kann nur zu bestimmten Zeiten erfolgen, in denen sichergestellt ist, dass kein Ventil gerade schaltet, da dies zu undefinierten Zuständen des Wechselrichters und dessen Zerstörung führen kann. Da dieser Vorgang von der AD-Wandlung bis hin zur Aktualisierung der Einschalt Dauern nicht unendlich schnell sondern eine gewisse Rechenzeit benötigt, in der Veränderungen der Ist-Größen nicht berücksichtigt werden können, ist diese Dauer die Totzeit des Wechselrichters. Die Totzeit beträgt dabei eine Regelperiode. Das Halten des alten Zustandes bis zum Aktualisierungszeitpunkt wird durch ein Halteglied realisiert, das ein zeitkontinuierliches Treppensignal an das zeitkontinuierliche Filter ausgibt.

Bei der kontinuierlichen Reglerauslegung werden im Allgemeinen folgende Annahmen getätigt: Die Totzeit des Wechselrichters wird mit einem Verzögerungsglied erster Ordnung angenähert und Effekte, die durch die diskrete Abtastung und das Halteglied entstehen, werden vernachlässigt. Diese Annahmen führen dazu, dass in der Praxis ein empirisches Nachtuning der Regelparameter notwendig ist. Wird hingegen die Reglerauslegung im Zeitdiskreten durchgeführt, so kann die Totzeit, das Halteglied und die Abtastung direkt berücksichtigt werden. Da bei der Diskretisierung des Filters keine Fehler entstehen, erfolgt die Reglerauslegung im Diskreten.

Die Übertragungsfunktion des Haltegliedes ist:

$$G_H(s) = \frac{1 - e^{-T_{sw}s}}{s} \quad (4.22)$$

Wobei T_{sw} die Periode der Schaltfrequenz beschreibt, die auch der Regelfrequenz entspricht. Der zweite Teil der Regelstrecke wird durch das LCL-Filter beschrieben. Für

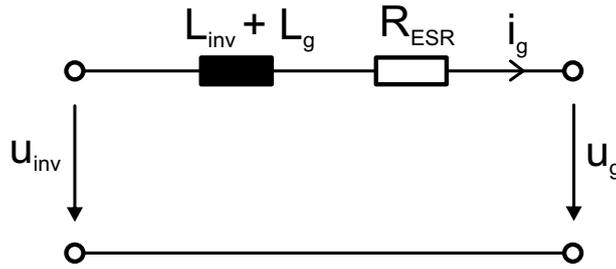


Abb. 4.24: Approximiertes LCL zur Netzstromregelung

die Bestimmung der Übertragungsfunktion des Netzfilters kann die Kapazität des LCL-Filters nach [39, 133] vernachlässigt werden, da der Strom durch den Kondensator der zu regelnden 50 Hz-Komponente sehr gering ist und der entstehende Fehler vernachlässigbar ist. Das Filter wird daher aus der Summe der beiden Induktivitäten und deren Ersatzwiderständen approximiert (vgl. Abb. 4.24). Der Ersatzwiderstand berücksichtigt dabei die Kupferverluste in den Windungen und die Eisenverluste des Kerns der Drossel (vgl. Abschnitt 2.4.3.3). Die Übertragungsfunktion des vereinfachten Filters lässt sich aus der Maschengleichung bestimmen:

$$U_{inv}(t) = R_{res}i_g(t) + (L_{inv} + L_g) \frac{di_g(t)}{dt} + U_g(t) \quad (4.23)$$

$$U_{inv}(s) = R_{res}i_g + s(L_{inv} + L_g)i_g = mU_{dc} \quad (4.24)$$

$$G_S = \frac{I_g}{mU_{dc}} = \frac{\frac{1}{R_{res}}}{1 + s \frac{L_{inv} + L_g}{R_{res}}} = \frac{K_F}{1 + sT_F} \quad (4.25)$$

Die kontinuierliche Regelstrecke $G_H(s)G_S(s)$ wird diskretisiert, in dem sie in die z-Ebene überführt wird:

$$G_{HS}(z) = Z \{ L^{-1} \{ G_H(s) \cdot G_S(s) \} |_{t=kT_{sw}} \} = Z \{ G_H(s) \cdot G_S(s) \} \quad (4.26)$$

Der letzte Term stellt eine vereinfachte Schreibweise dar, die im Weiteren Verwendung finden wird. Durch Einsetzen von (4.22) ergibt sich die allgemeine z-Übertragungsfunktion der Reihenschaltung des Haltegliedres nullter Ordnung und des kontinuierlichen Systems:

$$G_{HS}(z) = Z \left\{ \frac{1 - e^{T_{sw}s}}{s} G_S(s) \right\} = Z \left\{ \frac{G_S(s)}{s} \right\} - Z \left\{ \frac{e^{T_{sw}s} G_S(s)}{s} \right\} \quad (4.27)$$

wobei die Multiplikation mit dem Term $e^{T_{sw}s}$ im z-Bereich eine Rechtsverschiebung um einen Abtastzeitpunkt darstellt. Dies ist gleichbedeutend mit einer Multiplikation mit z^{-1} :

$$G_{HS}(z) = Z \left\{ \frac{G_S(s)}{s} \right\} - z^{-1} Z \left\{ \frac{G_S(s)}{s} \right\} = \frac{z-1}{z} Z \left\{ \frac{G_S(s)}{s} \right\} \quad (4.28)$$

Nach Einsetzen der Übertragungsfunktion des LCL-Filters aus (4.25) ergibt sich die Übertragungsfunktion der gesamten Regelstrecke im Diskreten [126, S. 522]:

$$G_{HS}(z) = \frac{z-1}{z} Z \left\{ \frac{K_F}{s(1+sT_F)} \right\} = \frac{K_F \left(1 - e^{-\frac{T_{sw}}{T_F}}\right)}{z - e^{-\frac{T_{sw}}{T_F}}} \quad (4.29)$$

Die Netzstromregelung erfolgt mit einem PI-Regler, der mit der Euler Backwardmethode [126] diskretisiert wird:

$$G_{PI}(z) = Z \left\{ k_p \left(1 + \frac{1}{sT_i}\right) \right\} = k_p \frac{z \left(1 + \frac{T_{sw}}{T_i}\right) - 1}{z - 1} \quad (4.30)$$

Die Übertragungsfunktion des offenen Regelkreises des Netzstromes setzt sich aus der diskretisierten Regelstrecke $G_{HS}(z)$ (4.29) und dem diskretisierten PI-Regler (4.30) zusammen. Für die Reglerauslegung müssen die Zeitkonstante des Integralteils T_i und die proportionale Verstärkung k_p bestimmt werden. Dabei kompensiert die Zeitkonstante des Integralteils T_i den langsamsten Pol des offenen Regelkreises, um ein möglichst dynamisches Verhalten zu erzielen. Als langsamster Pol kann leicht die Zeitkonstante des Filters identifiziert werden. Damit ergibt sich für T_i :

$$T_i = T_{sw} \frac{e^{-\frac{T_{sw}}{T_F}}}{1 - e^{-\frac{T_{sw}}{T_F}}} \quad (4.31)$$

Die proportionale Verstärkung wird so ausgelegt, dass die Verstärkung des offenen Regelkreises kompensiert wird. Mit dem Faktor a kann das Überschwingverhalten eingestellt werden:

$$k_p = a \frac{e^{-\frac{T_{sw}}{T_F}}}{e^{-\frac{T_{sw}}{T_F}} - 1} R_{res} \quad (4.32)$$

Dies wird, wie für den Hochsetzsteller in Abschnitt 4.5.2, über die Wurzelortskurve bestimmt.

4.6 Verluste des Wechselrichters

Insbesondere bei der Einspeisung von Solarstrom ins öffentliche Netz stellt der Wirkungsgrad des Wechselrichters eine wichtige Eigenschaft des Systems dar. Um den Wirkungsgrad zu berechnen, müssen nach (4.2) von der Eingangsleistung, der Verlustleistung und der Ausgangsleistung zwei Werte bekannt sein. Die Bestimmung der Leistungen kann auf unterschiedliche Weise erfolgen:

Messtechnisch, durch Messen der elektrischen Eingangs- und Ausgangsleistung

Während das Messen der Eingangsleistung auf Grund der Gleichgrößen sehr genau möglich ist, ist die Erfassung der Ausgangsgrößen mit größeren Unsicherheiten belastet. Die Messung wird typischer Weise durch die Strompulsationen und Harmonische auf dem Strom verfälscht. Hinzu kommt, dass sich geringe Fehler in der Messung bei hohen Wirkungsgraden stark auf die Genauigkeit des Wirkungsgrades auswirken, da die Ausgangsleistung von der Eingangsleistung subtrahiert wird und damit die absolute Abweichung auf die Differenz angewendet werden muss. Für eine Bestimmung des Wirkungsgrades nach dieser Methode sind daher hoch präzise Messgeräte notwendig. Im Rahmen dieser Arbeit wird dazu der Poweranalyser DEWE-2010 der Firma DEWETRON [134] verwendet, mit dem relativ genaue Messungen erzielt werden können. Eine Fehlerabschätzung ist im Anhang 7.2 zu finden.

Messtechnisch, durch Messen der Eingangsleistung und der Verlustleistung

Wie oben beschrieben lässt sich die Eingangsleistung sehr genau erfassen. Die Verlustleistung kann zum Beispiel durch kalorimetrische Messung aufgenommen werden [135–137]. Eine Möglichkeit besteht darin, den Wechselrichter in einer thermisch isolierten Kammer zu betreiben, die mit einem definierten Luftstrom durchflutet wird. Wird sowohl die Temperatur am Ansaugstutzen als auch am Ausgang gemessen, kann die abgegebene Verlustleistung bestimmt werden. Dieses Verfahren kann durch eine definierte Beheizung der Luft nach Durchströmen des Wechselrichters und einer zusätzlichen Temperaturmessung zwischen Wechselrichter und Heizung optimiert werden, weil auf diese Weise der Luftstrom und die Wärmekapazität der Luft heraus gerechnet werden können. Diese Methode gilt als die messtechnisch genaueste, weil die Verlustleistung direkt gemessen wird und damit die Ungenauigkeiten auf diese Größe bezogen werden.

Analytisch, durch Berechnung der Verluste in den einzelnen Elementen

Bei der analytische Methode müssen zum einen die für die Verluste relevanten Eigenschaften der aktiven und passiven Elemente des Wechselrichters bekannt sein und zum anderen müssen die Zeitverläufe von Strom und Spannung mathematisch beschrieben oder zumindest gut angenähert werden können. Unter der Annahme konstanter Temperaturen in allen Elementen kann die Berechnung durch die Verwendung von Mittel- und Effektivwerten auf wenige Gleichungen reduziert werden. Die Bestimmung der Verluste in den Kernen der Drossel gilt hierbei als problematisch. Recht gute Ergebnisse zur Bestimmung der Halbleiterverluste können mit dem linearisierten Näherungsmodell erzielt werden [138]. Dabei werden die Durchlasskennlinien der Leistungshalbleiter durch Geradengleichungen mit Nullpunktverschiebung genähert. Für die Durchlassverluste P_c gilt

dann:

$$P_c^{IGBT} = U_{CE,0} \bar{i}_v + r_{CE} \tilde{i}_v^2 \quad (4.33)$$

$$P_c^{Diode} = U_{F,0} \bar{i}_F + r_F \tilde{i}_F^2 \quad (4.34)$$

Wobei der Index IGBT hier stellvertretend für alle ein- und ausschaltbaren Leistungshalbleiter steht. $U_{CE,0}$ und U_F seien die Schleusenspannungen und r_{CE} und r_F die differentiellen Durchlasswiderstände. Bei unipolaren Leistungshalbleitern sind $U_{CE,0}$ und r_{CE} entsprechend durch $U_{DS,0}$ und r_{DS} zu ersetzen. i_v und i_F beschreiben die Ströme durch die Leistungshalbleiter. Die Schaltverluste P_{sw} berechnen sich für sinusförmige Ausgangsströme und unter Verwendung eines kontinuierlichen Modulationsverfahrens (vgl. [138]) aus der Schaltfrequenz f_{sw} und den Ein- und Ausschaltverlustenergien E_{on} , E_{off} und E_{rec} , die von der Sperrschichttemperatur T_j , dem zu schaltenden Strom i_v und der zu schaltenden Spannung u_v abhängen [139, 140]:

$$P_{sw}^{IGBT} = \frac{1}{\pi} (E_{on}(T_j, i_v, u_v) + E_{off}(T_j, i_v, u_v)) f_{sw} \quad (4.35)$$

$$P_{sw}^{Diode} = \frac{1}{\pi} E_{rec}(T_j, i_v, u_v) f_{sw} \quad (4.36)$$

Wird eine konstante Sperrschichttemperatur und eine lineare Abhängigkeit von Strom und Spannung angenommen, so können die Schaltverlustenergien wie folgt bestimmt werden:

$$E_{on}(T_j = const, i_v, u_v) = E_{on,ref} \frac{u_v i_v}{u_{ref} i_{ref}} \quad (4.37)$$

$$E_{off}(T_j = const, i_v, u_v) = E_{off,ref} \frac{u_v i_v}{u_{ref} i_{ref}} \quad (4.38)$$

$$E_{rec}(T_j = const, i_v, u_v) = E_{rec,ref} \frac{u_v i_v}{u_{ref} i_{ref}} \quad (4.39)$$

Für das linearisierte Näherungsmodell können alle relevanten Größen aus den Datenblättern der Leistungshalbleiter entnommen werden. Einzig die Ströme und Spannungen müssen an Hand der Schaltung bestimmt werden. Für (4.39) ist zu beachten, dass die Näherung ungenau wird, je weiter der tatsächliche Strom vom Referenzstrom entfernt ist, da die Rückstromspitze nur zu einem geringem Anteil vom Strom abhängt.

Simulativ, über ein Model des Wechselrichters

Die Genauigkeit dieser Methode hängt maßgeblich von der Genauigkeit des Simulationsmodells ab. Im Hintergrund der Simulation laufen in der Regel die gleichen Berechnungen ab, die auch bei der analytischen Methode angewendet werden. Der Unterschied ist jedoch, das zu jedem Zeitpunkt, insbesondere für jede Schalthandlung, die tatsächlichen

Temperatur-, Strom- und Spannungswerte verwendet werden können und kein Umweg über Effektiv- und Mittelwerte notwendig ist. Zumindest zur Erfassung der Verluste in Leistungshalbleitern und ohmscher Verluste in Zuleitungen und passiven Elementen eignet sich die in Kapitel 4.3.5 beschriebene Methode mit Matlab Simulink und Plecs. Verluste, die insbesondere im Kern der Drossel entstehen, können hierbei allerdings nicht mit der gleichen Genauigkeit bestimmt werden.

4.6.1 Analytische Berechnung der Verluste des Hochsetzsteller

Die Verluste der Leistungshalbleiter des Hochsetzstellers im Zwischenkreis des VSI und des NPC-Wechselrichters hängen von der Zwischenkreisspannung U_{dc} , dem Eingangsstrom I_{in} und dem Modulationsindex a ab. Der Modulationsindex ist definiert über die Einschaltzeit des IGBTs:

$$a = \frac{T_{on}}{T_{sw}} = 1 - \frac{U_{in}}{U_{dc}} \quad (4.40)$$

Damit lassen sich die Durchlassverluste von IGBT $P_{c,HSS}^{IGBT}$ und Diode $P_{c,HSS}^{Diode}$ des Hochsetzsteller berechnen:

$$P_{c,HSS}^{IGBT} = (U_{CE,0} \bar{i}_{in} + r_{CE} \tilde{i}_{in}^2) \cdot a \quad (4.41)$$

$$P_{c,HSS}^{Diode} = (U_{F,0} \bar{i}_{in} + r_F \tilde{i}_{in}^2) \cdot (1 - a) \quad (4.42)$$

Die Schaltverluste ergeben sich bei ausreichend guter Glättung des Eingangsstromes zu:

$$P_{sw,HSS}^{IGBT} = f_s (E_{on} + E_{off}) \frac{U_{dc}}{u_{ref}} \frac{I_{in}}{i_{ref}} \quad (4.43)$$

$$P_{sw,HSS}^{Diode} = f_s E_{rec} \frac{U_{dc}}{u_{ref}} \frac{I_{in}}{i_{ref}} \quad (4.44)$$

4.6.2 Analytische Berechnung der Verluste des spannungsgespeisten Zwei-Stufen-Wechselrichters

Eine ausführliche Herleitung der Schalt- und Durchlassverluste des VSI ist in [19, 138, 141] zu finden. Für die Durchlassverluste der IGBTs und Dioden gilt unter Berücksichtigung von (4.33) und (4.34):

$$P_{c,VSI}^{IGBT} = \frac{U_{CE,0} \hat{i}_L}{2\pi} \left(1 + \frac{M\pi}{4} \cos \varphi \right) + \frac{r_{CE} \hat{i}_L^2}{2\pi} \left(\frac{\pi}{4} + M \left(\frac{2}{3} \cos \varphi \right) \right) \quad (4.45)$$

$$P_{c,VSI}^{Diode} = \frac{U_{F,0} \hat{i}_L}{2\pi} \left(1 - \frac{M\pi}{4} \cos \varphi \right) + \frac{r_F \hat{i}_L^2}{2\pi} \left(\frac{\pi}{4} - M \left(\frac{2}{3} \cos \varphi \right) \right) \quad (4.46)$$

Hierbei bezeichnen i_L den Phasenstrom, M den Modulationsgrad und $\cos \varphi$ den Leistungsfaktor.

Für die Schaltverluste gelten nach (4.35) und (4.36) unter Beachtung von (4.37) bis (4.39) und mit $u_v = U_{dc}$ und $i_v = i_L$ bei ausreichender Glättung des Ausgangsstromes i_L :

$$P_{sw,VSI}^{IGBT} = \frac{1}{\pi} (E_{on,ref} + E_{off,ref}) f_{sw} \frac{U_{dc} \hat{i}_L}{u_{ref} i_{ref}} \quad (4.47)$$

$$P_{sw,VSI}^{Diode} = \frac{1}{\pi} E_{rec,ref} f_{sw} \frac{U_{dc} \hat{i}_L}{u_{ref} i_{ref}} \quad (4.48)$$

Die Gesamtverluste der Leistungshalbleiter des Systems aus Hochsetzsteller und spannungsgespeistem Wechselrichter summieren sich somit zu:

$$P_{tot,VSI+HSS} = 6 \left(P_{c,VSI}^{IGBT} + P_{c,VSI}^{Diode} + P_{sw,VSI}^{IGBT} + P_{sw,VSI}^{Diode} \right) + P_{c,HSS}^{IGBT} + P_{c,HSS}^{Diode} + P_{sw,HSS}^{IGBT} + P_{sw,HSS}^{Diode} \quad (4.49)$$

4.6.3 Analytische Berechnung der Verluste des NPC-Wechselrichters

Beim NPC-Wechselrichter muss hinsichtlich der Verluste zwischen den inneren (in) und äußeren (out) Schaltern sowie deren Freilauf- (din, dout) und Clamping (cl) Dioden unterschieden werden. Da die einzelnen Halbleiter nur die halbe Sperrspannung im Vergleich zu den zweistufigen Wechselrichtern sperren müssen, können beim dreistufigen NPC-Wechselrichter MOSFETs mit einer Sperrspannung von 600 V verwendet werden. Da für diese Topologie nur unipolare Bauteile in Frage kommen, wird bei den folgenden Gleichungen die Schleusenspannung nicht berücksichtigt. Die Durchlassverluste der inneren und äußeren MOSFETs sowie der Dioden berechnen sich nach [142].

$$P_{c,NPC}^{out,MOS} = \frac{\hat{i}_L^2 R_{DS,on} M}{6\pi} (1 + \cos \varphi)^2 \quad (4.50)$$

$$P_{c,NPC}^{in,MOS} = \frac{\hat{i}_L^2 R_{DS,on} M}{12\pi} \left(\frac{3\pi}{M} + 4 \cos \varphi - \cos 2\varphi - 3 \right) \quad (4.51)$$

$$P_{c,NPC}^{in,Diode} = P_{c,NPC}^{out,Diode} = \frac{U_{f,0} \hat{i}_L M}{4\pi} (\sin \varphi - \varphi \cos \varphi) + \frac{\hat{i}_L^2 r_f M}{6\pi} (1 - \cos \varphi)^2 \quad (4.52)$$

$$P_{c,NPC}^{cl} = \frac{\hat{i}_L U_{f,0} M}{4\pi} \left(\frac{4}{M} + 2\varphi \cos \varphi - \pi \cos \varphi - \sin \varphi \right) + \hat{i}_L^2 r_f \left(\frac{1}{4} - \frac{M}{3\pi} (1 + \cos^2 \varphi) \right) \quad (4.53)$$

Zur Berechnung der Schaltverluste müssen nur die Elemente betrachtet werden, die mit Schaltfrequenz getaktet werden, da die Verluste in den inneren MOSFETs, die bei Netzfrequenz kommutieren, bei den üblichen Schaltfrequenzen über 10 kHz vernachlässigbar klein sind. Der Strom einer Phase kommutiert bei einer oberen Halbwelle stets zwischen dem oberen MOSFET und der oberen Clamping Diode. Unter der Annahme, dass der Strom gut geglättet ist, gilt für die Schaltverluste eines MOSFETs und einer Clamping Diode:

$$P_{sw,NPC}^{out,MOS} = \frac{1}{2\pi} (E_{on,ref} + E_{off,ref}) f_{sw} \frac{U_{dc} \hat{i}_L}{u_{ref} i_{ref}} \quad (4.54)$$

$$P_{sw,NPC}^{cl} = \frac{1}{2\pi} E_{rec,ref} f_{sw} \frac{U_{dc} \hat{i}_L}{u_{ref} i_{ref}} \quad (4.55)$$

Die Gesamtverluste der Leistungshalbleiter des Systems aus Hochsetzsteller und NPC-Wechselrichter summieren sich somit zu:

$$P_{tot,NPC+HSS} = 6 \left(P_{c,NPC}^{out} + P_{c,NPC}^{in} + P_{c,NPC}^{din} + P_{c,NPC}^{dout} + P_{c,NPC}^{cl} + P_{sw,NPC}^{out} + P_{sw,NPC}^{cl} \right) + P_{c,HSS}^{IGBT} + P_{c,HSS}^{Diode} + P_{sw,HSS}^{IGBT} + P_{sw,HSS}^{Diode} \quad (4.56)$$

4.6.4 Analytische Berechnung der Verluste des Z-Source-Wechselrichters

Die analytische Bestimmung der Verluste im Z-Source-Wechselrichter ist nicht geschlossen möglich, da die Zeitverläufe von Strom und Spannung durch die Leistungshalbleiter nicht zu linearen Verläufen vereinfacht werden können. Vielmehr müssen zunächst die Betriebszustände als spannungsgespeister Wechselrichter und als spannungsgespeister Wechselrichter mit Hochsetzstellerfunktion unterschieden werden. Im ersteren Fall gelten die Gleichungen (4.45) bis (4.48) und zusätzlich für die Diode D_7 im Zwischenkreis:

$$P_{c,ZSI}^{D_7} = U_{F,0} \bar{i}_{in} + r_F \tilde{i}_{in}^2 \quad (4.57)$$

Wie in 4.4.3 beschrieben, schaltet D_7 in diesem Betriebszustand nicht und führt den Eingangsgleichstrom.

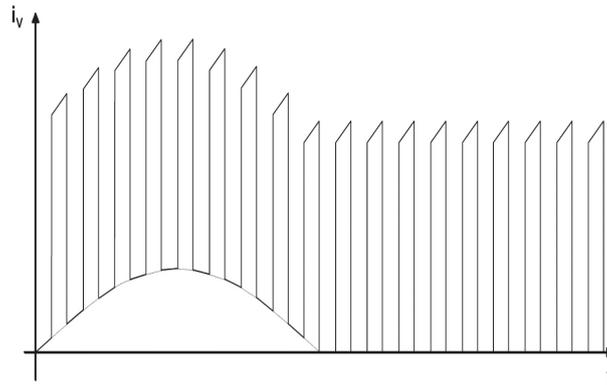


Abb. 4.25: Skizze des Stromverlaufes durch einen Halbleiter im hochsetzstellenden Betrieb beim Z-Source-Wechselrichter

Beim Übergang in den hochsetzstellenden Betrieb, wird der sinusförmige Stromverlauf durch die Leistungshalbleiter von den Shoot-Through-Strömen überlagert. Abbildung 4.25 zeigt den resultierenden Stromverlauf am Leistungshalbleiter bei reduzierter Schaltfrequenz und Vernachlässigung der Einflüsse der anderen Phasen. Die Dauer der Shoot-Through-Zustände ist zur besseren Darstellung verlängert.

Zur Bestimmung der Durchlassverluste müssen nach (4.33) und (4.34) der Mittelwert und der Effektivwert des Stromes durch die Leistungshalbleiter bekannt sein. Der Mittelwert des Stromes ergibt sich als Summe aus den Mittelwerten einer halben Periode des sinusförmigen Phasenstromes \bar{i}_L^{IGBT} und der Shoot-Through-Ströme \bar{i}_{ST}^{IGBT} [19, 143, 144]:

$$\bar{i}_L^{IGBT} = \sqrt{\frac{2}{3}} \frac{P_{out}}{2\pi U_{L,verk}} \left(1 + \frac{\pi M}{4} \cos \varphi \right) \quad (4.58)$$

$$\bar{i}_{ST}^{IGBT} = \frac{2}{3} \frac{P_{in}}{U_{in}} D \quad (4.59)$$

Hierbei beschreibt $U_{L,verk}$ die verkettete Netzspannung, M den Modulationsgrad und $D = 1 - \frac{\sqrt{3}M}{2}$ den Duty-Cycle der Shoot-Through-Zustände.

Die Effektivwerte des Phasenstromes und des Shoot-Through-Stromes können wie folgt bestimmt werden:

$$\tilde{i}_L^{IGBT} = \sqrt{\frac{2}{3} \frac{P_{out}^2}{2\pi U_{L,verk}^2} \left(\frac{\pi}{4} + M \frac{2}{3} \cos \varphi \right)} \quad (4.60)$$

$$\tilde{i}_{ST}^{IGBT} = \sqrt{\frac{4}{9}D \left(\left(\frac{P_{in}}{U_{in}} - \frac{U_C D T_{sw}}{2L} \right)^2 + \left(\frac{P_{in}}{U_{in}} - \frac{U_C D T_{sw}}{2L} \right) \frac{U_C D T_{sw}}{L} + \frac{1}{3} \left(\frac{U_C D T_{sw}}{2L} \right)^2 \right)} \quad (4.61)$$

Die Spannung über den Zwischenkreiskondensator U_C berechnet sich nach:

$$U_C = \frac{1-D}{1-2D} U_{in} \quad (4.62)$$

Der Effektivwert des Stromes durch den Leistungshalbleiter kann jedoch nicht als Summe der einzelnen Effektivwerte bestimmt werden. Daher wird die Näherung aus [19] verwendet, wobei der Effektivwert des Stromes i_v wie folgt definiert wird:

$$i_v = \max \left[\left(\tilde{i}_L^{IGBT} + \bar{i}_{ST}^{IGBT} \right), \left(\bar{i}_L^{IGBT} + \tilde{i}_{ST}^{IGBT} \right) \right] \quad (4.63)$$

Es wird also bei kleinen Shoot-Through-Strömen der Effektivwert des Phasenstromes zu dem Mittelwert des Shoot-Through-Stromes addiert und bei großen Shoot-Through-Strömen deren Effektivwert und der Mittelwert des Phasenstromes aufsummiert. Der mit dieser Methode resultierende Fehler bei der Berechnung der gesamten Verluste kann nach [19] vernachlässigt werden. Die Durchlassverluste des Z-Source-Wechselrichters im hochsetzstellenden Betrieb ergeben sich aus (4.33) und (4.34) mit (4.58), (4.59) und (4.63) zu:

$$P_{c,ZSI}^{IGBT} = U_{CE,0} \left(\bar{i}_L^{IGBT} + \bar{i}_{ST}^{IGBT} \right) + r_{CE} \max \left[\left(\tilde{i}_L^{IGBT} + \bar{i}_{ST}^{IGBT} \right), \left(\bar{i}_L^{IGBT} + \tilde{i}_{ST}^{IGBT} \right) \right]^2 \quad (4.64)$$

$$P_{c,ZSI}^{Diode} = \left(\frac{U_{F,0} \hat{i}_L}{2\pi} \left(1 - \frac{M\pi}{4} \cos \varphi \right) + \frac{r_F \hat{i}_L^2}{2\pi} \left(\frac{\pi}{4} - M \left(\frac{2}{3} \cos \varphi \right) \right) \right) (1-D) \quad (4.65)$$

Die Schaltverluste des Z-Source-Wechselrichters tragen den größten Teil zu den Gesamtverlusten bei, da zum einen die Shoot-Through-Zustände die Anzahl der Schalthandlungen verdoppeln und zum anderen beim Schalten der Shoot-Through-Zustände sehr hohe Ströme ein- und ausgeschaltet werden. Zudem weist die Topologie des Z-Source-Wechselrichters schaltungsbedingt eine hohe Streuinduktivität auf, so dass es dadurch beim Abschalten zu hohen Überspannungen kommt [94]. Ohne Berücksichtigung der Streuinduktivitäten ergeben sich für die Schaltverluste der IGBTs und Dioden in den Brückenzeigen jeweils:

$$P_{sw,ZSI}^{IGBT} = f_{sw} (E_{on} + E_{off}) \left(\frac{\hat{i}_N}{\pi} + \frac{2 P_{in}}{3 U_{in}} \right) \frac{\hat{u}_{DC}}{u_{ref} \hat{i}_{ref}} \quad (4.66)$$

$$P_{sw,ZSI}^{Diode} = f_{sw} E_{rec} \frac{1}{\pi} \frac{\hat{u}_{DC}}{u_{ref}} \frac{\hat{i}_N}{i_{ref}} \quad (4.67)$$

In Gleichung (4.66) wird das Schalten der Shoot-Through-Zustände durch den zusätzlichen Term $\frac{2P_{in}}{3U_{in}}$ berücksichtigt. Es wird immer die Boost-Spannung über den Brücken-zweigen geschaltet. In den Dioden der Brücken-zweige fallen durch die Shoot-Through-Zustände keine zusätzlichen Verluste an. Die Schaltverluste der Zwischenkreisdiode D_7 berechnen sich gemäß:

$$P_{sw,ZSI}^{D7} = 2f_{sw} E_{rec}^{D7} \frac{U_C - U_{in}}{u_{ref}} \frac{\frac{P_{in}}{U_{in}} \frac{T}{T-T_0} - \frac{1}{2L} (U_{in} - U_C) (T - T_0)}{i_{ref}} \quad (4.68)$$

4.7 Leiterplattenlayout

Als Ergebnis der Untersuchungen der Siliziumkarbid-Leistungshalbleiter in Kapitel 3 konnte unter anderem bestätigt werden, dass diese modernen Leistungshalbleiter sehr schnell schalten und dadurch geringe Schaltverluste verursachen. Damit sind die Grenzen bezüglich der maximalen Schaltfrequenz, die in der Regel thermischer Natur sind, weit nach oben verschoben. Höhere Schaltfrequenzen bringen für das Gesamtsystem Wechselrichter folgende Vorteile mit sich:

- weniger akustische Emission im hörbaren Frequenzbereich
- geringere Strompulsationen in den Ausgangsströmen
- kleinere passive Elemente und damit
- kompakteres Gesamtsystem
- geringere Gesamtkosten

Um die kurzen Schaltzeiten in einem realen Wechselrichter umsetzen zu können, muss im Schaltungsdesign besonders auf geringe Streuinduktivitäten in den Kommutierungskreisen geachtet werden, um gefährliche Überspannungen beim Abschalten der Leistungshalbleiter zu vermeiden. Des Weiteren sind Streukapazitäten in den Phasen bis zur Filterinduktivität klein zu halten, damit Überströme insbesondere beim Einschalten der Leistungshalbleiter unterbunden werden. Im Vergleich zu den Überspannungen ist dieser Effekt jedoch weniger kritisch, da Überströme eine thermische Belastung des Leistungshalbleiters darstellen und über die thermischen Zeitkonstanten größtenteils abgefangen werden können.

Zusätzlich führt das schnelle Schalten zu starken elektromagnetischen Strahlungen und leitungsgebundenen Störungen, die andere Teile des Wechselrichters wie die Treiber, Messeinrichtungen oder Mikrocontroller negativ beeinflussen können. Es gelten folgende Regeln zur Reduzierung der Streuinduktivität im Schaltungsdesign:

- Kurze Leitungen im Kommutierungskreis
- Leitungen möglichst flächig ausführen
- Hin- und Rückleitungen eng bei einander, vorzugsweise übereinander

Diesen Forderungen stehen die räumliche Ausdehnung der Leistungshalbleiter, die thermischen und elektrischen Anforderungen und die Anbindung der Treiber an die Leistungshalbleiter entgegen, um die Funktion des Wechselrichters zu gewährleisten. Die letzten beiden Forderungen können bei Umrichtern großer Leistung durch einen verplatteten Aufbau realisiert werden. Dazu werden die positiven und negativen Anschlüsse der Zwischenkreiskondensatoren über zwei übereinander liegende Kupferplatten, die mit einer dünnen Isolationsfolie voneinander isoliert sind, an das Halbleitermodul angeschlossen. Die Kupferplatten sind so groß gewählt, dass alle Zwischenkreiskondensatoren darunter Platz finden. Auf diese Weise sind die Leitungen sehr flächig und gleichzeitig eng bei einander ausgeführt, so dass die Zuleitungen eher eine kapazitive als induktive Wirkung haben. Dennoch bleibt eine Streuinduktivität, die wegen der langen Leitungen im Kommutierungskreis so wie den Anschlüssen der Kondensatoren und des Moduls nicht zu vernachlässigen ist [145].

Bei Wechselrichtern mit geringer Leistung, kann anstelle einer Verplattung eine doppelseitige Leiterplatte bestückt werden, auf der diskrete Bauteile montiert werden. Eine Leiterplatte sowie diskrete Leistungshalbleiter bieten eine höhere Flexibilität und ermöglichen dadurch einen kompakten und damit niederinduktiven Aufbau, da die strikte Aufteilung in die Bereiche Zwischenkreiskapazität und Leistungshalbleiter entfällt. Dennoch ist es zweckmäßig alle Leistungshalbleiter auf einem gemeinsamen Kühlkörper zu montieren, um eine einfache forcierte Kühlung zu realisieren. Als sehr zweckmäßig hat sich das Leiterplattendesign in Abbildung 4.26 herausgestellt. Es löst das Problem der drei Potentiale je Brückenweig bei einer Leiterplatte mit zwei Kupferflächen und ermöglicht eine sehr direkte Anbindung der Treiber an die Leistungshalbleiter sowie die Verwendung von Kommutierungskapazitäten nahe der Leistungshalbleiter.

Im Einzelnen besteht die Kondensatorbank des Zwischenkreises aus einer Reihen- und Parallelschaltung von Elektrolytkondensatoren, wobei zwei Kondensatoren in Reihe geschaltet sind. Auf diese Weise wird die geforderte Spannungsfestigkeit von 1000 V als auch

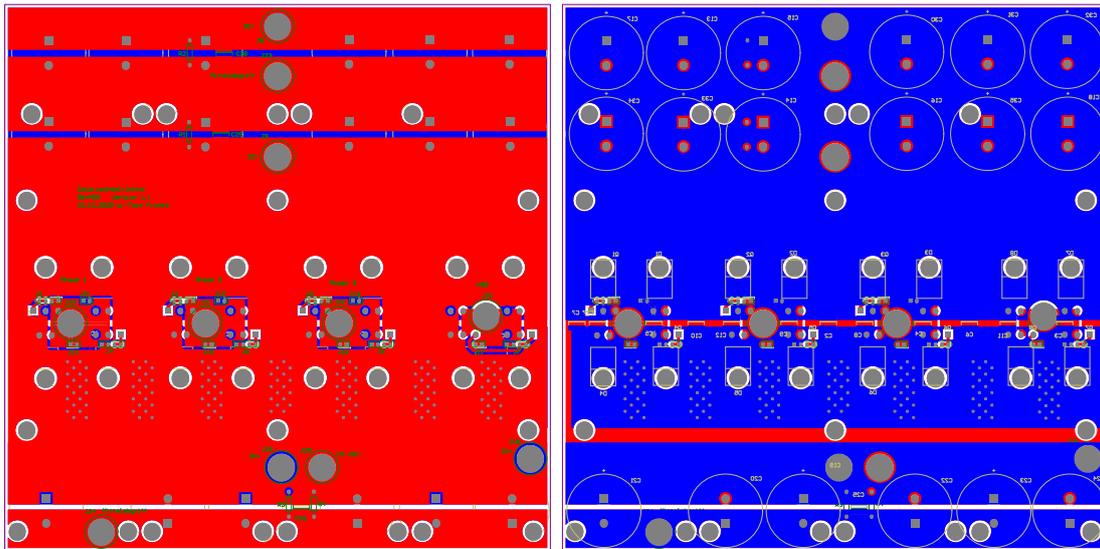


Abb. 4.26: Vorder- und Rückseite der Leistungsleiterplatte: Oberer Teil Vorderseite: Bank der Zwischenkreiskondensatoren; Mittlerer Bereich Vorderseite: Großes rotes DC-Polygon, über zahlreiche Vias mit dem rechteckförmigen blauen Polygon auf der Rückseite unterhalb der Mitte verbunden; Oberer Bereich Rückseite: DC+-Polygon mit Anschluss an die Zwischenkreiskondensatoren und Leistungshalbleiter; Unten: Bank der Eingangskondensatoren

der Mittelabgriff des Zwischenkreises zur Erdung der DC-Seite gemäß Kapitel 4.2 bereitgestellt. Die Elektrolytkondensatoren haben die Aufgaben, den Hochsetzsteller und den Wechselrichter zu entkoppeln, Lastsprünge abzufangen und die Zwischenkreisspannung zu stabilisieren.

Es wird festgelegt, dass die Leistungshalbleiter auf einem Kühlkörper parallel zu der Kondensatorbank montiert werden sollen, um bei einer forcierten Kühlung einen ungehinderten Luftstrom zu ermöglichen. Des Weiteren seien die High-Side-Leistungshalbleiter auf der den Kondensatoren zugewandten und die Low-Side-Bauteile auf der abgewandten Seite platziert. Da der Hochsetzsteller dasselbe negative Zwischenkreispotential hat und dessen Eingangskondensatoren auf der anderen Seite der Leiterplatte platziert werden, muss das negative Zwischenkreispotential die gesamte Leiterplatte abdecken. Um auch einen flächigen Mittelabgriff zu realisieren, werden die Zwischenkreiskondensatoren so orientiert, dass der Anschluss mit dem höchsten Potential nach außen gerichtet ist. Auf diese Weise kann die Fläche des positiven Zwischenkreispotentials auf der anderen Leiterplattenseite ohne Unterbrechungen von den Kondensatoren bis zu den High-Side-Leistungshalbleitern ausgeführt werden, so dass Hin- und Rückleiter immer übereinander liegen. Da bei jedem Brückenweig neben dem positiven und negativen Zwischenkreispotential auch das Phasenpotential auftritt, werden in der Fläche des negativen Potentials Potentialinseln für die

Phasen eingerichtet. Der Phasenstrom wird direkt von dort mit einem Kabel zum Filter abgeführt. Um eine flächige Anbindung der Low-Side-Leistungshalbleiter an U_{dc-} zu realisieren und gleichzeitig die geforderten Isolationsabstände zwischen den Potentialen einhalten zu können, dürfen der Phasen- und der U_{dc-} -Anschluss nicht auf der gleichen Seite der Leiterplatte liegen. Da hinter den High-Side-Leistungshalbleitern, U_{dc+} nicht mehr benötigt wird, ist auf dieser Seite Platz für eine negative Potentialfläche. Die Verbindung zwischen den beiden Seiten der Leiterplatte wird mit Durchkontaktierungen (Vias) realisiert. Da eine einzelne Durchkontaktierung eine verhältnismäßig hohe Streuinduktivität hat, wird eine große Anzahl von Durchkontaktierungen eingebracht. Diese Parallelschaltung der Streuinduktivitäten bewirkt eine signifikante Reduktion dieses Effekts.

Zwischen den High-Side- und Low-Side-Leistungshalbleitern liegen nun die beiden Zwischenkreispotentiale eng auf einer Seite der Leiterplatte beieinander, so dass Kommutierungskondensatoren sehr nahe an den Leistungshalbleitern platziert werden können. Wichtig für die Kommutierungskondensatoren ist, dass sie die maximale Zwischenkreisspannung aufnehmen können, sehr niederinduktiv sind und ihre Kapazität ausreicht, um bei einer geringen Spannungsschwankung den Kommutierungsstrom zu tragen. Die Niederinduktivität wird durch die Verwendung von SMD-Bauteilen gewährleistet. Die minimale Kommutierungskapazität berechnet sich gemäß:

$$C_{kom} = \frac{\hat{i}_L}{2 \Delta U} \max(t_r, t_f) \quad (4.69)$$

Wird über der Kapazität eine maximale Spannungsänderung von 1 V zugelassen und eine typische Fallzeit des IGBTs gemäß Kapitel 3.3 von 70 ns angenommen, dann sollte die Kommutierungskapazität bei 5 kW Eingangsleistung 280 nF betragen. Daher werden nahe der schaltenden Leistungshalbleiter drei 100 nF Keramikkondensatoren mit einer Spannungsfestigkeit von 1000 V platziert.

Prinzipiell wäre es möglich, auch die Treiber auf der Leistungsleiterplatte zu platzieren, wie es zum Beispiel in [146] realisiert wurde. In dieser Arbeit wurde davon jedoch Abstand genommen, da dadurch die Kommutierungswege zwangsläufig länger würden, weil zum einen die Treiber zusätzliche Flächen auf der Leiterplatte beanspruchen und zum anderen die relativ großen Isolationsabstände zwischen Treiber- und Leistungsleiterbahnen eingehalten werden müssen.

Hinzu kommt, dass die elektromagnetische Beeinflussung der Treiber nicht genau vorhergesagt werden kann und notwendige Optimierungen der Treiber eine Überarbeitung der gesamten Leiterplatte zur Folge hat. Stattdessen werden die Treiberkarten wenige Millimeter über der Leistungsplatine angeordnet. Auf diese Weise gibt es keine Kriechstrecken und die Treiber werden durch die in Kapitel 2.5 beschriebene Kupferfläche gegen elektroma-

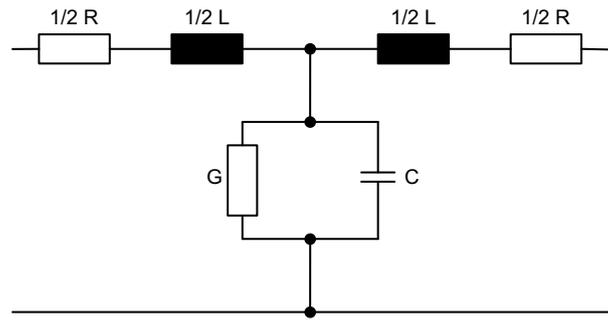


Abb. 4.27: Ersatzschaltbild der Leiterplatte in Anlehnung an eine Verplattung nach [145]

agnetische Einkopplungen geschützt. Der Kontakt der Ansteuer- und Überwachungsleitungen erfolgt über senkrechte Steckkontakte. So kann auch die gleiche Leistungsplatine für alle zu untersuchenden Leistungshalbleiter verwendet werden, da nur der entsprechende Treiber ausgetauscht und angeschlossen werden muss.

Die Leiterplatte des Leistungsteils selbst kann wie eine Verplattung in Anlehnung an [145] als T-Ersatzschaltbild (Abb. 4.27) mit seinen parasitären Größen, wie Kapazität, Leitwert des Dielektrikums, Induktivität und Widerstand charakterisiert werden.

Die Kapazität der Leiterplatte und der Leitwert des isolierenden Leiterplattenmaterials lassen sich wie folgt aus der Geometrie der Anordnung bestimmen:

$$C = \epsilon_0 \epsilon_r \frac{bl}{d_\epsilon} \quad (4.70)$$

$$G = \rho \frac{bl}{d_\epsilon} \quad (4.71)$$

Wobei l und b Länge und Breite der Kupferflächen sind und d_ϵ die Dicke des Dielektrikums, also der Leiterplatte, beschreibt. Die Verluste, die aufgrund des Leitwertes entstehen, können bei Leiterplatten vernachlässigt werden, da das faserverstärkte Epoxidharz ein sehr guter Isolator ist. Die Kapazität hingegen beträgt einige Nanofarad. Wird der Widerstand der Kupferfläche betrachtet, so muss zwischen dem Gleichstromwiderstand R_{dc} und dem Wechselstromwiderstand R_{ac} unterschieden werden:

$$R_{dc} = \rho \frac{2l}{b d_{Cu}} \quad (4.72)$$

$$R_{ac} = \rho \frac{4l}{b \delta} \quad (4.73)$$

Der Gleichstromwiderstand der Verplattung liegt je nach Kupferdicke der Leiterplatte zwischen 0,1 und 2 mΩ und befindet sich damit in der Größenordnung eines einzelnen Schraubkontaktes (typisch 0,2 mΩ). Der Wechselstromwiderstand ist abhängig von der

Bauteil	ohne C_{kom} in nH	mit C_{kom} in nH
Transistor	13	13
Diode	10	10
Leiterbahn	3,2	1,0
Elektrolyt Kondensator	20	-
SMD-Kondensator	-	1,0
Summe	46,2	25

Tab. 4.2: Streuinduktivitäten der Komponenten des Kommutierungskreises

Eindringtiefe δ gemäß Gleichung (2.22), die bei großen d_{Cu} bereits bei einigen Hundert kHz nicht mehr vernachlässigt werden kann. Für den Wechselrichter ist der AC-Widerstand daher besonders im Kommutierungskreis von Bedeutung, da hier Stromänderungen in diesem Frequenzbereich typisch sind. Auf den Kommutierungsstrom wirkt damit zusätzlich ein Wechselstromwiderstand in der Größenordnung von $0,1 \Omega$.

Die Streuinduktivität dieser Anordnung lässt sich nach [147, Seite 3-44] über die Geometrie bestimmen:

$$L = \frac{2\mu_0\mu_r l}{\pi} \ln\left(1 + \frac{d_{Cu}}{d_{Cu} + b}\right) \quad (4.74)$$

Unter der für Leiterplatten evidenten Annahme, dass $d_{Cu} \ll b$ gilt, kann (4.74) vereinfacht werden:

$$L = \frac{2\mu_0\mu_r l d_{Cu}}{\pi(d_{Cu} + b)} \quad (4.75)$$

Die Streuinduktivitäten im Kommutierungskreis sind in Tabelle 4.2 mit und ohne Verwendung von Kommutierungskapazitäten aufgeführt. Die Streuinduktivitäten der Leistungshalbleiter sind den jeweiligen Datenblättern [67, 93] entnommen. Die Streuinduktivität der Leiterbahnen wird nach (4.75) berechnet. Die unterschiedlichen Werte der Streuinduktivität hinsichtlich der Leiterbahnen kommen dadurch zustande, dass die Leiterbahnen unterschiedlich lang und breit für die Anbindung der Elektrolyt und SMD-Keramik-Kondensatoren sind. Dabei wird die Wegstrecke zu den Kommutierungskondensatoren in beiden Fällen berücksichtigt. Sind diese nicht bestückt, wird der Weg zu den Elektrolytkondensatoren dazu addiert. Desweiteren wird davon ausgegangen, dass die Elektrolytkondensatoren nicht an der Kommutierung beteiligt sind, wenn die Kommutierungskondensatoren bestückt sind. Außerdem seien an der Kommutierung die vier nächstgelegenen Elektrolytkondensatoren beteiligt, von denen je zwei parallel und in Serie geschaltet sind. Bei den Kommutierungskondensatoren wird angenommen, dass die drei nächstliegenden an der Kommutierung beteiligt sind. Insgesamt wird die Kommutierungsinduktivität mit der Verwendung der Kommutierungskapazitäten nahezu halbiert. Insbesondere ist der Anteil der Streuinduktivität außerhalb der Leistungshalbleiter vernachlässigbar klein, während

ohne Kommutierungskondensatoren dieser Anteil in der gleichen Größenordnung liegt, wie der, der durch die Leistungshalbleiter verursacht wird.

4.8 Vergleich der Topologien

In diesem Abschnitt werden die unterschiedlichen Topologien simulativ und messtechnisch hinsichtlich ihres Wirkungsgrades verglichen. Zudem wird der Einfluss der wechselrichterseitigen Induktivität auf den Gesamtwirkungsgrad untersucht.

4.8.1 Vergleich der Topologien hinsichtlich ihrer Wirkungsgrade

Prinzipiell kann der Wirkungsgrad der Wechselrichter nahezu beliebig gesteigert werden, indem die einzelnen Bauteile stark überdimensioniert werden und sie dadurch nur im Teillastbereich bei geringen Sperrschichttemperaturen gefahren werden. Um dennoch eine Vergleichbarkeit herzustellen, werden die Leistungshalbleiter so ausgelegt, dass sie bei Vollast ihre maximale Sperrschichttemperatur erreichen. Ein weiterer Diskussionspunkt ist die Schaltfrequenz: Der Dreistufenwechselrichter benötigt bei gleichen Netzfiltern, nur die halbe Schaltfrequenz wie der Z-Source- und der Zweistufige Wechselrichter, um die gleiche Qualität des Ausgangstromes zu erzielen.

Die Wirkungsgrade der Wechselrichter werden simulativ und messtechnisch untersucht, wobei bei der simulativen Untersuchung nur die Verluste der Leistungshalbleiter betrachtet werden und bei der messtechnischen der Gesamtwirkungsgrad der Systeme. Dieses Vorgehen ist berechtigt, da die Verluste in den induktiven Bauteilen nicht exakt simuliert werden können und die Verluste der einzelnen Baugruppen des kompakten Gesamtsystems nicht getrennt gemessen werden können, ohne die Performance der Wechselrichter zu verändern. Die Verlustleistungen der Leistungshalbleiter der Wechselrichter und der daraus resultierende Wirkungsgrad werden unter den Randbedingungen gemäß Tabelle 4.3 simuliert.

Die Kühlkörper sind so ausgelegt, dass die Sperrschichttemperatur der Leistungshalbleiter bei Vollast ($P_{in} = 5 \text{ kW}$) 120°C beträgt. Die Eingangsspannung ist auf 650 V festgelegt und die Zwischenkreisspannung wird auf 800 V über dem Hochsetzsteller beim VSI und NPC-Wechselrichter geregelt. Beim Z-Source-Wechselrichter liegen ebenfalls 650 V am Eingang, so dass er im Boost-Betrieb arbeitet. Für die Simulation wird ein Phasenwinkel von $\cos \varphi = 1$ und eine Netzspannung von $U_N = 230 \text{ V}$ angenommen.

Eingangsspannung U_{in}	650 V
Zwischenkreisspannung bei VSI und NPC U_{dc}	800 V
Netzspannung von U_N	230 V
Leistungsfaktor $\cos \varphi$	1
Schaltfrequenz ZSI, VSI & HSS	20 kHz
Schaltfrequenz NPC	10 kHz
Wechselrichterseitige Induktivität L_c	2 mH
Filter Kapazität C_f	2,2 μ F
Netzseitige Induktivität L_g	0,5 mH

Tab. 4.3: Simulationsparameter

Schaltung	Schalter HSS	Schalter Wechselrichter	Dioden
VSI	IGBT 1200 V 8 A	IGBT 1200 V 8 A	Schottky 1200 V 10 A
ZSI	-	IGBT 1200 V 25 A	Schottky 1200 V 20 A
NPC IGBT	IGBT 1200 V 8 A	IGBT 600 V 10 A	Schottky 1200 V 10 A

Tab. 4.4: Verwendete Leistungshalbleiter in den unterschiedlichen Topologien und ihre Nennspannungen und Nennströme

Abbildung 4.28 zeigt die Wirkungsgrade der drei Topologien mit Silizium-Schaltern und Siliziumkarbid-Freilauf- bzw. Clampingdioden über der Eingangsleistung gemäß Tabelle 4.4.

Es ist zu erkennen, dass sich die Verlustleistung aus einem zum Strom linearen und einem zum Strom quadratischen Anteil zusammensetzt. Dies ist typisch für IGBTs, die wegen ihrer Schwellenspannung einen stromunabhängigen Spannungsabfall aufweisen. Dieser Spannungsabfall ist bei dem 600 V IGBT geringer als bei der 1200 V Ausführung. Mit zunehmender Eingangsleistung wird der Strom erhöht und neben dem festen Spannungsabfall steigt der ohmsche Anteil, der nach (4.33) und (4.34) quadratisch vom Strom abhängt und der Verlustleistungskurve den leicht parabelförmigen Verlauf gibt. Hinzu kommen die Schaltverluste, die nach (4.35) und (4.36) mit (4.37) bis (4.39) linear mit dem Strom ansteigen.

Insgesamt wird deutlich, dass bei gleichem Klemmenverhalten am Ein- und Ausgang der Wechselrichter unterschiedlich hohe Verlustleistungen durch die Leistungshalbleiter auftreten. Die höchsten Verluste sind beim Z-Source-Wechselrichter gefolgt vom Zweistufenwechselrichter und dem Dreistufenwechselrichter zu verzeichnen. Die geringen Verluste des NPC-Wechselrichters sind eine Folge der 600 V-IGBTs, die wegen ihrer geringen maximalen Sperrspannung ein besseres Durchlassverhalten aufweisen und wegen des zusätz-

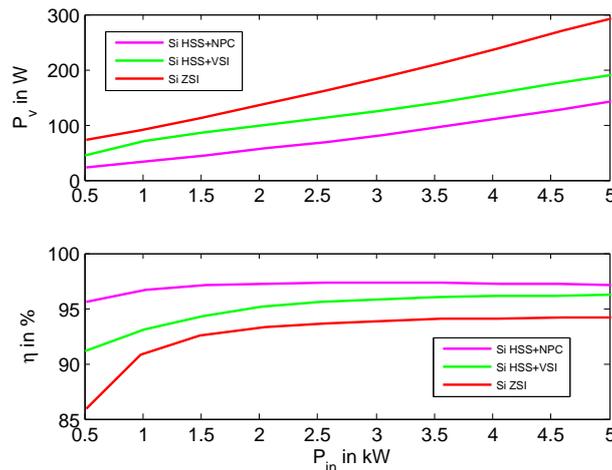


Abb. 4.28: Simulierte Verluste der Leistungshalbleiter über der Eingangsleistung und Wirkungsgrad der Leistungshalbleiter beim Z-Source-Wechselrichter und bei den spannungsgespeisten Zwei- und Dreistufen-Wechselrichter jeweils mit Hochsetzsteller am Eingang. Randbedingungen gemäß Tabelle 4.3

lichen Spannungslevels nur mit der halben Schaltfrequenz angesteuert werden. Dabei ist ein Modulationsverfahren gewählt worden, bei dem nur die äußeren Ventile mit Schaltfrequenz schalten, während die inneren mit Netzfrequenz getaktet werden. Der Z-Source-Wechselrichter weist die höchsten Verluste auf, obwohl er mit einem Leistungshalbleiter weniger als der Zweistufenwechselrichter auskommt. Der Grund ist in den Shoot-Through-Zuständen zu finden, die zu einer zusätzlichen Schalthandlung eines jeden Ventils pro Periode führen und damit die effektive Schaltfrequenz verdoppeln. Zusätzlich ist es nötig die Dauer der Nullzustände auszudehnen, um die Shoot-Through-Zustände in dieser Zeit unterzubringen. Die verlängerten Nullzustände vergrößern jedoch das Verhältnis von Zwischenkreisspannung zu Ausgangsspannung, so dass die Zwischenkreisspannung stärker angehoben werden muss als beim VSI oder NPC-Wechselrichter. Daneben muss während der Shoot-Through-Zustände der zweifache Zwischenkreisdrosselstrom aufgeteilt auf alle drei Phasen durch die Leistungshalbleiter fließen. Da der Zwischenkreisdrosselstrom während der aktiven Zustände nicht nur in die Brückenarme des Wechselrichters fließt, sondern auch die Kondensatoren für den nächsten Shoot-Through-Zustand auflädt, liegt er betragsmäßig deutlich über dem Zwischenkreisstrom, so dass IGBTs mit höherer Stromtragfähigkeit (vgl. Tabelle 4.4) verwendet werden müssen. Dennoch tragen die hohen Shoot-Through-Ströme signifikant zu den Durchlassverlusten bei. Da die Schaltverluste nach (4.37) bis (4.39) proportional zu Spannung, Strom und Frequenz sind, kommt es zusätzlich zu höheren Schaltverlusten.

Betrachtet man die Wirkungsgrade der Wechselrichter, so spiegelt sich der oben erwähnte parabelförmige Verlauf der Verluste im Wirkungsgrad als ein Absinken der Kurve wie-

der, sobald die Verluste überproportional steigen. Dieser Punkt wird innerhalb des hier betrachteten Eingangsleistungsbereiches nur beim NPC erreicht, da hier die ohmschen Verluste stärker ins Gewicht fallen als bei den Wechselrichtern mit 1200 V-IGBTs. Im unteren Leistungsbereich führt die Schleusenspannung der IGBTs zu einem signifikanten Einbruch des Wirkungsgrades.

Abbildung 4.29 zeigt die nach der Methode der Messung von Eingangs- und Ausgangsleistung gemäß 4.6 erzielten Wirkungsgrade des Z-Source-Wechselrichters und der beiden spannungsgespeisten Zwei- und Dreistufen-Wechselrichter. Auf diese Weise werden alle Verluste, die im Leistungsteil entstehen, erfasst. Qualitativ wird hierbei das gleiche Ergebnis wie in der Simulation erzielt, der NPC weist wieder den höchsten Wirkungsgrad auf, gefolgt vom spannungsgespeisten Wechselrichter. Der Wirkungsgrad des Z-Source liegt sehr deutlich darunter.

Quantitativ sind jedoch einige Unterschiede festzustellen: Der Wirkungsgrad des spannungsgespeisten Wechselrichters sinkt im Teillastbereich deutlich stärker ab, als in der Simulation, da im Experiment zusätzliche Verluste auf Grund von Symmetrierungswiderständen für die Kondensatoren anfallen, die nur von der auf konstant 800 V geregelten Zwischenkreisspannung abhängen, nicht jedoch von der Eingangsleistung.

Die Kurve des Wirkungsgrades beim Z-Source-Wechselrichter entspricht nicht dem simulierten Verlauf. Die Ursache ist in erster Linie in den passiven Elementen des Zwischenkreises zu finden, in denen insbesondere bei größeren Leistungen hohe Verluste auftreten und damit der Wirkungsgrad über den gesamten Eingangsleistungsbereich reduziert ist. Für den Z-Source-Wechselrichter können daher die Verluste in den passiven Bauteilen nicht vernachlässigt werden, da sie bis zu 30 % der Verluste ausmachen. An dieser Stelle muss jedoch darauf hingewiesen werden, dass die Zwischenkreisdrossel auf einem Schnittbandkern gewickelt ist, der für den hier auftretenden Stromverlauf nachteilig ist. Die Verwendung eines besser geeigneten Ferritkernes würde jedoch zu Kosten für die Gleichstromdrossel in Größenordnungen des gesamten Wechselrichters führen. Da der Z-Source Wechselrichter auf Grund seines schlechten Wirkungsgrades für Anwendungen im Bereich der Photovoltaik ungeeignet ist, wurde in dieser Arbeit von weitergehenden Optimierungen abgesehen und auf Untersuchungen in [148] verwiesen.

Bei den beiden spannungsgespeisten Topologien kann festgestellt werden, dass der gemessene Wirkungsgrad beim NPC 0,7 und bei VSI 1,7 Prozentpunkte unter den simulierten Ergebnissen liegt. Begründet werden kann dies mit der halben Schaltfrequenz des Drei-Stufen-Wechselrichters, die gemäß (2.28) bis (2.33) und (2.11) zu deutlich geringeren Verlusten in den Induktivitäten und Kapazitäten des LCL-Filters führen. Hinzu kommt, dass nur die halbe Zwischenkreisspannung gegen die wechselrichterseitige Induktivität ge-

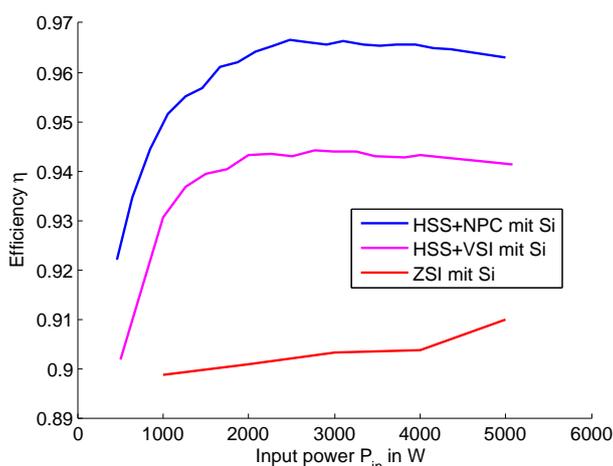


Abb. 4.29: Gemessener Wirkungsgrad des Z-Source-Wechselrichters und der spannungsgespeisten Zwei- und Dreistufen-Wechselrichter jeweils mit Hochsetzsteller am Eingang über der Eingangsleistung. Randbedingungen gemäß Tabelle 4.3

schaltet wird und damit die Fläche der Hystereseurve ebenfalls verkleinert wird. Der leichte Abfall des Wirkungsgrades bei hohen Leistungen beim VSI kann mit den seriellen ohmschen Verlusten der Schaltung und insbesondere in den Wicklungen des Netzfilters begründet werden.

Abschließend wird festgestellt, dass die NPC-Topologie hinsichtlich ihres Wirkungsgrades uneingeschränkt für Photovoltaik Anwendungen geeignet ist. Der Zweistufenwechselrichter mit Silizium-Leistungshalbleitern ist nur bedingt geeignet. Es bietet sich jedoch an, ihn wegen seiner geringen Zahl an Leistungshalbleitern und des zu SiC-Leistungshalbleitern passenden Sperrspannungsniveau hinsichtlich einer Performancesteigerung unter Verwendung von modernen Siliziumkarbid-Schaltern zu untersuchen. Siliziumkarbid-Leistungshalbleiter sind für die NPC-Topologie nicht sinnvoll, da sie erst oberhalb von 800 V Vorteile bieten, da dann keine Silizium-MOSFETs mehr eingesetzt werden können (vgl. Kapitel 3.7). Wegen der hohen Preise pro Bauteil sollten ohnehin nur die schnell schaltenden äußeren Ventile als SiC-Leistungshalbleiter ausgeführt werden, während für die inneren günstige Leistungshalbleiter mit geringen Durchlassverlusten ausreichend sind. Die dynamischen Eigenschaften spielen hier eine untergeordnete Rolle, da die inneren Leistungshalbleiter mit 50 Hz geschaltet werden.

Aus diesen Gründen wird der Zweistufenwechselrichter mit SiC-EMJFETs genauer untersucht. Der NPC-Wechselrichter wird als Referenz weiterhin betrachtet. Die Simulation der Verluste in Abbildung 4.30 zeigt, dass die Verlustleistung des VSI deutlich verringert werden kann. Die Ursache dafür ist vorrangig das deutlich bessere dynamische Verhalten der SiC-JFETs, das zu geringeren Schaltverlusten führt, die damit in der gleichen Größenordnung wie beim 600 V IGBT liegen. Gleichzeitig sind die Durchlassverluste im Vollast-

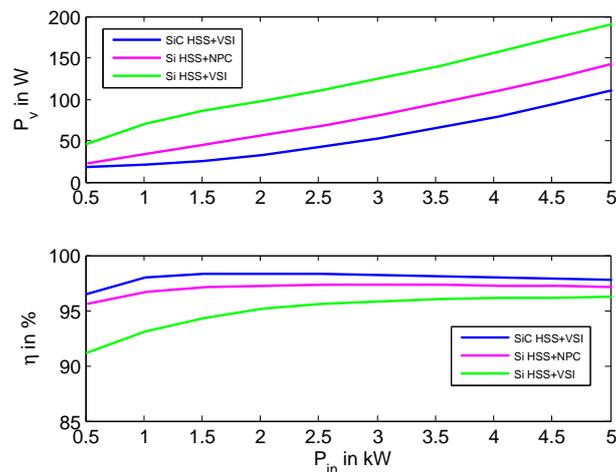


Abb. 4.30: Simulierte Verluste der Leistungshalbleiter über der Eingangsleistung und Wirkungsgrad der Leistungshalbleiter beim Dreistufenwechselrichter mit Si-LHL und beim spannungsgespeisten Zweistufen-Wechselrichter sowohl mit Si- und SiC-LHL jeweils mit Hochsetzsteller am Eingang. Randbedingungen gemäß Tabelle 4.3

bereich nahezu identisch zum IGBT und wegen der nicht vorhandenen Schwellenspannung im Teillastbereich sogar geringer. Dennoch ist zu beobachten, dass mit den SiC-JFETs die Verluste bei sehr kleinen Eingangsleistungen nicht gegen Null gehen. Grund dafür sind die Ansteuerungsverluste, die durch den kleinen Gatestrom im eingeschalteten Zustand entstehen. Dies ist auch der Grund dafür, dass sich die Verluste des VSI mit SiC-Leistungshalbleitern im unteren Teillastbereich dem NPC annähern.

Das Verlustverhalten des SiC-VSI wirkt sich auf den Wirkungsgrad als eine signifikante Steigerung um 2% im Volllastbereich gegenüber dem Si-VSI aus. Insgesamt können mit den EMJFETs über weite Leistungsbereiche die höchsten Wirkungsgrade erzielt werden.

Die gemessenen Wirkungsgrade dieser drei Topologien sind in Abbildung 4.31 abgebildet. Die Messungen bestätigen die Simulationsergebnisse hinsichtlich der Wirkungsgradsteigerung durch die Verwendung von SiC-Leistungshalbleitern. Im Vergleich zur NPC-Topologie ist jedoch ein sehr ähnlicher Verlauf des Wirkungsgrades festzustellen. Die aus der Simulation erwarteten höheren Wirkungsgrade bei hohen Leistungen können nicht realisiert werden, da in diesem Bereich die höheren Verluste in der wechselrichterseitigen Filterinduktivität die geringen Verluste der Leistungshalbleiter dominieren. Die höheren Drosselverluste kommen durch den doppelten Spannungshub und den damit verbundenen höheren Hystereseverlusten zustande. Die Ansteuerungsverluste sind erst bei sehr geringen Leistungen zu beobachten.

Diese Ergebnisse zeigen, dass durch die Verwendung von SiC-Leistungshalbleitern die gleiche Performance von Solarwechselrichtern bei gleichem Aufwand an passiven Elementen

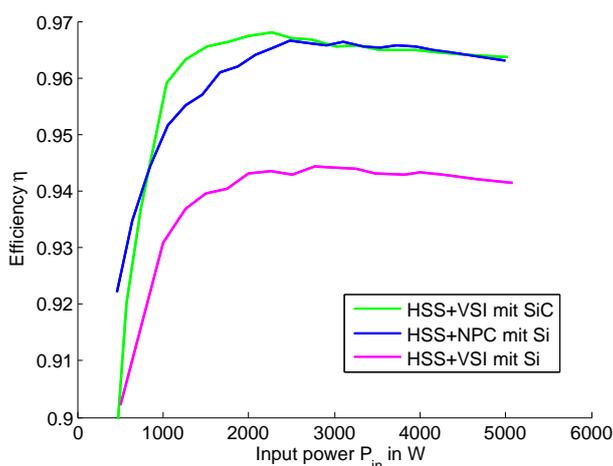


Abb. 4.31: Gemessener Wirkungsgrad des VSI mit Si- und SiC-Leistungshalbleitern und des NPC mit Si-Leistungshalbleitern jeweils mit Hochsetzsteller am Eingang über der Eingangsleistung. Randbedingungen gemäß Tabelle 4.3

erzielt werden kann wie mit einer Drei-Stufen-Topologie. Die Vorteile sind in einer weniger komplexen Schaltung und damit einfacherer Ansteuerung zu finden. Durch die halbe Anzahl an Leistungshalbleitern wird auch die Ausfallwahrscheinlichkeit dieser und deren Treiber reduziert. Außerdem kann der Leistungsteil auf diese Weise deutlich kompakter ausgeführt werden. Dem gegenüber steht auf Grund der höheren Schaltfrequenz und insbesondere der steileren Schaltflanken eine höhere Aussendung von leitungsgebundenen Störungen und elektromagnetischer Strahlung, die ein optimiertes Design des Leistungsteils gemäß Kapitel 4.7 erfordert. Die höhere Schaltfrequenz verlangt außerdem mehr Rechenleistung im Mikrocontroller.

4.8.2 Einfluss der wechselrichterseitigen Induktivität auf den Wirkungsgrad

Um den Einfluss der wechselrichterseitigen Induktivitäten auf den Wirkungsgrad des Umrichters erklären zu können, werden zunächst die Verlustmechanismen untersucht.

Die *Kupferverluste* sind abhängig vom Quadrat des Effektivwerts des Stromes und vom ohmschen Widerstand des Kupfers und damit von der Länge der Wicklung. Zusätzliche Verluste auf Grund von Stromverdrängung müssen nach Gleichungen (2.23) und (2.26) berücksichtigt werden.

Für die *Kernverluste* sind die Eigenschaften des Kernmaterials und die Schaltwelligkeit verantwortlich, während der 50 Hz-Anteil des Stromes vernachlässigt werden kann.

Die *Durchlassverluste* der Leistungshalbleiter sind bei FET Leistungshalbleitern wie die Kupferverluste proportional zum Quadrat des Effektivwertes des Stromes. Dem gegenüber stehen bipolare Bauteile, deren Durchlassverluste teilweise proportional zum Mittelwert des Stromes sind.

Die *Schaltverluste* können in etwa als proportional zum Effektivwert des Stromes angenommen werden. Da die Rückstromspitze der SiC-Schottky Diode sehr schwach ausgeprägt ist, sind beim Si-IGBT die Einschaltverluste signifikant kleiner als die Ausschaltverluste. Dies hat zur Folge, dass eine große Welligkeit zu größeren Schaltverlusten führt als eine kleine. Bei dem verwendeten EM-JFET sind die Ein- und Ausschaltverluste in etwa gleich groß, so dass hier die Welligkeit keinen Einfluss auf die Schaltverluste hat.

Der größte Anteil der Verluste eines Wechselrichters tritt in den Leistungshalbleitern auf, jedoch kann durch die Wahl des netzseitigen Filters der Gesamtwirkungsgrad maßgeblich beeinflusst werden. Wird wie im folgenden ein LCL Filter betrachtet, so handelt es sich um einen Tiefpass 3. Ordnung, bei dem die hochfrequenten Anteile des Stromes zunächst durch die wechselrichterseitige Induktivität gedämpft werden und der verbleibende Anteil über den Kondensator, der für hochfrequente Ströme wie ein Kurzschluss wirkt, abfließt. Die netzseitige Induktivität kann klein gewählt werden und hat die Aufgabe, den Einfluss der meist unbekanntenen Induktivität des Netzes auf die Regelung klein zu halten. Die Amplitude der Stromwelligkeit wird durch die Größe der netzseitigen Induktivität beeinflusst.

Im Folgenden sollen die Verlustmechanismen, die im Zusammenhang mit der Größe der Induktivität stehen, erläutert werden, sowie der Einfluss des Kernmaterials und der Leistungshalbleiter untersucht werden. Alle Untersuchungen erfolgen experimentell bei einer konstanten Eingangsleistung von 2,15 kW.

Zunächst wird die Schaltfrequenz konstant bei 21,43 kHz gehalten und der Wirkungsgrad in Abhängigkeit der Induktivität gemessen und in Abbildung 4.32 aufgetragen. Dabei werden Induktivitäten mit fünf Abgriffen verwendet. Es ist zu erkennen, dass der Einfluss des Kernmaterials signifikant größer ist als die Verwendung von SiC- oder Si-Leistungshalbleitern. So kann unter Verwendung einer kleinen Induktivität (z.B. 2 mH) der Wirkungsgrad bei Verwendung eines Pulverkerns anstelle eines Schnittbandkerns um 1,6 Prozentpunkte (pp.) bei Si-Leistungshalbleitern und sogar um 2,3 pp. bei SiC-Leistungshalbleitern gesteigert werden. Bei einer großen Induktivität ist die Steigerung des Wirkungsgrades in Abhängigkeit vom Kernmaterial deutlich geringer (0,6 pp. und 0,4 pp.). Den größten Einfluss auf dieses Verhalten haben die Kernverluste, die mit steigender Induktivität geringer ausfallen, da die Stromwelligkeit abnimmt und damit auch die umschlossene Fläche der BH-Kurve, die proportional zu den Ummagnetisierungsver-

lusten ist. Hinzu kommt, dass auch die Wirbelströme im Spulenkern abhängig von der Stromwelligkeit sind und damit ebenfalls mit steigender Induktivität abnehmen. Die Ummagnetisierungsverluste bewegen sich bei den beiden verwendeten Kernmaterialien in der gleichen Größenordnung, wohingegen im Pulverkern nahezu keine Wirbelströme entstehen, während sie im Schnittbandkern stark ausgeprägt sind. Da die Wirbelströme proportional zur Stromwelligkeit sind, tritt dieser Effekt besonders bei kleinen Induktivitäten und, wie später gezeigt wird, bei hohen Schaltfrequenzen auf.

Mit zunehmender Induktivität steigt jedoch auch die Anzahl der Wicklungen, so dass sich die Kupferverluste erhöhen. Dieser Verlustmechanismus ist jedoch deutlich geringer als die Verlustmechanismen im Kernmaterial, zumal die Kupferverluste nur mit der Wurzel der Induktivität ansteigen. Dennoch lässt sich bei Verwendung des relativ verlustarmen Pulverkernes ab einer Induktivität von etwa 3,5 mH erkennen, dass die Kupferverluste gegenüber den Kernverlusten überwiegen und der Wirkungsgrad wieder sinkt. Damit kann für eine definierte Schaltfrequenz ein verlustminimales Optimum für die Induktivität bestimmt werden. Für den Schnittbandkern wird dieses Optimum bei der hier verwendeten Schaltfrequenz jedoch erst jenseits von realistischen Baugrößen für Induktivitäten erreicht.

Die Größe der Induktivität beeinflusst indirekt auch die Verluste, die in den Leistungshalbleitern auftreten, da die Welligkeit den Effektivwert des Stromes beeinflusst. So verringert sich der gemessene Effektivwert des Stromes bei einer Verdoppelung der Induktivität von 2 auf 4 mH um nahezu 12 %. Da die Durchlassverluste bei unipolaren Bauteilen wie dem SiC-JFET proportional zum Quadrat des Effektivwertes des Stromes ansteigen, kann aus Abbildung 4.32 abgelesen werden, dass der Wirkungsgrad beim SiC-Wechselrichter schneller mit der Induktivität ansteigt als beim Si-Wechselrichter. Bei den verwendeten bipolaren IGBTs ist der ohmsche Anteil an den Durchlassverlusten sehr klein, da der größte Anteil durch die Schleusenspannung und dem Mittelwert des Stromes verursacht werden. Der Mittelwert wird jedoch durch die Stromwelligkeit nicht beeinflusst.

Es ist anzunehmen, dass dieser Effekt noch stärker ausfällt, als in der Abbildung zu erkennen ist, da der Effektivwert ebenfalls Einfluss auf die Schaltverluste haben kann. Dies ist immer dann der Fall, wenn sich die Einschaltverluste von den Ausschaltverlusten deutlich unterscheiden. Für die SiC-JFETs ist dies nicht der Fall, jedoch aber für die IGBTs, die von Infineon so ausgelegt wurden, dass bei Verwendung der integrierten Diode die Einschaltverluste in der gleichen Größenordnung wie die Ausschaltverluste liegen. Durch die Verwendung der SiC-Freilaufdiode ist dies jedoch nicht mehr gegeben, da die Einschaltverluste durch die Rückstromspitze nahezu entfallen und damit die Ausschaltverluste den weitaus größeren Anteil an den Schaltverlusten ausmachen. Eine große Welligkeit des Stromes hat nun zur Folge, dass der IGBT bei einem kleinen Momentanstrom eingeschalt-

tet wird, der während der Leitphase linear ansteigt und schließlich ein deutlich größerer Strom abgeschaltet werden muss. Da beim Abschalten die größeren Verluste entstehen, steigen die Schaltverluste mit der Stromwelligkeit an.

Neben der Induktivität kann die eben ausführlich diskutierte Welligkeit des Stromes auch über die Schaltfrequenz beeinflusst werden. Eine höhere Schaltfrequenz führt dabei zu einer geringeren Stromwelligkeit. In Abbildung 4.33 ist der Wirkungsgrad über der Schaltfrequenz dargestellt. Die wechselrichterseitige Induktivität wird konstant auf 3 mH gehalten. Wird auf diese Weise die Welligkeit reduziert, ist zu beachten, dass die Schaltverluste schnell ansteigen. Nach (2.29) und (2.30) kann ein tendenzielles Verhalten der Kernverluste abgeschätzt werden. Während die Wirbelstromverluste in etwa konstant bleiben, da die Frequenz und das B-Feld (\propto Welligkeit) jeweils quadratisch eingehen, ist zu erwarten, dass die Hystereseverluste mit steigender Frequenz abnehmen, da für die Frequenz ein linearer Zusammenhang besteht und die Welligkeit über das B-Feld mit der 1,5-ten bis zweiten Potenz in den Gleichungen berücksichtigt wird.

Dies hat zur Folge, dass der Wirkungsgrad in allen Wechselrichter-Spulenkombinationen zunächst ansteigt und anschließend abfällt. Bei dem SiC-Wechselrichter wird der beste Wirkungsgrad bei einer höheren Schaltfrequenz erreicht, da hier die Schaltverluste signifikant geringer sind. Für noch größere Schaltfrequenzen dominieren aber die Schaltverluste mehr und mehr alle anderen Verlusteffekte, so dass der Wirkungsgrad nahezu proportional zur Frequenz abnimmt. Deshalb fällt die Wirkungsgradkurve des Si-Wechselrichters steiler als beim SiC-Umrichter.

Die Steigerung des Wirkungsgrades durch Verwendung von SiC-Komponenten beträgt unter Verwendung des Pulverkerns 1 % und beim Schnittbandkern nur 0,5 %.

Die parasitäre Kapazität der Induktivitäten führt in erster Linie zu einer Erhöhung der Einschaltverluste und einer Absenkung der Ausschaltverluste, da diese Kapazität im Moment des Einschaltens wie ein Kurzschluss wirkt und sich der resultierende Strom auf den Einschaltstrom addiert. Beim Abschalten sinkt der Strom durch den Leistungshalbleiter während des Anstiegs der Spannung ab, da gleichzeitig die Spannung über der Drossel und damit auch über der parasitären Kapazität fällt, so dass der Drosselstrom aus eben dieser Kapazität bereitgestellt wird und nicht durch den Leistungshalbleiter fließt. Dieser Effekt ist unabhängig von der Stromwelligkeit, da zum Laden und Entladen der gleiche Strom benötigt wird. Jedoch wird der Effektivwert des Stromes dadurch erhöht, während der Mittelwert unbeeinflusst bleibt.

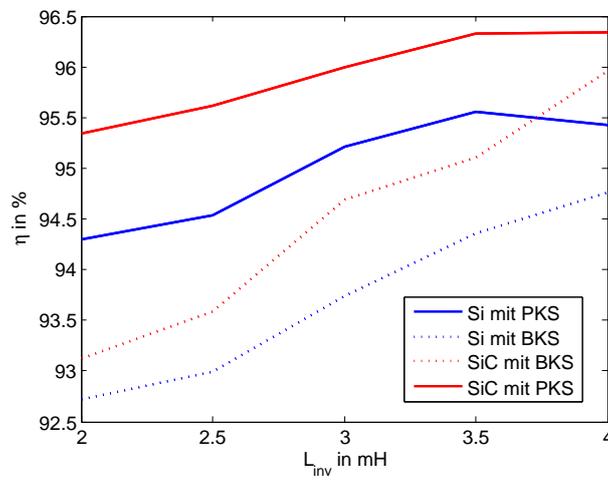


Abb. 4.32: Gemessene Wirkungsgrade des Si- und SiC-Wechselrichters mit Pulver- und geblechten Eisenkernspulen über der wechselrichterseitigen Induktivität bei 21,43 kHz und einer Eingangsleistung von 2,15 kW, weitere Randbedingungen gemäß Tabelle 4.3

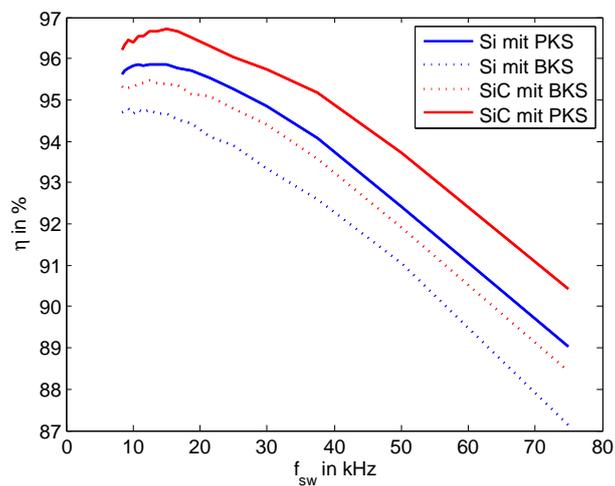


Abb. 4.33: Gemessene Wirkungsgrade des Si- und SiC-Wechselrichters mit Pulver- und geblechten Eisenkernspulen über der Schaltfrequenz f_{sw} bei $L_{inv} = 3$ mH und einer Eingangsleistung von 2,15 kW, weitere Randbedingungen gemäß Tabelle 4.3

4.9 Zusammenfassung und Fazit

4.9.1 Zusammenfassung

In diesem Kapitel wurde ein Demonstrator für einen wirkungsgradoptimierten PV-Wechselrichter mit Siliziumkarbid-Leistungshalbleitern entwickelt und mit einem Wechselrichter, der nach dem aktuellen Stand der Technik aufgebaut wurde, verglichen. Dafür wurden zunächst die Randbedingung des Systems so festgelegt, dass sie einen typischen Anwendungsfall widerspiegeln. Ausserdem wurde auf die Problematik der Leckströme, die bei transformatorlosen Wechselrichtern auftritt, eingegangen und Lösungen für ein- und dreiphasige Anwendungen vorgestellt. Als mögliche Wechselrichtertopologien wurden die einphasigen Schaltungen H5 und HERIC im Dreiphasensystem sowie die dreiphasigen Topologien Z-Source und spannungsgespeister zwei- und dreistufiger Wechselrichter hinsichtlich ihrer Eignung für PV-Anlagen mit SiC-Leistungshalbleiter untersucht. Im Labor wurden ausschließlich die dreiphasigen Wechselrichter aufgebaut, da nur diese für die genannten Randbedingungen geeignet erschienen. Die dreistufige Neutral Point Clamped Topologie erwies sich wegen der geringen geforderten Sperrspannung der Leistungshalbleiter als nicht interessant für SiC-Leistungshalbleiter, wurde jedoch wegen ihrer uneingeschränkten Eignung für PV-Wechselrichter als Referenzschaltung weiter verfolgt. Der Z-Source-Wechselrichter eignet sich gut für SiC-Leistungshalbleiter, wies jedoch einen sehr viel geringeren Wirkungsgrad als der zweistufige Wechselrichter auf, so dass dieser für die weiteren Untersuchungen mit SiC-Komponenten ausgewählt wurde. Neben der simulativen und messtechnische Bestimmung der Verluste wurden für die genannten Schaltungen Formeln zur analytischen Berechnung der Verluste in jedem einzelnen Leistungshalbleiter hergeleitet. Einen weiteren Schwerpunkt dieses Kapitel stellte die Entwicklung eines für SiC-Leistungshalbleiter geeigneten Schaltungslayouts dar, dass die Einflüsse der viel schnelleren Strom- und Spannungsänderungen auf parasitäre Elemente berücksichtigte. Hier konnten einige allgemeingültige Regeln aufgestellt und ein innovatives Leiterplatten-design entworfen werden. Abschließend wurden die verschiedenen Topologien simulativ und messtechnisch miteinander verglichen, wobei auch der Einfluss der wechselrichterseitigen Induktivitäten berücksichtigt wurden.

4.9.2 Fazit

Transformatorlose Wechselrichter eignen sich besonders um sehr hohe Wirkungsgrade zu erzielen. Die damit verbundenen hohen Leckströme an den Solarmodulen können mit

einphasigen Topologien ausreichend minimiert werden, während bei dreiphasigen Schaltungen der Mittelpunkt des Zwischenkreises geerdet werden muss. Das Zusammenschalten von drei einphasigen Wechselrichtern zur dreiphasigen Netzeinspeisung, kann wegen der hohen Komplexität der Schaltung als nicht wirtschaftlich betrachtet werden.

Bei den dreiphasigen Topologien konnte gezeigt werden, dass der Z-Source-Wechselrichter wegen seines geringen Wirkungsgrad ungeeignet für Photovoltaiksystem ist. Der Neutral Point Clamped Wechselrichter weist durch die Verwendung von Bauteilen mit einer geringeren Sperrspannung und der Möglichkeit ihn wegen seines dritten Spannungslevels mit halber Schaltfrequenz zu betreiben einen sehr hohen Wirkungsgrad auf, der deutlich über dem Wirkungsgrad eines zweistufigen spannungsgespeisten Wechselrichters mit Si-Leistungshalbleitern und gleichem Netzfilter liegt. Es konnte jedoch sowohl simulativ als auch messtechnisch gezeigt werden, dass mit dem Zwei-Stufen-Wechselrichter unter Verwendung von Siliziumkarbid-Leistungshalbleitern ähnliche und im Teillastbereich sogar noch bessere Wirkungsgrade erzielt werden können. Grund dafür sind die in Kapitel 2.2 erarbeiteten elektrischen Eigenschaften dieser Leistungshalbleiter. Neben dem hohen Wirkungsgrad benötigt diese Schaltung die minimale Anzahl an Leistungshalbleitern für einen Dreiphasenwechselrichter. Damit kann eine höhere Zuverlässigkeit erzielt werden, da die Anzahl an Komponenten sowohl im Leistungsteil als auch in der Ansteuerung deutlich geringer ist. Daneben gestaltet sich auch die Ansteuerung der Leistungshalbleiter einfacher, so dass potentiell Rechenleistung im Mikrocontroller eingespart werden kann.

Auf Systemebene eignen sich die SiC-Bauteile, die Leistungsdichte des Wechselrichters zu steigern. Denn die Chips selbst sind deutlich leistungsstärker als vergleichbare Si-Komponenten, so dass weniger Chipfläche aber auch weniger Treiberschaltungen notwendig sind. Da diese Komponenten nur einen geringen Teil des Wechselrichter ausmachen, ist ihr mechanischer Einfluss auf die Leistungsdichte allerdings gering. Jedoch kann die Schaltfrequenz mit SiC-Leistungshalbleiter gesteigert werden. Dies ermöglicht signifikante Einsparungen im Bereich der passiven Komponenten, die nicht nur einen großen Teil des Volumen eines Wechselrichters einnehmen sondern auch das Gewicht des Umrichters stark beeinflussen.

Neben der zur Zeit noch höheren Kosten für die SiC-Leistungshalbleiter, die aber eventuell auf Systemebene eingespart werden könnten, ist als ein weiterer Nachteil die Notwendigkeit eines sehr optimierten Schaltungslayout zu nennen, um den Einfluss der parasitären Elemente auf einem akzeptablen Niveau zu halten. Die in diesem Kapitel vorgestellte Leiterplattengestaltung zeigt, wie diese Ziel bei der Verwendung von diskreten Bauteilen erreicht werden kann.

Je schneller die Leistungshalbleiter schalten und je größer die Schaltfrequenz gewählt

wird, desto wichtiger wird auch die richtige Wahl von passiven Komponenten und hier insbesondere die wechselrichterseitigen Filterinduktivitäten. Wie im letzten Teil dieses Kapitels gezeigt wurde, können sie die Gesamtperformance des Wechselrichter erheblich in die eine oder andere Richtung beeinflussen.

5 Zusammenfassung, Fazit und Ausblick

5.1 Zusammenfassung

Die Zielsetzung dieser Arbeit bestand darin, einen wirkungsgradoptimierten Wechselrichter für Photovoltaikanlagen zu entwerfen, wobei als Leistungshalbleiter moderne Siliziumkarbid-Bauteile zum Einsatz kommen sollten. Aus dieser Zielsetzung wurden zwei Schwerpunkte abgeleitet: Zum einen die Untersuchung der nur als Labormuster vorliegenden Leistungshalbleiter und zum anderen die Integration dieser neuen Technologie in den Wechselrichter durch neue Ansätze im Umrichterdesign.

In Kapitel 2 wurden die Grundlagen zu allen später behandelten Themen gelegt. Nach einer Einführung in netzgebundene Photovoltaikanlagen wurde auf die wichtigsten Aspekte der Halbleiterphysik eingegangen, die für ein gutes Verständnis der modernen Leistungshalbleiter notwendig erschienen. Darauf aufbauend wurde der Photovoltaikgenerator beschrieben und ein Überblick über die aktuell verfügbaren passiven Bauteile gegeben. Dieses Kapitel endete mit einer Beschreibung der Anforderungen an die Treiber, die für alle untersuchten Leistungshalbleiter Gültigkeit hatten, und der Methodik zur Charakterisierung eben dieser Leistungshalbleiter.

Kapitel 3 beschrieb die Ergebnisse der messtechnischen Untersuchung der modernen Siliziumkarbid-Leistungshalbleiter und endete mit einem Vergleich dieser Bauteile mit einem aktuellen Silizium-IGBT.

Insbesondere wurde das Funktionsprinzip der im Zeitraum 2007 bis 2009 verfügbaren SiC-Leistungshalbleiter, Bipolartransistor, DM-JFET und EM-JFET beschrieben und auf die besonderen Anforderungen der Ansteuerung eingegangen. Eine wichtige Erkenntnis ist, dass sich die Ansteuerung der modernen Leistungshalbleiter stark von den herkömmlichen Silizium-IGBTs und MOSFETs unterscheidet. So benötigt der Bipolartransistor einen nicht zu vernachlässigenden Strom um eingeschaltet zu bleiben, während die JFETs

nur mit einer negativen Spannung sicher im ausgeschalteten Zustand gehalten werden können. Der EM-JFET wird bereits bei einigen wenigen Volt leitend, während der DM-JFET sogar schon bei einer Gatespannung von 0 V den Nennlaststrom führen kann. Außerdem war das Schaltungsdesign der Treiber so zu entwerfen, dass sie unempfindlich gegen elektromagnetische Einkopplung sind und nicht unbeabsichtigt durch die sehr viel steileren Schaltflanken ein- oder ausgeschaltet werden.

Die elektrische Charakterisierung wurde in das statische und dynamische Verhalten aufgeteilt.

Beim statischen Verhalten wurden insbesondere die Durchlasseigenschaften sowie die Ansteuerungsverluste untersucht. Die I-U-Kennlinie des IGBT wurde zunächst durch die typische Sättigungsspannung gekennzeichnet und hatte anschließend einen ohmschen Verlauf. Die Durchlassverluste stiegen leicht mit der Temperatur an. Der Bipolartransistor zeigte genauso wie die beiden JFETs eine rein ohmsche I-U-Charakteristik. Jedoch war bei den SiC-Komponenten der Einfluss der Temperatur auf die Durchlassverluste deutlich ausgeprägter als beim IGBT. Generell waren die Durchlassverluste der SiC-Komponenten im Teillastbetrieb geringer als beim IGBT. Im Volllastbereich wiesen die SiC-Leistungshalbleiter auf Grund der unterschiedlichen Kennlinien die höheren Durchlassverluste auf. Dieser Vergleich war jedoch durchaus problematisch, da der Referenz-IGBT eine sehr viel größere Chipfläche besaß. Beim Bipolartransistor fielen neben den Durchlassverlusten des Laststroms nicht zu vernachlässigende Verluste durch den Basisstrom an. Auch der EM-JFET benötigte im Leitzustand einen Gatestrom, der jedoch deutlich geringer als der Basisstrom des BJTs war.

Bei der dynamischen Betrachtung wurde das Ein- und Ausschaltverhalten untersucht. Dabei spielten neben den wichtigen Schaltenergien auch die Schaltzeiten und die Strom- und Spannungsverläufe eine Rolle. Das Einschaltverhalten des IGBTs mit einer SiC-Freilaufdiode entsprach hinsichtlich Schaltzeiten, Verlusten und Zeitverläufen weitestgehend den Ergebnissen, die mit SiC-Leistungshalbleitern erzielt wurden. Der Ausschaltvorgang dauerte bei dem IGBT jedoch mehr als doppelt so lange wie beim BJT und DM-JFET. Im Vergleich zum EM-JFET, der mit weniger als 10 ns schaltet, wurde sogar die 20-fache Zeit gemessen. Gleichzeitig konnte beobachtet werden, dass die Schaltverzögerungszeiten ebenfalls nur einige Nanosekunden dauerten und damit die notwendige Totzeit in Wechselrichteranwendungen stark reduziert werden konnte. Folglich konnte eine deutliche Verbesserung der Qualität der Ausgangströme erreicht werden.

Im Einzelnen wies der EM-JFET die geringsten Schaltverluste auf. Der DM-JFET und der BJT hatten ähnliche Schaltverluste, die allerdings doppelt so hoch waren wie beim EM-JFET. Eine weitere Verdopplung der Schaltenergie war beim IGBT zu beobachten.

Insgesamt wiesen die SiC-Leistungshalbleiter signifikant bessere dynamische Eigenschaften auf, als der Referenz-Si-IGBT in der gleichen Strom- und Spannungsklasse. So konnte zum Beispiel bei gleichen Schaltverlusten die Schaltfrequenz beim EM-JFET im Vergleich zum IGBT verfünffacht werden.

Die maximale Sperrschichttemperatur der JFETs wurde mit 175°C und des BJT mit 250°C angegeben. Jedoch ließ die elektrische Performance oberhalb von 150°C stark nach.

In Kapitel 4 wechselte der Schwerpunkt der Untersuchungen von der Komponentenebene zur Schaltungs- und Systemebene. An Hand eines dreiphasigen Photovoltaikwechselrichters wurde untersucht, in wieweit moderne SiC-Leistungshalbleiter Vorteile in der Anwendung bringen könnten.

Nach den Festlegungen der Randbedingungen, die ein typisches PV-System widerspiegeln, wurde die Entstehung und die damit verbundene Problematik der Leckströme in transformatorlosen PV-Systemen erläutert. Da in der Vergangenheit für dreiphasige Anwendungen häufig drei einphasige Wechselrichter verwendet wurden, wurden die wichtigsten Topologien H5 und HERIC genauer untersucht und mit dem spannungsgespeisten Wechselrichter verglichen. Es stellte sich schnell heraus, dass mit einphasigen Topologien für diese Anwendung keine überzeugenden Ergebnisse erzielt werden konnten.

Daher wurde im Weiteren der Fokus auf den spannungsgespeisten Wechselrichter, den Neutral-Point-Clamped Wechselrichter und den Z-Source-Wechselrichter gelegt, deren Funktionsweisen in der jeweiligen dreiphasigen Variante untersucht und erläutert wurden. Nach einem Exkurs in die Regelung der Wechselrichter, die wegen der Leckstromproblematik einige Besonderheiten aufwies, wurden für alle Topologien die Verluste der Leistungshalbleiter analytisch bestimmt.

Für den zweistufigen Wechselrichter wurde ein Leiterplattenlayout entwickelt, das den sehr schnellen Schaltflanken von Siliziumkarbid-Leistungshalbleitern Rechnung trägt. Es konnte ein Layout erreicht werden, bei dem nahezu der gesamte Kommutierungspfad eines jeden Schalters flächig und insbesondere Hin- und Rückleiter übereinander auf der beidseitig bedruckten Leiterplatte lagen. Zudem erlaubte das Design die extrem niederinduktive Integration von Kommutierungskapazitäten, die zu einer weiteren Halbierung der Streuinduktivität im Kommutierungspfad führten.

Auf Basis dieser Erkenntnisse wurden die drei Topologien simulativ und messtechnisch hinsichtlich ihrer Verluste bzw. Wirkungsgrade zunächst mit Silizium-Schaltern und Siliziumkarbid-Dioden verglichen. Dabei wurde schnell deutlich, dass der Z-Source-Wechselrichter, obwohl er einen Leistungshalbleiter weniger enthält, signifikant höhere Verluste als die anderen beiden Topologien aufwies, so dass er für die folgenden Untersuchungen

nicht weiter berücksichtigt wurde. Der NPC-Wechselrichter hatte in allen Betriebspunkten den höchsten Wirkungsgrad, während der VSI im Mittel 2%-Punkte darunter lag. Auf Grund der unterschiedlichen Spannungsklassen der IGBTs bei den beiden Topologien eignete sich nur der VSI für SiC-Leistungshalbleiter. Mit der Verwendung von EM-JFETs konnte der Wirkungsgrad auf das gleiche Niveau wie beim NPC-Wechselrichter gesteigert werden. Im Teillastbereich wurden sogar deutlich höhere Wirkungsgrade erreicht.

Abschließend wurde der Einfluss der passiven Komponenten auf die Performance des Wechselrichtersystems untersucht. Hier zeigte sich, dass insbesondere die Bauweise und Größe der wechselrichterseitigen Induktivität einen gut messbaren Einfluss auf den Wirkungsgrad hat.

5.2 Fazit

Insbesondere das gute Verhalten im Teillastbereich aber auch die überragenden dynamischen Eigenschaften machen Siliziumkarbid-Leistungshalbleiter interessant für den Einsatz in Photovoltaikwechselrichter. Sie sind geeignet, den Trend hin zu kompakten, leichten und gleichzeitig kostengünstigen und hocheffizienten Wechselrichtern zu ermöglichen. Dafür genügt es jedoch nicht, nur die Leistungshalbleiter auszuwechseln. Vielmehr muss der gesamte Aufbau des Wechselrichters an die modernen Leistungshalbleiter angepasst werden. Dazu gehört die Topologie, die Ansteuerung der Leistungselektronik, das Leiterplatten- oder Leistungsmodullayout, die Induktivitäten aber auch die Messelektronik und der Prozessor, der sehr viel schneller die Signale für die Leistungshalbleiter generieren muss.

Werden die Ergebnisse mit denen, die mit herkömmlichen Komponenten erreichbar sind, verglichen, so stellt sich die Frage, ob sich der Aufwand lohnt. Diese Frage kann mit einem klaren ja beantwortet werden, wenn berücksichtigt wird, dass die SiC-Technologie noch in den Anfängen steht und nicht auf über 30 Jahre intensive Forschung und Entwicklung zurückblicken kann. Während die Fortschritte im Si-Bereich immer kleiner werden, bringt jede neue Generation von SiC-Leistungshalbleitern signifikante Verbesserungen. Daher ist es wichtig, dass schon jetzt die limitierenden Faktoren, die die volle Ausnutzung des Potentials von SiC verhindern könnten, aufgedeckt und entsprechende Lösungen gefunden werden. Beispielhaft sei das in dieser Arbeit weiterentwickelte Leiterplattenlayout zu nennen. Weitere limitierende Faktoren wurden in der Auswahl geeigneter Treiber, im Bereich der Induktivitäten aber auch im Bereich der Aufbau- und Verbindungstechnik aufgezeigt. Auch die Verwendung von herkömmlichen Leistungsmodulen wird sich für SiC auf Grund der internen Streuinduktivitäten als nicht besonders praktikabel erweisen.

Die in dieser Arbeit gewonnenen Erkenntnisse lassen sich auf andere Anwendungen, bei denen der Wirkungsgrad, das Gewicht oder die mechanischen Abmessungen und damit die Leistungsdichte des Wechselrichters eine entscheidende Rolle spielen, übertragen. Beispielfähig seien andere regenerative Energien aber auch alle mobilen Anwendungen zu nennen.

5.3 Ausblick

Während der Entstehung dieser Arbeit konnte eine starke Zunahme an installierter photovoltaischer Leistung insbesondere in Deutschland, jedoch auch weltweit, beobachtet werden. War in den letzten Jahren der Wirkungsgrad des Wechselrichters dessen stärkstes Verkaufsargument, so scheinen sich heute die Wirkungsgrade der Wechselrichter bei etwa 98,x% einzupendeln. Entscheidend für die Kaufentscheidung von Wechselrichtern sind nun Kriterien wie Preis, Volumen, Gewicht, Zuverlässigkeit und Lebensdauer. Diese Entwicklung bestätigt die Bedeutung der Forschungsaktivitäten im Bereich der Photovoltaikwechselrichter im Allgemeinen und im Feld der modernen Leistungshalbleiter im Besonderen, da gerade mit den Wide-Band-Gap Schaltern die in Zukunft vom Markt geforderten Leistungsdichten bei gleichzeitig sehr hohem Wirkungsgrad erreicht werden können.

Neben der Weiterentwicklung der Leistungshalbleiter hinsichtlich größerer Chipflächen und der damit verbundenen höheren Stromtragfähigkeiten, müssen für die industrielle Anwendung passende Treiberlösungen für die neuen SiC-Leistungshalbleiter verfügbar werden. Entsprechende Aktivitäten können bereits beobachtet werden.

Auch am Ende dieser Arbeit ist noch nicht mit Sicherheit abzuschätzen, welcher SiC-Leistungshalbleitertyp sich in Zukunft durchsetzen wird. Die gerade auf den Markt gekommenen SiC-MOSFETs zeichnen sich durch eine einfachere Ansteuerung aus. Jedoch scheinen ihre Durchlass- und Schalteigenschaften bei deutlichen höheren Stückpreisen unterhalb der Performance von JFETs und Bipolartransistoren zu liegen, die von ihrem physikalischen Aufbau her sehr viel einfacher sind. Langfristig ist jedoch zu erwarten, dass sich MOSFETs wegen ihrer einfacheren Handhabung durchsetzen werden.

Desweiteren sind die physikalischen Grenzen von Siliziumkarbid noch lange nicht erreicht, so dass mit jedem Schritt in diese Richtung eine weitere Steigerung der Performance der Leistungshalbleiter erzielt wird und damit der Abstand zu Si größer wird.

Das größte Hindernis zur breiten Markteinführung sind jedoch die Kosten, die auf Grund der geringen Ausbeute und des hohen Aufwands bei der Waferproduktion sowie den auf-

wendigeren Prozessen in der Chipherstellung entstehen. Hier wurden zwar schon deutlich Fortschritte erzielt, jedoch ist der Abstand zu Silizium immer noch sehr groß. Daher ist es durchaus denkbar, dass ein breiter Einsatz zunächst in Spannungsklassen oberhalb von 1700 V stattfindet, da hier die Vorteile gegenüber verfügbaren Si-Komponenten noch sehr viel ausgeprägter sind und die höheren Komponentenkosten auf Systemebene leichter eingespart werden können. Dies setzt jedoch voraus, dass eine angemessene Stromtragfähigkeiten der Leistungshalbleiter für diese Leistungsklasse verfügbar wird.

Eine günstige Alternative für einige Anwendungen zu den SiC- Leistungshalbleitern kann das Wide-Band-Gap-Material Gallium Nitrid (GaN) sein. Dieses kann auf ein Silizium-Substrat aufgebracht werden und ist damit in der Herstellung sehr günstig. Nachteilig ist jedoch, dass nur laterale Strukturen möglich sind und damit die maximale Sperrspannung begrenzt ist. Es wird jedoch erwartet, dass mindestens bis zu Sperrspannungen von 600 V Leistungshalbleiter aus GaN die Familie der Wide-Band-Gap-Leistungshalbleiter im unteren Spannungsbereich ergänzen werden.

6 Literatur- und Quellenverzeichnis

- [1] Franke, W. Toke, Jörg Dannehl, Friedrich W. Fuchs und Marco Liserre: *Characterization of Differential-Mode Filter for Grid-Side Converters*. In: *2009. IECON '09. 35th Annual Conference of the IEEE Industrial Electronics Society*, Nov. 2009.
- [2] *Unternehmenswebsite der SMA Solar Technology AG*. <http://www.sma.de/de/produkte/solar-wechselrichter/sunny-mini-central.html>, abgerufen am 02.07.09.
- [3] Jenni, F. und D. Wüest: *Steuerverfahren für selbstgeführte Stromrichter*. vdf-Hochschulverl. an der ETH Zürich u.a., 1995, ISBN 3519061767.
- [4] Baliga, B. J.: *Silicon Carbide Power Devices*. World Scientific Publishing Co. Pte. Ltd., 2009.
- [5] Schröder, D.: *Leistungselektronische Bauelemente*. Springer, 2. Auflage, 2006, ISBN 3540287280 (PB.).
- [6] Tolksdorf, Carolin: *Kompensationsstrukturen für laterale Leistungs-MOSFETs*. Dissertation, Universität der Bundeswehr München, 2005.
- [7] Davis, G., L. Casey, M. Prestero, B. Jordan, J. Scofield, K. Keller, J. Sheahan, J. Roach und R. Singh: *Predictive Prognostic Controller for Wide Band Gap (Silicon Carbide) Power Conversion*. In: *Aerospace Conference, 2007 IEEE*, Seiten 1 –17, mar. 2007.
- [8] Fuchs, Prof. Dr. Ing. F. W.: *Elektrische Umformung regenerativer Energien, Unterlagen zur Vorlesung*. Lehrstuhl für Leistungselektronik und elektrische Antriebe, CAU Kiel, 2005.
- [9] Kaltschmitt, Martin und Andreas Wiese: *Erneuerbare Energien, Band 2*. Springer-Verlag, 1997.
- [10] Quaschnig, Volker: *Regenerative Energiesysteme; Technologie – Berechnung – Simulation*. Hanser, 5. Auflage, 2008.

- [11] Riatsch, Jon: *Modulintgriertes Umrichtersystem für die Netzanbindung einer einzelnen grossflächigen Niederspannungs-Solarzelle*. Dissertation, Eidgenössische Technische Hochschule Zürich, 2001.
- [12] Gasperi, M.L.: *A method for predicting the expected life of bus capacitors*. In: *Industry Applications Conference, 1997. Thirty-Second IAS Annual Meeting, IAS '97., Conference Record of the 1997 IEEE*, Band 2, Seiten 1042 –1047 vol.2. 2008, oct. 1997.
- [13] Mirsky, Gregory: *Determining end-of-life, ESR, and lifetime calculations for electrolytic capacitors at higher temperatures*. In: *EDN*, August 2008.
- [14] Winkelkemper, M.: *Reduzierung von Zwischenkreiskapazitäten in Frequenzumrichtern für Niederspannungsantriebe - DC Link Capacitor Reduction in PWM Rectifier/Inverter-Fed Drives*. Dissertation, Universität Berlin, 2005.
- [15] Franke, W. Toke, Nils Oestreich und Friedrich W. Fuchs: *Comparison of transformerless converter topologies for photovoltaic application concerning efficiency and mechanical volume*. In: *Industrial Electronics (ISIE), 2010 IEEE International Symposium on*, Seiten 724 –729, july 2010.
- [16] Kolar, J.W., T.M. Wolbank und M. Schrod: *Analytical calculation of the RMS current stress on the DC link capacitor of voltage DC link PWM converter systems*. In: *Electrical Machines and Drives, 1999. Ninth International Conference on (Conf. Publ. No. 468)*, Seiten 81–89, September 1999.
- [17] Steeg, Theo van de: *Selecting electrolytic capacitors for power supplies*. In: *DATA-WEEK Electronics & Communications Technology*, February 2001.
- [18] AG, EPCOS: *Aluminium Electrolyt Capacitors - General Technical Information 2008*, 2008.
- [19] Franke, W. T., M. Mohr und F.W. Fuchs: *Comparison of a Z-source inverter and a voltage-source inverter linked with a DC/DC-boost-converter for wind turbines concerning their efficiency and installed semiconductor power*. In: *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*, Seiten 1814–1820, June 2008.
- [20] Parler, S. G.: *Deriving Life Multipliers for Aluminum Electrolytic Capacitors*. In: *IEEE Power Electronics Society Newsletter*, Feb. 2004.
- [21] Albertsen, Arne: *Electrolytic Capacitor Lifetime Estimation*. Bodos Power Magazine, Seiten 52–54, April 2010.

-
- [22] Bossche, A. Van den und V. C. Valchev: *Inductors and Transformers for Power Electronics*. CRC Press Taylor and Francis, 2005.
- [23] E, Böhmer: *Elemente der angewandten Elektronik (Elements of applied electronics)*. Vieweg, 13. Auflage, 2001.
- [24] T.Krein, Philip: *Elements of Power Electronics*. Oxford University Press, 1. Auflage, 1998.
- [25] Wintrich, A., M. Kronberg und W. Schreiter: *Strategies and methods for an effective modelling of smart power elements*. *Elektrie*, 49(8-9):327–333, 1995.
- [26] Meinke und Gundlach: *Taschenbuch der Hochfrequenztechnik*. Springer, 5. Auflage, 1992.
- [27] Mohan, Undeland und Robbins: *Power Electronics*. John Wiley and Sons, inc, 2. Auflage, 1995.
- [28] Zinke und Brunswig: *Hochfrequenztechnik 1*. Springer, 5. Auflage, 1995.
- [29] Bertotti, G.: *Hysteresis in Magnetism*. Academic Press, 1998.
- [30] Procopiu, Stefan: *Determining the Molecular Magnetic Moment by M. Planck's Quantum Theory*. *Bulletin scientifique de l'Académie roumaine de sciences*, 1913.
- [31] Gobrecht, H.: *Lehrbuch der Experimentalphysik Elektrizität und Magnetismus*. Bergmann-Schaefer, 6. Auflage, 1971.
- [32] Shimizu, T. und S. Iyasu: *A Practical Iron Loss Calculation for AC Filter Inductors Used in PWM Inverters*. *Industrial Electronics, IEEE Transactions on*, 56(7):2600–2609, July 2009, ISSN 0278-0046.
- [33] Takacs, J.: *Analytical solutions to eddy current and excess losses*. *COMPEL: The International Journal for Computation and Mathematics in Electrical and Electronic Engineering*, 24(4):1402–1414, 2009.
- [34] Deutsches Institut für Normung (DIN), Berlin: *Bestimmungen für Kleintransformatoren*.
- [35] *IEC61000-3-x: Electromagnetic compatibility (EMC). Limits.*, 1999.
- [36] Deutsches Institut für Normung (DIN), Berlin: *Sicherheit von Leistungsumrichtern zur Anwendung in photovoltaischen Energiesystemen - Teil 2: Besondere Anforderungen an Wechselrichter (IEC 62109-2:2011); Deutsche Fassung EN 62109-2:2011*, April 2012.

- [37] The Institute of Electrical and Electronics Engineers, Inc. (IEEE), New York: *IEEE Std 519- 1992 Harmonic Limits*, 1992.
- [38] Deutsches Institut für Normung (DIN), Berlin: *Sicherheit von Transformatoren, Drosseln, Netzgeräten und entsprechenden Kombinationen, DIN EN 61558-2-20 VDE 0570-2-20*, September 2011.
- [39] Liserre, M., F. Blaabjerg und S. Hansen: *Design and control of an LCL-filter based three-phase active rectifier*. In: *Industry Applications Conference, 2001. Thirty-Sixth IAS Annual Meeting. Conference Record of the 2001 IEEE*, Band 1, Seiten 299–307 vol.1, Sep-4 Oct 2001.
- [40] Daughton, J.M.: *GMR and SDT sensor applications*. Magnetics, IEEE Transactions on, 36(5):2773 –2778, sep 2000, ISSN 0018-9464.
- [41] Hermann, T.M., W.C. Black und S. Hui: *Magnetically coupled linear isolator*. Magnetics, IEEE Transactions on, 33(5):4029 –4031, sep 1997, ISSN 0018-9464.
- [42] Aimtec: *Datasheet AM2D-Z*, 2010.
- [43] International Rectifier: *Datasheet IR2127*, 2010.
- [44] Nicolai, U., T. Reimann, J. Petzoldt, J. Lutz, P. R. W. Martin und SEMIKRON International GmbH & Co.KG: *Applikationshandbuch IGBT- und MOSFET-Leistungsmodule*. ISLE, 1. ed Auflage, 1998, ISBN 3932633245.
- [45] Boughrara, N., S. Moumen, S. Lefebvre, Z. Khatir, P. Friedrichs und J. C. Faugieres: *Robustness of SiC JFET in Short-Circuit Modes*. Electron Device Letters, IEEE, 30(1):51 –53, jan. 2009, ISSN 0741-3106.
- [46] Franke, W. T. und F.W. Fuchs: *Comparison of switching and conducting performance of SiC-JFET and SiC-BJT with a state of the art IGBT*. In: *Power Electronics and Applications, 2009. EPE '09. 13th European Conference on*, Seiten 1 –10, sept. 2009.
- [47] Knop, A., W. T. Franke und F.W. Fuchs: *Switching and conducting performance of SiC-JFET and ESBT against MOSFET and IGBT*. In: *Power Electronics and Motion Control Conference, 2008. EPE-PEMC 2008. 13th*, Seiten 69–75, Sept. 2008.
- [48] Semikron: *Datenbuch: Leistungshalbleiter*. Semikron, Nürnberg, 1993.
- [49] Wittig, B., W. T. Franke und F.W. Fuchs: *Turn-off Active Gate Control of Low Voltage Automotive Power MOSFETs with High Current Ratings*. In: *International Exhibition and Conference for Power Electronics, Intelligent Motion, Power Quality, PCIM 2010*, May 2010.

-
- [50] Mühlfeld, O., W. T. Franke und F. W. Fuchs: *Design Strategies for Stray Inductance optimized Wire-Bond Power Modules*. In: *International Conference and Exhibition on Power Electronics, Intelligent Motion, Power Quality*, May 2010.
- [51] Alvarez, R., F. Filsecker und S. Bernet: *Characterization of a new 4.5 kV press pack SPT+ IGBT for medium voltage converters*. In: *Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE*, Seiten 3954–3962, September 2009.
- [52] Friedrichs, P. und R. Rupp: *Silicon carbide power devices - current developments and potential applications*. In: *Power Electronics and Applications, 2005 European Conference on*, Seiten 11 pp.–P.11, 0-0 2005.
- [53] Friedrichs, P.: *SiC Power Devices - Recent and Upcoming Developments*. In: *Industrial Electronics, 2006 IEEE International Symposium on*, Band 2, Seiten 993–997, July 2006.
- [54] Ikeda, N., S. Kaya, Jiang Li, Y. Sato, S. Kato und S. Yoshida: *High power Al-GaN/GaN HFET with a high breakdown voltage of over 1.8 kV on 4 inch Si substrates and the suppression of current collapse*. In: *Power Semiconductor Devices and IC's, 2008. ISPSD '08. 20th International Symposium on*, Seiten 287–290, 18-22 2008.
- [55] Briere, Michael A.: *GaN Based Power Conversion*. *Power Electronics Europe*, 5:19–22, Jul/Aug 2009.
- [56] Araujo, S.V., P. Zacharias und B. Sahan: *Novel grid-connected non-isolated converters for photovoltaic systems with grounded generator*. In: *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*, Seiten 58–65, June 2008.
- [57] A, Briere M.: *GaN based power conversion: a new era in power electronics*. In: *PCIM Europe 2009*, January 2009.
- [58] Zacharias, Peter: *Perspectives of SiC Power Devices in Highly Efficient Renewable Energy Conversion Systems*. In: *Materials Science Forum*, Seiten 889–894, January 2008.
- [59] Powell, A.R. und L.B. Rowland: *SiC materials-progress, status, and potential road-blocks*. *Proceedings of the IEEE*, 90(6):942 – 955, jun. 2002, ISSN 0018-9219.
- [60] Stephani, D.: *Prospects of SiC Power Devices: From the State of the Art to Future Trends*. In: *International Conference and Exhibition on Power Electronics, Intelligent Motion, Power Quality*, January 2002.

- [61] Thomas, B., C. Hecht, R. Stein und P. Friedrichs: *Challenges in large-area multi-wafer SiC epitaxy for production needs*. Materials Science Forum, Seiten 527–529, 2006.
- [62] Everts, J., J. Das, J. Van den Keybus, J. Genoe, M. Germain und J. Driesen: *A high-efficiency, high-frequency boost converter using enhancement mode GaN DHFETs on silicon*. In: *Energy Conversion Congress and Exposition (ECCE), 2010 IEEE*, Seiten 3296 –3302, Sept. 2010.
- [63] Sung, Woongje, Alex Q. Huang und B. Jayant Baliga: *A novel 4H-SiC IGBT structure with improved trade-off between short circuit capability and on-state voltage drop*. In: *Power Semiconductor Devices IC's (ISPSD), 2010 22nd International Symposium on*, Seiten 217 –220, 6-10 2010.
- [64] Sung, Woongje, Jun Wang, A.Q. Huang und B.J. Baliga: *Design and investigation of frequency capability of 15kV 4H-SiC IGBT*. In: *Power Semiconductor Devices IC's, 2009. ISPSD 2009. 21st International Symposium on*, Seiten 271 –274, 14-18 2009.
- [65] Tamaki, T., G.G. Walden, Yang Sui und J.A. Cooper: *Optimization of on-State and Switching Performances for 15 - 20-kV 4H-SiC IGBTs*. Electron Devices, IEEE Transactions on, 55(8):1920 –1927, Aug. 2008, ISSN 0018-9383.
- [66] Lappe, Rudolf, Harry Conrad und Manfred Kronberg: *Leistungselektronik*. Verlag Technik GmbH, 2. Auflage, 1991.
- [67] Infineon Technologies AG: *IKW08T120*, 2007.
- [68] Infineon Technologies AG: *1200 V HighSpeed 3 IGBT - A new IGBT family optimized for high-switching speed*, 2010.
- [69] Laska, T., L. Lorenz und A. Mauder: *The new IGBT generation a great improvement potential for motor drive systems*. In: *Industry Applications Conference, 2000. Conference Record of the 2000 IEEE*, Band 5, Seiten 2885 –2889 vol.5, Oct 2000.
- [70] Berberich, Sven: *Entwicklung, Herstellung und Charakterisierung von integrierbaren Leistungsbauelementen und einer Trench-Gate Technologie*. Dissertation, Universität Erlangen-Nürnberg, 2005.
- [71] Frank, Wolfgang: *TrenchStop-IGBT - Next Generation IGBT for Motor Drive Application*. www.infineon.com/IGBT, Oct 2004.

-
- [72] Helsper, M., F. W. Fuchs und R. Jakob: *Measurement of Dynamic Characteristics of 1200 A/ 1700 V IGBT-Modules under Worst Case Conditions*. In: *NORPIE Nordic Workshop on Power and Industrial Electronics*, January 2000.
- [73] Thalheim, J.: *Chipset for Flexible and Scalable High-Performance Gate Drivers for 1200 V-6500 V IGBTs*. In: *Power Semiconductor Devices and IC's, 2008. ISPSD '08. 20th International Symposium on*, Seiten 197 –200, may 2008.
- [74] Friedrichs, P., H. Mitlehner, K.O. Dohnke, D. Peters, R. Schorner, U. Weinert, E. Baudelot und D. Stephani: *SiC power devices with low on-resistance for fast switching applications*. In: *Power Semiconductor Devices and ICs, 2000. Proceedings. The 12th International Symposium on*, Seiten 213 –216, May 2000.
- [75] Cooper Jr, J.A. und A. Agarwal: *SiC power-switching devices - the second electronics revolution?* Proceedings of the IEEE, 90(6):956 – 968, jun. 2002, ISSN 0018-9219.
- [76] Treu, M., R. Rupp, P. Blaschitz, K. Ruschenschmidt, T. Sekinger, P. Friedrichs, R. Elpelt und D. Peters: *Strategic Considerations for Unipolar SiC Switch Options: JFET vs. MOSFET*. In: *Industry Applications Conference, 2007. 42nd IAS Annual Meeting. Conference Record of the 2007 IEEE*, Seiten 324 –330, sep. 2007.
- [77] Weis, B., M. Braun und P. Friedrichs: *Turn-off and short circuit behaviour of 4H SiC JFETs*. In: *Industry Applications Conference, 2001. Thirty-Sixth IAS Annual Meeting. Conference Record of the 2001 IEEE*, Band 1, Seiten 365 –369 vol.1, sep. 2001.
- [78] Friedrichs, P., H. Mitlehner, R. Schörner, K. O. Dohnke, R. Elpelt und D. Stephani: *Application-Oriented Unipolar Switching SiC Devices*. In: *Materials Science Forum*, Seiten 1185–1190, January 2001.
- [79] Palmour, John W., Sei Hyung Ryu, Qingchun (Jon) Zhang und Lin Cheng: *Pros and Cons for Silicon Carbide MOSFETs, JFETs and BJTs*. Power Electronics Europe, 52:23–27, Jul/Aug 2009.
- [80] Friedrichs, P. und T. Reimann: *Behavior of high voltage SiC VJFETs under avalanche conditions*. In: *Applied Power Electronics Conference and Exposition, 2006. APEC '06. Twenty-First Annual IEEE*, Seiten 7 pp.–, March 2006.
- [81] Friedli, T., S.D. Round, D. Hassler und J.W. Kolar: *Design and Performance of a 200 kHz All-SiC JFET Current Source Converter*. In: *Industry Applications Society Annual Meeting, 2008. IAS '08. IEEE*, Seiten 1–8, Oct. 2008.

- [82] Round, S., M. Heldwein, J. Kolar, I. Hofsjager und P. Friedrichs: *A SiC JFET driver for a 5 kW, 150 kHz three-phase PWM converter*. In: *Industry Applications Conference, 2005. Fourtieth IAS Annual Meeting. Conference Record of the 2005*, Band 1, Seiten 410–416 Vol. 1, Oct. 2005.
- [83] IXYS: *IXDD414*. Datasheet, 2009.
- [84] Orellana, A. und B. Piepenbreier: *Fast gate drive for SiC-JFET using a conventional driver for MOSFETs and additional protections*. In: *Industrial Electronics Society, 2004. IECON 2004. 30th Annual Conference of IEEE*, Band 1, Seiten 938–943 Vol. 1, Nov. 2004.
- [85] Mino, K., S. Herold und J.W. Kolar: *A gate drive circuit for silicon carbide JFET*. In: *Industrial Electronics Society, 2003. IECON '03. The 29th Annual Conference of the IEEE*, Band 2, Seiten 1162–1166 Vol.2, Nov. 2003.
- [86] Sheridan, D.C., A. Ritenour, V. Bondarenko, P. Burks und J.B. Casady: *Record 2.8mΩ-cm² 1.9kV enhancement-mode SiC VJFETs*. In: *Power Semiconductor Devices IC's, 2009. ISPSD 2009. 21st International Symposium on*, Seiten 335 –338, jun. 2009.
- [87] Zhao, J.H., K. Tone, X. Li, P. Alexandrov, L. Fursin und M. Weiner: *3.6 mΩ-cm², 1726 V 4H-SiC normally-off trench-and-implanted vertical JFETs and circuit applications*. *Circuits, Devices and Systems, IEE Proceedings -*, 151(3):231 – 237, jun. 2004, ISSN 1350-2409.
- [88] Lai, J. S., H. Yu, J. Zhang, P. Alexandrov, Y. Li, J.H. Zhao, K. Sheng und A. Hefner: *Characterization of normally-off SiC vertical JFET devices and inverter circuits*. In: *Industry Applications Conference, 2005. Fourtieth IAS Annual Meeting. Conference Record of the 2005*, Band 1, Seiten 404 – 409 Vol. 1, oct. 2005.
- [89] Ishikawa, K., H. Onose, Y. Onose, T. Ooyanagi, T. Someya, N. Yokoyama und H. Hozouji: *Normally-off SiC-JFET inverter with low-voltage control and a high-speed drive circuit*. In: *Power Semiconductor Devices and IC's, 2007. ISPSD '07. 19th International Symposium on*, Seiten 217 –220, may. 2007.
- [90] Su, Ming, Kuang Sheng, Yuzhu Li, Yongxi Zhang, Jian Wu, J.H. Zhao, Jianhui Zhang und L.X. Li: *430-V 12.4- mΩ · cm² Normally off 4H-SiC Lateral JFET*. *Electron Device Letters, IEEE*, 27(10):834 –836, oct. 2006, ISSN 0741-3106.
- [91] Semisouth: *Silicon Carbide Enhancement-Mode Junction Field Effect Transistor and Recommendations for Use*. Applicationnote, 2008.

-
- [92] Semisouth: *SJEP120R125*. Datasheet, 2009.
- [93] Cree Inc.: *C2D10120A*, 2007.
- [94] Franke, T., M. Mohr und F. W. Fuchs: *Betriebsverhalten eines Z-Source-Wechselrichters*. In: *12.Symposium der Elektrotechnik*, Rostock, January 2007.
- [95] Wittig, B., W. T. Franke und F.W. Fuchs: *Design and analysis of a DC/DC/AC three phase solar converter with minimized DC link capacitance*. In: *Power Electronics and Applications, 2009. EPE '09. 13th European Conference on*, Seiten 1–9, Sept. 2009.
- [96] Benz, C.H., W. T. Franke und F.W. Fuchs: *Low voltage ride through capability of a 5 kW grid-tied solar inverter*. In: *Power Electronics and Motion Control Conference (EPE/PEMC), 2010 14th International*, Seiten T12–13 –T12–20, Sept. 2010.
- [97] Franke, W. Toke, Claudia. Kürtz und Friedrich W. Fuchs: *Analysis of Control Strategies for a 3 Phase 4 Wire Topology for Transformerless Solar Inverters*. In: *2010. ISIE '10. IEEE International Symposium on Industrial Electronics*, Jul. 2010.
- [98] Franke, W. Toke, Nils Oestreich und Friedrich W. Fuchs: *Comparison of transformerless converter topologies for photovoltaic application concerning efficiency and mechanical volume*. In: *Industrial Electronics (ISIE), 2010 IEEE International Symposium on*, Seiten 724 –729, July 2010.
- [99] Ma, Lin, Fen Tang, Fei Zhou, Xinmin Jin und Yibin Tong: *Leakage current analysis of a single-phase transformer-less PV inverter connected to the grid*. In: *Sustainable Energy Technologies, 2008. ICSET 2008. IEEE International Conference on*, Seiten 285–289, Nov. 2008.
- [100] Kerekes, T., R. Teodorescu und U. Borup: *Transformerless Photovoltaic Inverters Connected to the Grid*. In: *Applied Power Electronics Conference, APEC 2007 - Twenty Second Annual IEEE*, Seiten 1733–1737, 25 2007-March 1 2007.
- [101] Deutsches Institut für Normung (DIN), Berlin: *Selbsttätige Schaltstelle zwischen einer netzparallelen Eigenerzeugungsanlage und dem öffentlichen Niederspannungsnetz, DIN VDE 0126-1-1*, Februar 2006.
- [102] Kerekes, T., R. Teodorescu und M. Liserre: *Common mode voltage in case of transformerless PV inverters connected to the grid*. In: *Industrial Electronics, 2008. ISIE 2008. IEEE International Symposium on*, Seiten 2390–2395, 30 2008-July 2 2008.

- [103] Teodorescu, R., F. Blaabjerg, U. Borup und M. Liserre: *A new control structure for grid-connected LCL PV inverters with zero steady-state error and selective harmonic compensation*. In: *Applied Power Electronics Conference and Exposition, 2004. APEC '04. Nineteenth Annual IEEE*, Band 1, Seiten 580–586 Vol.1, January 2004.
- [104] Yuan, Xiaoming, W. Merk, H. Stemmler und J. Allmeling: *Stationary-frame generalized integrators for current control of active power filters with zero steady-state error for current harmonics of concern under unbalanced and distorted operating conditions*. *Industry Applications, IEEE Transactions on*, 38(2):523–532, Mar/Apr 2002, ISSN 0093-9994.
- [105] Zmood, D.N. und D.G. Holmes: *Stationary frame current regulation of PWM inverters with zero steady-state error*. *Power Electronics, IEEE Transactions on*, 18(3):814–822, May 2003, ISSN 0885-8993.
- [106] Song, Hong Seok, R. Keil, P. Mutschler, J. van der Weem und Kwanghee Nam: *Advanced control scheme for a single-phase PWM rectifier in traction applications*. In: *Industry Applications Conference, 2003. 38th IAS Annual Meeting. Conference Record of the*, Band 3, Seiten 1558–1565 vol.3, Oct. 2003.
- [107] Infineon Technologies AG: *OptiMOS®-T2 Power-Transistor: IPD50N06S4-09*, 2009.
- [108] Barbosa, P., P. Steimer, J. Steinke, M. Winkelkemper und N. Celanovic: *Active-neutral-point-clamped (ANPC) multilevel converter technology*. In: *Proc. European Conf. Power Electronics and Applications*, Sep. 2005.
- [109] Ma, Lin, Tamas Kerekes, Remus Teodorescu, Xinmin Jin, Dan Floricaud und Marco Liserre: *The high efficiency transformer-less PV inverter topologies derived from NPC topology*. In: *Power Electronics and Applications, 2009. EPE '09. 13th European Conference on*, Seiten 1–10, Sept. 2009.
- [110] Bendre, A. und G. Venkataramanan: *Modeling and design of a neutral point regulator for a three level diode clamped rectifier*. In: *Proc. 38th IAS Annual Meeting Industry Applications Conf. Conf. Record of the*, Band 3, Seiten 1758–1765, Oct. 2003.
- [111] McGrath, B. P. und D. G. Holmes: *Analytical Modelling of Voltage Balance Dynamics for a Flying Capacitor Multilevel Converter*. *IEEE J PWRE*, 23(2):543–550, 2008.
- [112] Shukla, A., A. Ghosh und A. Joshi: *Capacitor Voltage Balancing Schemes in Flying Capacitor Multilevel Inverters*. In: *Proc. IEEE Power Electronics Specialists Conf. PESC 2007*, Seiten 2367–2372, Jun. 2007.

-
- [113] Bernet, S., D. Krug, S. S. Fazel und K. Jalili: *Design and comparison of 4.16 kV neutral point clamped, flying capacitor and series connected H-bridge multi-level converters*. In: *Proc. Fourtieth IAS Annual Meeting Industry Applications Conf. Conf. Record of the 2005*, Band 1, Seiten 121–128, Oct. 2005.
- [114] Fazel, S.S., S. Bernet, D. Krug und K. Jalili: *Design and Comparison of 4-kV Neutral-Point-Clamped, Flying-Capacitor, and Series-Connected H-Bridge Multilevel Converters*. *Industry Applications*, IEEE Transactions on, 43(4):1032–1040, july-aug. 2007, ISSN 0093-9994.
- [115] Peng, Fang Zheng: *Z-source inverter*. *Industry Applications*, IEEE Transactions on, 39(2):504–510, Mar/Apr 2003, ISSN 0093-9994.
- [116] Loh, Poh Chiang, D.M. Vilathgamuwa, Y.S. Lai, Geok Tin Chua und Y. Li: *Pulse-width modulation of Z-source inverters*. *Power Electronics*, IEEE Transactions on, 20(6):1346–1355, Nov. 2005, ISSN 0885-8993.
- [117] Hussein, K. H., I. Muta, T. Hoshino und M. Osakada: *Maximum Photovoltaic Power Tracking: an Algorithm for Rapidly Changing Atmospheric Conditions*. *Generation, Transmission and Distribution*, IEEE-Proceedings, 142:59–64, 1995.
- [118] Femia, Nicola, Giovanni Petrone, Giovanni Spagnuolo und Massimo Vitelli: *Optimization of Perturb and Observe Maximum Power Point Tracking Method*. *IEEE Transactions on Power Electronics*, Seiten 963–973, Jul. 2005.
- [119] Wolfs, P. und Quan Li: *A Current-Sensor-Free Incremental Conductance Single Cell MPPT for High Performance Vehicle Solar Arrays*. *Power Electronics Specialists Conference, 2006. PESC '06. 37th IEEE*, Seiten 1–7, Jun. 2006, ISSN 0275-9306.
- [120] Yan, Zhou, Liu Fei, Yin Jinjun und Duan Shanxu: *Study on Realizing MPPT by Improved Incremental Conductance Method with Variable Step-size*. *Industrial Electronics and Applications*, Seiten 547–550, Aug. 2008.
- [121] Liu, Fangrui, Shanxu Duan, Fei Liu, Bangyin Liu und Yong Kang: *A Variable Step Size INC MPPT Method for PV Systems*. *IEEE Transactions on Industrial Electronics*, 55(7):2622–2628, Jul. 2008, ISSN 0278-0046.
- [122] Wang, Xin und Aiguo Patrick Hu: *An Improved Maximum Power Point Tracking Algorithm For Photovoltaic Systems*. *Australasian Universities Power Engineering Conference (AUPEC)*, 2004.
- [123] Hohm, D. P. und M. E. Ropp: *Comparative Study of Maximum Power Point Tracking Algorithms Using an Experimental, Programmable, Maximum Power Point*

- Tracking Test Bed*. Twenty-Eighth IEEE Photovoltaic Specialists Conference, Seiten 1699–1702, 2000.
- [124] Al-Diab, A. und C. Sourkounis: *Variable step size P & O MPPT algorithm for PV systems*. 12th International Conference on Optimization of Electrical and Electronic Equipment (OPTIM) 2010, Seiten 1097–1102, Mai. 2010, ISSN 1842-0133.
- [125] Mohan, Ned, Tore M. Undeland und William P. Robbins: *Power Electronics; Converters, Applications and Design*. Jogn Wiley and Sons INC., 1995.
- [126] Wendt, H. Lutz W.: *Taschenbuch der Regelungstechnik*. Verlag Harri Deutsch, 2007.
- [127] Schröder, Dierk: *Elektrische Antriebe - Regelung von Antriebssystemen*. Springer, 2. Auflage, 2001, ISBN 3-540-41994-2.
- [128] Lock, A.S., T.N. Zuniga und R.M. Martinez: *Digital control of a three phase 4 wire inverter for UPS applications*. In: *Industrial Electronics Society, 2005. IECON 2005. 31st Annual Conference of IEEE*, Seiten 6 pp.–, Nov. 2005.
- [129] Schonardie, M.F. und D.C. Martins: *Three-phase grid-connected photovoltaic system with active and reactive power control using dq0 transformation*. In: *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*, Seiten 1202–1207, June 2008.
- [130] Sommer, J.R., J.R. Espinoza und L.A. Moran: *A Non-Linear Control Strategy for Instantaneous Power Factor Correction in 3- ϕ 4-Wire Electrical Systems under Asymmetrical and Non-Linear Loads*. In: *Industrial Electronics, 2006 IEEE International Symposium on*, Band 2, Seiten 1206–1211, July 2006.
- [131] Timbus, A., R. Teodorescu, F. Blaabjerg und M. Liserre: *Synchronization Methods for Three Phase Distributed Power Generation Systems. An Overview and Evaluation*. In: *Power Electronics Specialists Conference, 2005. PESC '05. IEEE 36th*, Seiten 2474–2481, June 2005.
- [132] Schröder, Dierk: *Elektrische Antriebe - Regelung von Antriebssystemen*. Springer, 5. Auflage, 2009.
- [133] Teodorescu, Remus, Marco Liserre, Pedro Rodriguez und Frede Blaabjerg: *Grid Converters for Photovoltaic and Wind Power Systems*. John Wiley and Sons Inc, 2011.
- [134] *DEWETRON Test & Measurement Solutions - Technical Reference Guide*. Technischer Bericht, DEWETRON, 2010.

-
- [135] Blaabjerg, F., J.K. Pedersen und E. Ritchie: *Calorimetric measuring systems for characterizing high frequency power losses in power electronic components and systems*. In: *Industry Applications Conference, 2002. 37th IAS Annual Meeting. Conference Record of the*, Band 2, Seiten 1368–1376 vol.2, January 2002.
- [136] Malliband, P.D., N.P. van der Duijn Schouten und R.A. McMahon: *Precision calorimetry for the accurate measurement of inverter losses*. In: *Power Electronics and Drive Systems, 2003. PEDS 2003. The Fifth International Conference on*, Band 1, Seiten 321–326 Vol.1, Nov. 2003.
- [137] Wolfs, P. und Quan Li: *Precision calorimetry for power loss measurement of a very low power maximum power point tracker*. In: *Power Engineering Conference, 2007. AUPEC 2007. Australasian Universities*, Seiten 1–5, Dec. 2007.
- [138] Bierhoff, Michael: *Ein Vergleich von Netzpulsstromrichtern mit eingprägtem Gleichstrom und eingprägter Gleichspannung im Zwischenkreis*. Dissertation, Christian-Albrechts-Universität zu Kiel, 2008.
- [139] Nicolai, U., T. Reimann, J. Petzoldt, J. Lutz, P. R. W. Martin und SEMIKRON International GmbH & Co.KG: *Application manual*. ISLE, 1. Auflage, 1998.
- [140] Bierhoff, M.H. und F.W. Fuchs: *Semiconductor losses in voltage source and current source IGBT converters based on analytical derivation*. In: *Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual*, Band 4, Seiten 2836–2842 Vol.4, Jun 2004.
- [141] Mohr, M. und F.W. Fuchs: *Comparison of three phase current source inverters and voltage source inverters linked with DC to DC boost converters for fuel cell generation systems*. In: *European Conference on Power Electronics and Applications 2005*, 2005.
- [142] Qing-yun, Meng, Ma Wei-ming, Sun Chi, Jie Gui-sheng und Qi Wei: *Analytical calculation of the average and RMS currents in three-level NPC inverter with SPWM*. In: *Industrial Electronics, 2009. IECON '09. 35th Annual Conference of IEEE*, Seiten 243–248, Nov. 2009.
- [143] Mohr, Malte: *Stromrichtersysteme zur Einspeisung elektrischer Energie aus Brennstoffzellen*. Dissertation, Christian-Albrechts-Universität zu Kiel, 2011.
- [144] Mohr, M., W.T. Franke, B. Wittig und F.W. Fuchs: *Converter Systems for Fuel Cells in the Medium Power Range - A Comparative Study*. *Industrial Electronics, IEEE Transactions on*, 57(6):2024–2032, june 2010, ISSN 0278-0046.

- [145] Caponet, M.C., F. Profumo, R.W. De Doncker und A. Tenconi: *Low stray inductance bus bar design and construction for good EMC performance in power electronic circuits*. Power Electronics, IEEE Transactions on, 17(2):225–231, Mar 2002, ISSN 0885-8993.
- [146] Franke, W. T., B. Carstens, F.W. Fuchs und N. Eggert: *A detailed analysis of a power converter to buffer the battery voltage in lift trucks*. In: *Industrial Electronics, 2009. IECON '09. 35th Annual Conference of IEEE*, Seiten 31 –36, nov. 2009.
- [147] Giacoletto, Lawrence Joseph: *Electronics designers' handbook*. McGraw-Hill, 1977.
- [148] Zimmermann, M. von, M. Lechler und B. Piepenbreier: *Z-source drive inverter using modified SVPWM for low Output Voltage and regenerating Operation*. In: *Power Electronics and Applications, 2009. EPE '09. 13th European Conference on*, Seiten 1 –10, sept. 2009.
- [149] Felsl, Hans Peter: *Silizium- und SiC-Leistungsdioden unter besonderer Berücksichtigung von elektrisch-thermischen Kopplungseffekten und nichtlinearer Dynamik*. Dissertation, Fakultät für Elektrotechnik und Informationstechnik der TU Chemnitz, 2009.
- [150] Itoh, A., T. Kimoto und H. Matsunami: *High performance of high-voltage 4H-SiC Schottky barrier diodes*. Electron Device Letters, IEEE, 16(6):280 –282, Jun. 1995, ISSN 0741-3106.
- [151] Papular, Lothar: *Mathematische Formelsammlung für Ingenieure und Naturwissenschaftler*. Vieweg+Teubner, Papular, Lothar, 2010.

7 Anhang

7.1 Physikalische Grundlagen zum Aufbau von Halbleitern

In diesem Kapitel wird ohne ein Anspruch auf Vollständigkeit auf das Bändermodell eingegangen und auf dessen Basis der pn-Übergang sowie der ohmsche und der Schottky Metall-Halbleiterübergang erläutert.

7.1.1 Das Bändermodell

Das Bändermodell ist ein quantenmechanisches Modell zur Beschreibung der Energiezustände in einem Festkörper. Die Energiebänder entstehen dadurch, dass auf Grund des Pauli-Ausschlussprinzips jeder Energiezustand nur einmal besetzt werden kann, so dass viele beieinander liegende Energiezustände zu einem Energieband verschmieren. Von besonderer Bedeutung sind die beiden äußeren Bänder, die als Valenz- und Leitungsband bezeichnet werden und deren Abstand von einander maßgeblich für die Leitfähigkeit des Festkörpers verantwortlich ist. So ist ein großer Abstand typisch für einen Isolator, während bei einem Leiter das Leitungsband mit dem Valenzband zusammen fällt. Bei einem Halbleiter liegt der Abstand dazwischen. In einem idealen Halbleiter bei $T = 0$ K sind alle Valenzelektronen in Brückenbindungen lokalisiert, über die die einzelnen Atome des Kristalls miteinander verbunden sind, so dass keine Elektronen für einen Ladungstransport zur Verfügung stehen. Der Halbleiter ist damit ein Isolator. Einer Erhöhung der Temperatur führt dazu, dass sich einzelne Brückenbindungen auflösen, da das Elektron ein höheres Energieniveau einnimmt. Im Bändermodell gelangt es vom Valenzband E_V in das Leitungsband E_C und hinterlässt dabei ein Loch im Valenzband (Abb. 7.1). Löcher im Valenzband, die betragsmäßig die gleiche Ladung wie ein Elektron haben, tragen wie die Elektronen im Leitungsband zum Stromfluss bei, nur das sie sich wegen ihrer positiven Ladung in die entgegengesetzte Richtung bewegen. Der Bereich zwischen den Bändern

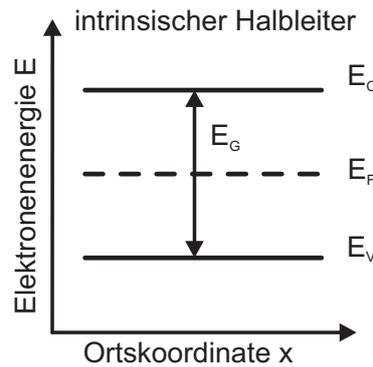


Abb. 7.1: Bändermodell eines intrinsischen Halbleiters

wird als verbotene Zone oder auch Bandlücke E_G bezeichnet. Die Energie, die benötigt wird, um eine Elektron in das Leitungsband anzuheben, entspricht der Bandlücke:

$$E_G = E_C - E_V \quad (7.1)$$

Ungefähr mittig in der Bandlücke befindet sich das Fermi-Niveau E_{Fi} . Es ist über die Fermi-Dirac-Verteilungsfunktion W_{FD} definiert und gibt die Wahrscheinlichkeit an, ob ein Zustand der Energie E im thermischen Gleichgewicht bei Eigenleitung mit einem Elektron besetzt ist:

$$W_{FD}(E) = \frac{1}{1 + e^{(E-E_{Fi})/(kT)}} \quad (7.2)$$

Dabei bezeichnet k die Boltzmann-Konstante und das intrinsische Fermi-Niveau entspricht dem Energieniveau, bei dem die Wahrscheinlichkeit, dass es mit einem Elektron besetzt ist, gerade 50 % beträgt. Da sowohl für Silizium als auch für Siliziumkarbid $E - E_{Fi} \gg kT$ gilt, kann (7.2) zur Boltzmann-Verteilungsfunktion

$$W_{FD}(E) = e^{-(E-E_{Fi})/(kT)} \quad (7.3)$$

vereinfacht werden. Damit kann nach [5] die Dichte der freien Elektronen und Löcher wie folgt bestimmt werden:

$$n_{i,0}(T) = N_C(T) e^{-(E_C-E_{Fi})/(kT)} \quad (7.4)$$

$$p_{i,0}(T) = N_V(T) e^{-(E_{Fi}-E_V)/(kT)} \quad (7.5)$$

Wobei N_V und N_C die temperaturabhängigen Zustandsdichten im Valenzband bzw. im Leitungsband beschreiben. Die intrinsische Ladungsträgerdichte ergibt sich aus dem Massenwirkungsgesetz $n_i^2 = n_{i,0} p_{i,0}$. Es gilt unter Berücksichtigung von (7.4) und (7.5):

$$n_i(T) = \sqrt{N_C(T=0K)N_V(T=0K)} T^{\frac{3}{2}} e^{\frac{E_G}{2kT}} \quad (7.6)$$

Es ist zu erkennen, dass die Dichte der freien Ladungsträger von der Bandlücke und der Temperatur abhängt.

7.1.2 Dotierung

Durch das Einbringen von Störstellen, dem sogenannten Dotieren, kann die freie Ladungsträgerdichte und damit die Leitfähigkeit des Halbleiters gezielt beeinflusst werden. Dabei wird die Temperaturabhängigkeit stark reduziert, weil der Anteil der Störstellen am Ladungstransport viel größer ist, als die temperaturabhängigen intrinsischen Ladungsträger. Beim Dotieren werden Atome in den Halbleiterkristall eingebracht, die entweder ein Valenzelektron mehr oder weniger haben als der Halbleiterkristall mit vier Valenzelektronen.

Werden Atome mit fünf Valenzelektronen eingebracht, so wird das fünfte Elektron im Kristallgitter nicht für eine Bindung benötigt und ist nur lose an das Fremdatom gebunden, so dass es durch Zuführung einer geringen Energiemenge am Ladungstransport teilnehmen kann. Solche Fremdatome werden als Donatoren mit der Dichte N_D bezeichnet. Im Bändermodell befindet sich das Dotierniveau des zusätzlichen Elektron bei geeigneter Wahl des Fremdatoms, dicht unter der Kante des Leitungsbandes (Abb. 7.2 links). Das Fermi-niveau E_F verschiebt sich dabei aus der Lage des intrinsischen Falls E_{Fi} in Richtung des Leitungsbandes um den Betrag:

$$E_F - E_{Fi} = kT \ln \left(\frac{N_D}{n_i} \right) \quad (7.7)$$

Für den Fall, dass alle Störstellen ionisiert sind (bei Si ab ca. 150 K), gilt für die Dichte der durch diese n-Dotierung erzeugten freien Elektronen n :

$$n = N_D \quad (7.8)$$

Für die Konzentration der Minoritätsträger, die im n-dotierten Halbleiter die beweglichen Löcher sind, gilt

$$p_{n0} = \frac{n_i^2}{N_D} \quad (7.9)$$

Wird der Kristall p-dotiert, d.h. mit Fremdatome, die nur drei Valenzelektronen haben, so ergeben sich durch die fehlenden Elektronen Löcher, die ihrerseits zum Ladungstransport beitragen. Diese Fremdatome werden als Akzeptoren bezeichnet und haben die Dichte N_A . Bei geeigneter Wahl des Fremdatoms befindet es sich mit der ungesättigten Bindung im Bändermodell nahe des Valenzbandes, so dass Elektronen mit einer geringen Anregungsenergie dieses Niveau besetzen können (Abb. 7.2 rechts). Dabei hinterlassen sie im Valenzband Löcher, die ihrerseits zum Ladungstransport beitragen. Das Fermi-niveau verschiebt sich nach unten. Analog zur n-Dotierung gilt:

$$E_F - E_{Fi} = kT \ln \left(\frac{N_A}{n_i} \right) \quad (7.10)$$

Und für Si speziell:

$$p = N_A \quad (7.11)$$

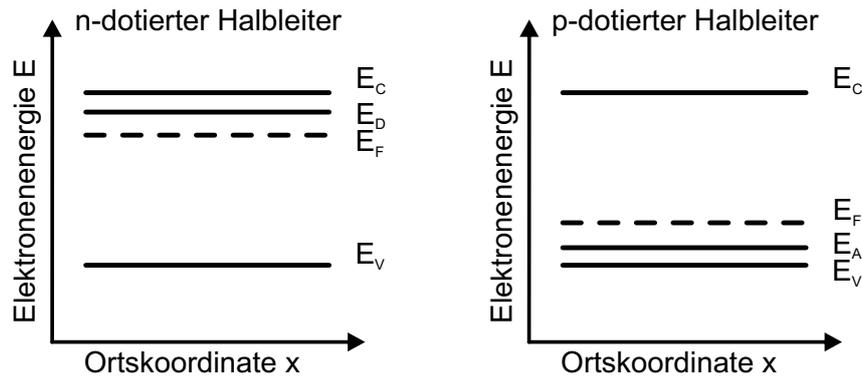


Abb. 7.2: Bändermodelle des dotierten Halbleiters

$$n_{p0} = \frac{n_i^2}{N_A} \quad (7.12)$$

7.1.3 Spezifischer Widerstand und Stromfluss

Ist die Materialeigenschaft Beweglichkeit der Elektronen μ_n und der Löcher μ_p im Halbleiter bekannt, kann der spezifische Widerstand ρ berechnet werden:

$$\rho = \frac{1}{e_0 (\mu_n N_D + \mu_p N_A)} \quad (7.13)$$

Der spezifische Widerstand spielt bei den Durchlassverlusten eine zentrale Rolle.

Im Halbleiter können zwei Arten von Strömen mit unterschiedlicher Ursache auftreten. Bei dem Feldstrom wird die thermische Bewegung der Ladungsträger auf Grund eines elektrischen Feldes \vec{E} mit einer gerichteten Komponente überlagert. Es ergibt sich der Feldstrom I_F als die mittlere Geschwindigkeit der Ladungsträger durch eine Fläche A , für die nach dem Ohmschen Gesetz gilt:

$$I_F = \vec{A} e_0 (\mu_n n - \mu_p p) \vec{E} \quad (7.14)$$

Der Diffusionsstrom beruht auf dem Bestreben eines jeden Systems den Zustand minimaler Gesamtenergie zu erlangen. Daher werden unterschiedliche Konzentrationen von Ladungsträgern im Halbleiter durch Diffusionsströme, die proportional zum Diffusionsgefälle $\frac{dn}{dx}$ sind, ausgeglichen.

$$I_D = A e_0 \left(D_n \frac{dn}{dx} + D_p \frac{dp}{dx} \right) \quad (7.15)$$

Die Diffusionskonstante D gibt an, wie gut sich ein Teilchen durch den Kristall bewegen kann.

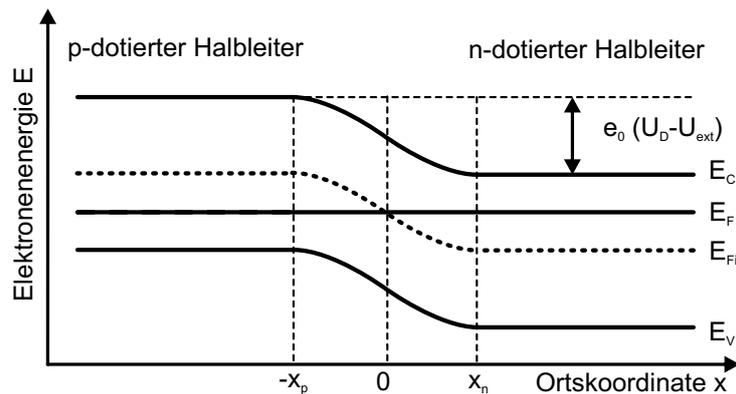


Abb. 7.3: pn-Übergang im Bändermodell

7.1.4 Der pn-Übergang

Ein pn-Übergang befindet sich an der Grenzschicht zwischen einem p- und einem n-dotierten Halbleiter. Abbildung 7.3 zeigt das Bändermodell eines pn-Übergangs. Die Fermienergie befindet sich sowohl im n- als auch im p-dotierten Bereich auf dem gleichen Energieniveau. Dadurch kommt es zu einer Verbiegung des Valenz- und des Leitungsbandes.

Auf Grund der gegensätzlichen Dotierung an der Grenzschicht befindet sich auf der p-dotierten Seite eine hohe Konzentration von Löchern und auf der n-dotierten Seite eine hohe Konzentration von Elektronen. Dieses Konzentrationsgefälle führt zu Diffusionsströmen nach (7.15). Gleichzeitig hat die räumliche Verschiebung der Löcher und Elektronen ein elektrisches Feld zur Folge, das dem Diffusionsstrom entgegen wirkt. Es stellt sich ein Gleichgewicht ein, dass die Diffusionsvorgänge auf einen schmalen Bereich zwischen $-x_p$ und x_n um die Grenzschicht begrenzt. Innerhalb dieser Verarmungszone (auch als Sperrschicht oder Raumladungszone bezeichnet) kommt es zu einer verringerten Konzentration von freien Ladungsträgern. Die Addition von (7.14) und (7.15) führt zu einer Differentialgleichung aus dessen Lösung die Diffusionsspannung U_D bei vollständiger Ionisation der Störstellen über der Raumladungszone bestimmt werden kann.

$$U_D = \frac{kT}{e_0} \ln \left(\frac{N_A^- N_D^+}{n_i^2} \right) \quad (7.16)$$

Hierbei bezeichnen N_A^- und N_D^+ die Dichten der ionisierten Dotieratome. Bei einer vollständigen Ionisation gilt $N_A^- = N_A$ und $N_D^+ = N_D$. Im Bändermodell entspricht diese Diffusionsspannung gerade der Bänderverbiegung. Durch das Anlegen einer externen Spannung U_{ext} wird je nach Polarität die Bänderverbiegung verstärkt oder reduziert. So steigt in Sperrrichtung die Potentialbarriere an und der Diffusionsstrom kommt zum Erliegen. Es bleibt der sehr kleine auf Minoritätsträgern beruhenden Feldstrom. In Durchlassrichtung

werden die Energiebarriere und damit auch die Raumladungszone reduziert und der Diffusionsstrom steigt exponentiell mit der externen Spannung an, während der Feldstrom unverändert bleibt. Abhängig von der externen Spannung kann die Gesamtstromdichte wie folgt dargestellt werden:

$$j(U_{ext}) = \left(\frac{e_0 D_n n_i^2}{N_A L_n} + \frac{e_0 D_p n_i^2}{N_D L_p} \right) \left(e^{\frac{e_0 U_{ext}}{kT}} - 1 \right) \quad (7.17)$$

Für $U_{ext} > 0$ wächst j mit U_{ext} exponentiell, für $U_{ext} < 0$ ist j der Sperrstrom, der sich aus dem spannungsunabhängigen Term mit negativen Vorzeichen ergibt.

Mit der Diffusionsspannung kann die Ausdehnung der Raumladungszone für vollständig ionisierte Halbleiter (bei Si ab 150 K) in Abhängigkeit einer extern angelegten Spannung U_{ext} nach der Schottkyschen Parabelnäherung bestimmt werden:

$$x_p = \frac{W_{RLZ} N_D}{N_A + N_D} \quad \text{und} \quad x_n = \frac{W_{RLZ} N_A}{N_A + N_D} \quad (7.18)$$

mit

$$W_{RLZ} = x_p + x_n = \sqrt{\frac{2\varepsilon}{e_0} \left(U_D - U_{ext} - \frac{2kT}{e_0} \right) \left(\frac{1}{N_A} + \frac{1}{N_D} \right)} \quad (7.19)$$

Die Zählrichtung von U_{ext} ist dabei vom p- zum n-Gebiet. Die Sperrschichtausdehnungen in die unterschiedlichen Gebiete verhalten sich nach (7.18) entgegengesetzt wie die Dotierkonzentrationen. Aus (7.19) geht hervor, dass sich die Raumladungszone beim Anlegen einer negativen Spannung U_{ext} ausdehnt und damit das Gebiet ohne freie Ladungsträger größer wird, so dass kein Stromfluss möglich ist. Eine positive Spannung hingegen verringert die Sperrschicht bis sie bei $U_{ext} = U_D - 2kT/e_0$ verschwindet und der pn-Übergang leitend ist.

Im Sperrfall verhält sich die Raumladungszone wie ein Kondensator, mit der Kapazität $C_J = A\varepsilon/W_{RLZ}$, wobei A der Querschnitt des pn-Übergangs ist. Für die Sperrschichtkapazität gilt mit (7.19):

$$C_J = A \sqrt{\frac{\varepsilon e_0 N_A N_D}{2 \left(U_D - U_{ext} - \frac{2kT}{e_0} \right) (N_A + N_D)}} \quad (7.20)$$

Für die Feldstärke über der Raumladungszone gilt

$$E = \frac{U_D - U_{ext} - \frac{2kT}{e_0}}{W_{RLZ}} = \sqrt{\frac{2e_0}{\varepsilon} \left(U_D - U_{ext} - \frac{2kT}{e_0} \right) \left(\frac{N_A N_D}{N_A + N_D} \right)} \quad (7.21)$$

Während die maximale elektrische Feldstärke über dem pn-Übergang mit steigender negativer externer Spannung zunimmt, verringert sich die Sperrschichtkapazität.

Für den Durchlassfall ist die Diffusionskapazität am pn-Übergang von Bedeutung. Ihre Ursache ist darin zu finden, dass im Durchlassbetrieb die Dichte von Minoritätsladungsträgern am p-dotierten Sperrschichttrand gemäß $n_{p,0}e^{U_{ext}/U_T}$ steigt. Diese erhöhte Konzentration hat wiederum einen Diffusionsvorgang von Minoritätsträgern in das p-Bahngebiet zur Folge, die in einer Ausdehnung bis L_n vom pn-Übergang die Diffusionsspeicherladung Q_D darstellen.

$$Q_D = Ae_0N_{p,0}L_n e^{\frac{U_{ext}}{U_T}} \quad (7.22)$$

Für die Diffusionskapazität gilt unter Berücksichtigung von (7.22) entsprechend:

$$C_D = \frac{Ae_0N_{p,0}L_n}{U_T} e^{\frac{U_{ext}}{U_T}} \quad (7.23)$$

Die Diffusionskapazität ist im Vergleich zur Sperrschichtkapazität groß und die Diffusionsladungen müssen beim Umpolen des pn-Übergangs ausgeräumt werden. Dabei fließen die Ladungen als hoher Sperrstrom während der Sperrverzögerungszeit (engl.: reverse recovery time) ab.

Neben der Durchlassspannung ist ein weiterer stromabhängiger Spannungsabfall in Durchlassrichtung messbar, der auf Grund des ohmschen Verhaltens des Bahngebietes, das sich im p- und n-dotierten Bereich vor und hinter dem pn-Übergang befindet, entsteht. Es gilt für den Bahnwiderstand R_B in Abhängigkeit der Bahnlängen l_n und l_p :

$$R_B = R_n + R_p = \frac{1}{eN_D\mu_n} \frac{l_n}{A} + \frac{1}{eN_A\mu_p} \frac{l_p}{A} \quad (7.24)$$

7.1.5 Der Halbleiter-Metall Kontakt

Der Halbleiter-Metall Kontakt hat abhängig von dem Verhältnis der Austrittsarbeit vom Halbleiter zum Metall sehr unterschiedliche Eigenschaften. Zum einem kann sich wie beim pn-Übergang eine Raumladungszone ausbilden, so dass der Kontakt ein Diodenverhalten aufweist und zum anderen kann der Übergang als reiner ohmscher Widerstand ausgeführt werden, so dass er für beide Stromrichtungen etwa die gleichen elektrischen Eigenschaften aufweist. In Tabelle 7.1 sind die unterschiedlichen Eigenschaften von p und n dotierten Halbleiter-Metall Kontakten in Abhängigkeit der Verhältnisse der Austrittsarbeit dargestellt. Mit einer extrem hohen Dotierung kann jeder Schottky-Kontakt zu einem ohmschen Kontakt modifiziert werden.

7.1.5.1 Der Schottky-Kontakt

Bei einer geeigneten Dotierkonzentration hat dieser Übergang eine ähnliche Stromspannungscharakteristik wie ein pn-Übergang [5]. Für einen Schottky Kontakt muss bei einem

Dotierung des Halbleiters	Verhältnis der Austrittsarbeiten $\frac{W_{Me}}{W_{HI}}$	Kontaktart
n	> 1	Schottky
n	< 1	Ohmsch
p	> 1	Ohmsch
p	< 1	Schottky

Tab. 7.1: Eigenschaften des Halbleiter-Metall-Kontakts in Abhängigkeit der Austrittsarbeitsverhältnisse

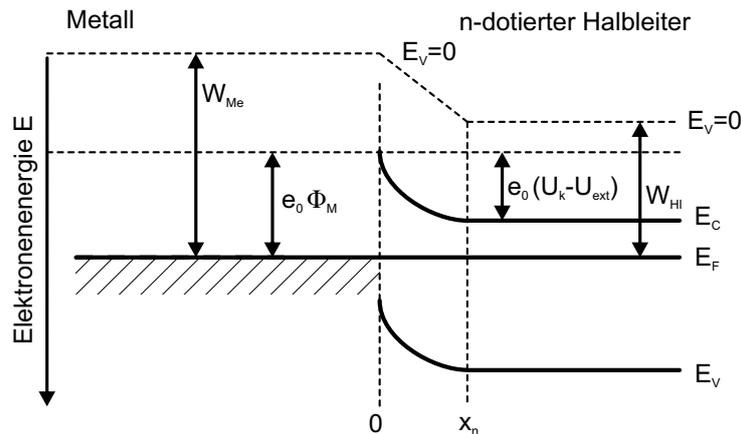


Abb. 7.4: Bändermodell des Schottky-Kontakts

n-dotierten Halbleiter die Austrittsarbeit eines Elektrons geringer sein als bei dem Metall. Dabei wird die Austrittsarbeit im Bändermodell von der Fermienergie ins Vakuum als Bezugsgröße definiert. Im Metall liegt die Fermienergie an der Oberkante des Leitungsbandes. Am Metall-Halbleiterkontakt entsteht im Halbleiter eine Verarmungszone und im Metall eine negative Anreicherungszone, da bei der Kontaktierung wegen des Verhältnisses der Austrittsarbeiten zunächst mehr Elektronen in das Metall gelangen als vom Metall in den Halbleiter. Dadurch kommt es zu einer Verbiegung der Bandkanten im Halbleiter. Der resultierende Potentialunterschied zwischen Metall und Halbleiter kann über die Differenz der Austrittsarbeiten von Metall und Halbleiter bestimmt werden und wird im Folgenden mit der Kontaktspannung U_K bezeichnet:

$$U_K = \frac{W_{Me} - W_{HI}}{e_0} \quad (7.25)$$

Wird über dem Schottky-Kontakt eine negative Spannung angelegt, also der positive Spannungspol an den Halbleiter, so ist der Kontakt in Sperrrichtung geschaltet. Dabei sinkt das Fermi-Niveau auf der Halbleiterseite ab und die Potentialbarriere auf der Halbleiterseite vergrößert sich. Dadurch gelangen weniger Elektronen vom Halbleiter in das Metall. Die Potentialbarriere Φ_M auf der Metallseite verändert sich jedoch nicht, so dass sich der Elektronenfluss von Metall zum Halbleiter nicht wesentlich erhöht. Wird eine

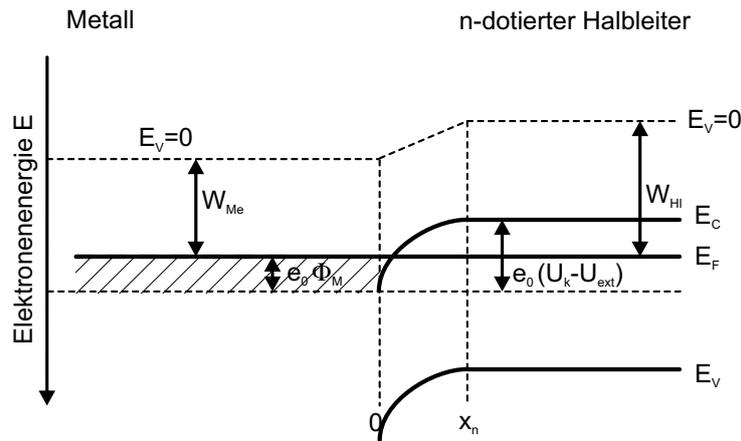


Abb. 7.5: Bändermodell des Ohmschen-Kontakts

positive Spannung angelegt, so verringert sich die Potenzialbarriere auf der Halbleiterseite wie beim pn-Übergang, da das Fermi-Niveau des Halbleiters angehoben wird und es gelangen mehr Elektronen vom Halbleiter in das Metall als vom Metall in den Halbleiter. Der Schottky-Kontakt leitet und die Gesamtstromdichte des Schottky-Kontakts genügt folgender Gleichung [5, 149]:

$$j(U_{ext}) = A^* T^2 e^{-\frac{e_0 \Phi_M}{kT}} \left(e^{\frac{e_0 U_{ext}}{kT}} - 1 \right) \quad (7.26)$$

Der Faktor A^* ist die materialabhängige effektive Richardson-Konstante, die für Silizium $110 \text{ Acm}^{-2}\text{K}^{-2}$ und für 4H-SiC $148 \text{ Acm}^{-2}\text{K}^{-2}$ beträgt [4, 150].

7.1.5.2 Der Ohmsche-Kontakt

Neben dem Schottky-Kontakt ist der ohmsche Kontakt ein wichtiger Metall-Halbleiterübergang. Dieser Übergang wird immer dann benötigt wenn ein Halbleiter möglichst verlustlos kontaktiert werden muss, wie es in der Mehrzahl der Anwendungen der Fall ist.

Nach der Tabelle 7.1 wird für einen p-dotierten Halbleiter ein Metall mit möglichst großer Austrittsarbeit wie zum Beispiel ein Edelmetall benötigt.

Die Kontaktierung des Halbleiters auf der anderen Seite des Halbleiters muss so gestaltet werden, dass kein Schottky-Kontakt auftritt, da zum Beispiel eine Diode dann in beide Richtungen sperren würde. Dafür wird der Halbleiter am Kontakt sehr hoch dotiert, so dass sich ein ohmscher Kontakt einstellt.

7.2 Fehlerrechnung bei der Bestimmung des Wirkungsgrades

Bei der Messung von physikalischen Größen treten unvermeidbare Messunsicherheiten auf. Werden nun aus diesen fehlerbehafteten Größen andere Größen berechnet pflanzen sich diese Messfehler, gewichtet durch deren Beiträge zum Ergebnis, fort. Um den tatsächlichen Wirkungsgrad beurteilen zu können, wurde im Folgenden eine Fehlerrechnung nach [151] durchgeführt. Der absolute Größtfehler resultiert aus der sogenannten linearen Fehlerfortpflanzung in dem Fall, dass sich alle Unsicherheiten aller Messgrößen konstruktiv addieren und so der größtmögliche Messfehler auftritt. Bei n unabhängigen Messgrößen x_n gilt nach [151] für den absoluten Größtfehler:

$$\Delta y_{max} = \left| \frac{\partial y}{\partial x_1} \Delta x_1 \right| + \left| \frac{\partial y}{\partial x_2} \Delta x_2 \right| + \dots + \left| \frac{\partial y}{\partial x_n} \Delta x_n \right| \quad (7.27)$$

$y = f(x_1; x_2; \dots; x_n)$ sei die aus den Messgrößen zu berechnende physikalische Größe. $\Delta x_1 \dots \Delta x_n$ seien die Unsicherheiten der Messgrößen. Eine zufällige exakte Addition aller Fehler ist jedoch ziemlich unwahrscheinlich. Sinnvoll ist daher die Angabe des mittleren Fehlers nach dem Gausschen Fehlerfortpflanzungsgesetz.

$$\Delta y = \sqrt{\left(\frac{\partial y}{\partial x_1} \Delta x_1 \right)^2 + \left(\frac{\partial y}{\partial x_2} \Delta x_2 \right)^2 + \dots + \left(\frac{\partial y}{\partial x_n} \Delta x_n \right)^2} \quad (7.28)$$

Die Ausgangs- und die Eingangsleistung wird vom DEWE 2010 wie folgt berechnet:

$$P_{out} = U_a I_a + U_b I_b + U_c I_c \quad (7.29)$$

$$P_{in} = U_{in} I_{in} \quad (7.30)$$

Mit (7.29) und (7.30) folgt für den Wirkungsgrad:

$$\eta = \frac{P_{out}}{P_{in}} = \frac{U_a I_a + U_b I_b + U_c I_c}{U_{in} I_{in}} \quad (7.31)$$

Mit Gleichung (7.27) kann der absolute Größtfehler berechnet werden:

$$\begin{aligned} \Delta \eta_{max} = & \left| \frac{\partial \eta}{\partial U_a} \Delta U_a \right| + \left| \frac{\partial \eta}{\partial U_b} \Delta U_b \right| + \left| \frac{\partial \eta}{\partial U_c} \Delta U_c \right| + \\ & + \left| \frac{\partial \eta}{\partial I_a} \Delta I_a \right| + \left| \frac{\partial \eta}{\partial I_b} \Delta I_b \right| + \left| \frac{\partial \eta}{\partial I_c} \Delta I_c \right| + \\ & + \left| \frac{\partial \eta}{\partial U_{in}} \Delta U_{in} \right| + \left| \frac{\partial \eta}{\partial I_{in}} \Delta I_{in} \right| \end{aligned} \quad (7.32)$$

Messgröße (MW)	Messfehlerzusammensetzung	Messbereich (MB)	Messfehler
$U_L = 230$	$\Delta U_L = 0,05 \%MW + 0,05 \%MB$	400 V	$\Delta U_L = V$
$U_{in} = 650$	$\Delta U_{in} = 0,05 \%MW + 0,05 \%MB$	800 V	$\Delta U_{in} = V$
$I_L =$	$\Delta I_L = 0,009 \%MW + 0,05 \%MW$ $+0,02 \%MW + 0,05 \%MB$	20 A	$\Delta I_L A$
$I_{in} =$	$\Delta I_{in} = 0,155 \%MW + 0,05 \%MW$ $+0,04 \%MW + 0,05 \%MB$	20 A	$\Delta I_{in} A$

Tab. 7.2: Messfehler der Wirkungsgradmessung für den Betriebspunkt in Abschnitt 4.8

Wird von einer symmetrischen Belastung aller drei Phasen des Wechselrichters ausgegangen und ferner angenommen, dass die Messmittel zur Strommessung und die zur Spannungsmessung jeweils denselben Messfehler mit sich bringen, vereinfachen sich (7.31) und (7.32) wie folgt:

$$\eta = \frac{U_a I_a + U_b I_b + U_c I_c}{U_{in} I_{in}} = \frac{3U_L I_L}{U_{in} I_{in}} \quad (7.33)$$

$$\Delta \eta_{max} = \left| \frac{\partial \eta}{\partial U_L} \Delta U_L \right| + \left| \frac{\partial \eta}{\partial I_L} \Delta I_L \right| + \left| \frac{\partial \eta}{\partial U_{in}} \Delta U_{in} \right| + \left| \frac{\partial \eta}{\partial I_{in}} \Delta I_{in} \right| \quad (7.34)$$

Unter diesen Voraussetzungen gilt auch für den mittleren Fehler nach (7.28):

$$\Delta \eta = \sqrt{\left(\frac{\partial \eta}{\partial U_L} \Delta U_L \right)^2 + \left(\frac{\partial \eta}{\partial I_L} \Delta I_L \right)^2 + \left(\frac{\partial \eta}{\partial U_{in}} \Delta U_{in} \right)^2 + \left(\frac{\partial \eta}{\partial I_{in}} \Delta I_{in} \right)^2} \quad (7.35)$$

Die Unsicherheiten in der Messung der relevanten Größen in Gleichung (7.34) und (7.35) sind nach [134] abhängig vom eingestellten Messbereich und der Messgröße selbst. Exemplarisch für die theoretische Genauigkeit der Wirkungsgradmessung wurde im Folgenden der Größtfehler und der Fehler nach dem Gaußschen Fehlerfortpflanzungsgesetz des Wirkungsgrades im Betriebspunkt, der im Abschnitt 4.8 verwendet wurde, bestimmt. Die Tabelle 7.2 zeigt die Fehler der einzelnen Messgrößen auf. Der Messfehler bei den Strommessungen setzt sich aus der Messunsicherheit des Stromwandlers PM-MCTS-200, des Messshunts PM-MCTS-BR5 und des Strommess-Spannungseingangs DAQP-LV des DEWE2010 zusammen. Bei der Messung der Spannung entstehen Messfehler lediglich durch den Spannungsmesseingang DAQP-HV des DEWE2010. Die Unsicherheiten wurden aus [134] entnommen.

8 Eigene Veröffentlichungen

[E1] Benz, C.H., Franke, W.-T. und Fuchs, F.W.: *Low voltage ride through capability of a 5 kW grid-tied solar inverter*. In: *Power Electronics and Motion Control Conference (EPE PEMC)*, 2010 14th International, Sept. 2010.

[E2] Franke, W.-T., Oestreich, N und Fuchs, F. W., *Comparison of Transformerless Converter Topologies for Photovoltaic Application Concerning Efficiency and Mechanical Volume*. In: *IEEE ISIE 2010 IEEE International Symposium on Industrial Electronics*, Jul. 2010

[E3] Franke, W.-T., Kürtz, C. und Fuchs, F. W., *Analysis of Control Strategies for a 3 Phase 4 Wire Topology for Transformerless Solar Inverters*. In: *IEEE ISIE 2010 IEEE International Symposium on Industrial Electronics*, Jul. 2010

[E4] Mohr, M., Franke, W.-T., Wittig, B. und Fuchs, F. W., *Converter Systems for Fuel Cells in the Medium Power Range-A Comparative Study*. In: *IEEE Transactions on Industrial Electronics*, Vol. 57, No. 6, Seiten 2024 - 2032, Jun. 2010

[E5] Mühlfeld, O., Franke, W.-T. und Fuchs, F. W., *Design Strategies for Stray Inductance optimized Wire-Bond Power Modules*. In: *International Exhibition & Conference for Power Electronics, Intelligent Motion, Power Quality, PCIM 2010*, May 2010

[E6] Franke, W.-T., Oestreich, N. und Fuchs, F. W., *Comparison of Transformerless Topologies for Solar Application Concerning Efficiency, Leakage Current and Volume*. In: *International Exhibition & Conference for Power Electronics, Intelligent Motion, Power Quality, PCIM 2010*, May 2010

[E7] Wittig, B., Franke, W.-T. und Fuchs, F. W., *Turn-off Active Gate Control of Low Voltage Automotive Power MOSFETs with High Current Ratings*. In: *International Exhibition & Conference for Power Electronics, Intelligent Motion, Power Quality, PCIM 2010*, May 2010

[E8] Franke, W.-T., Dannehl, J., Liserre, M. und Fuchs, F. W., *Characterization of differential-mode filter for grid-side converters*. In: *35th Annual Conference of the IEEE Industrial Electronics Society, IECON 2009*, Seiten.4080-4085, Nov 2009

[E9] Franke, W.-T., Carstens, B., Fuchs, F. W. und Eggert, E. *A Detailed Analysis of a Power Converter to Buffer the Battery Voltage in Lift Trucks*. In: *35th Annual Conference of the IEEE Industrial Electronics Society, IECON 2009*, Seiten 4080-4085, Nov 2009

[E10] Franke, W.-T. und Fuchs, F. W., *Comparison of switching and conducting performance of SiC-JFET and SiC-BJT with a state of the art IGBT*. In: *In Power Electronics and Applications EPE '09. 13th European Conference on*, Sept. 2009.

[E11] Wittig, B., Franke, W.-T. und Fuchs, F.W., *Design and analysis of a DC/DC/AC three phase solar converter with minimized DC link capacitance*. In: *In Power Electronics and Applications EPE '09. 13th European Conference on*, Sept. 2009.

[E12] Knop, A., Franke, W.-T., und Fuchs, F. W. *Switching and conducting performance of SiC-JFET and ESBT against Mosfet and IGBT*. In: *In Power Electronics and Motion Control Conference. EPE-PEMC 2008. 13th*, Seiten 69-75, Sept. 2008.

[E13] Franke, W.-T., Mohr, M. und Fuchs, F. W., *Comparison of a Z-Source Inverter and a Voltage-Source Inverter Linked with a DC/DC Boost - Converter for Wind Turbines Concerning Their Efficiency and Installed Semiconductor Power IEEE 39th Power Electronics Specialists Conference*, Jun. 2008

[E14] Franke, W.-T., Mohr, M. und Fuchs, F. W., *Betriebsverhalten des Z-Source-Wechselrichters*. In: *Maritimes Symposium*, Oct. 2007

Lebenslauf

Name: W.-Toke Franke

Geburtsdatum: 18.06.1979

Geburtsort: Eckernförde

Familie: Verheiratet mit Silke, 1 Sohn (Peer Ole), 1 Tochter (Bente Gesa)

Schulbildung: Abitur, Gymnasium Altenholz, Altenholz, 1999

Wehrdienst: 1999-2001, Marine, Leutnant zur See der Reserve

Studium: 2001 - 2007:
Studium der Elektrotechnik und Informationstechnik an der
Technischen Fakultät der Christian-Albrechts-Universität zu Kiel

Berufstätigkeit: 2007 - 2011:
Wissenschaftlicher Mitarbeiter am Lehrstuhl für
Leistungselektronik und Elektrische Antriebe der Christian-
Albrechts-Universität zu Kiel

seit 2011:
Entwicklungsingenieur bei Danfoss Solar Inverters A/S in
Sønderborg, Dänemark, Abteilung Innovation and Technology