

Bauleistungsvergleich und Neutralpunkt-Balancierung für 3-Level-Wechselrichtertopologien für den Einsatz in Elektrofahrzeugen

Dissertation

zur Erlangung des akademischen Grades

Doktor der Ingenieurwissenschaften

(Dr.-Ing.)

der Technischen Fakultät

der Christian-Albrechts-Universität zu Kiel

vorgelegt von

Stephan Brüske

Kiel

2016

1. Gutachter: Prof. Dr.-Ing. Friedrich W. Fuchs

2. Gutachter: Prof. Marco Liserre

3. Gutachter: Prof. Dr.-Ing. Sibylle Dieckerhoff

Datum der mündlichen Prüfung: 15.09.2016

Danksagung

Diese Arbeit entstand während meiner Tätigkeit als wissenschaftlicher Mitarbeiter am Lehrstuhl für Leistungselektronik und Elektrische Antriebe unter der Leitung von Herrn Prof. Friedrich W. Fuchs und am Lehrstuhl für Leistungselektronik unter Leitung von Herrn Prof. Marco Liserre der Christian-Albrechts-Universität zu Kiel.

Meinen größten Dank möchte ich Prof. Dr.-Ing. Friedrich W. Fuchs für die Betreuung und Unterstützung dieser Arbeit sowie für die Bereitstellung der hervorragenden Lehrstuhl- und Laborinfrastruktur aussprechen. Dabei möchte ich mich insbesondere für die intensive Betreuung, Begleitung und Unterstützung meiner Arbeit und die damit verbundene angenehme Zusammenarbeit bedanken. Prof. Dr.-Ing. Sibylle Diekerhoff und Prof. Marco Liserre danke ich für die Übernahme der Ko-Referate und die kritischen Fragen zu meiner Arbeit.

Meine Tätigkeiten am Lehrstuhl erfolgten im Rahmen des grenzüberschreitenden EU Interreg 4a-Projekte eMOTION. Den Projektpartnern und insbesondere dem Projektkoordinator Gustav Nebel danke ich für die kooperative und gute Zusammenarbeit während der gesamten Projektlaufzeit. Den Vertretern der projektbegleitenden Firmen ESW GmbH, Jungheinrich und Kristronics - Herrn Dr.-Ing. Heiko Solmecke, Herrn Dr.-Ing. Björn Wittig und Herrn Dipl.-Ing. Bernd Molter - danke ich für die fachlichen Anregungen während der zahlreichen Projekttreffen.

Weiter gilt mein Dank allen ehemaligen Kolleginnen und Kollegen für die hervorragende, freundschaftliche Arbeitsatmosphäre in der Zeit am Lehrstuhl. Ich bedanke mich bei Petra Bekendorf, Margit Marter und Karola Wering für ihre administrative Unterstützung und bei Bernd Doneit für die Unterstützung im Labor. Prof. Dr. Marco Liserre danke ich für die Möglichkeit, meine Dissertation unter seiner Lehrstuhlleitung fertigzustellen. Kristina Buchert, Berthold Benkendorff und Marinus Petersen als Studienfreunde der ersten Stunde und meinem Bruder und Arbeitskollegen Sebastian Brüske danke ich für eine tolle Zeit an der Universität, fachlich fundierten und freundschaftlichen Gesprächen sowie der moralischen Unterstützung. Allen Studenten, die bei mir ihre Abschlussarbeit geschrieben und/oder als Hilfskraft gearbeitet haben, danke ich für die aus ihren Arbeiten resultierenden Anregungen und die Unterstützung bei der Realisierung des Laboraufbaus.

Ein besonderer Dank gilt selbstverständlich meiner Frau Ann-Christin und meinen Eltern Regina und Martin für die moralische Unterstützung und Geduld, die sie mir während meiner Promotionszeit entgegengebracht haben.

Kurzfassung

In elektrisch angetriebenen Fahrzeugen mit einer Batterie als Energiespeicher und einem Drehstrommotor wird Leistungselektronik zur Wandlung der Batteriegleichspannung in eine entsprechende Wechselspannung benötigt. Hierzu ist mindestens ein Wechselrichter notwendig, der im motorischen Betrieb die geforderte Fahrleistung bereitstellt und im generatorischen Betrieb die Bremsenergie zurück in die Batterie speist. In dieser Arbeit werden zwei 3-Level-Wechselrichtertopologien für den Einsatz als Antriebswechselrichter im Elektrofahrzeug analysiert und mit der in heutigen Elektrofahrzeugen vorwiegend eingesetzten 2-Level-Wechselrichtertopologie verglichen.

Hierzu wird als Bewertungskriterium für die Chipfläche der Leistungshalbleiter die Bauleistung verwendet, deren Konzept in dieser Arbeit auf 3-Level-Wechselrichtertopologien erweitert wird. Des Weiteren wird das Kriterium der Bauleistung für die Auslegung für einen definierten Arbeitsbereich vorgestellt. Anhand der Bauleistung und dem Wirkungsgrad werden die drei Wechselrichtertopologien exemplarisch für verschiedene Konfigurationen des elektrischen Antriebsstranges verglichen. Außerdem wird die Auslegung im Anfahrmoment für die drei Wechselrichtertopologien untersucht und für die 3-Level-Wechselrichtertopologien spezielle Schaltreihenfolgen zur gleichmäßigen Verteilung der Verluste auf die Leistungshalbleiter aufgezeigt. Die als Prototyp realisierten 3-Level-Wechselrichtertopologien werden im Hinblick auf den Wirkungsgrad experimentell untersucht.

Als ein wesentlicher Nachteil der beiden 3-Level-Wechselrichtertopologien ist die Notwendigkeit der Balancierung des Neutralpunkt-Potentials zu nennen, die in jedem Betriebspunkt sowohl stationär als auch dynamisch sicherzustellen ist. Bei einer Reduktion der Zwischenkreiskapazität, die aus Kostengründen unabhängig von der Wechselrichtertopologie anzustreben ist, hat die Balancierung des Neutralpunkt-Potentials bei 3-Level-Wechselrichtertopologien eine hohe Bedeutung. Es wird ein Verfahren vorgestellt, welches bei Verwendung einer permanenterrregten Synchronmaschine in jedem Betriebspunkt die Balancierung des Neutralpunkt-Potentials durch Veränderung der Ansteuersignale ermöglicht und dabei in den nicht-kritischen Arbeitspunkten eine im Vergleich zum Referenzverfahren niedrigere Ausgangsstromwelligkeit aufzeigt. Es werden unterschiedliche Konfigurationen für das entwickelte Verfahren untersucht, mit denen die Ausgangsstromwelligkeit und die Schwankungsbreite der Zwischenkreisspannungen eingestellt werden können. Die Funktionalität des Verfahrens wird detailliert simulativ untersucht und einem Referenzverfahren gegenübergestellt sowie experimentell nachgewiesen.

Abstract

Power electronics is necessary in electrically driven vehicles with a battery and a three-phase motor for the conversion of the DC battery voltage into an AC motor voltage. The minimum basic configuration consists of an inverter which generates the desired AC voltage from the DC battery voltage during motor operation and vice-versa during generator mode. In this thesis, two 3-level inverter topologies are investigated for the application as drive inverter in electric vehicles and compared with the commonly used 2-level inverter topology.

For the comparison of the semiconductor area, the criteria of the virtual power design rating is applied which is extended to 3-level inverters in this thesis. Additionally, the concept of the virtual power design rating is extended so that the inverter can be designed for a predefined operation area. The comparison of the three inverter topologies is done for different exemplarily chosen drive train topologies on the basis of the criteria of the virtual power design rating and the inverter efficiency. Furthermore, the design of the inverter topologies will be investigated for zero-speed operation. Different switching sequences for 3-level inverter topologies will be investigated regarding the potential of an equal loss distribution on the power semiconductors at zero-speed operation. Finally, the experimental results of the efficiency measurements of the two 3-level inverter topologies are presented.

One main drawback of 3-level inverters is the necessity to balance the neutral-point potential which must be guaranteed for stationary and dynamic operations. Especially for a reduced DC link capacity, which is for a cost reduction favorable independently of the inverter topology, the balancing of the neutral point potential becomes essential. A new method is presented which is able to balance the neutral point potential in all relevant operation points of a permanent magnet synchronous machine by online adaption of the modulation signals with a lower harmonic distortion at non-critical operation points in comparison to the reference method. The presented method can be configured individually regarding the required output performance and the maximum allowed voltage fluctuation of the DC link voltages. The functionality of the proposed method is investigated by simulation and compared to the reference method. Finally, experimental results of the proposed method are provided.

Inhaltsverzeichnis

Verwendete Formelzeichen und Abkürzungen	IV
1 Einleitung	1
1.1 Motivation	1
1.2 Abgrenzung und Stand der Technik	2
1.3 Gliederung der Arbeit	2
2 Design des Antriebsstranges	4
2.1 Fahrzyklenanalyse	4
2.2 Systembetrachtung des elektrischen Antriebsstranges	5
2.3 Komponenten des elektrischen Antriebsstranges	10
2.3.1 Energiespeicher	10
2.3.2 Wechselrichter	12
2.3.3 Fahrmotor	12
2.3.4 DC/DC-Wandler	17
2.3.5 Ladesystem	19
2.4 Zusammenfassung	20
3 Bauelemente	21
3.1 Leistungshalbleiter	21
3.1.1 Dioden	23
3.1.2 IGBT	25
3.1.3 MOSFET	27
3.1.4 Rückwärtssperrfähiger IGBT	28
3.1.5 SiC-Halbleiter	29
3.1.6 GaN-Halbleiter	30
3.1.7 Zuverlässigkeit und Lebensdauer	32
3.2 Zwischenkreiskapazität	33
3.3 Zusammenfassung	37
4 Antriebswechselrichter für Elektrofahrzeuge	38
4.1 Klassifizierung und Identifikation möglicher Systeme	38
4.2 Betrachtung des 2-Level-VSI	40
4.2.1 Funktionsweise	40
4.2.2 Modulationsverfahren	41
4.2.3 Durchlassverluste	43
4.2.4 Schaltverluste	43
4.2.5 Arbeitspunkt Zero-Speed	44
4.3 Betrachtung des 3-Level-NPC	45
4.3.1 Funktionsweise	45
4.3.2 Durchlassverluste	48
4.3.3 Schaltverluste	49
4.4 Betrachtung des T-Type-Wechselrichter	50
4.4.1 Funktionsweise	50
4.4.2 Durchlassverluste	53

4.4.3	Schaltverluste	54
4.5	Zusammenfassung	54
5	Modulation für 3-Level-Wechselrichter	55
5.1	Raumzeigermodulation	56
5.2	Start-RZ für Schaltsequenz und Wechsel des Start-RZ	58
5.2.1	Null-RZ als Start-RZ	58
5.2.2	Kleine RZ als Start-RZ	58
5.2.3	Mittlere RZ als Start-RZ	61
5.3	Verlustverteilung in Abhängigkeit des Modulationsgrads	61
5.4	Arbeitspunkt Zero-Speed	62
5.4.1	3-Level-NPC	64
5.4.2	T-Type-Wechselrichter	66
5.5	Zusammenfassung	66
6	Balancierung des Neutralpunkt-Potentials	67
6.1	Anforderung an die NP-Balancierung im Elektrofahrzeug	71
6.2	Auslegung der ZK-Kapazität bei 3-Level-Wechselrichtern	74
6.3	Stabilisierungsverfahren und Auswahl der Referenzverfahren	75
6.4	Bekanntes NP-Balancierungsverfahren	78
6.4.1	Balancierung durch Aufteilung der Einschaltzeiten der kleinen RZ	78
6.4.2	Konzept des virtuellen RZ	84
6.5	Erweiterung der Balancierung durch Aufteilung der kleinen RZ	89
6.5.1	Theoretische Betrachtung des Verfahrens	89
6.5.2	Vergleich unterschiedlicher Betriebsstrategien	97
6.5.3	Experimentelle Ergebnisse	100
6.6	Vergleich und Bewertung der betrachteten Verfahren	106
7	Vergleich der Wechselrichtertopologien mit virtuellen LHL	110
7.1	Konzept der Bauleistung	110
7.1.1	Auslegung des 2-Level-VSI	118
7.1.2	Auslegung des 3-Level-NPC	121
7.1.3	Auslegung des T-Type-Wechselrichters	127
7.2	Vergleich der Bauleistungen	130
7.2.1	Betrieb bei konstanter ZK-Spannung	131
7.2.2	Berücksichtigung des Batterieladezustandes	134
7.2.3	Berücksichtigung einer Überlast	135
7.2.4	Variable ZK-Spannung	136
7.2.5	Arbeitspunkt Zero-Speed	138
7.3	Simulativer Vergleich der Wechselrichtertopologien	138
7.3.1	Vergleich bei RZ-Modulation und konstanter ZK-Spannung	141
7.3.2	Vergleich für variable ZK-Spannungen	144
7.4	Experimenteller Vergleich des Wirkungsgrades	147
7.4.1	Labora Aufbau und Randbedingungen	147
7.4.2	Verwendung der LHL-Serie aus Bauleistungsvergleich	148
7.4.3	Verwendung alternativer Si-basierter LHL	152

7.5	Auswahl geeigneter Systeme	153
8	Zusammenfassung, Schlussfolgerung und Ausblick	156
8.1	Zusammenfassung	156
8.2	Schlussfolgerung	157
8.3	Ausblick	158
9	Literaturverzeichnis	159
10	Anhang	176
10.1	Definition des THD-Wertes	176
10.2	Bezogene Größen	176
10.3	Verwendetes Messequipment	177
10.4	Interpolierte Daten der 1200 V-Bauelemente	178
10.5	Verwendete Leistungshalbleiter für die simulative Untersuchung	179
	Eigene Veröffentlichungen	180
	Lebenslauf	181

Verwendete Formelzeichen und Abkürzungen

Allgemeine Schreibweisen

Allgemeine Variablendarstellung

$u(t), u$	Zeitlicher Augenblickswert
\tilde{u}	Gesamteffektivwert
\hat{u}	Scheitelwert, Spitzenwert
\bar{u}	Mittelwert
\underline{U} \rightarrow	Raumzeiger

Hochgestellte Indizes

*	Sollgröße
---	-----------

Tiefgestellte Indizes

I/II/III/IV	Untersektor I/II/III/IV
0	Null-Raumzeiger betreffende Größe
a, b, c	Phasenindizes
$\alpha\beta, \alpha, \beta$	Größen im $\alpha\beta$ -Koordinatensystem
D	Diode betreffende Größe
dc	Zwischenkreisgröße
dq, d, q	Größen im dq-Koordinatensystem
calc	berechnete Größe
const	konstant
exp	experimentell gemessene Größe
gh, g, h	Größen im gh-Koordinatensystem
l	Untere Grenze (engl.: <i>lower</i>)
L1	Rechten großen Raumzeiger betreffende Größe
L2	Linken großen Raumzeiger betreffende Größe
M	Mittlerer Raumzeiger betreffende Größe
max	Maximalwert
min	Minimalwert
N	Nenngröße
ref	Angegebener Referenzwert im Datenblatt
S1	Rechten kleinen Raumzeiger betreffende Größe
S2	Linken kleinen Raumzeiger betreffende Größe
SPWM	Größe bei Sinus-Dreieck-Modulation
SPWM + THI	Größe bei Sinus-Dreieck-Modulation mit dritter Oberschwingung

u	Obere Grenze (engl.: <i>upper</i>)
v	Größe im System des virtuellen RZ (engl.: <i>virtual</i>)
V	IGBT betreffende Größe
var	variabel
x	Phase betreffende Größe ($x \in \{a,b,c\}$)

Verwendete Variablen

α_{Fe}, β_{Fe}	Konstante zur Berechnung der Eisenverluste von Induktivitäten
d_{000}	Normierte Einschaltzeit des Schaltzustandes 000
d_{nnn}	Normierte Einschaltzeit des Schaltzustandes nnn
d_{ppp}	Normierte Einschaltzeit des Schaltzustandes ppp
D_{xy}	Bezeichnung der Dioden ($x \in \{a,b,c\}, y \in \{1,2,3,4,5,6\}$)
$\delta_0, \delta_1, \delta_2$	Parameter zur Anpassung der Arrhenius-Lebensdauerfunktion
$\Delta E_{on,D}$	Anteil der Dioden-abhängigen Einschaltverluste des IGBTs
ΔP_{max}	Maximale Leistungsdifferenz
ΔT_C	Schwankungsbreite der Kondensatorkerntemperatur
ΔT_j	Schwankungsbreite der Junction-Temperatur
$\Delta u_{C1}, \Delta u_{C2}$	Wechselanteil der Zwischenkreisspannungen u_{C1} bzw. u_{C2}
ΔU_{dc}	Schwankungsbreite der Zwischenkreisspannung
$\Delta u_{NP,max}$	Schwankungsbreite des NP-Potentials: Spitze-Tal-Wert von Δu_{C1} und Δu_{C2} während einer Grundschwingungsperiode
ΔW_{dc}	Änderung der Energie
E_a	Aktivierungsenergie
E_{off}	Ausschaltverluste des Leistungshalbleiters
E_{on}	Einschaltverluste des Leistungshalbleiters
$E_{on,IGBT}$	Anteil der IGBT-abhängigen Einschaltverluste des IGBTs
E_{rec}	Ausschaltverluste der Diode
E_{sw}	Schaltverluste LHL
f_{el}	Frequenz der elektrischen Grundschwingung
f_p	Pulsfrequenz
f_{sw}	Schaltfrequenz
$I_{B,vir}$	Bemessungsstrom des virtuellen LHL
I_C, i_C	Kondensatorstrom
I_{C0}	Maximale Kondensatorstromwelligkeit nach Datenblatt
I_F, i_F	Strom durch Diode
I_L	Strom durch Induktivität L
i_{NP}	Neutralpunktstrom
I_{inv}, i_{inv}	Strom zwischen Wechselrichter und ZK
I_{RRM}	Reverse-Recovery-Stromspitze
I_V, i_V	Strom durch Transistor

I_x	Phasenstrom ($x \in \{a,b,c\}$)
J_{ec}	Wirbelstromverlustdichte in den Permanentmagneten
$K_{Fe,H}$	Hysteresestromverlustkoeffizient
$K_{Fe,W}$	Wirbelstromverlustkoeffizient
k_p	Proportionalverstärkungsfaktor der Zwischenkreisspannungsrückführung
$k_{V,Fe}$	Materialkonstante von Eisen
L_b	Lebensdauer bei maximaler Temperatur nach Datenblatt
l_L	Länge Induktivität L
L_{Last}	Lastinduktivität
L_{Motor}	Motorinduktivität
L_σ	Streuinduktivität
m	Modulationsgrad
M_L	Luftspaltmoment der Maschine
m_{S1}	Aufteilungsfaktor des rechten kleinen RZ
$m_{S1,seq}, m_{S2,seq}$	In der Sequenz vorhandener Aufteilungsfaktor
$m_{S1,opt}, m_{S2,opt}$	Im Hinblick auf die Schwankungsbreite optimaler Aufteilungsfaktor
m_{S2}	Aufteilungsfaktor des linken kleinen RZ
N_f	Anzahl der Zyklen pro Fehler
N_L	Windungszahl der Induktivität L
n_{nnn}	Anzahl der Schaltsequenzen mit Schaltzustand nnn
n_{ppp}	Anzahl der Schaltsequenzen mit Schaltzustand ppp
p_z	Polpaarzahl der Maschine
$P_{B,D}$	Bauleistung Diode
$P_{B,V}$	Bauleistung IGBT
$P_{B,WR}$	Bauleistung des Wechselrichters
$P_{B,WR125}$	Bauleistung des Wechselrichters bei 25 % Überlast und konstanter ZK-Spannung
$P_{B,WR,bat}$	Bauleistung des Wechselrichters bei direktem Anschluss an die Batterie
$P_{B,WR,const}$	Bauleistung des Wechselrichters bei konstanter ZK-Spannung
$P_{B,WR,const}$	Bauleistung des Wechselrichters bei variabel einstellbarer ZK-Spannung
P_{con}	Durchlassverluste
P_{in}	Eingangsleistung
P_{kont}	Kontinuierliche Dauerleistung
P_{out}	Ausgangsleistung
P_{sw}	Schaltverluste
$P_{v,D}$	Gesamtverluste Diode
$P_{v,Cu}$	Kupferverluste der Maschine
$P_{v,Fe}$	Eisenverluste der Maschine
$P_{v,Fe,H}$	Hysteresestromverluste im Eisen der Maschine
$P_{v,Fe,W}$	Wirbelstromverluste im Eisen der Maschine
$P_{v,PM}$	Magnetverluste der Maschine
$P_{v,Maschine}$	Gesamtverluste der Maschine
$P_{v,mech}$	Mechanische Verluste der Maschine

$P_{v,L}$	Gesamtverluste der Induktivität L
$P_{v,L,Cu}$	Kupferverluste der Induktivität L
$P_{v,L,Fe}$	Eisenverluste der Induktivität L
$P_{v,V}$	Gesamtverluste IGBT
$P_{v,WR}$	Gesamtverluste des Wechselrichters
Q_{tr}	Reverse-Recovery-Ladung einer Diode
Q_f	Ladung während der Fallzeit einer Diode
Q_s	Speicherladung einer Diode
R_C	Widerstand des Kondensators C
r_{CE}	Linearisierter differentieller Widerstand des IGBT
r_F	Linearisierter differentieller Widerstand der Diode
R_{FePM}	Widerstand zur Abbildung der Eisen- und Magnetverluste
R_{FePM0}	Drehzahlunabhängiger Anteil von R_{FePM}
R_{FePM1}	Drehzahlabhängiger Anteil von R_{FePM}
R_G	Gate-Vorwiderstand
R_i	Batterieinnenwiderstand
R_L	Serieller Widerstand der Induktivität L
R_{Last}	Lastwiderstand
R_{Motor}	Wicklungswiderstand des Motors
$R_{th,foil}$	Thermischer Widerstand der Wärmeleitfolie
$R_{th,heat}$	Thermischer Widerstand des Kühlkörpers
$R_{th,jc}$	Thermischer Widerstand <i>junction-case</i>
Ψ_{PM}	Magnetischer Fluss der Permanentmagneten
$\sigma_{el,PM}$	Elektrische Leitfähigkeit der Permanentmagneten
T_a	Umgebungstemperatur
T_C	Kerntemperatur des Kondensators
T_{case}	<i>case</i> -Temperatur
t_f	Fallzeit
T_h	Temperatur des Kühlkörpers
T_j	Junction-Temperatur
$T_{j,Ziel}$	Ziel-Junction-Temperatur
T_p	Pulsperiode
t_{tr}	Reverse-Recovery-Zeit
t_s	Speicherzeit
Θ	Winkellage des Soll-RZ
TC	Temperaturkoeffizient
U_{bat}	Batteriespannung
U_C, u_C	Kondensatorspannung
$U_{CE,0}$	Schleusenspannung eines IGBT
U_{CES}	Maximale Sperrspannung des IGBT nach Datenblatt
U_D, u_d	Spannung an der Diode
u_{diff}	Spannungsdifferenz
$U_{F,0}$	Schleusenspannung einer Diode

$U_{F,G}$	Flussspannung des pn-Übergangs des Gates beim GaN GIT
u_G	Gate-(Source)-Spannung eines Leistungshalbleiters
U_h	Hauptfeldspannung
$U_{L\sigma}$	Spannung über Streuinduktivität
U_{Maschine}	Motorspannung
\underline{U}_{S_n}	Negativer kleiner RZ
\underline{U}_{S1n}	Rechter negativer kleiner RZ
\underline{U}_{S2n}	Linker negativer kleiner RZ
\underline{U}_{S_p}	Positiver kleiner RZ
\underline{U}_{S1p}	Rechter positiver kleiner RZ
\underline{U}_{S2p}	Linker positiver kleiner RZ
U_{thr}	Schwellspannung eines Leistungshalbleiters
U_V, u_V	Spannung am Transistor
u_{xNP}	Spannung zw. Phasenausgang und Neutralpunkt-Potential ($x \in \{a,b,c\}$)
V_C	Volumen der Kapazität C
V_{PM}	Volumen der Permanentmagneten
V_{xy}	Bezeichnung der IGBTs ($x \in \{a,b,c\}, y \in \{1,2,3,4\}$)
ω_{el}	elektrische Kreisfrequenz

Abkürzungen

AC	Alternating Current
2DEG	Zweidimensionales Elektronengas
DC	Direct Current
DCB	Direct Copper Bond
E-HEMT	Enhancement Mode HEMT
EMV	Elektromagnetische Verträglichkeit
GIT	Gate Injection Transistor
ESR	Equivalent Series Resistance
HEMT	High Electron Mobility Transistor
IGBT	Insulated Gate Bipolar Transistor
IPMSM	Interior Permanent Magnet Synchronous Machine
JFET	Junction Field-Effect Transistor
LHL	Leistungshalbleiter
MOSFET	Metal-Oxid-Semiconductor Field-Effect Transistor
MTPA	Maximum Torque Per Ampere
MTPV	Maximum Torque Per Voltage
NEFZ	Neuer Europäischer Fahrzyklus
NP	Neutralpunkt
NPC	Neutral Point Clamped
NTV	Nearest Three (Space) Vectors
PCB	Printed Circuit Board

PMSM	Permanent Magnet Synchronous Machine
PWM	Pulse-Width Modulation
RZ	Raumzeiger
SOC	State-of-Charge
SPWM	Sinusoidal Pulse-Width Modulation
SPMSM	Surface-Mounted Permanent Magnet Synchronous Machine
THD	Total Harmonic Distortion
THI	Third Harmonic Injection
VSI	Voltage Source Inverter
WBG	Wide Band Gap
WLTP	Worldwide harmonized Light vehicles Test Procedures
ZK	Zwischenkreis

1 Einleitung

1.1 Motivation

Das Thema „Elektromobilität“ ist in den letzten Jahren verstärkt in den Fokus der Öffentlichkeit gerückt. Grund hierfür ist neben der Knappheit von fossilen Brennstoffen die (lokale) Umweltbelastung durch Fahrzeuge mit Verbrennungsmotoren. Elektrofahrzeuge können bei Verwendung regenerativer Energiequellen die CO₂-Emission senken und die Umweltverschmutzung reduzieren [1]. Damit Elektrofahrzeuge praxistauglich werden und den Kundenanforderungen genügen, sind intensive Forschungsarbeiten im Bereich der Sicherheit, der Infrastruktur und der Reichweitenverlängerung notwendig. Als weitere Entwicklungskriterien sind die Zuverlässigkeit und die Lebensdauer des Gesamtsystems essentiell, um Rückrufaktionen und damit verbundenen Imageschäden für die Fahrzeughersteller vorzubeugen.

Zur Infrastruktur zählt ein engmaschiges Netz von Ladesystemen. Hierbei muss ein (weltweiter) Ladestandard definiert werden, der neben dem klassischen Laden „über Nacht“ die Möglichkeit zur Schnellladung bietet, um auch große Distanzen mit Elektrofahrzeugen mit möglichst kurzen Ladepausen bewältigen zu können. Für den innerstädtischen Verkehr reicht in der Regel bereits die heute verfügbare Batterietechnologie aus. Eine weitere Ladeoption stellt die Verwendung von induktiven Ladesystemen dar, die insbesondere einen Komfortgewinn für den Nutzer verspricht.

Zur Verlängerung der Reichweite von rein elektrisch betriebenen Fahrzeugen ist eine Gesamtsystemoptimierung notwendig, bei der zum einen die einzelnen Komponenten des Elektrofahrzeuges verbessert werden und zum anderen bei einer Gesamtsystembetrachtung die Systemoptimierung durchgeführt wird. Verbesserungen im Hinblick auf den Energiespeicher, den Leichtbau und die Effizienz der elektrischen Bauteile sind notwendig, um die Reichweite von Elektrofahrzeugen bei Erhalt des Komfortstandards konventioneller Fahrzeuge zu vergrößern. Hierbei stellt die Optimierung des elektrischen Antriebsstranges, bestehend aus Batterie, Maschine und Wechselrichter, eine wesentliche Herausforderung dar. Neben den drei Bestandteilen muss bei der Auslegung und Optimierung des elektrischen Antriebsstranges die Sicherheit und die Verbindung zwischen Hoch- und Niederspannungssystem in Elektrofahrzeugen berücksichtigt werden. Im Hinblick auf die Schnellladung in Elektrofahrzeugen muss zusätzlich der dreiphasige Netzanschluss betrachtet werden.

Der Wechselrichter als leistungselektronische Komponente bietet die Möglichkeit, durch softwareseitige Optimierung der Ansteuerung und Regelung die Performance des elektrischen Antriebsstranges zu verbessern. Im Hinblick auf die Hardware kommen alternative Schaltungstopologien in Betracht, die durch eine Erhöhung der Komplexität Vorteile im Hinblick auf das Gesamtsystem bieten. Die Analyse der leistungselektronischen Komponenten des elektrischen Antriebsstranges, insbesondere des Wechselrichters, bildet den Schwerpunkt dieser Arbeit. Hierbei wird der Einsatz sogenannter Multilevel-Wechselrichter mit Si-

basierten Leistungshalbleitern als Alternative zur überwiegend verwendeten Wechselrichter-topologie betrachtet.

1.2 Abgrenzung und Stand der Technik

In heutigen, rein elektrisch betriebenen Fahrzeugen werden überwiegend zweistufige, spannungsgespeiste Wechselrichter mit direkter Verbindung zwischen Batterie und Wechselrichter und einer Batteriespannung zwischen $U_{\text{bat}} = 300\text{ V} - 400\text{ V}$ eingesetzt [2]. Die Wahl des Spannungsniveaus ist hierbei bisher von der Sperrspannungsklasse der Leistungshalbleiter und dem Sicherheitsaspekt bestimmt. In der Literatur wird im Hinblick auf die Gesamtsystemoptimierung der Einsatz eines DC/DC-Wandlers zwischen Batterie und Wechselrichter untersucht [3, 4, 5] und beispielsweise im Hybridfahrzeug Prius von Toyota [6] eingesetzt.

Der Einsatz alternativer Wechselrichtertopologien für Elektrofahrzeuge ist in der Literatur bereits für verschiedene Topologien diskutiert [7, 8, 9, 10]. Ein Vergleich von Wechselrichtertopologien für den Einsatz in Elektrofahrzeugen ist bisher nur in Ansätzen in der Literatur vorhanden (z.B. in [11]), ein Vergleich der Topologien im Hinblick auf die notwendige Chipfläche für unterschiedliche Antriebsstrangkonfigurationen ist bisher in der Literatur nicht durchgeführt und wird in dieser Arbeit dargestellt. Neben den Kosten der Leistungshalbleiter sind die der passiven Komponenten, insbesondere der Zwischenkreiskapazität, entscheidender Bestandteil. Für die in dieser Arbeit betrachteten dreistufigen, spannungsgespeisten Wechselrichtertopologien ist grundsätzlich eine höhere Gesamtzwischenkreiskapazität notwendig. Zur Verringerung der Gesamtkapazität ist die Problematik der Balancierung des Neutralpunkt-Potentials bei kleiner Zwischenkreiskapazität zu betrachten. Literaturansätze zur Lösung dieser Problematik werden in dieser Arbeit für den Anwendungsfall des Elektrofahrzeuges betrachtet. Unter Berücksichtigung des Arbeitsbereiches einer permanenterregten Synchronmaschine wird die Balancierungsproblematik dargestellt und ein neues Verfahren vorgestellt. Dieses wird mit einem Verfahren aus der Literatur simulativ verglichen und experimentell untersucht.

1.3 Gliederung der Arbeit

Die Arbeit ist wie folgt gegliedert: Im zweiten Kapitel werden die Randbedingungen für die Optimierung festgelegt und die wesentlichen Komponenten des elektrischen Antriebsstranges von Elektrofahrzeugen vorgestellt. Hierbei wird insbesondere auf die Verlustabhängigkeit der einzelnen Komponenten eingegangen. Außerdem werden im dritten Kapitel der Stand der Technik von Leistungshalbleitern und das Potential zukünftiger Technologien aufgezeigt. Im vierten Kapitel werden Wechselrichtertopologien zunächst allgemein für den Einsatz in Elektrofahrzeugen betrachtet und zwei alternative Topologien zur bestehenden Variante ausgewählt und detailliert analysiert. Die Grundlagen der Modulation der beiden alternativen Wechselrichtertopologien werden im fünften Kapitel dargestellt und auf die Notwendigkeit zur Balancierung des Neutralpunkt-Potentials der beiden

3-Level-Wechselrichtertopologien wird im sechsten Kapitel eingegangen. Des Weiteren werden im sechsten Kapitel unter Berücksichtigung des Arbeitsbereiches eines Elektrofahrzeuges aus der Literatur bekannte Verfahren sowie eine neues Verfahren zur Balancierung des Neutralpunkt-Potentials vorgestellt. Die Zielstellung ist hierbei eine Reduktion der Zwischenkreiskapazität bei 3-Level-Wechselrichtertopologien. Im siebten Kapitel werden die drei Wechselrichtertopologien für den Einsatz als Antriebswechselrichter in Elektrofahrzeugen detailliert analytisch und simulativ miteinander verglichen. Die beiden alternativen, dreistufigen, spannungsgespeisten Wechselrichter werden experimentell untersucht. Im achten Kapitel wird die Arbeit zusammengefasst sowie ein Fazit und ein Ausblick gegeben.

2 Design des Antriebsstranges

Als Grundlage für die Untersuchung zur Optimierung des elektrischen Antriebsstranges von rein elektrisch angetriebenen Fahrzeugen werden in diesem Kapitel die Randbedingungen für die in dieser Arbeit durchgeführte Betrachtung definiert. Es werden die entscheidenden Komponenten des elektrischen Antriebsstranges vorgestellt und dabei insbesondere der Einfluss der Auslegung der Komponenten im Hinblick auf den Fahrtriebswechselrichter, der den Schwerpunkt dieser Arbeit darstellt, betrachtet.

Für eine Optimierung des elektrischen Antriebsstranges ist eine Gesamtsystembetrachtung erforderlich, da eine Optimierung einer Komponente negative Auswirkungen auf andere Komponenten des elektrischen Antriebsstranges haben kann. Hierbei ist eine Betrachtung des Gesamtsystems hinsichtlich Kosten, Volumen, Gewicht, Zuverlässigkeit und Sicherheit unter Berücksichtigung der gegebenen Randbedingungen erforderlich. In dieser Arbeit erfolgt die Analyse insbesondere für die leistungselektronischen Komponenten.

Im Rahmen der amerikanischen Initiative FreedomCar 2020 [12] wurden Entwicklungsziele definiert, die für die Marktdurchdringung von Elektrofahrzeugen zu erreichen sind. Diese Ziele enthalten die oben genannten Kriterien und bilden für ausgewählte Antriebssysteme eine technische Zielstellung. Die kontinuierliche Antriebsleistung nach FreedomCar 2020 beträgt 30kW für den Drehzahlbereich oberhalb der Nenndrehzahl. Für eine Zeit von 18 s ist eine Spitzenleistung von 55kW gefordert. Diese Leistungsdaten sind grundsätzlich für den Stadteinsatz eines Elektrofahrzeuges ausreichend. Aufgrund der Kundenforderung nach größeren Leistungen werden heutige Elektrofahrzeuge mit deutlich größeren Spitzenleistungen realisiert (Smart eSmart: 55kW [13], Nissan Leaf: 80kW [14], Volkswagen eGolf: 85kW [15], Renault Zoe: 65kW [16], BMW i3: 125kW [17]). Im Rahmen dieser Arbeit wird eine reduzierte kontinuierliche Dauerleistung von 20kW aufgrund der vorhandenen Laborausstattung als Auslegungskriterium für den elektrischen Antriebsstrang angenommen, welche damit ca. der Hälfte der Dauerleistung heutiger Elektrofahrzeuge entspricht. Die Ergebnisse der Untersuchungen bei 20kW können grundsätzlich auf die Leistungsklassen heutiger Elektrofahrzeuge übertragen werden. Die Auswirkung einer Erhöhung der Ausgangsleistung auf die getroffenen Aussagen wird untersucht.

Im Folgenden wird zunächst auf den Fahrzyklus als Bewertungskriterium eingegangen. Danach wird der elektrische Antriebsstrang vorgestellt und verschiedene Konfigurationen diskutiert. Die für diese Arbeit relevanten Komponenten werden hierauf aufbauend beschrieben.

2.1 Fahrzyklenanalyse

Die Bewertung des Energieverbrauchs von Straßenfahrzeugen erfolgt anhand von definierten Fahrzyklen, um die Fahrzeuge untereinander vergleichen zu können. Der Benzin- oder Dieserverbrauch von konventionellen Fahrzeugen wird für die Bestimmung des Normverbrauchs derzeit nach dem Neuen Europäischen Fahrzyklus (NEFZ) durchgeführt. Dieser künstliche

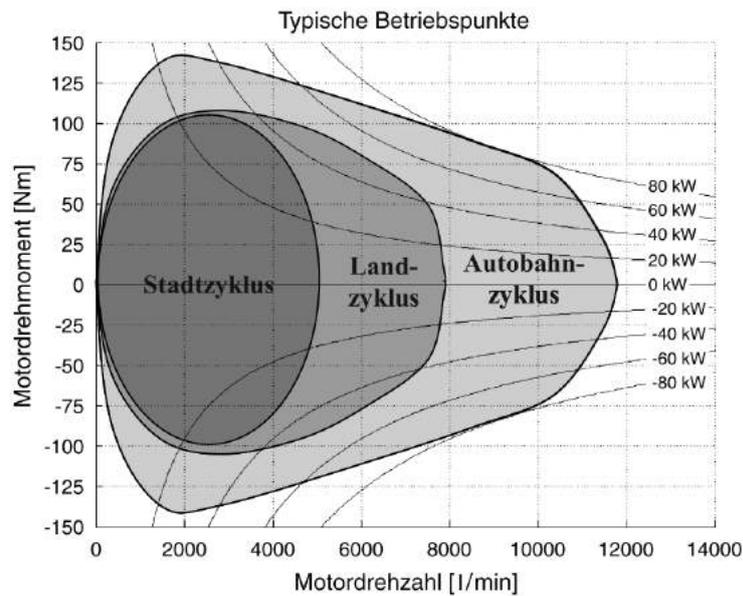
Fahrzyklus bildet die Realität jedoch unzureichend ab, so dass der tatsächliche Verbrauch vom Normverbrauch stark abweicht. Daher werden oftmals reale Vergleichsnormzyklen verwendet [18], um einen realitätsnahen Vergleich zu ermöglichen. Ab 2017 soll der Verbrauch von Fahrzeugen anhand des WLTP-Fahrzyklus (engl.: *Worldwide Harmonized Light Vehicles Test Procedures* [19]) bewertet werden, der im Gegensatz zum NEFZ deutlich realitätsnäher ist.

Im Gegensatz zu Industriebetrieben, bei denen für viele Anwendungen eine Optimierung für einen Betriebspunkt ausreichend ist, ist bei elektrisch betriebenen Fahrzeugen der Gesamtsystemwirkungsgrad während einer Fahrt [18] als Bewertungskriterium zu verwenden. Die Auslegung des elektrischen Antriebsstranges wird entscheidend von dem Zieleinsatz des Elektrofahrzeuges beeinflusst. In Abb. 2.1a ist eine Verallgemeinerung der Betriebsschwerpunkte für Stadt-, Land- und Autobahnfahrt nach [20] gezeigt. Ein Elektrofahrzeug, das die Bedürfnisse der Kunden erfüllt, muss alle drei Streckenprofile fahren können; der Fokus der Optimierung des elektrischen Antriebsstranges sollte auf dem verwendeten Fahrzyklus liegen. Aufgrund der begrenzten Reichweite von Elektrofahrzeugen und der derzeit noch geringen Marktdurchdringung von öffentlichen Schnellladesäulen sind die Einsatzgebiete heutiger Elektrofahrzeuge hauptsächlich Stadt- und kurze Überlandfahrten. In Abb. 2.1b ist beispielhaft der WLTP-Zyklus 2 gezeigt, der eine Stadt- und eine Überlandfahrtkomponente aufweist. Die Optimierung des Antriebsstranges von Elektrofahrzeugen muss demzufolge den Teillastbetrieb berücksichtigen, in dem eine Leistung kleiner der Nennleistung für Konstantfahrten oder Beschleunigungsvorgänge benötigt wird. Als weiterer wichtiger Punkt ist auf die Standzeit hinzuweisen, die in dem gezeigten Zyklus 15 % der gesamten Zykluszeit ausmacht. Zu diesen Zeitpunkten wird keine Antriebsleistung benötigt, es muss jedoch kontinuierlich Leistung für die elektrischen Nebenaggregate bereitgestellt werden. Eine effiziente Leistungswandlung von der Batterie zu den Nebenaggregaten ist daher von hoher Bedeutung.

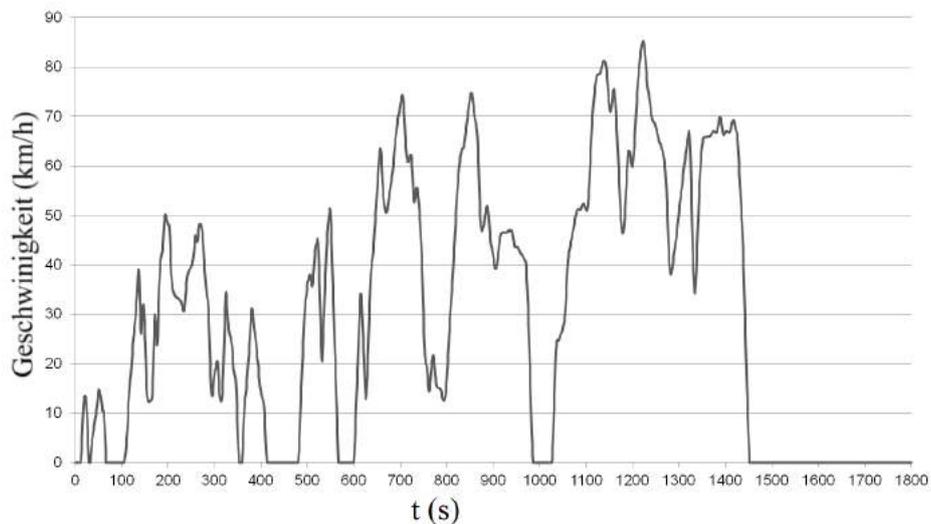
Bei Fokussierung auf innerstädtischen Verkehr ist der Wirkungsgrad im Drehzahlbereich bis zur Nenndrehzahl von hoher Relevanz, wobei hohe Drehmomente hauptsächlich im Anfahrmoment auftreten. In diesem Betriebszustand sind die Geschwindigkeit und damit auch die Maschinendrehzahl gering, so dass ebenfalls eine geringe elektrische Grundschwingungsfrequenz vorliegt. In der späteren Analyse ist dieser Betriebspunkt daher gesondert zu betrachten. Für die Auslegung des Systems von Elektrofahrzeugen für den Stadtverkehr bedeutet dies, dass der Wirkungsgrad bei verschiedenen Drehmomenten für den Vergleich berücksichtigt werden muss und im Rahmen dieser Arbeit auch betrachtet wird.

2.2 Systembetrachtung des elektrischen Antriebsstranges

Der grundlegende elektrische Fahrtriebsstrang eines Elektrofahrzeuges mit Drehfeldmaschinen ist in Abb. 2.2 dargestellt. Dieser besteht aus einem Energiespeicher, einem Fahrmotor sowie einem Wechselrichter, der die Batteriegleichspannung U_{bat} in ein spannungs- und frequenzvariables Drehstromsystem wandelt. Die Eingangsspannung des Wechselrichters,



(a)



(b)

Abb. 2.1: Betrachtung von Fahrzyklen

(a) verallgemeinerte Darstellung des Auftretens der Betriebspunkte, entnommen aus [20]

(b) Fahrzyklus WLTP 2 [19]

die in dieser Arbeit als System- bzw. Zwischenkreisspannung (ZK-Spannung) U_{dc} bezeichnet wird, entspricht in der vorliegenden Konfiguration der Batteriespannung U_{bat} . Neben den genannten Basis-Komponenten werden ein DC/DC-Wandler zur Verbindung zwischen dem Hoch- und dem Niederspannungsbordnetz sowie eine Ladeinheit benötigt, die in Abb. 2.2 nicht dargestellt sind. Der Vorteil des Systems liegt in der geringen Systemkomplexität. Eine Auslegung des elektrischen Antriebsstranges in der dargestellten Konfiguration ist z.B. in [21] durchgeführt.

Das grundlegende Basiskonzept kann erweitert werden, um, je nach Anwendungsfall, Vorteile hinsichtlich Systemwirkungsgrad, -kosten, -volumen und/ oder -gewicht zu erzielen.

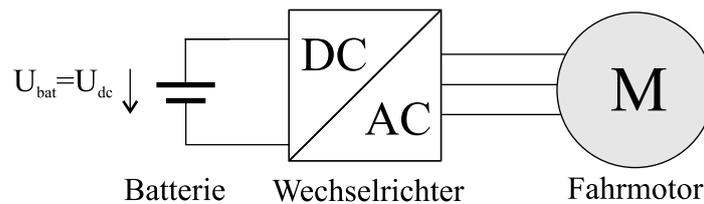


Abb. 2.2: Basis-Antriebsstranganordnung für ein Elektrofahrzeug mit Drehfeldmaschine mit direkter Verbindung zwischen Batterie und Wechselrichter

In [3, 4, 5] werden verschiedene Konfigurationen des elektrischen Antriebsstranges aufgezeigt und miteinander verglichen. Der Antriebsstrang kann grundsätzlich um einen zusätzlichen DC/DC-Wandler zwischen Energiespeicher und Wechselrichter erweitert werden, um das Systemspannungsniveau vom Batteriespannungsniveau zu entkoppeln (Abb. 2.3). Es gilt dann allgemein $U_{dc} > U_{bat}$, so dass im motorischen Betrieb U_{bat} auf U_{dc} hochgesetzt wird und im generatorischen Betrieb die Systemspannung auf die Batteriespannung heruntergewandelt werden muss.

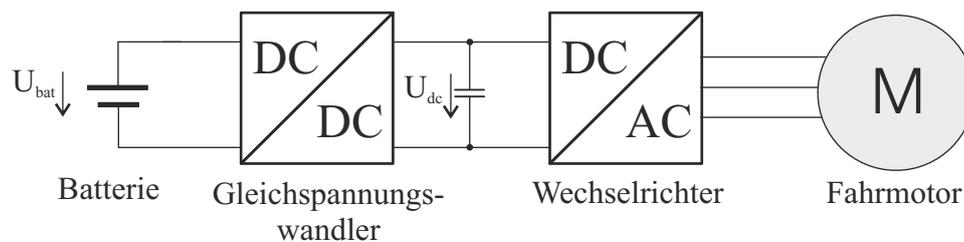


Abb. 2.3: Antriebsstranganordnung mit bidirektionalem DC/DC-Wandler für ein Elektrofahrzeug mit Drehfeldmaschine

Bei der Erweiterung des elektrischen Antriebsstranges sind die Vorteile der Erweiterung für das Gesamtsystem den Nachteilen gegenüberzustellen. Bewertungskriterien für den Vergleich sind dabei:

- Energieverbrauch bzw. Systemwirkungsgrad über den Fahrzyklus [4]
- Kosten, Gewicht und Volumen des Gesamtsystems
- Sicherheit und zusätzliche Einsparpotentiale
- Einfluss auf die Lebensdauer der eingesetzten Komponenten [22]

Für die Kosten, das Gewicht und das Volumen ist eine Gesamtsystembetrachtung notwendig, in der die Kosteneinsparungen für den AC/DC-Wechselrichter und die Auswirkung auf den DC/DC-Wandler zwischen Hoch- und Niederspannungsbordnetz berücksichtigt werden. Des Weiteren kann bei einer höheren Systemspannung der Fahrwechselrichter gemeinsam mit den Motorinduktivitäten als Schnellladeeinheit verwendet werden [23], so dass Kosten, Gewicht und Volumen für ein entsprechendes Ladegerät im Fahrzeug entfallen („zusätzliche Einsparpotentiale“). Eine allgemein gültige Aussage zur Systemauswahl ist nicht möglich,

da für einen Vergleich die jeweiligen Systemparameter und Randbedingungen berücksichtigt werden müssen:

- Fahrzyklus (vgl. Kap. 2.1)
- Mechanischer Antriebsstrang [24]
- Energiespeicher (vgl. Kap. 2.3.1)
- Fahrmotor (vgl. Kap. 2.3.3)
- Wechselrichtertopologie (vgl. Kap. 4)
- DC/DC-Wandlertopologie im elektrischen Antriebsstrang (vgl. Kap. 2.3.4)
- Elektrischer Antriebsstrang gleichzeitig als Ladeeinheit [23] (ohne galvanische Trennung [25], mit galvanischer Trennung [26]) (vgl. Kap. 2.3.5)
- DC/DC-Wandler zwischen Hoch- und Niederspannungsbordnetz
- Batterie- bzw. Systemspannungsniveau [27]
- Synchronisation der leistungselektronischen Topologien [28]
- Pulsfrequenz der leistungselektronischen Systeme [29]

Für den mechanischen Antriebsstrang stehen unterschiedliche Konfigurationen zur Auswahl, die aufgrund des Schwerpunktes der Arbeit nicht näher betrachtet werden. Die Auswirkungen der weiteren Systemparameter ohne Kapitelverweis werden in diesem Abschnitt erörtert. Die Auswirkung der Pulsfrequenz auf die Auslegung des elektrischen Antriebsstranges wird im gesamten Verlauf der Arbeit betrachtet.

Das Spannungsniveau des Niederspannungsbordnetzes liegt bei heutigen Fahrzeugen bei 12 V. Aufgrund der zunehmenden Anzahl an elektrischen Verbrauchern wird aktuell in den ersten Fahrzeugen zusätzlich ein Bordnetz mit 42 V zur Versorgung verbrauchsintensiver Assistenzsysteme (z.B. elektrische Servolenkung, Klimaanlage) eingesetzt. Wird ein ähnlich niedriges Spannungsniveau für den elektrischen Antriebsstrang verwendet, sind aufgrund der resultierenden hohen Ströme die auftretenden ohmschen Verluste groß und es werden Kabel mit einem großem Kupferquerschnitt benötigt. Dies erhöht die Kosten, das Volumen und das Gewicht des Fahrzeuges. Daher wird bei reinen Elektrofahrzeugen eine Systemspannung $> 200\text{ V}$ verwendet, wenngleich diese die Kosten für die Spannungssicherheit im Vergleich zu einer niedrigeren Systemspannung erhöht. Zur Versorgung der Verbraucher im Niederspannungsbordnetz wird ein DC/DC-Wandler mit galvanischer Trennung benötigt, für den in den meisten Anwendungen ein unidirektionaler Tiefsetzstellerbetrieb von der Hoch- zur Niederspannungsseite ausreichend ist. Da die elektrischen Verbraucher unabhängig vom Fahrzustand mit Energie versorgt werden müssen, ist ein hoher Wirkungsgrad für den DC/DC-Wandler zwischen Hoch- und Niederspannungsbordnetz von entscheidender Bedeutung. Für diesen Wandler werden daher so genannte Dual-Active-Bridge-Converter und resonante Topologien eingesetzt [30, 31, 32].

Heute auf dem Markt erhältliche Elektrofahrzeuge haben ein nominelles Batteriespannungsniveau zwischen 300 V und 400 V (Renault Zoe [16], BMW i3 [17], iMief [33]). Diese Spannungsniveaus haben sich aufgrund der verfügbaren Batterietechnologie und den bereits in industriellen Anwendungen eingesetzten Leistungshalbleitern (LHL) der 600 V-Sperrspannungsklasse herausgebildet. Bei Fahrzeugen mit höherer Leistung bzw. bei Nutzfahrzeugen und Bussen werden auch Spannungsniveaus von 800 V verwendet [2], so dass LHL der 1200 V-Sperrspannungsklasse eingesetzt werden müssen. In [34] ist gezeigt, dass die notwendige Chipfläche bei gleicher Ausgangsleistung mit steigender ZK-Spannung sinkt. Der in [35] durchgeführte simulative Wirkungsgradvergleich für ein Antriebssystem mit einer Antriebsleistung $P_N = 60 \text{ kW}$ zeigt, dass das 700 V-System deutliche Wirkungsgradvorteile gegenüber einem 400 V-System hat. Die aktuelle Generation des Hybridfahrzeuges Toyota Prius hat eine ZK-Spannung von maximal 650 V [6].

Die Spannung eines Energiespeichers hängt vom Ladezustand (engl.: *State-of-Charge* (SOC)) ab (vgl. Kap. 2.3.1). Für den für Elektrofahrzeuge hauptsächlich eingesetzten Li-Ionen Akkumulator ist eine Batteriespannung auf Zellebene zwischen 2,75 V und 4,2 V zu berücksichtigen, wenn ein SOC von 20 % zur Reduktion der Zellalterung nicht unterschritten wird [36]. Bei einem direkten Anschluss des Wechselrichters an den Energiespeicher muss der Wechselrichter für die minimale Batteriespannung ausgelegt werden, wenn dieselbe Leistung bei jedem Batterieladezustand zur Verfügung stehen soll [34]. Bei Verwendung eines DC/DC-Wandlers kann der Wechselrichter im Hinblick auf die Leistung für die maximale Systemspannung ausgelegt werden; es wird für den Wechselrichter aufgrund des kleineren Maximalstroms eine geringere Si-Chipfläche benötigt. Ein weiterer Vorteil des Systems mit DC/DC-Wandler kann in der Reduzierung der Anzahl der seriell geschalteten Batteriezellen gesehen werden. Hierdurch kann der Aufwand im Batteriemangement zur Zellspannungsbalancierung reduziert werden.

Bei der Verwendung des DC/DC-Wandlers im elektrischen Antriebsstrang (vgl. Kap. 2.3.4) kann die Systemspannung U_{dc} zwischen U_{bat} und der maximalen Systemspannung $U_{dc,max}$ variiert werden, wenn das Gesamtsystem für eine variierende Systemspannung $U_{dc,var}$ ausgelegt ist. Die Wahl von $U_{dc,var}$ muss wirkungsgradoptimal in Bezug auf das Gesamtsystem „Elektrofahrzeug“ gefunden werden und stellt ein Optimierungsproblem dar [4, 37, 38]. Bei niedrigen Geschwindigkeiten kann eine geringere Systemspannung $U_{dc,var}$ gewählt werden, ohne die Fahreigenschaften des Fahrzeuges zu verändern. Aufgrund der reduzierten Systemspannung U_{dc} verringern sich die Verluste des DC/DC-Wandlers und des Wechselrichters im Vergleich zu einem System mit konstanter Systemspannung $U_{dc,const}$. In [39] wird für eine permanenterregte Synchronmaschine gezeigt, dass eine um 60 % höhere ZK-Spannung die Magnetverluste um 32 % erhöht. Hieraus folgt direkt, dass eine reduzierte ZK-Spannung den Maschinenwirkungsgrad bei gleicher Ausgangsspannung erhöht. In [4, 37] ist gezeigt, dass durch den Einsatz eines DC/DC-Wandlers mit variabler Ausgangsspannung der Systemwirkungsgrad im niedrigen Drehzahlbereich gesteigert werden kann, sich jedoch der Wirkungsgrad bei hohen Geschwindigkeiten im Vergleich zum System ohne DC/DC-Wandler verschlechtert. In diesem Betriebspunkt sind die zusätzlichen Verluste im DC/DC-Wandler deutlich größer als die Reduktion der Verluste in Wechselrichter und Maschine. Ein weiterer

Vorteil einer variablen Systemspannung ist die Reduktion der Belastung der LHL und eine hiermit verbundene Erhöhung deren Lebensdauer [22].

Im Hinblick auf die Kosten eines Systems mit zusätzlichem DC/DC-Wandler müssen die Gesamtsystemkosten betrachtet werden: Durch den Einsatz des DC/DC-Wandlers kann Kupfer in der Maschine eingespart und bei Integration von Motor und Leistungselektronik die Länge der AC-Kabel reduziert werden [34]. Ein weiterer Vorteil bei der Verwendung eines DC/DC-Wandlers zwischen Batterie und Fahrmotor ist in dem Gesamtaufbau eines Elektrofahrzeuges und in der Spannungssicherheit zu sehen. Die Batterie ist im Elektrofahrzeug oftmals über den Unterboden des Fahrzeuges verteilt, so dass über einen großen Bauraum die Spannungssicherheit insbesondere bei einem Unfall sichergestellt werden muss. Bei der Verwendung eines DC/DC-Wandlers und einer geringeren Batteriespannung ist diese kostengünstiger zu realisieren. Die fahrzeugseitige Hochspannung tritt in diesem Fall in der Einheit des DC/DC-Wandlers und des Wechselrichters auf, die optimalerweise nahe am Fahrmotor positioniert werden. In diesem Fall ist die Verbindung zwischen Energiespeicher und DC/DC-Wandler das einzige Hochvoltkabel. Der Querschnitt dieses DC-Kabels wird durch die minimale Batteriespannung bestimmt.

Neben der Auswirkung der variabel einstellbaren Systemspannung ist es erforderlich, die Auswirkungen auf die Eingangsseite des Wechselrichters zu analysieren. Die DC-seitige Kapazität des Wechselrichters wird als Zwischenkreiskapazität (ZK-Kapazität) zusätzlich durch den Wechselanteil des Ausgangsstroms des DC/DC-Wandlers belastet [28] und muss daher, in Abhängigkeit der Pulsfrequenzen, größer dimensioniert werden. Zur Reduzierung der Verluste in der ZK-Kapazität kann das Schaltverhalten von DC/DC-Wandler und Wechselrichter synchronisiert werden [28].

Abschließend sind in Abb. 2.4 die geforderten Leistung über der elektrischen Kreisfrequenz ω_{el} dargestellt. Neben der kontinuierlichen Leistung P_{kont} ist die Spitzenleistung P_{max} , die im Grunddrehzahlbereich ca. 80% über der kontinuierlichen Leistung liegt, für 18 s bereitzustellen. In Abb. 2.4b sind die Spannungsniveaus der aufgezeigten Systemkonfigurationen über der elektrischen Kreisfrequenz ω_{el} abgebildet.

2.3 Komponenten des elektrischen Antriebsstranges

In diesem Abschnitt werden die Funktionsweise und der Stand der Technik der in Kap. 2.2 aufgezeigten Komponenten kurz dargestellt. Auf den Wechselrichter als Hauptbestandteil der Arbeit wird in Kap. 4 detailliert eingegangen.

2.3.1 Energiespeicher

Der Energiespeicher ist die Kernkomponente eines Elektrofahrzeuges und der limitierende Faktor bei der Reichweite unter Berücksichtigung der Kosten [2, 40]. Hierbei werden nach

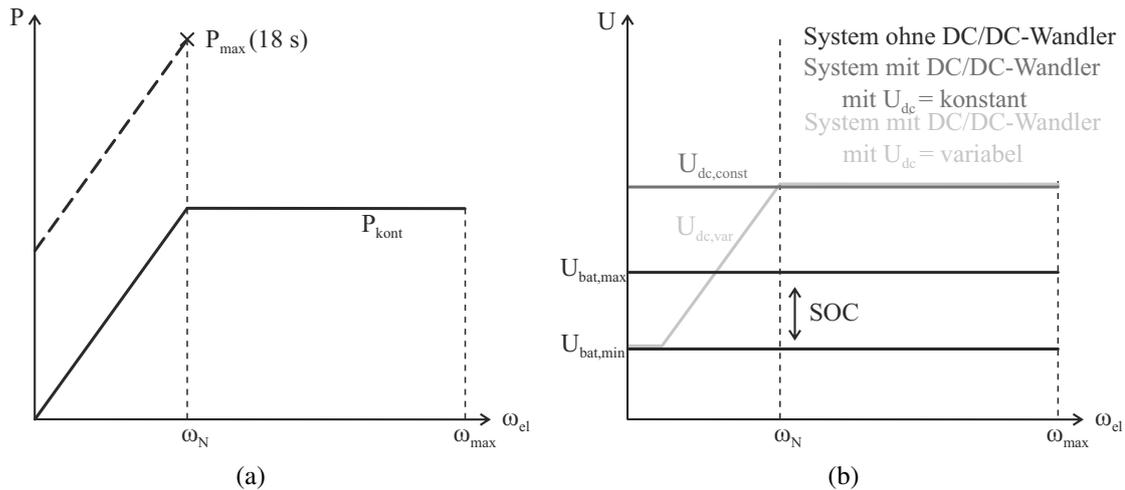


Abb. 2.4: Darstellung der Leistung und der Spannungsniveaus über ω_{el} für die drei betrachteten Konfigurationen des elektrischen Antriebsstranges (ohne DC/DC-Wandler, mit DC/DC-Wandler und $U_{dc} = \text{konstant}$, mit DC/DC-Wandler und $U_{dc} = \text{variabel}$)
 (a) Leistung über der Drehzahl
 (b) Spannungsniveau über der Drehzahl

[2] (Technischer Stand 2010) bei Hochenergie-Lithium-Ionen-Zellen, die derzeit als vielversprechendste Technologie für rein elektrisch betriebene Fahrzeuge gesehen werden [41], Leistungsdichten bis 400 W/kg und Energiedichten bis 160 Wh/kg erreicht.

Die Lebensdauer von Batterien ist entscheidend für die Marktdurchdringung und Kosten von Elektrofahrzeugen, weshalb die Untersuchung der Zellalterung und das Verständnis der chemischen Prozesse innerhalb der Batterie von hoher Bedeutung sind [42]. Die Anzahl der Zyklen, das Batteriealter und die Batterietemperatur sind die Hauptursachen für die Zellalterung der Batterie [43]. Die Auswirkung von gepulsten Strömen auf die Batteriealterung ist Gegenstand aktueller Forschung, in [44, 45] wurde in umfangreichen Untersuchungen kein signifikanter Einfluss der hochfrequenten Stromwelligkeit des Batteriestromes auf die Lebensdauer von Li-Ionen Batterien, im Gegensatz zu Bleisäure-Batterien, festgestellt. Nach diesen Ergebnissen muss die Welligkeit des Batteriestromes bei der Auslegung des Gesamtsystems bei Verwendung von Li-Ionen Batterien nicht berücksichtigt werden.

Zur Entlastung der Batterie wird für unterschiedliche Batterietechnologien der Einsatz von hybriden Speichersystemen vorgeschlagen [3, 46]. Für Lithium-Ionen Batterien in rein elektrisch betriebenen Fahrzeugen mit Fokus auf den Stadtverkehr bietet diese Variante jedoch aus Kostensicht keine Vorteile, da mit der heutigen Batterietechnik bereits die notwendige Antriebsleistung aus der Batterie gestellt werden kann [2].

Die Batteriespannung ist unter anderem vom SOC der Batterie abhängig. Zur Verlängerung der Lebensdauer werden Li-Ionen-Batterien nur bis zu einer minimal zulässigen Batteriespannung (engl.: *Cut-off Voltage*) entladen, die ca. 75 % der nominellen Batteriespannung beträgt. Die Ladespannung einer Li-Ionen Batterie liegt ca. 15 % über der nominellen Batteriespannung. Als Ausgangsbasis wird für die weitere Betrachtung exemplarisch eine nominelle

Zellbatteriespannung von $U_{\text{bat,N}} = 3,7\text{ V}$, eine maximale Ladespannung von $U_{\text{bat,max}} = 4,2\text{ V}$ und eine minimale Batteriespannung von $U_{\text{bat,min}} = 2,75\text{ V}$ verwendet.

2.3.2 Wechselrichter

Der Fahrwechselrichter stellt das Bindeglied zwischen Batterie und dem Drehstromfahrmotor dar. Im motorischen Betrieb erzeugt der Wechselrichter aus der DC-Batteriespannung eine Drehspannung, welche variabel in der Grundswingungsfrequenz und der Spannungsamplitude eingestellt werden kann. Gleichzeitig wird die Energie im Bremsvorgang durch den Wechselrichter aktiv gleichgerichtet, so dass eine Rekuperation der Bremsenergie möglich ist. Dabei ist die Ausgangsspannung eines spannungsgespeisten Wechselrichters pulsförmig, so dass hochfrequente Anteile sowohl im Spannungs- als auch im Stromspektrum vorhanden sind [47]. Detailliert wird in Kap. 4 auf Wechselrichtertopologien eingegangen.

In [34, 48] ist jeweils eine Aufteilung der Kosten des Fahrwechselrichters angegeben. Auch wenn die Kosten jeweils in leicht unterschiedliche Kategorien eingeteilt sind, so ergeben sich zusammengefasst drei Kernaussagen:

1. Die LHL mit der zugehörigen Kühlung und Mechanik sind für ca. 50 % der Gesamtkosten des Wechselrichters verantwortlich, wobei die LHL alleine ca. 33 % der Kosten ausmachen.
2. Die ZK-Kapazität macht ca. 25 % der Gesamtkosten aus.
3. Die gesamte Ansteuerelektronik (Gate-Treiber, Messtechnik, CAN-Interface, Mikrocontroller) verursacht ca. 25 % der Kosten.

Damit eignen sich zur Kostenreduktion des Fahrwechselrichters Ansätze, die die notwendige Chipfläche der LHL bei gleicher Kühlung und/oder die notwendige ZK-Kapazität reduzieren.

2.3.3 Fahrmotor

Die unterschiedlichen Arbeitsbereiche von elektrischen Maschinen sind in Abb. 2.5 über der elektrischen Kreisfrequenz ω_{el} dargestellt. Grundsätzlich werden zwei Bereiche unterschieden: der Spannungs- bzw. Ankerstellbereich und der Feldschwächbereich. Im Spannungsstellbereich steht ein konstantes, maximales Drehmoment M_{max} zur Verfügung, das durch den maximal zulässigen Motor- bzw. Umrichterstrom I_{max} begrenzt wird. Der Feldschwächbereich ist durch die konstante maximale Leistung P_{max} und ein mit $1/\omega_{\text{el}}$ abnehmendes Drehmoment gekennzeichnet. Die maximale Leistung wird in diesem Bereich durch die maximal zulässige Umrichterausgangsspannung U_{max} und damit durch die ZK-Spannung U_{dc} begrenzt. Die Strom- bzw. Spannungsbegrenzung unter Verwendung des rotierenden dq-Koordinatensystems [49] ist in den Gln. 2.1 und 2.2 zusammengefasst. Die Indizes d und q bezeichnen hierbei die entsprechenden Größen im dq-Koordinatensystem.

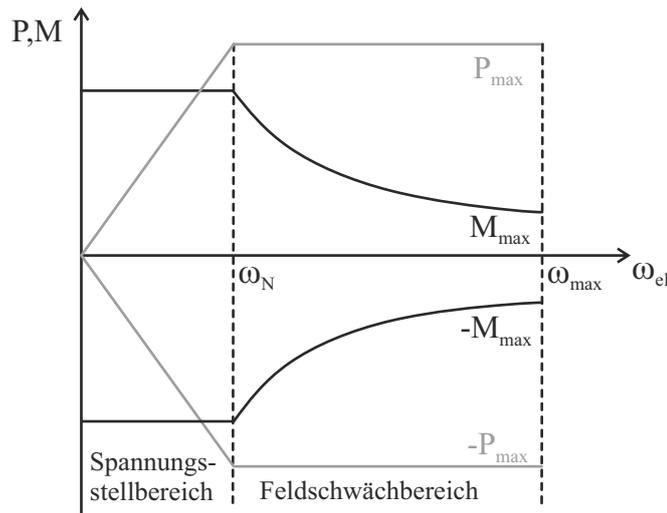


Abb. 2.5: Drehmoment- bzw. Leistungs-Drehzahl-Charakteristik für maximale Leistung (Auslegungsgrenzen)

$$|I_{dq}| = \sqrt{I_d^2 + I_q^2} \leq I_{\max} \quad (2.1)$$

$$|U_{dq}| = \sqrt{U_d^2 + U_q^2} \leq U_{\max} \quad (2.2)$$

Bei reinen Elektrofahrzeugen wird über einen großen Drehzahlbereich eine konstante Leistung benötigt, so dass für die Auslegung der Maschine ein Verhältnis von ω_{\max}/ω_N von 3 bis 6 gewählt wird [50, 51]. Dieses Auslegungskriterium ist gegensätzlich zu vielen anderen Anwendungen und es muss bei dieser Auslegung der Maschine auf eine gute Feldschwächbarkeit geachtet werden, um die Maschine sicher in diesem Arbeitsbereich betreiben zu können.

Für den Fahrmotor im Elektrofahrzeug kommen nach heutigem Stand der Technik ausschließlich Drehstrommaschinen wie Synchronmaschine oder Asynchronmaschine in Betracht. Gleichstrommaschinen werden aus Effizienz- und Verschleißgründen nicht verwendet. Die geschaltete Reluktanzmaschine wird als weitere Alternative zur permanentenerregten Synchronmaschine (engl.: *Permanent Magnet Synchronous Motor* (PMSM)) betrachtet [52], hat sich bisher aber aufgrund der geringeren Leistungsdichte, einer höheren Drehmomentwelligkeit und einer höheren Geräuschemission nicht durchgesetzt. In aktuellen Elektrofahrzeugen werden überwiegend die PMSM oder die Asynchronmaschine eingesetzt [53]. Aufgrund der Kosten und der Preisvolatilität von Seltenen Erden, die bei der PMSM verwendet werden, werden alternative Maschinentypen zur PMSM wie die fremderregte Synchronmaschine (Renault Zoe [54]) bereits eingesetzt oder wie die Synchron-Reluktanzmaschine mit Ferriten oder weniger Magnetmaterial intensiv für den Einsatz untersucht [55, 56, 57].

In [58] werden die Asynchronmaschine und zwei Varianten der PMSM für den Einsatz in Elektrofahrzeugen miteinander verglichen. Für die PMSM werden die Variante mit auf den Rotor aufgeklebten Magneten (engl.: *Surface Mounted PMSM* (SPMSM)) und die Variante mit eingelassenen Magneten (engl.: *Interior PMSM* (IPMSM)) verwendet. Bei gleicher

Baugröße der Maschine und des Wechselrichter sind die beiden PMSM-Varianten der Asynchronmaschine im Hinblick auf den Wirkungsgrad in den relevanten Arbeitspunkten überlegen. Die Asynchronmaschine hat Vorteile im Hinblick auf die Sicherheit im Fehlerfall (keine permanente Rotorerregung) und den Herstellungskosten [58]. Aufgrund der hohen Verbreitung und guten Eignung der PMSM für Elektro- und Hybridfahrzeuge wird diese Maschinenvariante für die folgende Analyse verwendet. Der Fokus der Betrachtung liegt dabei auf den auftretenden Verlusten.

Bei der PMSM wird die Erregung im Rotor im Gegensatz zur fremderregten Variante durch Permanentmagnete erzeugt. Damit kann die Erregung nicht abgeschaltet oder geschwächt werden; sie ist konstant. Für das Luftspaltmoment M_L gilt daher in Analogie zur fremderregten Synchronmaschine Gl. 2.3 [59], wobei p_z die Polpaarzahl der Maschine und Ψ_{PM} den magnetischen Fluss der Permanentmagneten bezeichnet.

$$M_L = \frac{3}{2} \cdot p_z \cdot (\Psi_d \cdot I_q - \Psi_q \cdot I_d) = \frac{3}{2} \cdot p_z \cdot \left(\underbrace{\Psi_{PM} \cdot I_q}_{\text{Vollpolmoment}} + \underbrace{(L_d - L_q) \cdot I_d \cdot I_q}_{\text{Reluktanzmoment}} \right) \quad (2.3)$$

In Gl. 2.3 ist zu erkennen, dass neben dem Vollpolmoment ein zusätzliches Reluktanzmoment in Abhängigkeit der Auslegung des Verhältnisses der statorseitigen Induktivitäten L_d und L_q zur Verfügung stehen kann. Entsprechend werden bei der permanenterrregten Synchronmaschine drei Rotorvarianten unterschieden [60]. Für die Maschinenvariante mit auf dem Rotor fixierten Permanentmagneten (SPMSM) gilt $L_d = L_q$, d.h. es steht kein zusätzliches Reluktanzmoment zur Verfügung. Nach heutigem Stand der Technik kann auch bei dieser Maschinenvariante eine gute Feldschwächung erreicht werden [61]. Eine Maschine mit $L_d > L_q$ entspricht der Schenkelpolmaschine bei fremderregten Synchronmaschinen. Diese Maschinenvariante eignet sich grundsätzlich gut für Elektrofahrzeuge, eine Anwendung haben bisher die Herausforderungen bei der Konstruktion verhindert. Bei der IPMSM-Maschinenvariante gilt $L_q > L_d$ [60]. Durch die unterschiedliche Permeabilität des Eisens und der Permanentmagnete ergeben sich je nach Auslegung unterschiedliche Werte für L_d und L_q , so dass ein zusätzliches Reluktanzmoment genutzt werden kann. Eine Untersuchung und Bewertung der beiden PMSM-Varianten für Elektro- und Hybridfahrzeuge ist in [18, 62, 63] dargestellt.

Die Zusammensetzung der Gesamtverluste $P_{v,\text{Maschine}}$ ist in Gl. 2.4 für eine PMSM angegeben. $P_{v,\text{Cu}}$ beschreibt dabei die Kupferverluste, $P_{v,\text{Fe}}$ die Eisenverluste (Hysteres- und Wirbelstromverluste), $P_{v,\text{PM}}$ die Wirbelstromverluste der Magnete und $P_{v,\text{mech}}$ die mechanischen Verluste. $P_{v,\text{Cu}}$, $P_{v,\text{Fe}}$ und $P_{v,\text{PM}}$ werden im Folgenden näher betrachtet, die Verlustkomponente $P_{v,\text{mech}}$ kann als drehzahlabhängiger Verlust modelliert werden und ist für den Vergleich der Wechselrichtertopologien bei Verwendung der gleichen Maschine nicht relevant. Für die Verlustbetrachtung werden neben den Grundschwingungsverlusten ebenfalls die Verluste durch die Stromharmonischen betrachtet.

$$P_{v,\text{Maschine}} = P_{v,\text{Cu}} + P_{v,\text{Fe}} + P_{v,\text{PM}} + P_{v,\text{mech}} \quad (2.4)$$

Die Kupferverluste der Maschine treten bei der PMSM ausschließlich im Stator auf und werden nach Gl. 2.5 bestimmt. Dabei ist $P_{v,Cu}$ ausschließlich vom Statorstrom abhängig, d.h. die Verluste entstehen sowohl aufgrund der Grundschiwingung als auch aufgrund der Harmonischen des Stromes. Eine Verringerung der Stromharmonischen reduziert hiernach die Kupferverluste der Maschine. Da die Amplituden der Stromharmonischen gegenüber der Grundschiwingungsamplitude deutlich kleiner sind, fällt die Reduktion der Kupferverluste durch eine Verringerung der Stromharmonischen gering aus. Anzumerken ist, dass in dieser Betrachtung der Skin- und der Proximity-Effekt vernachlässigt sind.

$$P_{v,Cu} = \frac{3}{2} \cdot R \cdot \hat{I}_{dq} \quad (2.5)$$

Die Eisenverluste sind abhängig von der zeitlichen Änderung der Flussdichte im Eisen. Nach [64] können die Eisenverluste in Abhängigkeit der Grundschiwingung und der Harmonischen nach Gl. 2.6 beschrieben werden. Hierbei sind $P_{v,Fe,W}$ die Wirbelstromverluste und $P_{v,Fe,H}$ die Hystereseverluste, \hat{B}_i ist die Amplitude der Flussdichte der i -ten Harmonischen, $K_{Fe,W}$ der Wirbelstromverlustkoeffizient und $K_{Fe,H}$ der Hysteresestromverlustkoeffizient. $K_{Fe,W}$ und $K_{Fe,H}$ sind nur vom Maschinendesign abhängig und daher konstant für eine gegebene Maschine [64]. Mit steigender Drehzahl nehmen die Eisenverluste überproportional zu.

$$P_{v,Fe} = P_{v,Fe,W} + P_{v,Fe,H} = K_{Fe,W} \sum_{i=1}^{\infty} (i \cdot \omega_{el})^2 \hat{B}_i^2 + K_{Fe,H} \sum_{i=1}^{\infty} i \cdot \omega_{el} \hat{B}_i \quad (2.6)$$

Die Wirbelstromverluste in den Magneten werden nach Gl. 2.7 berechnet, wobei J_{ec} die Wirbelstromverlustdichte, $\sigma_{el,PM}$ die Leitfähigkeit der Magneten und V_{PM} das Magnetvolumen ist [18]. Die Wirbelstromverluste sind dabei quadratisch von der Änderung des Magnetfeldes abhängig [18]. Da diese Änderung von der Rückwirkung des Statorfeldes und der periodischen Reluktanzänderung abhängt, nehmen die Magnetverluste mit steigender Last und Drehzahl zu [18].

$$P_{v,PM} = \int \frac{\vec{J}_{ec}^2}{2\sigma_{el,PM}} dV_{PM} \quad (2.7)$$

Die Eisen- und Magnetverluste $P_{v,Fe}$ und $P_{v,PM}$ können vereinfacht gemeinsam durch den Widerstand R_{FePM} beschrieben werden. In dieser vereinfachten Darstellung werden die Eisen- und Magnetverluste nach Gl. 2.8 berechnet. Die Hauptfeldspannung \hat{U}_h sowie R_{FePM} sind in den Gln. 2.9 und 2.10 nach [59] angegeben. Der Widerstand R_{FePM0} beschreibt den frequenzunabhängigen Anteil von R_{FePM} , R_{FePM1} beschreibt den frequenzabhängigen Anteil.

$$P_{v,Fe} = \frac{3}{2} \cdot \frac{\hat{U}_h^2}{R_{FePM}} \quad (2.8)$$

$$\hat{U}_h = \omega_{el} \cdot \sqrt{(L_d \cdot I_d + \Psi_{PM})^2 + (L_q \cdot I_q)^2} \quad (2.9)$$

$$\frac{1}{R_{FePM}} = \frac{1}{R_{FePM0}} + \frac{1}{R_{FePM1} \cdot (\omega_{el}/\omega_N)} \quad (2.10)$$

Damit sind die wesentlichen Verlustbestandteile der PMSM dargestellt. Die prozentuale Verteilung der aufgeführten Verluste ist u.a. vom Maschinendesign [18, 65, 66, 67], vom verwendeten Wechselrichter mit der gewählten Pulsfrequenz, von der Modulation und der ZK-Spannungen sowie von der angewendeten Regelungsstrategie abhängig. Auf die für diese Arbeit relevanten Einflussgrößen wird im Folgenden eingegangen. Das Maschinendesign hat wesentlichen Einfluss auf die Höhe und Relation der einzelnen Verlustbestandteile, wird aber aufgrund der Schwerpunktsetzung der Arbeit hier nicht weiter betrachtet.

Als Erstes wird der Einfluss der Regelstrategie auf die Motorverluste anhand von Literaturergebnissen dargestellt. Für beide Maschinenvarianten sind in der Literatur Regelstrategien für den Spannungsstell- und den Feldschwächbereich untersucht [59, 68]. Die bekanntesten Verfahren sind dabei das MTPA-Verfahren (engl.: *Maximum Torque Per Ampere*) im Spannungsstellbereich sowie das MTPV-Verfahren (engl.: *Maximum Torque Per Volt*) im Feldschwächbereich [59]. Erweiterte Regelungsstrategien berücksichtigen z.B. die Änderung der Induktivitätswerte in Abhängigkeit der Drehzahl und Kupfer-, Eisen- und/oder Magnetverluste. Zur Reduktion der Eisenverluste wird in [69] eine erweiterte Regelstrategie vorgeschlagen, in der die Eisenverluste berücksichtigt werden. Die Ergebnisse werden für die IPMSM und die SPMSM dargestellt: Im Vergleich zum MTPA-Verfahren werden höhere Wirkungsgrade erreicht. Für eine Gesamtsystemoptimierung werden die Wechselrichterverluste berücksichtigt, so dass z.B. bei einer SPMSM im Nennbetriebspunkt durch eine Einprägung von $I_d \neq 0$ ein höherer Gesamtwirkungsgrad erreicht werden kann [64]. In [70, 71] wird der Wirkungsgradvorteil bei Berücksichtigung der Eisenverluste der PMSM in der Regelung für unterschiedliche Fahrzyklen untersucht. Bei dieser Strategie erhöhen sich die Kupferverluste; der Maschinengesamtwirkungsgrad kann jedoch aufgrund der reduzierten Eisen- und Magnetverluste gesteigert werden.

Aufgrund der allgemein pulsförmigen Ausgangsspannung eines spannungsgespeisten Wechselrichters [47] enthält das Spannungs- und Stromspektrum hochfrequente Anteile in den Seitenbändern der Pulsfrequenz. Bei Standardausführungen von elektrischen Maschine wird nur die Grundswingungsleistung in mechanische Antriebsleistung umgewandelt. Die Energie der Harmonischen wird in Wärme umgesetzt und verursacht eine unerwünschte Drehmomentwelligkeit. Zur Reduzierung der Harmonischen kann z.B. ein Filter verwendet oder die Pulsfrequenz erhöht werden [29, 64]. Ein Sinus-Filter ist bei kleinen Pulsfrequenzen voluminös, schwer und teuer. Daher wird zur Reduktion der Eisen- und Magnetverluste bei der Systemauslegung eine hohe Pulsfrequenz bei gleichzeitig geringen Schaltverlusten im Wechselrichter angestrebt [72]. Damit die Schaltverluste im Wechselrichter reduziert werden können, sind hohe Strom- bzw. Spannungsänderungsgeschwindigkeiten notwendig. Durch die hohen Spannungsänderungsraten können sowohl die Motorlager [73] als auch die Motorisolation [74] belastet und zerstört werden. Durch ein (zusätzliches) motorseitiges Filter kann der Motor geschützt werden. Dabei kann ein Sinus-Filter mit zunehmender Pulsfrequenz kleiner dimensioniert werden [29]. Zu berücksichtigen ist jedoch, dass dieses Filter dennoch zusätzliche Kosten und Verluste verursacht sowie das Bauvolumen und das Gewicht erhöht [29, 75, 76]. Bei der Verwendung eines Sinus-Filters ist dieser Aspekt im Gesamtsystemvergleich zu berücksichtigen.

In [64] wird der Einfluss der Pulsfrequenz bei einem 2-Level-Wechselrichter mit einer Synchronmaschine auf das Gesamtsystem untersucht und eine systembezogene, verlustoptimale Pulsfrequenz von $f_p = 20\text{kHz}$ bestimmt. Für eine permanenterregte Transversalflussmaschine wird in [77] der Einfluss der Pulsfrequenz auf den Gesamtwirkungsgrad untersucht. Die wirkungsgradoptimale Pulsfrequenz ist dabei abhängig von der Anzahl der Magnetsegmente. Hierauf aufbauend kann festgehalten werden, dass die Wahl einer optimalen Pulsfrequenz entscheidend vom Design der verwendeten Maschine abhängt und folglich die Auswahl und Auslegung des Wechselrichters gemeinsam mit der Maschine erfolgen muss. Grundsätzlich kann festgehalten werden, dass eine Erhöhung der Pulsfrequenz des Wechselrichters Vorteile im Hinblick auf den Maschinenwirkungsgrad hat und dass dieser Effekt mit steigender Pulsfrequenz geringer wird [78].

Neben der Variation der Pulsfrequenz kann der Oberschwingungsanteil des Motorstromes durch optimierte Modulationsverfahren [47, 79], eine Reduktion der ZK-Spannung [72, 80] oder die Verwendung von Multilevel-Wechselrichtern [78, 81] beeinflusst werden. Die Potentiale von Multilevel-Wechselrichtern für den Einsatz in Elektrofahrzeugen werden in Kap. 4 analysiert.

2.3.4 DC/DC-Wandler

Gleichspannungs- bzw. DC/DC-Wandler sind leistungselektronische Schaltungen, mit denen eine Gleichspannung in eine andere Gleichspannung gewandelt wird. Wie in Kap. 2.2 dargestellt, besitzt die Variante des elektrischen Antriebsstranges mit DC/DC-Wandler eine Reihe von Vorteilen gegenüber der Variante mit direkter Kopplung zwischen Batterie und Antriebswechselrichter. Die wesentlichen Nachteile des DC/DC-Wandlers sind der Aufwand, die Verluste des DC/DC-Wandlers sowie Volumen bzw. Gewicht der zusätzlichen Schaltung [82]. Der Gleichspannungswandler setzt die Batteriespannung auf die gewünschte ZK-Spannung hoch und muss aufgrund der geforderten Rückspeisefähigkeit der Bremsenergie für eine bidirektionale Leistungsübertragung ausgelegt sein. Für den DC/DC-Wandler stehen eine Vielzahl von Topologien zur Verfügung, wobei als Auswahlkriterien das geforderte Spannungsübersetzungsverhältnis und der Ausgangsspannungsbereich berücksichtigt werden müssen.

Es kann zunächst zwischen hart- und weichschaltenden Topologien unterschieden werden. State-of-the-Art-Varianten für hartschaltende Topologien sind interleaved Schaltungen und Multilevel-Topologien. Die einfachste hartschaltende Gleichstromstellertopologie des einphasigen, bidirektionalen Hochsetzstellers ist exemplarisch in Abb. 2.6 gezeigt. Für die Realisierung sind zwei ein- und ausschaltbare LHL und zwei Dioden notwendig. Die Funktionsweise des DC/DC-Wandlers wird als bekannt vorausgesetzt und ist ausführlich in Grundlagenbüchern der Leistungselektronik beschrieben [83].

Die Verluste des DC/DC-Wandlers bestehen aus den Verlusten der LHL und der Induktivität L . Auf die Verlustbestandteile der LHL wird allgemein in Kap. 3.1 eingegangen. Die Verluste

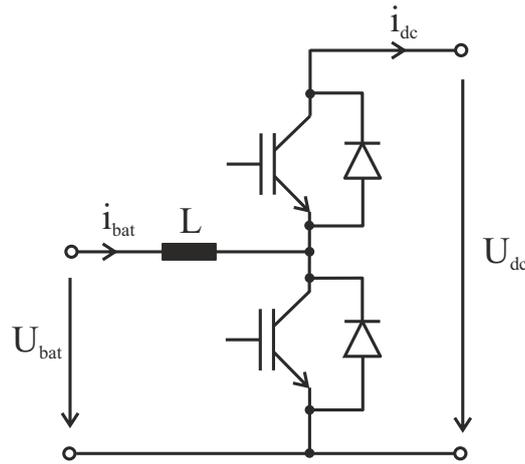


Abb. 2.6: Einphasiger, bidirektionaler Hochsetzsteller

der Induktivität $P_{v,L}$ werden wie die Maschinenverluste in Kupfer- ($P_{v,L,Cu}$) und Eisenverluste ($P_{v,L,Fe}$) unterteilt (Gl. 2.11).

$$P_{v,L} = P_{v,L,Cu} + P_{v,L,Fe} \quad (2.11)$$

Die Kupferverluste sind Leitverluste und können nach Gl. 2.12 mit dem seriellen Widerstand R_L und dem Batteriestrom i_{bat} berechnet werden.

$$P_{v,L,Cu} = R_L \cdot i_{bat}^2 \quad (2.12)$$

Die Eisenkernverluste, hauptsächlich bestehend aus Hysterese- und Wirbelstromverlusten, werden aufgrund der rechteckförmigen Spulenspannung mithilfe der allgemeinen Steinmetzgleichung bestimmt. Zur qualitativen Darstellung wird die einfache Steinmetzgleichung nach Gl. 2.13 verwendet, bei der der Einfluss der Temperatur nicht berücksichtigt wird. Die Materialkonstanten α_{Fe} , β_{Fe} und $k_{V,Fe}$ werden vom Hersteller angegeben.

$$P_{v,L,Fe} = k_{V,Fe} \cdot f_p^{\alpha_{Fe}} \cdot B^{\beta_{Fe}} \quad (2.13)$$

Der Betrag der magnetischen Flussdichte B wird in Abhängigkeit der Windungszahl N_L und der Länge l_L nach Gl. 2.14 entsprechend des Spulenstroms I_L berechnet. Mit zunehmender Pulsfrequenz f_p wird eine kleinere Induktivität benötigt, so dass sich bei gleichem Kern die Windungszahl N_L reduziert und damit auch der serielle Widerstand R_L und die Flussdichte B geringer werden. Daher kann zunächst mit zunehmender Pulsfrequenz das Volumen und das Gewicht der Induktivität verringert werden. Zu beachten ist, dass mit zunehmender Pulsfrequenz die Eisenverluste steigen und diese damit der Verlustreduktion entgegenwirken. Daher kann bei einer Verdopplung der Pulsfrequenz nicht von einer Halbierung von Gewicht und Volumen ausgegangen werden [6].

$$B = \frac{\mu \cdot I_L \cdot N_L}{l_L} \quad (2.14)$$

Eine höhere Pulsfrequenz wird durch den Einsatz moderner, auf Wide-Band-Gap (WBG)-Materialien basierender LHL ohne eine signifikante Erhöhung der LHL-Verluste bzw. des Kühlsystems möglich. In [84] werden für einen einphasigen, hartschaltenden 3kW-Hochsetzsteller mit einem Spannungsübersetzungsverhältnis von 400 V auf 800 V Wirkungsgrade von 99 % bei einer Pulsfrequenz von 100kHz erreicht. Mit SiC-MOSFETs (engl.: *Metal-Oxid-Semiconductor Field-Effect-Transistor*) kann das Volumen und das Gewicht für DC/DC-Wandlern von Hybridfahrzeugen gegenüber der klassischen Variante mit Si-basierten IGBTs (engl.: *Insulated Gate Bipolar Transistor*) deutlich reduziert werden [6]. Der Wirkungsgrad kann sowohl im Teillast- als auch im Nennbetriebspunkt gesteigert werden.

2.3.5 Ladesystem

Eine generelle Unterscheidung von Ladesystemen kann in konduktive (Ladung über Kabel) und induktive Systeme erfolgen. Induktive Ladesysteme haben sich bisher noch nicht durchgesetzt, es wird jedoch aufgrund der Komfortvorteile für den Nutzer in diesem Bereich intensiv geforscht. Ein weiteres Unterscheidungsmerkmal von Ladesystemen stellt die Ladeleistung dar: Einphasige Anschlüsse ermöglichen in Europa eine maximale Ladeleistung von 3,6kW. Bei der Verwendung von dreiphasigen Anschlüssen können je nach Absicherung deutlich höhere Ladeleistungen verwendet werden, wodurch eine schnellere Ladung möglich wird [85]. Bei höheren Leistungen erfolgt die Übertragung entweder per Wechsel- oder per Gleichstrom, so dass hiervon abhängig die Ladeinfrastruktur im Fahrzeug verfügbar sein muss. Eine flächendeckende Realisierung einer Schnellladeinfrastruktur und die entsprechende Technologie im Fahrzeug können dazu beitragen, die Reichweitenproblematik zu lösen und damit die Akzeptanz von Elektrofahrzeugen zu erhöhen. Ob eine galvanische Trennung notwendig ist, hängt vom Sicherungskonzept des Fahrzeuges ab [2].

Wenn die Möglichkeit zur Schnellladung bei direktem AC-Anschluss im Fahrzeug verfügbar sein soll, dann muss im Fahrzeug eine Gleichrichtung der Netzspannung erfolgen. Hierzu kann bei einer entsprechend hohen Systemspannung der Fahrwechselrichter mit den Motorinduktivitäten verwendet werden [86, 87, 88]. Durch die erhöhte Systemspannung kann der Netzanschluss direkt an der Maschine erfolgen, wenn der Sternpunkt entsprechend aufgetrennt wird. Auf diese Weise können im Fahrzeug Volumen, Gewicht und Kosten reduziert werden, da die Komponente des alleinstehenden Gleichrichters entfällt. Im Renault Zoe wird dieses Konzept in Kombination mit einer fremderregten Synchronmaschine eingesetzt [54].

Bei einem dreiphasigen Netzanschluss ergibt sich bei passiver Gleichrichtung durch eine Diodenbrücke eine natürliche ZK-Spannung von $U_{dc} = 565 \text{ V}$. Unter Berücksichtigung einer Regelreserve ist für einen Netzpulsstromrichter eine minimale ZK-Spannung von $U_{dc} = 650 \text{ V}$ notwendig [89]. Für die Batterieladung werden ein System ohne DC/DC-Wandler (I) und ein System mit DC/DC-Wandler (II) betrachtet. Für das System (I) ergibt sich unter Berücksichtigung der Annahmen aus Kap. 2.3.1 eine maximale Batteriespannung von $650 \text{ V} \cdot \frac{4,2 \text{ V}}{2,75 \text{ V}} = 992 \text{ V}$. Dieser Spannungswert ist für LHL der 1200 V-Sperrspannungsklasse

bei Berücksichtigung von Schaltüberspannungen zu hoch und damit für die Anwendung im Elektrofahrzeug nicht praktikabel.

Für das System (II) kann die ZK-Spannung unabhängig von der Batteriespannung eingestellt werden, so dass für den Ladevorgang mit $U_{dc} = 650\text{ V}$ theoretisch Li-Ionen Batterien bis zu einer max. Batteriespannung $U_{bat,max} = 650\text{ V}$ geladen werden können. Die ZK-Spannung im Fahrbetrieb kann in diesem Fall unabhängig von der im Ladevorgang bestimmt werden, wobei die maximale Sperrspannung der LHL beachtet werden muss. Die Schlussfolgerungen für ein System mit einem zusätzlichen Netzpulsstromrichter sind analog: Bei Verwendung von System (II) kann der Anschluss des Netzpulsstromrichters an den ZK erfolgen und damit die Batterie optimal geladen werden. Für die Wandlung wird in diesem Fall eine bereits im Antriebsstrang vorhandene Komponente verwendet. Folglich muss eine separate Ladeeinheit im Fahrzeug aus einem Netzpulsstromrichter und einem DC/DC-Wandler bestehen. In diesem Fall ist das Batteriespannungsniveau vollständig unabhängig von der Ladeeinheit wählbar.

2.4 Zusammenfassung

In diesem Kapitel wurden die wesentlichen Elemente des elektrischen Antriebsstranges vorgestellt. Für die weitere Untersuchung wird die Li-Ionen-Batterie als Energiespeicher und die PMSM als Fahrmotor angenommen, da diese bei heutigen Elektrofahrzeugen mit Fokus auf den innerstädtischen Verkehr hauptsächlich eingesetzt werden. Es wird eine Systemspannung $U_{dc} = 750\text{ V}$ angenommen, welche entweder durch seriell Verschalten von Li-Ionen-Zellen oder den Einsatz eines DC/DC-Wandlers zu erreichen ist. Im weiteren Verlauf der Arbeit werden beide Systeme für die Auslegung des Fahrwechselrichters berücksichtigt.

3 Bauelemente

In diesem Kapitel werden die für den betrachteten Spannungsbereich relevanten LHL vorgestellt und ihre Eignung für die gegebene Anwendung bewertet. Des Weiteren wird auf die Auslegung der ZK-Kapazität eingegangen.

3.1 Leistungshalbleiter

Für das Anwendungsgebiet Elektrofahrzeug werden sowohl schaltbare als auch nicht-schaltbare LHL benötigt, wobei die schaltbaren LHL aus Sicherheitsgründen selbstsperrend sein müssen (engl.: *normally-off*). Hierzu stehen verschiedene Technologien zur Auswahl, die in den folgenden Abschnitten jeweils vorgestellt werden. Aufgrund der Unterschiede in der physikalischen Struktur bzw. bei den verwendeten Materialien ergeben sich für die jeweiligen Halbleitertechnologien unterschiedliche Vorteile hinsichtlich Sperrspannung, Durchlass- und Schaltverlusten. Als weiteres Kriterium sind die Kosten anzusehen, wobei nicht die Kosten für die LHL alleine, sondern die Systemgesamtkosten entscheidend sind. Die auftretenden Verluste in den LHL haben Auswirkung auf die Dimensionierung des Kühlsystems, die Höhe der Pulsfrequenz hat Einfluss auf die Dimensionierung der passiven Komponenten, die Reaktionszeit der Regelung, die Drehmomentwelligkeit, Motoreffizienz sowie die Motorisolation [90]. Die Auswahl und Auslegung der LHL ist demzufolge ein entscheidender Bestandteil bei der Gesamtsystemoptimierung.

Bevor in den folgenden Abschnitten die unterschiedlichen zur Verfügung stehenden LHL vorgestellt werden, werden die auftretenden Verluste klassifiziert.

Durchlassverluste treten im eingeschalteten Zustand von LHL auf und ergeben sich aus dem Laststrom und der abfallenden Spannung am LHL.

Schaltverluste treten im Einschalt- und Ausschaltvorgang auf und sind für einen LHL abhängig von der Sperrspannung, dem Laststrom, den Schaltgeschwindigkeiten und der Temperatur.

Sperrverluste treten im Sperrzustand des LHL auf und werden durch Leckströme verursacht. Diese Verluste sind klein und werden daher im Folgenden vernachlässigt.

Ansteuerverluste treten bei schaltbaren LHL in der Ansteuereinheit auf und werden im weiteren Verlauf vernachlässigt.

Für die Auswahl und die Dimensionierung der LHL sind neben der Sperrspannung und dem Strom die folgenden Bewertungskriterien entscheidend, wobei der Aspekt der Gesamtsystemoptimierung diesen übergeordnet ist:

- geringe Durchlassverluste in Teil- und Vollastbetrieb
- hohe Schaltgeschwindigkeiten für geringe Schaltverluste
- gute thermische Leitfähigkeit zur Abgabe der Verlustwärme

- geringes Volumen und geringes Gewicht
- niedrige Kosten
- hohe Zuverlässigkeit

Für die experimentelle Bestimmung der Schaltverluste wird der Doppelpulsversuch nach Abb. 3.1a verwendet. Durch das Auslösen eines Ein- und eines Ausschaltvorganges werden die Schaltverluste bestimmt. Die Spannungs- und Stromverläufe für den Doppelpulsversuch sind in Abb. 3.1b für den schaltbaren LHL (Ventil V) dargestellt. Die am Gate G des schaltbaren LHL anliegende Spannung wird als Gatespannung u_G bezeichnet, die an V anliegende Spannung als u_V und der durch den schaltbaren LHL fließende Strom als i_V . Der Doppelpulsversuch ist für die Charakterisierung von LHL ein Standardwerkzeug.

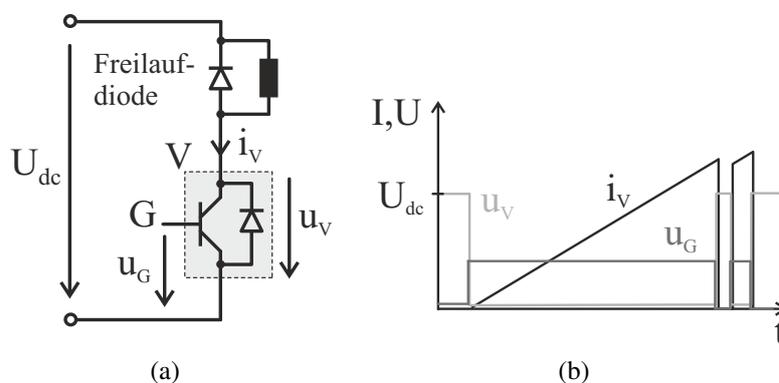


Abb. 3.1: Doppelpulsversuch

(a) Ersatzschaltbild

(b) schematische Darstellung der zeitlichen Verläufe der Gate-Spannung u_G , des Transistorstroms i_V und der Transistorspannung u_V

In der Vergangenheit wurde ausschließlich Silizium für die LHL (Dioden, IGBT und MOSFET) verwendet. LHL auf Basis von WBG-Materialien (SiC und GaN) haben vielversprechende Eigenschaften, die sie durch Fortschritte in Forschung und Entwicklung zunehmend konkurrenzfähig zu Si-basierten LHL werden lassen. Der Vorteil eines größeren Bandabstandes zwischen den Energiebändern liegt insbesondere in der Möglichkeit von höheren Betriebstemperaturen, die derzeit bei WBG-LHL hauptsächlich durch Aufbau- und Verbindungstechniken begrenzt werden [48, 91]. Neben der Möglichkeit zu höheren Betriebstemperaturen können mit WBG-LHL höhere Pulsfrequenzen realisiert werden, da diese geringere Schaltverluste haben [92, 93]. Mit geringeren Schaltverlusten sind schnellere Schaltgeschwindigkeiten verbunden, die sich beim Einsatz von WBG-LHL im Antriebswechselrichter ohne Gegenmaßnahme negativ auf die Lebensdauer der Maschine auswirken (vgl. Kap. 2.3.3). Nach [94, 95] muss das Schaltverhalten bei schnellschaltenden LHL, wie SiC- oder GaN-basierten Bauelementen, zusätzlich zur Untersuchung im Doppelpulsversuch im realen Setup untersucht werden, um die Einflüsse der Kapazität zum Kühlkörper und der Einfluss der Last auf das Schaltverhalten analysieren zu können. Schaltbare SiC-basierte LHL werden in Kap. 3.1.5, schaltbare GaN-basierte LHL in Kap. 3.1.6 als Alternative zu Si-basierten LHL vorgestellt.

3.1.1 Dioden

Dioden sind als nicht-schaltbare LHL die einfachste Komponente, die auf dem Prinzip des pn-Übergangs basiert [96]. Zunächst werden Dioden auf Si-Basis betrachtet. Bei den für moderne, leistungselektronische Schaltungen wichtigen Leistungsdioden wird der pn-Übergang um eine intrinsische Dotierung erweitert, um höhere Sperrspannungen zu ermöglichen [92]. Im elektrischen Antriebsstrang werden Leistungsdioden sowohl in Gleichstromstellern als auch in Wechselrichtern eingesetzt. Je nach Anforderung können Leistungsdioden hinsichtlich der Durchlassverluste für Anwendungen mit niedrigen Schaltfrequenzen oder hinsichtlich der Reverse-Recovery-Ladung Q_{rr} und damit hinsichtlich der Schaltverluste für Anwendungen mit hohen Schaltfrequenzen optimiert werden. Ein Beispiel hierfür sind die Leistungsdioden in der 650 V-Sperrspannungsklasse von Infineon [97].

Die Durchlassverluste von Leistungsdioden können durch eine Linearisierung der Durchlasskennlinie im Nennbetriebspunkt angenähert werden. Dieses Verfahren wird ebenfalls für IGBTs angewendet (vgl. Kap. 3.1.2). In Abb. 3.2a ist die Linearisierung der Durchlasskennlinie im Nennpunkt des Diodenstromes $I_{F,N}$ dargestellt. Mithilfe der Schleusenspannung der Diode $U_{F,0}$, dem Diodenstrom i_F und dem linearisierten differentiellen Widerstand r_F werden die Durchlassverluste $P_{con,D}$ der Diode nach Gl. 3.1 bestimmt. Dabei ist zu beachten, dass $U_{F,0}$ und r_F temperaturabhängige Parameter sind.

$$P_{con,D} = U_{F,0} \cdot i_F + r_F \cdot i_F^2 \quad (3.1)$$

Die Einschaltverluste von Leistungsdioden sind deutlich kleiner als die Durchlass- und Ausschaltverluste und können daher vernachlässigt werden [92]. Die Ausschaltverluste von Dioden werden von der Reverse-Recovery-Ladung Q_{rr} , die sich in die Speicherladung Q_s und die Ladung während der Fallzeit Q_f aufteilt [98], und der Stromsteilheit di_F/dt bestimmt. Die zugehörigen Zeiten werden entsprechend als Speicherzeit t_s , als Fallzeit t_f und als Reverse-Recovery-Zeit t_{rr} bezeichnet. In Abb. 3.2b ist das Ausschaltverhalten der Diode nach [99] dargestellt. Dieses ist vereinfacht durch drei Bereiche gekennzeichnet: Im ersten Bereich wird zunächst der Strom i_F auf null reduziert. Da die Sperrspannung an der Diode erst aufgebaut werden kann, wenn keine Ladungsträger mehr in der Raumladungszone vorhanden sind, muss für den Beginn des Sperrspannungsaufbaus die Speicherladung Q_s abgebaut sein. Dieser Abbau der Speicherladung kennzeichnet den zweiten Zeitbereich. Im dritten Bereich wird die Sperrspannung an der Diode auf- und die Ladung Q_f abgebaut. Die Anstiegszeit der Sperrspannung ist in der Regel kürzer als t_f , zur Vereinfachung der Rechnung wird der dargestellte Kurvenverlauf (Abb. 3.2b) verwendet. Die Schaltverlustenergie der Diode E_{rec} kann dann nach Gl. 3.2 auf Basis von Datenblattangaben ermittelt werden [92]. Dabei ist U_D die an der Diode anliegende, stationäre Sperrspannung und I_{RRM} die Größe des Reverse-Recovery-Stromes. Beide Größen sind wie die Stromsteilheit für einen Betriebspunkt im Datenblatt angegeben. Bei Verwendung dieser analytischen Näherung auf Basis von Datenblattangaben ist zu beachten, dass der Einfluss der Streuinduktivitäten, des Gate-Vorwiderstandes und der Junction-Temperatur auf die Verluste vernachlässigt wird. Für die im weiteren Verlauf dieser

Arbeit durchgeführte Analyse kann diese vereinfachte Verlustbestimmung verwendet werden, wenn eine Junction-Temperatur entsprechend der Datenblattangaben vorliegt und der im Datenblatt angegebene Gate-Vorwiderstand zu Grunde gelegt wird.

$$E_{\text{rec}} = U_D \cdot Q_f = \frac{1}{2} \cdot U_D \left(Q_{\text{rr}} - \frac{1}{2} \cdot \frac{I_{\text{RRM}}^2}{di_F/dt} \right) \quad (3.2)$$

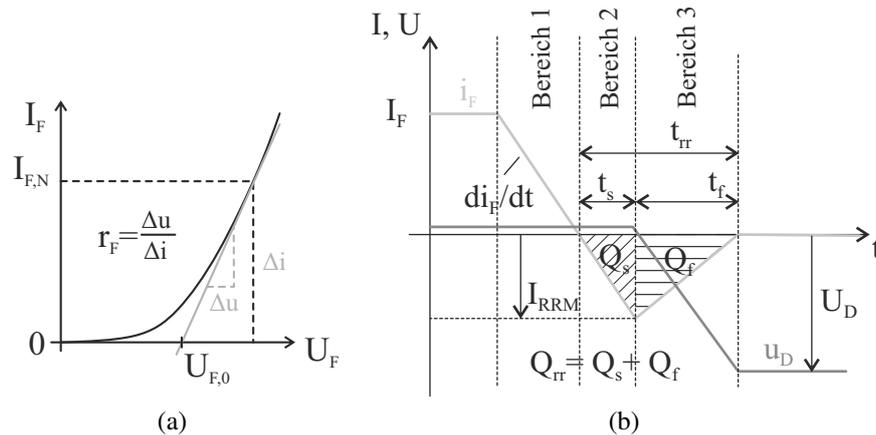


Abb. 3.2: Charakterisierung von Leistungsdioden
 (a) Linearisierung der Durchlasskennlinie
 (b) Ausschaltverhalten einer Leistungsdiode

Die Ausschaltverluste der Diode sind nicht linear zur Sperrspannung und zum Laststrom, sondern werden, abhängig von der verwendeten Diode, näherungsweise durch einen Exponenten beschrieben [98]. In Gl. 3.3 ist diese Abhängigkeit mit einem Exponenten von 0,6 berücksichtigt. $U_{D,\text{ref}}$ und $I_{F,\text{ref}}$ sind die Referenzwerte, für die die Schaltverluste der Diode, beispielsweise aus dem Datenblatt, bekannt sind. Die Abhängigkeit der Schaltverluste von der Junction-Temperatur T_j kann nach [98] linear angenommen werden, wobei der Temperaturkoeffizient TC zwischen 0,0055...0,0065 liegt [98].

$$E_{\text{rec}}(U_D, I_F, T_j) = E_{\text{rec}}(U_{D,\text{ref}}, I_{F,\text{ref}}, T_{j,\text{ref}}) \cdot \left(\frac{U_D}{U_{D,\text{ref}}} \right)^{0,6} \cdot \left(\frac{I_F}{I_{F,\text{ref}}} \right)^{0,6} \cdot (1 + TC \cdot (T_j - T_{j,\text{ref}})) \quad (3.3)$$

SiC-basierte Leistungsdioden haben bei gleicher Sperrspannungsklasse und Nennstromtragfähigkeit eine deutlich geringere Reverse-Recovery-Ladung Q_{rr} . Hieraus resultiert, dass die Schaltverluste der SiC-Diode geringer als die von Si-Dioden sind. Jedoch sind die Sättigungsspannung und damit die Durchlassverluste von SiC-Dioden in der 600 V- und 1200 V-Sperrspannungsklasse bei höheren Temperaturen größer als bei vergleichbaren Si-Dioden. Aus diesem Grund ist der Einsatz von SiC-basierten Dioden nur für höhere Schaltfrequenzen geeignet, wenn die Schaltverluste gegenüber den Durchlassverlusten deutlich überwiegen [100].

3.1.2 IGBT

Für den Fahrwechselrichter werden im Elektrofahrzeug IGBTs als schaltbare LHL eingesetzt, da diese in Sperrspannungsklassen $U_{CES} > 200\text{ V}$ die kostengünstigsten und verlustärmsten schaltbaren LHL auf Siliziumbasis sind [34]. Die Technologie des IGBT ist ausführlich in [92, 98] dargestellt, an dieser Stelle wird auf die für die Arbeit wichtigen Eigenschaften des IGBT eingegangen. Der Collector-Emitter-Strom des IGBT wird in dieser Arbeit mit i_V , die Collector-Emitter-Spannung mit u_V entsprechend der Nomenklatur nach Kap. 3.1 bezeichnet. Am IGBT fällt wie bei der Diode im leitenden Zustand unabhängig von der Höhe des Stromes I_V eine Schleusenspannung $U_{CE,0}$ ab. Der differentielle Widerstand r_{CE} wird wie bei der Diode durch eine Linearisierung im Nennarbeitspunkt bestimmt. Die Durchlassverluste $P_{\text{con},V}$ werden dann nach Gl. 3.4 berechnet.

$$P_{\text{con},V} = U_{CE,0} \cdot i_V + r_{CE} \cdot i_V^2 \quad (3.4)$$

Die Schaltverluste des IGBT werden neben der physikalischen Struktur ebenfalls durch das Reverse-Recovery-Verhalten der kommutierenden Diode bestimmt. Die Ein- und Ausschaltverlustenergien E_{on} und E_{off} lassen sich im gegebenen Betriebspunkt unter der Annahme einer linearen Spannungsskalierung mit den Gln. 3.5 und 3.6 berechnen [98]. Die mit „ref“ indizierten Werte sind hierbei die Werte der verwendeten Referenzmessung, beispielsweise aus dem Datenblatt.

$$E_{\text{on}}(U_V, I_V, T_j) = E_{\text{on}}(U_{V,\text{ref}}, I_{V,\text{ref}}, T_{j,\text{ref}}) \cdot \frac{U_V}{U_{V,\text{ref}}} \cdot \frac{I_V}{I_{V,\text{ref}}} \cdot (1 + TC \cdot (T_j - T_{j,\text{ref}})) \quad (3.5)$$

$$E_{\text{off}}(U_V, I_V, T_j) = E_{\text{off}}(U_{V,\text{ref}}, I_{V,\text{ref}}, T_{j,\text{ref}}) \cdot \frac{U_V}{U_{V,\text{ref}}} \cdot \frac{I_V}{I_{V,\text{ref}}} \cdot (1 + TC \cdot (T_j - T_{j,\text{ref}})) \quad (3.6)$$

In Datenblättern von IGBTs sind die Ein- und Ausschaltverlustenergien angegeben. Oft sind in diesem Fall bereits die am IGBT auftretenden Reverse-Recovery- und die Tailstromverluste inkludiert, wobei zur experimentellen Bestimmung der Verluste die antiparallele Diode verwendet wird. Bei den in Kap. 4 betrachteten 3-Level-Wechselrichtertopologien ist jedoch nicht die antiparallele Diode die kommutierende Diode, sondern andere in der Topologie vorhandene Dioden. Hierdurch wird die Berechnung der Schaltverluste auf Basis von Datenblattangaben erschwert, so dass in [78] die Messung der Schaltverluste der IGBTs bei unterschiedlichen Dioden vorgeschlagen wird. Diese Variante ist sehr zeitaufwendig und die Ergebnisse sind entscheidend von den Versuchsparametern abhängig. Alternativ kann zur Verlustabschätzung eine analytische Methode verwendet werden, die im Folgenden vorgestellt wird. Diese Berechnungsmethode kann zur Abschätzung der Schaltverluste bei unterschiedlichen Dioden genutzt werden.

Das Einschaltverhalten eines IGBT unter Berücksichtigung des Reverse-Recovery-Effektes ist in Abb. 3.3 dargestellt [92, 101]. Als weiterer Einflussfaktor auf die Schaltverluste ist die induzierte Spannung $U_{L\sigma}$ über der Streuinduktivität L_σ nach Gl. 3.7 zu betrachten, die oft-

mals vernachlässigt wird. Zur Vereinfachung wird angenommen, dass die über der Streuinduktivität abfallende Spannung $U_{L\sigma} = 50 \text{ V}$ beträgt.

$$U_{L\sigma} = L_{\sigma} \cdot \frac{di}{dt} \quad (3.7)$$

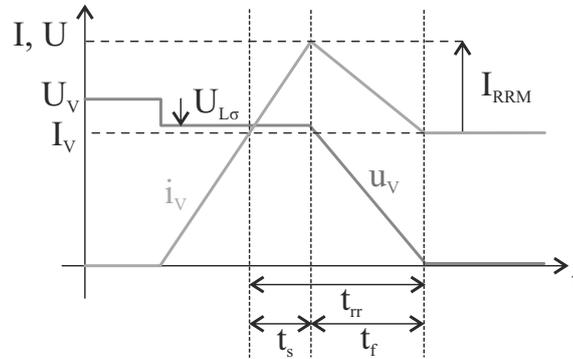


Abb. 3.3: Idealisierter Einschaltvorgang eines IGBT bei Berücksichtigung des Reverse-Recovery-Effektes der Diode

Die am IGBT durch die Diode zusätzlich verursachte Einschaltverlustenergie $\Delta E_{\text{on,D}}$ wird nach Gl. 3.8 berechnet [101]. In Gl. 3.9 ist die Berechnung von $\Delta E_{\text{on,D}}$ in Abhängigkeit der Rückstromspitze I_{RRM} , der Reverse-Recovery-Ladung Q_{rr} und der Stromänderungsrate di_{F}/dt nach [101] vorgenommen. Während des Schaltvorganges liegt am IGBT die Spannung $(U_V - U_{L\sigma})$ an. Die Differenz zwischen der Datenblattangabe der Einschaltverluste und $\Delta E_{\text{on,D}}$ wird als IGBT-abhängige Einschaltverlustenergie $E_{\text{on,IGBT}}$ definiert.

$$\Delta E_{\text{on,D}} = t_s \cdot I_V \cdot (U_V - U_{L\sigma}) + Q_s \cdot (U_V - U_{L\sigma}) + \frac{1}{2} \cdot Q_f \cdot (U_V - U_{L\sigma}) \quad (3.8)$$

$$\Delta E_{\text{on,D}} = (U_V - U_{L\sigma}) \cdot \left(\frac{I_{\text{RRM}}}{di_{\text{F}}/dt} \cdot I_V + \frac{1}{2} \cdot \frac{I_{\text{RRM}}^2}{di_{\text{F}}/dt} + \frac{1}{2} \cdot \left(Q_{\text{rr}} - \frac{1}{2} \cdot \frac{I_{\text{RRM}}^2}{di_{\text{F}}/dt} \right) \right) \quad (3.9)$$

Die drei Diodenparameter Q_{rr} , di/dt und I_{RRM} , die die Einschaltverluste des IGBT beeinflussen, sind nicht unabhängig voneinander: Eine höhere Schaltgeschwindigkeit di_{F}/dt erhöht die Reverse-Recovery-Ladung Q_{rr} und die Rückstromspitze I_{RRM} . Zur Vereinfachung werden in der Analyse diese Abhängigkeiten nicht betrachtet, d.h. es wird angenommen, dass die drei Parameter für eine Diode konstant sind. Damit wird die Auswirkung des Schaltverhaltens des IGBT auf die Diode vernachlässigt.

Zur Überprüfung der Methode sind in Tab. 3.1 beispielhaft die Schaltverlustenergien eines IGBT (Infineon IKW75N60T) bei Verwendung unterschiedlicher Dioden angegeben, wobei die Verluste sowohl analytisch berechnet als auch unter Verwendung des Doppelpulsversuchs (vgl. Kap. 3.1) experimentell ermittelt wurden. In Tab. 3.2 sind die Einschaltverlustenergien für den IGBT (Infineon IKW40N120T) der 1200 V-Sperrspannungsklasse bei 400 V für unterschiedliche Dioden angegeben. Der verwendete Gate-Vorwiderstand R_G ist jeweils

angegeben. Es ist zu erkennen, dass jeweils die experimentell gemessenen Verlustenergien $E_{\text{on,exp}}$ größer als die kalkulierten Verlustenergien $E_{\text{on,calc}}$ sind. Verantwortlich sind hierfür Unterschiede im konzipierten Teststand im Vergleich zur Herstellermessung sowie die für die analytische Berechnung getroffenen Annahmen.

Tab. 3.1: Vergleich der analytischen und experimentellen Einschaltverlustenergien des IGBT Infineon IKW75N60T bei Verwendung unterschiedlicher Dioden zur Kommutierung, $I_V = 30 \text{ A}$, $U_V = 400 \text{ V}$, $T_j = 25^\circ \text{C}$

Diode	R_G	$E_{\text{on,calc}}$	$\Delta E_{\text{on,D,calc}}$	$E_{\text{on,exp}}$
IDW40T120	5Ω	1,25 mJ	0,93 mJ	1,43 mJ
IDW40T120	15Ω	1,48 mJ	0,99 mJ	1,68 mJ
IDW30E60	5Ω	0,69 mJ	0,37 mJ	0,87 mJ
IDW50E60	5Ω	0,77 mJ	0,45 mJ	0,97 mJ
IDW75E60	5Ω	0,80 mJ	0,48 mJ	1,04 mJ

Tab. 3.2: Vergleich der analytischen und experimentellen Einschaltverlustenergien des IGBT Infineon IKW40N120T bei Verwendung unterschiedlicher Dioden zur Kommutierung, $I_V = 30 \text{ A}$, $U_V = 400 \text{ V}$, $T_j = 25^\circ \text{C}$

Diode	R_G	$E_{\text{on,calc}}$	$\Delta E_{\text{on,D,calc}}$	$E_{\text{on,exp}}$
IDW40T120	15Ω	1,65 mJ	0,99 mJ	1,73 mJ
IDW30E60	15Ω	1,03 mJ	0,37 mJ	1,14 mJ
IDW50E60	15Ω	1,11 mJ	0,45 mJ	1,23 mJ
IDW75E60	15Ω	1,14 mJ	0,48 mJ	1,31 mJ

Die Einschaltverluste von IGBTs werden entsprechend zum Großteil durch das Reverse-Recovery-Verhalten bestimmt. Werden z.B. schnellschaltende Si-basierte Dioden oder SiC-Dioden verwendet, reduzieren sich die Einschaltverlustenergien des IGBT deutlich [102]. Der Nachteil von ultrafast-schaltenden Si-Dioden oder SiC-Dioden im betrachteten Sperrspannungsbereich liegt in den höheren Durchlassverlusten, so dass Wirkungsgradvorteile erst bei höheren Schaltfrequenzen erreicht werden [100, 102].

3.1.3 MOSFET

MOSFETs sind unipolare, abschaltbare LHL, die insbesondere in Sperrspannungsklassen kleiner 200 V eingesetzt werden. Im Gegensatz zum IGBT haben MOSFETs keine Schleusenspannung [101]. Mit MOSFETs können höhere Schaltgeschwindigkeiten und damit geringere Schaltverluste als mit IGBTs erreicht werden, da keine Ladungsspeichereffekte der Minoritätsladungsträger auftreten [92]. Damit sind bei MOSFETs höhere Schaltfrequenzen im Vergleich zum IGBT möglich. Der Nachteil des MOSFET für höhere Sperrspannungen liegt in den hohen Durchlasswiderständen, die aus der niedrig dotierten Driftzone

resultieren. Diese Driftzone muss mit steigender Sperrspannung größer dimensioniert werden [92]. Aufgrund der physikalischen Struktur von Leistungs-MOSFETs ist bereits intern eine antiparallele Diode vorhanden, die als interne Bodydiode bezeichnet wird. Diese Bodydiode hat schlechte Abschalteigenschaften und ist daher oftmals für die Kommutierung in hartschaltenden Anwendungen nicht geeignet.

Eine deutliche Reduktion des Durchlasswiderstandes bei hohen Sperrspannungen konnte durch die Entwicklung des Superjunction-MOSFET durch Infineon im Jahr 2001 erreicht werden, bei dem das elektrische Feld sowohl in vertikaler als auch in horizontaler Richtung aufgebaut wird [103]. Insbesondere für den Teillastbetrieb sind hierdurch die Durchlassverluste deutlich geringer als bei vergleichbaren IGBTs. Neben den höheren Fertigungskosten haben Superjunction-MOSFETs einen schwerwiegenden Nachteil: Die interne Bodydiode des Superjunction-MOSFET hat eine große Reverse-Recovery-Ladung Q_{rr} und verursacht hierdurch hohe Reverse-Recovery-Verluste. Das Hauptanwendungsfeld von Superjunction-MOSFETs im Automobilbereich liegt daher bei DC/DC-Wandlern mit hohen Schaltfrequenzen, in denen die interne Bodydiode nicht zur Kommutierung verwendet wird.

3.1.4 Rückwärtssperrfähiger IGBT

Generell können IGBTs nur in eine Richtung den Strom führen und die Spannung sperren, beim Anlegen einer negativen Sperrspannung werden sie zerstört. Für einige Anwendungen bzw. Wechselrichtertopologien werden jedoch bidirektionale Schalter benötigt, die die Spannungen mit beiden Polaritäten sperren können. Eine Möglichkeit zur Realisierung dieses bidirektionalen Schalters ist die Verwendung zweier IGBTs inkl. antiparalleler Dioden, die seriell am Collector oder am Emitter verbunden werden [104]. Der Nachteil dieser Realisierungsform ist die Erhöhung der Durchlassverluste, da immer ein IGBT und eine Diode im Strompfad liegen.

Eine in der Vergangenheit (akademisch) betrachtete Wechselrichtertopologie ist der Direkt- oder Matrix-Umrichter, für den bidirektionale Schalter benötigt werden. Insbesondere für diese Anwendung wurde der rückwärtssperrfähige IGBT (engl.: *Reverse Blocking*) entwickelt, bei dem durch antiparallele Schaltung zweier rückwärtssperrfähiger IGBTs ein bidirektionaler Schalter entsteht [105]. Im Strompfad liegt bei dieser Konfiguration in beide Stromrichtungen nur ein rückwärtssperrfähiger IGBT, so dass die Durchlassverluste reduziert werden können [106]. Der Nachteil von rückwärtssperrfähigen IGBTs liegt in den Schaltverlusten, die deutlich größer als beim Standard-IGBT sind [106].

3.1.5 SiC-Halbleiter

Neben SiC-basierten Dioden haben sich im für Elektrofahrzeuge relevanten Spannungsbereich für SiC drei schaltbare LHL-Typen ergeben: der JFET (engl.: *Junction Field Effect Transistor*), der Bipolartransistor und der MOSFET. Potentiell sind SiC-IGBTs für Anwendungen mit hohen Sperrspannungen $> 3\text{ kV}$ interessant und werden daher nicht weiter betrachtet. Der JFET ist ein nicht-selbstsperrender LHL, der im nicht angesteuerten Zustand leitet. Daher muss für den JFET entweder eine spezielle Treiberschaltung zum sicheren Abschalten im Fehlerfall oder eine kaskadierte Schaltung mit einem Niederspannungsmosfet verwendet werden. Der SiC-MOSFET hingegen ist ein selbstsperrender LHL, der grundsätzlich wie Si-basierte IGBTs und MOSFETs angesteuert wird. Zur Ansteuerung ist im Vergleich zum Si-IGBT und Si-MOSFET eine höhere Gate-Spannung (20 V) notwendig. Der Einsatz von schaltbaren SiC-LHL erscheint aufgrund der geringeren Kanalbeweglichkeit im Vergleich zu Si-Bauelementen erst für Sperrspannungen ab 1000 V als sinnvoll [92]. Aus diesem Grund wird beispielsweise von Infineon der JFET mit einer Sperrspannung von 1200 V angeboten, um der geringeren Beweglichkeit und damit den höheren Durchlassverlusten entgegenzuwirken. Seit 2015 bietet Cree ein SiC-MOSFET mit einer Sperrspannung von 900 V an, SiC-MOSFETs mit kleineren Sperrspannungen sind vom Hersteller Rohm erhältlich, haben jedoch aufgrund der geringen Kanalbeweglichkeit im Vergleich zu Si-LHL einen höheren Durchlasswiderstand.

Die Grundlagen und die Funktionsweise von SiC-LHL sind in Grundlagenbüchern ausführlich dargestellt [92, 101], weshalb an dieser Stelle auf eine detaillierte Betrachtung verzichtet wird. Stattdessen werden kurz einige Literaturergebnisse aufgezeigt, um die Möglichkeiten von SiC-basierten Wechselrichtern im Elektrofahrzeug einordnen zu können. SiC-basierte LHL können sowohl im Antriebswechselrichter als auch im optionalen DC/DC-Wandler im elektrischen Antriebsstrang oder im DC/DC-Wandler zwischen Hoch- und Niederspannungsbordnetz eingesetzt werden.

Der Einsatz von SiC-basierten LHL im DC/DC-Wandler ermöglicht eine deutliche Erhöhung der Schaltfrequenz und damit eine Reduktion der eingesetzten Glättungsinduktivität (vgl. Kap. 2.3.4). In [6] ist gezeigt, dass der Wirkungsgrad des DC/DC-Wandlers mit SiC-MOSFETs höher als bei einem DC/DC-Wandler mit IGBTs ist, obwohl die Pulsfrequenz deutlich erhöht und damit das Volumen der Induktivität reduziert wurde. In [107] wird ein 50 kW-DC/DC-Wandler-Prototyp mit SiC-Bipolartransistoren untersucht. Der Wirkungsgrad kann gegenüber dem Referenzwandler erwartungsgemäß gesteigert und das Volumen aufgrund der höheren Schaltfrequenz verkleinert werden. Jedoch wird die Gewichtsreduktion trotz einer dreifach höheren Schaltfrequenz nur mit ca. 30 % angegeben, da die magnetischen Komponenten weiterhin ca. 50 % des Gesamtgewichts ausmachen. Eine Verbesserung der passiven Komponenten kann hier zu einer weiteren Systemverbesserung führen.

Beim Einsatz von SiC-basierten LHL für den Antriebswechselrichter wird in der Literatur insbesondere die Auswirkung der hohen Spannung- und Stromflanken auf die elektromagnetische Verträglichkeit (EMV) und die Maschinenlebensdauer betrachtet [76, 108, 109]. Der Einsatz von EMV-Filtern zur Reduzierung von Gleichtakt- und Gegentaktstörungen ist

bei WBG-LHL zwingend notwendig [108]. Die möglichen Wirkungsgradvorteile für den Antriebswechselrichter sind z.B. in [110, 111] dargestellt. Der in [110] vorgestellt 40 kVA-Wechselrichter erreicht bei einer Pulsfrequenz $f_p = 10\text{kHz}$ Wirkungsgrade von 99,5 %.

3.1.6 GaN-Halbleiter

LHL auf GaN-Basis werden bereits kommerziell in der Optoelektronik eingesetzt. Nach [112] werden GaN-LHL im Sperrspannungsbereich $< 1000\text{ V}$ Anwendung finden und sind damit potentiell in Elektrofahrzeugen einsetzbar. Der Vorteil gegenüber SiC-basierten LHL ist die Möglichkeit der Realisierung kleinerer Sperrspannungen, da hier keine Verringerung der Kanalbeweglichkeit vorliegt. In [113] wird der aktuelle Entwicklungsstand von GaN-basierten LHL im Vergleich zu heutigen Si-basierten LHL bewertet. Nach [113] sind bereits heute erhältliche schaltbare GaN-LHL den Si-basierten LHL im Hinblick auf Durchlass- und Schaltverluste, Kosten sowie Gewicht und Volumen überlegen. Es sind jedoch noch keine hinreichenden Untersuchungen zur Zuverlässigkeit und Lebensdauer durchgeführt. Des Weiteren beschränken sich bisherige Prototypen auf die Leistungsklasse weniger kW.

Bei schaltbaren, GaN-basierten LHL sind derzeit zwei unterschiedliche Technologien am Markt erhältlich: Der HEMT (engl.: *High Electron Mobility Transistor*) [114] und der E-HEMT (engl.: *Enhancement Mode-HEMT*) [115]. HEMTs sind grundsätzlich nicht-selbstsperrende LHL, bei denen mithilfe einer speziellen Treiberschaltung [116] oder in Form einer Kaskodenschaltung mit einem Niederspannungs-Si-MOSFET [117] die selbstsperrende Eigenschaft erreicht wird. E-HEMTs sind selbstsperrende GaN-LHL, bei denen durch Veränderung der LHL-Struktur die selbstsperrende Eigenschaft erreicht wird. Die Firma Panasonic setzt hierbei auf den GIT (engl.: *Gate Injection Transistor*), die Firma Gan-Systems setzt ebenfalls auf einen E-HEMT, gibt aber die Technologie nicht näher an [115]. In Abb. 3.4 sind die Strukturen des HEMT und des GIT schematisch dargestellt. Beim GaN-HEMT ist die JFET-Struktur und damit die nicht-selbstsperrende Eigenschaft zu erkennen. Am AlGa_N-Ga_N-Übergang liegt ein zweidimensionales Elektronengas (2DEG) vor, das für eine große Mobilität der Elektronen und damit für geringe Durchlassverluste sorgt [118]. Aus diesem Grund wird der LHL als HEMT und nicht als JFET bezeichnet.

Die in Abb. 3.4b dargestellte Struktur des GIT wurde im Jahr 2007 vorgeschlagen [119], um die in vielen Anwendungen geforderte selbstsperrende Eigenschaft ohne Verwendung einer Kaskodenschaltung zu erreichen. Das Hauptmerkmal des GIT ist das p-AlGa_N-Gate über der undotierten AlGa_N/Ga_N-Heterostruktur. Durch die p-Dotierung wird das Potential im i-AlGa_N angehoben, so dass die geforderte selbstsperrende Eigenschaft erreicht wird und gleichzeitig die hohe Elektronen-Mobilität erhalten werden kann [119].

In den Strukturen der beiden betrachteten GaN-Technologien ist zu erkennen, dass kein pn-Übergang auftritt und der Transistor somit bidirektional leitfähig ist. Beim Entwurf von Schaltungen kann damit auf eine antiparallele Freilaufdiode verzichtet werden und es müssen aufgrund des nicht vorhandenen pn-Übergangs keine Ladungsträger in der Raumladungszone abgebaut werden. Damit treten keine Reverse-Recovery-Verluste auf. Die Funktionsweise

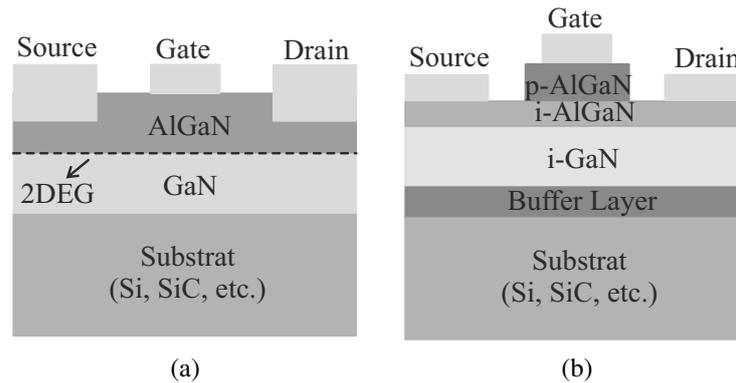


Abb. 3.4: Struktur der beiden GaN-Technologien

(a) GaN-HEMT nach [114]

(b) GIT nach [119]

des GIT wird kurz beschrieben [119]: Bei einer Gate-Source-Spannung $u_G = 0\text{ V}$ ist der Kanal unter dem Gate verarmt und es kann kein Strom zwischen Drain und Source fließen. Liegt die Gate-Spannung zwischen der Schwellspannung U_{thr} und der Flussspannung des pn-Übergangs des Gates $U_{\text{F,G}}$ ($U_{\text{thr}} < u_G < U_{\text{F,G}}$), dann arbeitet der GIT als Feldeffekttransistor. Wenn $u_G > U_{\text{F}}$ ist, dann werden Löcher vom p-AlGaN in den Kanal induziert und aufgrund des Ladungsgleichgewichtes im Kanal stehen hier nun deutlich mehr Elektronen zur Verfügung. Die Löcher bleiben aufgrund der geringeren Beweglichkeit gegenüber den Elektronen in der Nähe des Gates. Damit ist die Durchlassspannung abhängig von der anliegenden Gate-Spannung.

Für die Ansteuerung des kaskadierten HEMT und des E-HEMT werden grundsätzlich dieselben Treiberschaltungen wie für Si-basierte IGBTs und MOSFETs verwendet. In Abb. 3.5a ist die kaskadierte Schaltungskonfiguration des HEMT und in Abb. 3.5b das Schaltbild des selbstsperrenden E-HEMTs von GaN-Systemen dargestellt. Bei der kaskadierten Variante wird der Niederspannungs-MOSFET direkt und der HEMT durch die Drain-Source-Spannung des MOSFET angesteuert [120]. Für die Kaskodenschaltungen sind zwei Herausforderungen bei der Verwendung zu nennen: Die parasitäre Induktivität zwischen dem Source-Anschluss des Si-MOSFET und des Gates des HEMT muss minimiert werden, um Oszillationen in Strom und Spannung im Schaltvorgang zu vermeiden [120]. Außerdem muss sichergestellt werden, dass die hohen Schaltflanken des HEMT nicht zu einer Zerstörung führen. Treiberseitige Maßnahmen zur Beeinflussung des Schaltverhaltens in Kaskodenschaltungen sind in [121] untersucht. Bei E-HEMTs stellt die Erhöhung der Schwellspannung eine große Herausforderung dar. In der aktuellen 650 V-E-HEMT-Serie von GanSystems (Stand 2015) liegt die Gate-Schwellspannung bei 1,6 V [122], was deutlich niedriger als die von IGBTs derselben Sperrspannungsklasse ($\approx 4\text{ V}$) ist. Es muss sichergestellt werden, dass der E-HEMT nicht durch Spannungseinkopplung unerwünscht einschaltet. Aufgrund der Rückwärts-Leitfähigkeitscharakteristik kann hierfür keine negative Gate-Spannung verwendet werden, da in diesem Fall die Durchlassverluste deutlich ansteigen. Als weitere wesentliche Herausforderung gilt der dynamische Durchlasswiderstand, welcher bei hohen Temperaturen direkt nach dem Schaltvorgang erhöht ist und damit den LHL zusätzlich belastet [123].

Schaltbare GaN-LHL haben im Vergleich zu Si-LHL eine wesentlich kleinere Gate-Ladung und kleinere Kapazitäten. Somit können höhere Schaltgeschwindigkeiten und damit geringere Schaltverluste erreicht werden. Aufgrund der hohen Strom- und Spannungsflanken werden parasitäre Induktivitäten, das Gehäuse sowie das PCB-Layout (engl.: *Printed Circuit-Board*) entscheidende Parameter für das Schaltverhalten [117]. Zusätzlich zu der parasitären Streuinduktivität im Leistungsteil sind bei GaN-LHL auch die parasitären Elemente im Ansteuerenteil bei der Auslegung zu beachten [124].

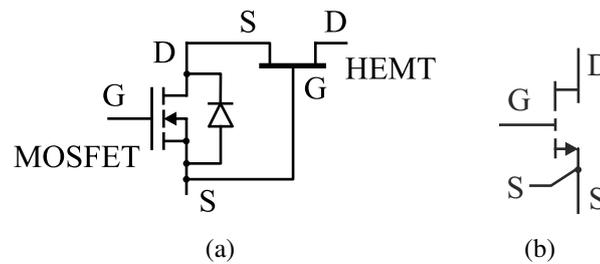


Abb. 3.5: Schaltsymbole der beiden GaN-Technologien

- (a) Kaskodenschaltung des nicht-selbstsperrenden GaN-HEMT mit einem Niederspannungs-Si-MOSFET
- (b) Schaltsymbol des E-HEMT von GaNSystems mit eigenem Source-Anschluss für das Gate

3.1.7 Zuverlässigkeit und Lebensdauer

Die Zuverlässigkeit und Lebensdauer des Gesamtsystems sind entscheidend für Elektrofahrzeuge. Insbesondere die Junction-Temperatur T_j und die Schwankungsbreite der Junction-Temperatur ΔT_j beeinflussen die Lebensdauer des LHL [125]. Für niedrige Frequenzen der Grundschiwingung, wie sie in Elektrofahrzeugen beim Anfahren auftreten, werden die Temperaturschwankungen nicht mehr durch die thermischen Impedanzen des Chips aufgefangen, sondern beanspruchen die modulinternen Verbindungen (Bondverbindungen, Rückseitenlötlung der Chips, Lötung DCB (engl.: *Direct Copper Bond*)/ Bodenplatte, Substratlaminierung) [98]. Die Anzahl der Fehler pro Zyklus N_f lässt sich mit Gl. 3.10 analytisch beschreiben [125]. Hierbei ist E_a die Aktivierungsenergie, δ_0 , δ_1 und δ_2 werden zur Parameteranpassung verwendet.

$$N_f = \delta_0 \cdot \Delta T_j^{\delta_1} \cdot e^{\frac{E_a}{\delta_2 \cdot T_{j,\max}}} \quad (3.10)$$

Für die Auslegung des Antriebswechselrichters von Elektrofahrzeugen ist im Hinblick auf die Belastung der LHL und damit deren Lebensdauer das Anfahrmoment mit einer geringen Ausgangsfrequenz (engl.: *Zero-Speed*) entscheidend [98]. Im Grenzfall $f_{el} = 0$ Hz werden einige LHL des Wechselrichters dauerhaft belastet während andere LHL nicht belastet werden. Der für einen LHL verlustreichste und damit der für die Dimensionierung bei Auslegung für diesen Betriebspunkt zu berücksichtigende Fall ist es, wenn eine Phase des Wechselrichters die Amplitude des maximalen Stromes als Gleichstrom führt, während die anderen beiden Phasen mit der Hälfte des maximalen Phasenstromes als Gleichstrom belastet werden. In diesem Fall ist die Verwendung der Verlustgleichung des Tiefsetzstellers zielführend [98].

3.2 Zwischenkreiskapazität

Die ZK-Kapazität C_{dc} wird in Antriebssystemen als Energiespeicher, als Filter von elektromagnetischen Störungen, zur Glättung der ZK-Spannung und damit als Schutz für die LHL sowie ggf. für die Batterie verwendet [126]. Dabei ist die ZK-Kapazität, wie in Kap. 2.3.2 dargestellt, eine der wesentlichen Kostenkomponenten des Wechselrichters. Die Auslegung der ZK-Kapazität unterscheidet sich dabei für ein System mit und ohne DC/DC-Wandler. In diesem Abschnitt wird die Auswirkung der Dimensionierung der ZK-Kapazität in Abhängigkeit des Systems untersucht, die Auswirkung der Modulation des Wechselrichters auf die Dimensionierung [127] wird nicht betrachtet.

Eine Verringerung der ZK-Kapazität reduziert die Kosten des Kondensators, wie in Abb. 3.6a beispielhaft für ZK-Folienkondensatoren der Firma Panasonic gezeigt ist. Zusätzlich ist das Gewicht und das Volumen, wie in Abb. 3.6b dargestellt, linear zur Kapazität. Die Daten zeigen exemplarisch, dass eine Reduzierung der Kapazität im Zwischenkreis direkt eine Reduktion der Kosten, des Gewichtes und des Volumens des Gesamtsystems ermöglicht. In [128] ist empirisch untersucht, dass die Abhängigkeit des Volumens realer Kondensatoren V_C von der Kapazität nach Gl. 3.11 und von der maximalen Sperrspannung nach Gl. 3.12 beschrieben werden kann. Damit ist das Volumen realer Kondensatoren im Vergleich zum theoretischen Wert jeweils weniger von der Kapazität und von der Sperrspannung abhängig.

$$V_C \sim C^{0,6...0,8} \quad (3.11)$$

$$V_C \sim U_{\max}^{1,1...1,7} \quad (3.12)$$

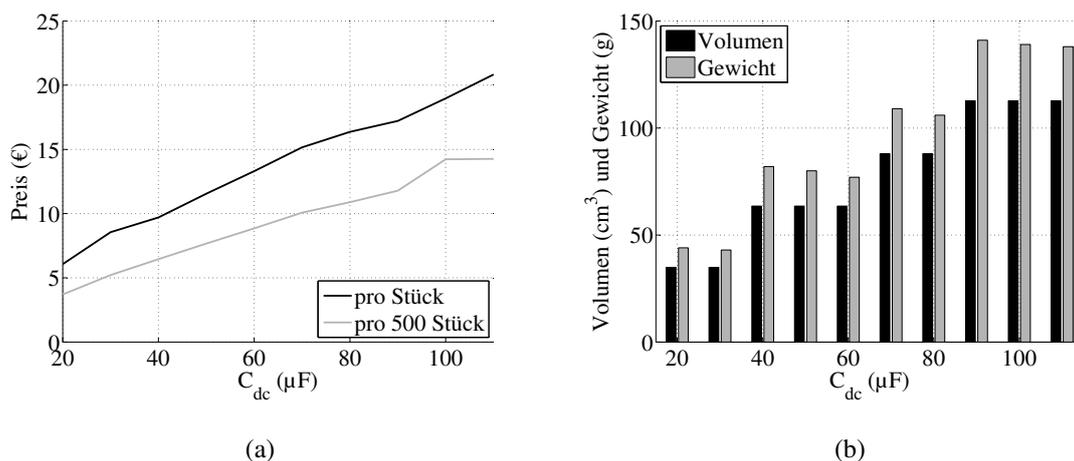


Abb. 3.6: Baureihenanalyse von 500 V-Folienkondensatoren der EZPE-Serie von Panasonic [129]

(a) Preisanalyse

(b) Volumen- und Gewichtsanalyse

Nach [126] ergeben sich die folgenden Auslegungskriterien für die ZK-Kapazität, die zwischen Batterie und Wechselrichter geschaltet wird, die in keinem Betriebspunkt überschritten werden dürfen:

1. Schwankungsbreite des Batteriestromes kleiner als 10% des Batterienennstromes, um Auswirkung auf die Batterielebensdauer zu vermeiden
2. Spannungswelligkeit im Zwischenkreis kleiner als 10% der Nennzwischenkreisspannung und Verwendung niederinduktiver Kondensatoren zur Reduktion der Schaltüberspannungen an den LHL
3. Hot Spot Temperaturen in der Kapazität kleiner 105 °C

Dabei ist das erstgenannte Auslegungskriterium kritisch zu bewerten, da nach Kap. 2.3.1 die Stromwelligkeit des Batteriestromes nach derzeitigem Forschungsstand keinen Einfluss auf die Lebensdauer von Li-Ionen-Batterien hat. Dieses Kriterium wird daher bei der Auslegung nicht berücksichtigt.

Für die ZK-Kapazität kommen Elektrolyt- und Filmkondensatoren in Betracht. Generell sind Elektrolytkondensatoren pro Kapazität preiswerter, haben jedoch einen höheren ESR-Wert (engl.: *Equivalent Series Resistance*) und damit größere Verluste als Folienkondensatoren [126]. Nach [130] sind für die Auslegung der ZK-Kapazität von maschinenseitigen Wechselrichtern bei Vernachlässigung des ersten Kriteriums die folgenden zwei Kriterien zu berücksichtigen:

- maximale Spannungswelligkeit bzw. Leistungsdifferenz in transienten Vorgängen
- Strombelastbarkeit der Kondensatoren

Nach [130] variiert die Strombelastbarkeit von Al-Elektrolytkondensatoren in Abhängigkeit von Temperatur und Nennkapazität zwischen 3 - 22 mA/ μ F. Für ein 20 kW Antriebssystem mit einer minimalen Batteriespannung von 500 V und einem Verschiebungsfaktor $\cos \varphi = 0,9$ ergibt sich vereinfacht nach [131] ein maximaler ZK-Stromeffektivwert von $0,625 \cdot \tilde{I}_N$. Der hieraus resultierende maximale Effektivwert des ZK-Kondensatorstroms von 26,19 A führt zu einer minimalen ZK-Kapazität bei Verwendung von Al-Elektrolytkondensatoren von 1190 - 8730 μ F. Elektrolyt-Kondensatoren dieser Größenordnung sind groß und schwer, so dass geforderte Leistungsdichten, wie nach FreedomCar 2020, nicht erreicht werden können [126]. Die minimal zu verwendende ZK-Kapazität ist bei Al-Elektrolytkondensatoren folglich ausschließlich vom Effektivwert des Kondensatorstroms abhängig und kann damit nicht durch eine Erhöhung der Pulsfrequenz oder eine Verbesserung der Regelung verkleinert werden [89].

Für einen maschinenseitigen Wechselrichter kann die Zwischen- bzw. Pufferkapazität deutlich kleiner mit Folienkondensatoren ausgelegt werden, so dass diese bei heutigen, zweistufigen spannungsgespeisten Wechselrichtern in Elektrofahrzeugen verwendet werden [2]. Aufgrund der kleineren notwendigen Kapazität ist ein System mit Folienkondensatoren preiswerter als ein System mit Elektrolyt-Kondensatoren [126]. Als weitere Vorteile der Folien gegenüber Elektrolyt-Kondensatoren sind der ESR-Wert und die damit verbundenen niedrigeren Verluste und, aufgrund der höheren Kompaktheit, die niedrigeren Induktivitätswerte zu nennen. Die niedrigeren Induktivitätswerte wirken sich positiv auf die Spannungsspitzen der LHL im Schaltvorgang aus.

Bei der Verwendung von Folienkondensatoren ist die minimal benötigte ZK-Kapazität von der Leistungsdifferenz in transienten Vorgängen abhängig [89, 130]. Nach [132] berechnet sich die Änderung der Energie ΔW_{dc} innerhalb der Zeitperiode T für eine maximal zulässige Schwankungsbreite der ZK-Spannung ΔU_{dc} nach Gl. 3.13. Hierbei ist P_{in} die Eingangs- und P_{out} die Ausgangsleistung.

$$\Delta W_{dc} \cong \int_0^T (P_{in}(t) - P_{out}(t)) dt \approx C_{dc} \cdot U_{dc} \cdot \Delta U_{dc} \quad (3.13)$$

Die Änderung der Energie ΔW_{dc} kann nach [132] in Abhängigkeit der maximalen Leistungsänderung ΔP_{max} nach Gl. 3.14 angenähert werden.

$$\Delta W_{dc} = \frac{\Delta P_{max} \cdot T}{2} \quad (3.14)$$

Die erforderliche, minimale ZK-Kapazität wird dann nach Gl. 3.15 berechnet [132]. Die Dimensionierung der ZK-Kapazität ist hier von ΔP_{max} , der ZK-Spannung U_{dc} und der betrachteten Zeitperiode T abhängig.

$$C_{dc,min} = \frac{\Delta P_{max} \cdot T}{2 \cdot U_{dc} \cdot \Delta U_{dc,max}} \quad (3.15)$$

Die maximale Leistungsdifferenz tritt bei Strombegrenzung im Moment des Hochlaufs bzw. bei einer Drehzahlumkehr der Lastmaschine auf [130]. Beim Elektrofahrzeug ist dies der Fall, wenn z.B. bei voller Fahrleistung eine Bremsung mit maximaler Bremsleistung durchgeführt wird. Damit ergibt sich eine maximale Leistungsdifferenz von $\Delta P_{max} = 2 \cdot P_{max}$.

Zunächst wird die Auslegung der ZK-Kapazität C_{dc} für ein System mit direkter Verbindung zwischen Batterie und Wechselrichter detailliert betrachtet. Die in Gl. 3.13 angenommene Energie bei einer Umkehr der Antriebsleistung setzt voraus, dass ausschließlich die ZK-Kapazität die Energie aufnimmt. Wird ein System mit DC/DC-Wandler verwendet, dann ist diese Betrachtung zielführend, da die Reaktionszeit des DC/DC-Wandlers entscheidend ist. Bei einem System ohne DC/DC-Wandler nimmt hingegen auch die Batterie sofort Energie auf, so dass die ZK-Kapazität nicht mit der Energie nach Gl. 3.13 belastet wird. Es wird das vereinfachte äquivalente Systemmodell (Abb. 3.7) betrachtet, in dem der Wechselrichter durch eine Stromquelle I_{inv} , der ZK-Kondensator durch die Kapazität C_{dc} und seinen ESR-Wert R_C und die Batterie durch eine Spannungsquelle U_{bat} mit Innenwiderstand R_i und einer zusätzlichen Induktivität L_{bat} abgebildet wird. Die batterie-seitige Induktivität tritt u.a. durch die Verbindung der Batterie mit dem Wechselrichter auf, da diese im Elektrofahrzeug i.d.R. räumlich getrennt sind [126].

In Abb. 3.8 ist der Einfluss der ZK-Kapazität, des induktiven Anteils der Kabel und Anschlüsse zwischen Batterie und Wechselrichter, des Batterieinnenwiderstandes und des parasitären Widerstandes des ZK-Kondensators dargestellt. Zum Zeitpunkt $t = 0$ tritt beispielhaft eine Lastumkehr auf, die durch einen Stromwechsel des umrichterseitigen Stromes I_{inv} von 50 A auf -50 A innerhalb von 0,12 ms abgebildet wird. Es ist zu erkennen, dass in allen

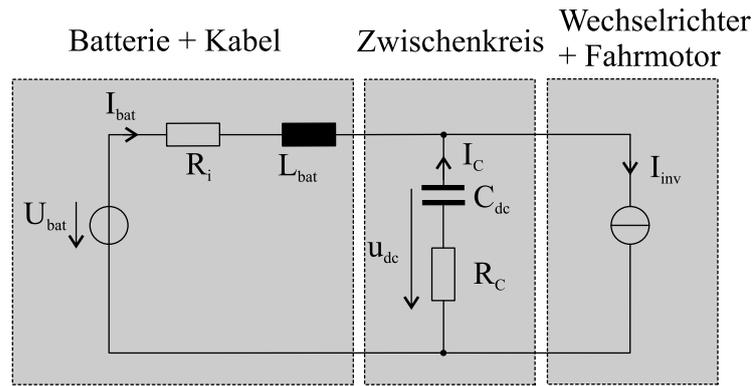


Abb. 3.7: Vereinfachtes äquivalentes Ersatzschaltbild des Antriebsstranges zur Analyse der ZK-Kapazität, bestehend aus Batterie, ZK und Wechselrichter

untersuchten Konfigurationen keine hohen Überspannungen am ZK-Kondensator auftreten. Damit ist im Hinblick auf die Spannungswelligkeit im Zwischenkreis eine Reduktion der ZK-Kapazität möglich. Zu beachten ist, dass bei dieser Betrachtung die Filterung der vom Modulationsverfahren abhängigen Oberschwingungsanteile sowie die Auslegungen im Hinblick auf die EMV und topologiespezifische Besonderheiten der Wechselrichtertopologien nicht berücksichtigt wurden.

Für ein System mit DC/DC-Wandler ist T die Verzögerungszeit des DC/DC-Wandlers, so dass die Auslegung der ZK-Kapazität abhängig von der Ausregelzeit des DC/DC-Wandlers ist. Die Betrachtung wird für $\Delta U_{dc} = 5\% \cdot U_{dc}$ und $\Delta U_{dc} = 10\% \cdot U_{dc}$ bei einer Pulsfrequenz des DC/DC-Wandlers von $f_p = 20\text{kHz}$ durchgeführt. In Tab. 3.3 sind die minimalen Werte der ZK-Kapazität für die jeweiligen Randbedingungen zusammengefasst. Da die Ausregelzeit des DC/DC-Wandlers abhängig von der Pulsfrequenz ist, ist auch die Auslegung der ZK-Kapazität abhängig von f_p . Durch den Einsatz von schaltbaren SiC- oder GaN-basierten LHL für den DC/DC-Wandler lässt sich die Dimensionierung der ZK-Kapazität reduzieren. Als weitere Möglichkeit kann die Belastung der ZK-Kondensatoren durch eine Optimierung der Modulation der schaltenden Wechsel- [133] bzw. Gleichrichter oder durch eine Synchronisation der am ZK angeschlossenen Elemente reduziert werden [28, 134].

Tab. 3.3: Minimale Größe der ZK-Kapazität bei unterschiedlichen Randbedingungen für einen Antriebsstrang mit DC/DC-Wandler, Pulsperiode $T_p = \frac{1}{f_p} = 50\mu\text{s}$, $U_{dc} = 750\text{V}$, $\Delta P_{\max} = 40\text{kW}$

	$5\%U_{dc}$	$10\%U_{dc}$
$1 \cdot T_p$	$35,56\mu\text{F}$	$17,78\mu\text{F}$
$1,5 \cdot T_p$	$53,33\mu\text{F}$	$26,67\mu\text{F}$
$2 \cdot T_p$	$71,11\mu\text{F}$	$35,55\mu\text{F}$
$4 \cdot T_p$	$142,22\mu\text{F}$	$71,11\mu\text{F}$
$10 \cdot T_p$	$355,56\mu\text{F}$	$177,78\mu\text{F}$

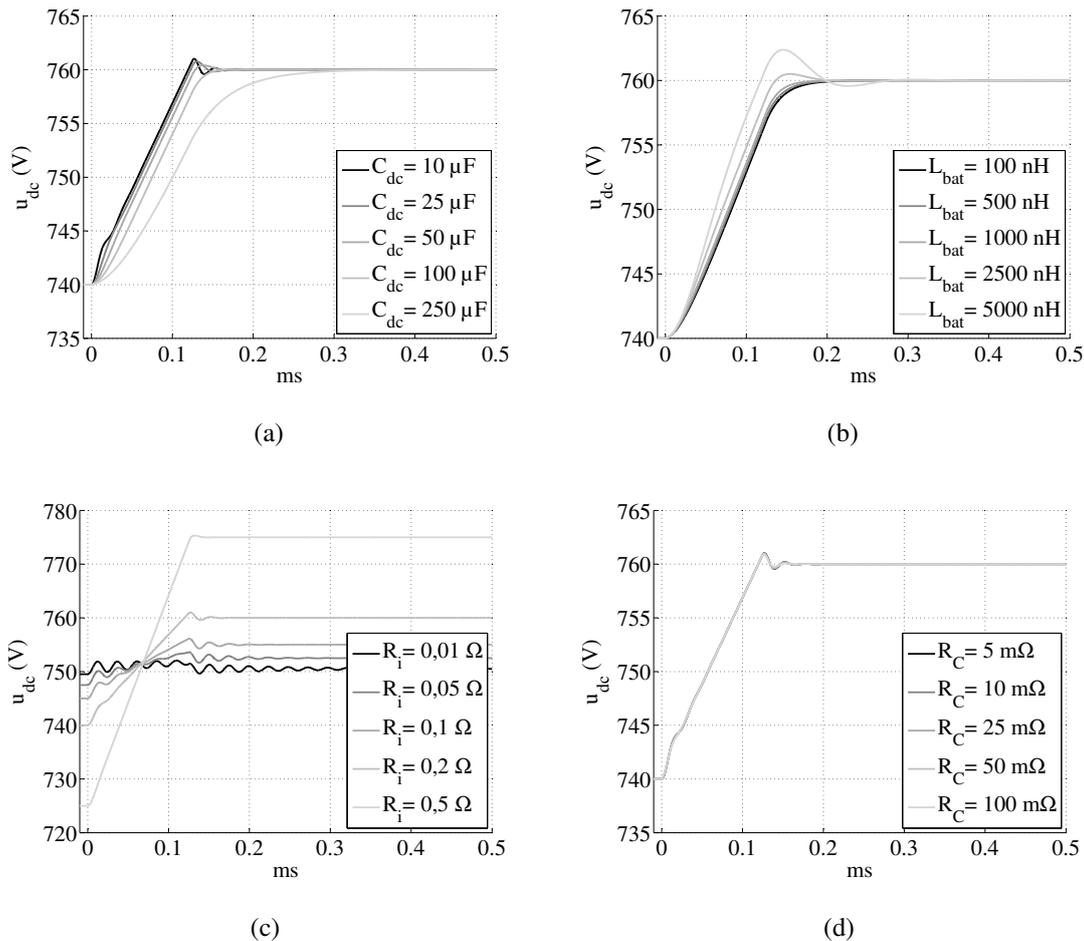


Abb. 3.8: Einfluss der Parameter aus Abb. 3.7 auf die ZK-Spannung bei einer Lastumkehr
 (a) C_{dc} variiert mit $L_{bat} = 1500 \text{ nH}$, $R_i = 0,2 \Omega$, $R_C = 15 \text{ m}\Omega$
 (b) L_{bat} variiert mit $R_i = 0,2 \Omega$, $R_C = 15 \text{ m}\Omega$, $C_{dc} = 100 \mu\text{F}$
 (c) R_i variiert mit $L_{bat} = 1500 \text{ nH}$, $R_C = 15 \text{ m}\Omega$, $C_{dc} = 100 \mu\text{F}$
 (d) R_C variiert mit $L_{bat} = 1500 \text{ nH}$, $R_i = 0,2 \Omega$, $C_{dc} = 100 \mu\text{F}$

3.3 Zusammenfassung

In diesem Kapitel wurden LHL auf Si-, SiC- und GaN-Basis vorgestellt. Für die weiteren Analysen in dieser Arbeit werden Si-basierte LHL verwendet. Es wurde eine Möglichkeit zur Berechnung der diodenabhängigen IGBT-Einschaltverluste vorgestellt. WBG-LHL sind vielversprechende Alternativen zu den derzeit verwendeten Si-LHL, werden aber aufgrund der Schwerpunktsetzung der Arbeit nicht weiter betrachtet. Die Auslegung der ZK-Kapazität für Elektrofahrzeuge mit Li-Ionen Batterie ohne DC/DC-Wandler wird maßgeblich von den vorhandenen parasitären Elementen bestimmt, wenn für die Batterie gilt, dass die Welligkeit des Batteriestromes keine Auswirkung auf ihre Lebensdauer hat.

4 Antriebswechselrichter für Elektrofahrzeuge

Der Fahrtriebwechselrichter wandelt durch das Schalten von LHL die Batteriegleichspannung in eine pulsformige Wechsellausgangsspannung um. Auf unterschiedlichen Topologien für den Wechselrichter und deren Funktionsweise wird im Folgenden eingegangen und drei für den Antriebswechselrichter geeignete Topologien detailliert vorgestellt.

4.1 Klassifizierung und Identifikation möglicher Systeme

Ein wesentliches Kriterium bei der Auswahl von Wechselrichtern für den elektrischen Antriebsstrang sind das gewünschte ZK-Spannungsniveau und die verfügbaren LHL. Für die für Elektrofahrzeuge relevanten Spannungsniveaus stehen aktuell (November 2015) LHL der 200/250 V-, 600/650 V- sowie der 1200 V-Sperrspannungsklasse zur Verfügung. Anzumerken ist, dass es am Markt vermehrt LHL mit abweichenden maximalen Sperrspannungen (z.B. 750 V) gibt, so dass die zur Verfügung stehenden LHL immer weniger das zu verwendende ZK-Spannungsniveau bestimmen. Neben Si-basierten LHL versprechen SiC- und GaN-basierte LHL (vgl. Kap. 3.1.5 und 3.1.6) eine signifikante Erhöhung des Wechselrichterwirkungsgrades über den gesamten Arbeitsbereich [135]. Damit ergibt sich für den Wechselrichter eine große Vielfalt an Realisierungsmöglichkeiten, die sich im ZK-Spannungsniveau, der Schaltungstopologie sowie den LHL unterscheiden. Dabei werden in der Literatur und der Industrie fast nur spannungsgespeiste Wechselrichter (engl.: *Voltage Source Inverter* (VSI)) berücksichtigt [2], so dass im Folgenden diese ausschließlich betrachtet werden.

In heutigen, für den Stadtverkehr ausgelegten Elektrofahrzeugen werden hartschaltende, zweistufige Wechselrichter (2-Level-VSI) mit LHL auf Si-Basis eingesetzt, bei denen das Spannungsniveau zwischen 300 V – 400 V und die Pulsfrequenz bei ca. $f_p = 10\text{kHz}$ liegt. Als LHL werden Si-basierte IGBTs und Dioden der 600/650 V-Sperrspannungsklasse verwendet. Der Nachteil vom IGBT-basierten 2-Level-VSI ist in dem Systemwirkungsgrad und dem Teillastwirkungsgrad zu sehen (vgl. Kap. 2.2 und 2.3.3). Durch den Einsatz von Multilevel-Wechselrichtern können höhere Pulsfrequenzen mit Si-basierten LHL bei geringeren Verlusten realisiert werden [136, 137] und die Eisenverluste der Maschine werden in dieser Leistungsklasse nahezu unabhängig von der Pulsfrequenz [138]. Der Einfluss von 2-Level-, 3-Level- und 5-Level-Wechselrichtern auf das Eisen ist von den Autoren in [139] untersucht. Für die Asynchronmaschine ist in [78] eine Analyse der Verluste in Abhängigkeit der Pulsfrequenz für 2-Level- bzw. 3-Level-Wechselrichtertopologien dargestellt. Die theoretische Verlustanalyse wurde dabei durch experimentelle Untersuchungen verifiziert. Ein Ergebnis der Arbeit ist, dass bei der untersuchten Asynchronmaschine und Verwendung des 2-Level-VSI die Verluste der Harmonischen ab einer Pulsfrequenz $f_p > 10\text{kHz}$ von den Wirbelstromverlusten im Eisen dominiert werden und ab dieser Pulsfrequenz kaum durch eine weitere Erhöhung der Pulsfrequenz reduziert werden können. Durch den Einsatz einer 3-Level-Wechselrichtertopologie und der damit verbundenen Reduzierung der Ausgangsspannungsharmonischen können die Verluste durch die Harmonischen im Vergleich zum 2-Level-VSI bei gleicher Pulsfrequenz reduziert werden. Gleichzeitig wird die Erwärmung

der Maschine vermindert und damit die Lebensdauer der Isolierung erhöht [140]. Des Weiteren verursachen Multilevel-Wechselrichter niedrigere elektromagnetische Störungen und es können LHL einer kleineren Sperrspannungsklasse im Vergleich zum 2-Level-VSI eingesetzt werden [141].

In der Literatur werden daher zum 2-Level-VSI alternative Wechselrichtertopologien [142] vorgeschlagen und untersucht. Die Verwendung eines kaskadierten H-Brücken-Wechselrichters mit galvanisch getrennten Zwischenkreisen als Antriebswechselrichter wird in [143] vorgestellt. Dabei übernimmt die vorgeschlagene Topologie zusätzlich die Funktion des Batteriemanagements. In [8, 144] wird ein kaskadierter H-Brückenwechselrichter mit einem gemeinsamen Zwischenkreis vorgeschlagen, wobei sich eine hohe Anzahl an LHL und eine komplexe Ansteuerung ergibt. Eine weitere Möglichkeit für den Wechselrichter bietet der Dualwechselrichter [7, 145]. Beim Dualwechselrichter werden zwei 2-Level-Wechselrichter für die Speisung eines Fahrmotors in offener Schaltung verwendet. Hierdurch können mehrere Ausgangsspannungsstufen erreicht werden. Basierend auf der modularen Umrichtervariante wird in [146] der modulare Hoch-Frequenz-Wechselrichter vorgestellt, der durch die Verwendung von modularen Submodulen und Niederspannungs-MOSFETs einen guten Gesamtwirkungsgrad erreicht. Jedoch ist hier die Ansteuerung ebenfalls komplex und der Forschungsstand dieser Topologie ist gering. In [11] wird der 3-Level-NPC (engl: *Neutral Point Clamped*) für den Einsatz als Wechselrichter in Elektrofahrzeugen untersucht und in [9, 147] dem 2-Level-VSI gegenübergestellt. Alternativ zum 3-Level-NPC und zum 2-Level-VSI bietet ebenfalls der T-Type-Wechselrichter [136] vielversprechende Eigenschaften.

Neben den angegebenen hartschaltenden Topologien werden weichschaltende Wechselrichter betrachtet und als Alternative vorgeschlagen. In [148] wird eine weichschaltende Wechselrichtertopologie mit IGBTs und Superjunction-MOSFETs als parallelgeschaltete Leistungshalbleiter vorgestellt, wodurch der Wirkungsgrad, insbesondere auch im Teillastbereich, gesteigert wird. Nachteilig an dieser Realisierung ist die hohe Komplexität. In [149] wird ein weichschaltender T-Type-Wechselrichter vorgestellt, der in der durchgeführten Untersuchung einen höheren Wirkungsgrad als der betrachtete hartschaltende 3-Level-NPC hat. Nach [150] kann für Elektrofahrzeuge durch den Einsatz von weichschaltenden Wechselrichtertopologien in Abhängigkeit des Fahrzyklus ein Gesamtwirkungsgradvorteil von 1 % bis 3 % erreicht werden. Weichschaltende Wechselrichter werden im Folgenden nicht berücksichtigt.

In dieser Arbeit werden der 3-Level-NPC und der T-Type-Wechselrichter als Alternative zum 2-Level-VSI untersucht. Diese beiden Topologien haben eine geringere Komplexität als andere in der Literatur vorgestellte Topologien und sind aus Sicht der Ansteuerung und der Modulation als gut erforscht zu bewerten. In Abb. 4.1 sind die unterschiedlichen Kombinationsmöglichkeiten der ausgewählten Wechselrichtertopologien zusammengefasst. Bei den verwendeten Materialien wird auf das Material der LHL Bezug genommen. Unter dem Punkt „Mix“ sind Kombinationsmöglichkeiten der einzelnen LHL mit unterschiedlichen Materialien gemeint, z.B. die Verwendung von Si-IGBTs und SiC-Dioden in einem Wechselrichter. Es ist zu erkennen, dass sich eine große Vielzahl von Parametern ergibt, die hinsichtlich

der Gesamtperformance bewertet werden müssen. In dieser Arbeit wird ein Vergleich von Wechselrichtertopologien mit Si-IGBTs und Si-Dioden durchgeführt.

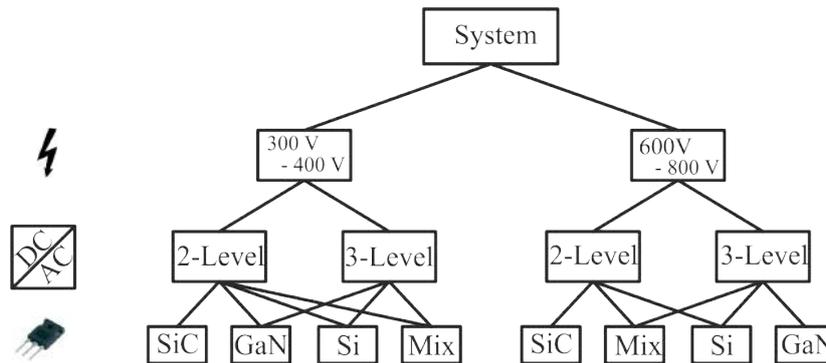


Abb. 4.1: Schaubild der möglichen Wechselrichtertopologien und LHL in Abhängigkeit des ZK-Spannungsniveaus

Im Folgenden wird die Funktionsweise des 2-Level-VSI, des 3-Level-NPC und des T-Type-Wechselrichters dargestellt. Hierzu wird jede Topologie, deren Ansteuerung, die Zusammensetzung der Verluste sowie topologiespezifische Besonderheiten vorgestellt.

4.2 Betrachtung des 2-Level-VSI

Der hartschaltende, dreiphasige 2-Level-VSI wird in der Antriebstechnik für die Ansteuerung von Drehfeldmaschinen eingesetzt. Die Topologie bildet die Grundlage für weitere hartschaltende Wechselrichtertopologien. Daher werden die Funktionsweise und mögliche Modulationsverfahren des 2-Level-VSI dargestellt und es wird abschließend auf die Berechnung der Schalt- und Durchlassverluste eingegangen.

4.2.1 Funktionsweise

In Abb. 4.2 ist die Topologie des 2-Level-VSI gezeigt. Der 2-Level-VSI besteht pro Phase aus zwei IGBTs sowie zwei antiparallelen Dioden. Die oberen IGBTs werden mit V_{x1} , die oberen antiparallelen Dioden mit D_{x1} , die unteren IGBTs mit V_{x2} und die unteren antiparallelen Dioden mit D_{x2} bezeichnet ($x = \{a, b, c\}$). Wenn der obere IGBT einer Phase eingeschaltet ist, dann liegt am Phasenausgang x die Spannung $+\frac{U_{dc}}{2}$ (Schaltzustand p) an, wenn der untere IGBT eingeschaltet ist, liegt die Spannung $-\frac{U_{dc}}{2}$ (Schaltzustand n) an. Die Phasenausgangsspannungen zum Neutralpunkt (NP) werden dabei mit u_{xNP} und die Phasenströme mit i_x bezeichnet. Als weitere Größen sind der Kondensatorzwischenkreisstrom i_C , der Strom zwischen dem Zwischenkreis und dem Wechselrichter i_{inv} und der Strom zwischen dem Zwischenkreis und der Gleichspannungsquelle i_{dc} dargestellt. Es ist sicherzustellen, dass die beiden IGBTs einer Phase zu keinem Zeitpunkt gleichzeitig leiten. Damit ergeben sich $2^3 = 8$ mögliche Schaltkombinationen, die für die Nachbildung der Ausgangs-Sollspannung u_{xNP}^* verwendet werden können.

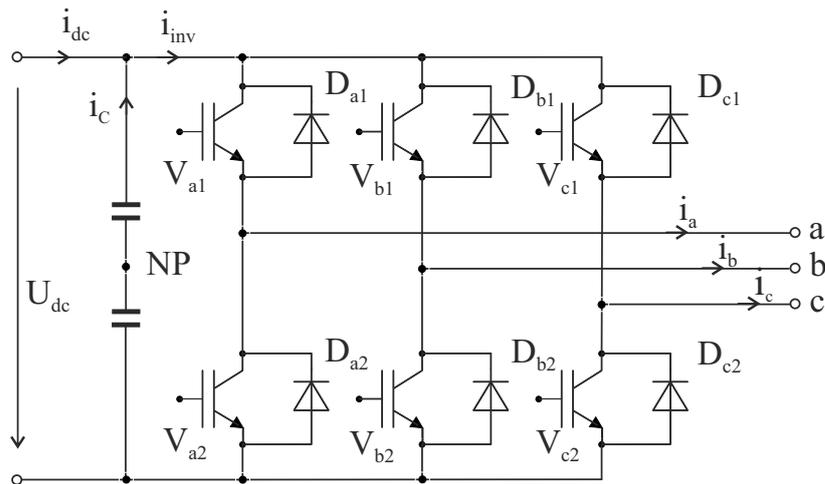


Abb. 4.2: Topologie des hartschaltenden, spannungsgespeisten 2-Level-VSI

Für den 2-Level-VSI sind sechs Gate-Treiber zur Ansteuerung der IGBTs notwendig. Zur Kostenreduktion können für die unteren IGBTs aufgrund des gemeinsamen Emitter-Potentials dieselbe Gate-Spannungsversorgung verwendet werden, wodurch zwei galvanische Spannungstrennungen entfallen. Hierzu muss geprüft werden, ob bei einem gemeinsamen Emitter-Potential die Anforderungen an die Isolation und die EMV eingehalten werden. Ebenfalls muss ein gemeinsames Emitter-Potential mit kurzen Gate-Strompfaden in allen drei Phasen zur Reduktion der Gate-Induktivität realisierbar sein.

4.2.2 Modulationsverfahren

Für die Generierung der Ausgangssollspannungen des Wechselrichters u_{xNP}^* wird in der Antriebstechnik überwiegend die Pulsweiten-Modulation (engl.: *Pulse Width Modulation* (PWM)) verwendet, welche im Folgenden ausschließlich betrachtet wird. Die PWM hat eine konstante Pulsperiode T_p , die antiproportional zur Pulsfrequenz f_p ($T_p = \frac{1}{f_p}$) ist. Durch Variation der Pulsweite werden die Einschaltzeiten der IGBTs entsprechend der Sollspannung berechnet. Zur Bestimmung der Einschaltzeiten der IGBTs werden bei hohen Pulsfrequenzen im Wesentlichen zwei Verfahren eingesetzt: trägerbasierte Modulationsverfahren und Raumzeiger-Modulation (RZ-Modulation, engl.: *Space Vector Modulation*). Die beiden Varianten unterscheiden sich in der Darstellung und der Berechnung der Einschaltzeiten, können jedoch ineinander überführt werden, so dass in Bezug auf die Ausgangsperformance mit beiden Varianten dieselben Ergebnisse erreicht werden können. Beide Verfahren sind in der Literatur ausführlich beschrieben [47], so dass in dieser Arbeit nur das grundlegende Prinzip der beiden Verfahren dargestellt wird. Eine wichtige Größe bei Wechselrichtern ist der Modulationsgrad m , der nach Gl. 4.1 die Amplitude der Soll-Ausgangsspannung \hat{U}_{xNP}^* zur halben ZK-Spannung $\frac{1}{2} \cdot U_{dc}$ beschreibt. Der maximale Modulationsgrad im linearen Bereich beträgt $m_{\max} = \frac{2}{\sqrt{3}} \approx 1,1547$.

$$m = \frac{2 \cdot \hat{U}_{xNP}^*}{U_{dc}} \quad (4.1)$$

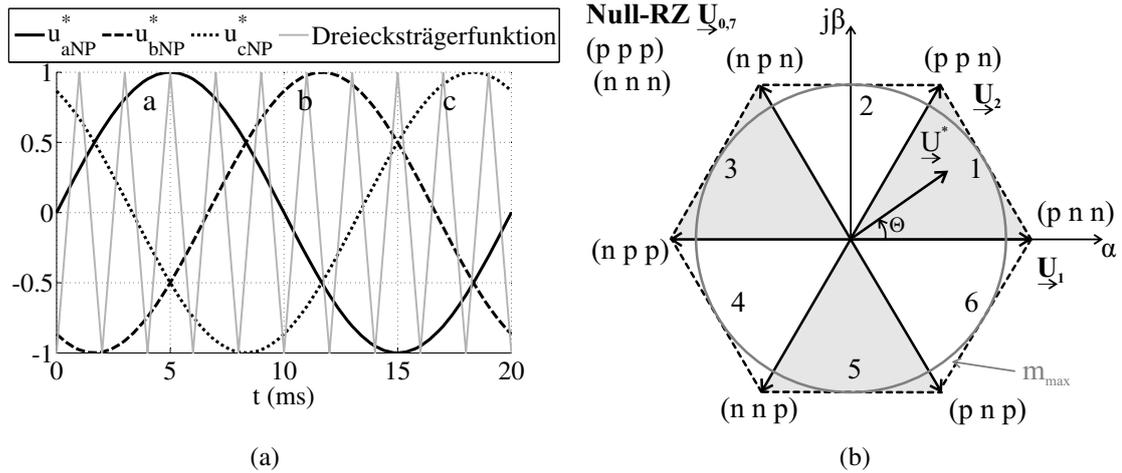


Abb. 4.3: PWM-Verfahren für den 2-Level-VSI

- (a) trägerbasierte Sinus-Dreieck-Modulation mit $m = 1,0$
 (b) RZ-Modulation

Bei trägerbasierten Verfahren werden aufgrund der besseren Eigenschaften Dreieckssignale als Trägersignal verwendet. Die Sinus-Dreieck-Modulation hat grundsätzlich im linearen Bereich einen maximalen Modulationsgrad $m = 1,0$, der durch die Aufmodulation eines Gleichtaktsignals mit der dreifachen Grundschwingungsfrequenz auf m_{\max} erhöht werden kann [47]. In Abb. 4.3a ist die kontinuierliche Sinus-Dreieck-Modulation (engl.: *Sinusoidal PWM* (SPWM)) für einen 2-Level-VSI für $m = 1,0$ dargestellt. Wenn das Trägersignal größer als das Sollsignal u_{xNP}^* ist, dann wird in der Phase x der obere IGBT V_{x1} eingeschaltet (Schaltzustand p). Ist das Trägersignal kleiner als u_{xNP}^* , dann wird der untere IGBT V_{x2} der entsprechenden Phase eingeschaltet (Schaltzustand n).

Für die RZ-Modulation werden die Phasenspannungen durch Verwendung der Clarke-Transformation [151] in das ortsfeste $\alpha\beta$ -Koordinatensystem transformiert. Die Definition des Soll-RZ ist in Gl. 4.2 angegeben. Der Winkel des Soll-RZ \underline{U}^* wird mit Θ bezeichnet.

$$\underline{U}^* = u_{\alpha}^* + j \cdot u_{\beta}^* = \hat{U}^* \cdot e^{-j\Theta} \quad (4.2)$$

Das RZ-Hexagon mit den sieben Basis-RZ in $\alpha\beta$ -Koordinaten ist in Abb. 4.3b dargestellt. Der Soll-RZ \underline{U}^* wird bei optimalen Modulationsverfahren zur Reduktion des Oberschwingungsanteils durch die drei nächstliegenden Basis-RZ nachgebildet (engl.: *Nearest Three Vectors* (NTV)), wobei der Null-RZ immer nächstliegender Basis-RZ ist. Daher wird bei symmetrischen Schaltreihenfolgen der Null-RZ als Start- und End-RZ verwendet, so dass keine zusätzlichen Schalthandlungen für einen Wechsel des Start-RZ notwendig sind. Die Einschaltzeit des Null-RZ wird gleichmäßig auf die beiden redundanten Schaltzustände (ppp) und (nnn) aufgeteilt. Zur Minimierung der Harmonischen werden symmetrische Schaltreihenfolgen verwendet [47]. Neben kontinuierlichen Modulationsverfahren gibt es diskontinuierliche Modulationsverfahren, welche Vorteile hinsichtlich der Schaltverluste bei gleicher effektiver Schaltfrequenz der LHL haben [47, 152].

Die Referenzspannung \underline{U}_γ^* wird im ersten Sektor nach Gl. 4.3 durch Aufteilung der Einschaltzeiten der drei nächstliegenden Basis-RZ nachgebildet. Die auf die T_p normierten Einschaltzeiten der jeweiligen Basis-RZ werden mit $d_0 - d_7$ bezeichnet.

$$\underline{U}_\gamma^* = d_0 \cdot \underline{U}_{\gamma,0,7} + d_1 \cdot \underline{U}_{\gamma,1} + d_2 \cdot \underline{U}_{\gamma,2} \quad (4.3)$$

4.2.3 Durchlassverluste

Die zeitlichen Durchlassverluste einer Diode und eines IGBT sind in Gl. 3.1 und Gl. 3.4 der Kap. 3.1.1 bzw. 3.1.2 angegeben. Die auf eine Grundswingungsperiode bezogenen Durchlassverluste des IGBT können bei SPWM und sinusförmigem Ausgangsstrom nach Gl. 4.4 und für die Diode nach Gl. 4.5 berechnet werden [153]. Hierbei muss die Ausgangsfrequenz f_{el} groß genug sein, um die thermische Abhängigkeit der Durchlassverluste vernachlässigen zu können [98].

$$P_{\text{con,V,SPWM}} = \frac{U_{\text{CE},0} \cdot \hat{I}_x}{2} \left(\frac{1}{\pi} + \frac{m}{4} \cdot \cos(\varphi) \right) + r_{\text{CE}} \cdot \hat{I}_x^2 \cdot \left(\frac{1}{8} + \frac{m}{3 \cdot \pi} \cdot \cos(\varphi) \right) \quad (4.4)$$

$$P_{\text{con,D,SPWM}} = \frac{U_{\text{F},0} \cdot \hat{I}_x}{2} \left(\frac{1}{\pi} - \frac{m}{4} \cdot \cos(\varphi) \right) + r_{\text{F}} \cdot \hat{I}_x^2 \cdot \left(\frac{1}{8} - \frac{m}{3 \cdot \pi} \cdot \cos(\varphi) \right) \quad (4.5)$$

Wie für die SPWM können die Durchlassverluste für die Sinus-Dreieck-Modulation mit dritter Oberschwingung (SPWM+THI (engl.: *Third Harmonic Injection*)) über eine Pulsperiode bestimmt werden. Diese sind in Gl. 4.6 für einen IGBT und in Gl. 4.7 für eine Diode jeweils in Abhängigkeit der Durchlassverluste der SPWM angegeben. Die Amplitude des aufmodulierten Gleichtaktsignals wird mit m_3 bezeichnet.

$$P_{\text{con,V,SPWM+THI}} = P_{\text{con,V,SPWM}} - r_{\text{CE}} \cdot \hat{I}_x^2 \cdot \left(\frac{m_3}{15 \cdot \pi} \cdot \cos(3\varphi) \right) \quad (4.6)$$

$$P_{\text{con,D,SPWM+THI}} = P_{\text{con,D,SPWM}} + r_{\text{F}} \cdot \hat{I}_x^2 \cdot \left(\frac{m_3}{15 \cdot \pi} \cdot \cos(3\varphi) \right) \quad (4.7)$$

Es ist zu erkennen, dass sich die Aufteilung der Durchlassverluste nur im zweiten Term unterscheidet, so dass die Unterschiede in den Durchlassverlusten nicht von $U_{\text{CE},0}$ bzw. $U_{\text{F},0}$ abhängig sind. Da im Allgemeinen bei gleicher Zielauslegung der Diode und des IGBT $r_{\text{CE}} > r_{\text{F}}$ gilt, werden durch Verwendung der Sinus-Dreieck-Modulation mit dritter Oberschwingung geringere Gesamtdurchlassverluste erreicht. Dieser Effekt ist jedoch gering, so dass für kontinuierliche Modulationsverfahren die Durchlassverluste als unabhängig vom verwendeten Modulationsverfahren betrachtet werden können [153].

4.2.4 Schaltverluste

Die Schaltverluste eines IGBT $P_{\text{sw,V}}$ in einem 2-Level-VSI berechnen sich für kontinuierliche Modulationsverfahren nach Gl. 4.8 [98], wobei davon ausgegangen wird, dass die

Schaltverluste $P_{\text{sw},V}$ während einer Sinushalbwellen identisch zu den Schaltverlusten eines Dauergleichstroms mit dem Mittelwert des Stromes der Sinushalbwellen sind.

$$P_{\text{sw},V} = f_p \cdot (E_{\text{on}} + E_{\text{off}}) \cdot \frac{1}{\pi} \cdot \frac{\hat{I}_x}{I_{V,\text{ref}}} \cdot \frac{U_{\text{dc}}}{U_{V,\text{ref}}} \quad (4.8)$$

Die Schaltverluste der Diode $P_{\text{sw},D}$ werden für den 2-Level-VSI näherungsweise nach Gl. 4.9 bestimmt [98], wobei die Einschaltverluste der Diode vernachlässigt werden.

$$P_{\text{sw},D} = f_p \cdot E_{\text{rec}} \cdot \left(\frac{1}{\pi} \cdot \frac{\hat{I}_x}{I_{F,\text{ref}}} \right)^{0,6} \cdot \left(\frac{U_{\text{dc}}}{U_{V,\text{ref}}} \right)^{0,6} \quad (4.9)$$

Die Schaltfrequenz f_{sw} entspricht bei kontinuierlichen Modulationsverfahren der Pulsfrequenz f_p . Bei diskontinuierlichen Modulationsverfahren finden in bestimmten Zeitintervallen keine Schalthandlungen statt, so dass sich für die einfachste Näherung in diesem Fall eine um ein Drittel geringere Schaltfrequenz f_{sw} ergibt. Für eine genauere analytische Berechnung der Schaltverluste bei diskontinuierlicher Modulation muss die Positionierung der Zeitintervalle ohne Schaltvorgänge betrachtet werden [153].

4.2.5 Arbeitspunkt Zero-Speed

Der Arbeitspunkt Zero-Speed wurde in Kap. 3.1.7 als kritisch für die Lebensdauer identifiziert. In [154] wird eine diskontinuierliche Modulationsstrategie zur Verlustreduktion in diesem Arbeitspunkt vorgeschlagen. Für die folgende Analyse wird eine kontinuierliche Modulationsstrategie verwendet. Es wird die Phase a als die am meisten belastete Phase untersucht, für die anderen beiden Phasen b und c sind die Ergebnisse analog und die LHL sind folglich identisch auszulegen. Es wird in der Phase a als positiver Gleichstrom die maximale Stromamplitude angenommen, so dass $\bar{I}_a = \hat{I}_{\text{max}}$ gilt. Unter der theoretischen Annahme einer Grundschwingungsfrequenz $f_{\text{el}} = 0\text{Hz}$ bei sinusförmigen Strömen folgt hieraus $\bar{I}_b = \bar{I}_c = -\frac{1}{2} \cdot \bar{I}_a$. Damit treten in den Phasen b und c die Verluste aufgrund des negativen Phasenstromes an V_{b2} , V_{c2} , D_{b1} und D_{c1} auf.

In diesem Betriebspunkt ist bei Verwendung der nächstliegenden Basis-RZ hauptsächlich der Null-RZ eingeschaltet. Wird als Null-RZ ppp geschaltet, dann leitet in der Phase a V_{a1} den Strom, wird hingegen nnn als Null-RZ verwendet, dann führt D_{a2} den Strom. Die Durchlassverluste von V_{a1} werden für einen Gleichstrom nach Gl. 4.10 und von D_{a2} nach Gl. 4.11 berechnet. Die normierte Einschaltzeit d_{ppp} beschreibt die prozentuale Aufteilung der Einschaltzeit des Null-RZ: In der Einschaltzeit $d_{\text{ppp}} \cdot T_p$ wird der Null-RZ ppp geschaltet, in der Einschaltzeit $(1 - d_{\text{ppp}}) \cdot T_p$ der Null-RZ nnn.

$$P_{\text{con},V_{a1}} = d_{\text{ppp}} \cdot (U_{\text{CE},0} \cdot \bar{I}_a + r_{\text{CE}} \cdot \bar{I}_a^2) \quad (4.10)$$

$$P_{\text{con},D_{a2}} = (1 - d_{\text{ppp}}) \cdot (U_{\text{F},0} \cdot \bar{I}_a + r_{\text{F}} \cdot \bar{I}_a^2) \quad (4.11)$$

Die Durchlassverluste der IGBTs in Phase b und c werden in diesem Betriebspunkt nach Gl. 4.12 und die der Dioden nach Gl. 4.13 bestimmt.

$$P_{\text{con},V_{b2},V_{c2}} = \frac{1-d_{\text{ppp}}}{2} \cdot \left(U_{\text{CE},0} \cdot \bar{I}_a + \frac{1}{2} \cdot r_{\text{CE}} \cdot \bar{I}_a^2 \right) \quad (4.12)$$

$$P_{\text{con},D_{b1},D_{c1}} = \frac{d_{\text{ppp}}}{2} \cdot \left(U_{\text{F},0} \cdot \bar{I}_a + \frac{1}{2} \cdot r_{\text{F}} \cdot \bar{I}_a^2 \right) \quad (4.13)$$

Die Schaltverluste der LHL werden durch Multiplikation der Schaltfrequenz mit den Verlustenergien (Gln. 3.5 und 3.6 für V_{a1} und Gl. 3.3 für D_{a2}) berechnet.

4.3 Betrachtung des 3-Level-NPC

Der NPC wurde erstmals im Jahr 1981 in [155] vorgestellt und kann damit aufgrund der inzwischen hohen industriellen Verbreitung insbesondere für Anwendung mit hohen Spannungen als bekannte Topologie eingestuft werden. Für die Anwendung als Fahrwechselrichter wird ausschließlich der 3-Level-NPC berücksichtigt.

In Abhängigkeit des ZK-Spannungsniveaus können für den 3-Level-NPC unterschiedliche LHL eingesetzt werden. Der 3-Level-NPC kann in Fahrzeugen mit einer höheren ZK-Spannung ($> 600 \text{ V}$) und gleichzeitiger Verwendung der derzeit in der Elektromobilität verwendeten IGBTs der 600/650 V-Sperrspannungsklasse und entsprechend kleineren Strömen eingesetzt werden. Eine weitere Möglichkeit für den Einsatz des 3-Level-NPC besteht in der Verwendung von MOSFETs mit Sperrspannungen $< 300 \text{ V}$, so dass die heute verwendeten ZK-Spannungen in Elektrofahrzeugen weiter genutzt werden können. Der Einsatz von MOSFETs in Antriebswechselrichtern wurde bereits im Jahr 2004 in [156] vorgestellt. Mit MOSFETs ist eine Optimierung des Antriebswechselrichters im Teillastbereich möglich, da diese im Gegensatz zu IGBTs keine Schleusenspannung aufweisen und im Gegensatz zu Superjunction-MOSFETs das Reverse-Recovery-Verhalten der internen Body-Diode aufgrund der geringeren Sperrspannung die Schaltverluste weniger stark beeinflusst (vgl. Kap. 3.1.3). Als weitere Option ist hier in der Zukunft der Einsatz von GaN-basierten LHL denkbar (vgl. Kap. 3.1.6).

Im Folgenden wird die Funktionsweise des 3-Level-NPC mit Si-IGBTs und Si-Dioden sowie die Bestimmung der Durchlass- und Schaltverluste vorgestellt und die kritischen Arbeitspunkte dargestellt. Auf die Modulation von 3-Level-Wechselrichtern wird in Kap. 5 eingegangen.

4.3.1 Funktionsweise

Die Topologie des 3-Level-NPC ist in Abb. 4.4 dargestellt. V_{x1} und V_{x4} werden als äußere IGBTs bezeichnet und können jeweils nur eingeschaltet werden, wenn ausschließlich der zugehörige innere IGBT V_{x2} bzw. V_{x3} eingeschaltet ist. Die Dioden D_{x1} und D_{x4} sind die

antiparallelen Dioden der äußeren IGBTs, D_{x2} und D_{x3} die der inneren. Zur besseren Übersicht sind die antiparallelen Dioden in Abb. 4.4 nicht gekennzeichnet. Als Clamping-Dioden werden die Dioden D_{x5} und D_{x6} bezeichnet. Der 3-Level NPC hat folglich im Vergleich zum 2-Level-VSI die doppelte Anzahl an IGBTs und die dreifache Anzahl an Dioden. Der NP-Strom wird mit i_{NP} , die obere ZK-Spannung mit u_{C1} und die untere ZK-Spannung mit u_{C2} bezeichnet. Die Kapazitäten C_1 and C_2 sind gleich groß. Aufgrund der Reihenschaltung der beiden Kapazitäten gilt dann für die ZK-Kapazität $C_{dc} = \frac{1}{2} \cdot C_1 = \frac{1}{2} \cdot C_2$.

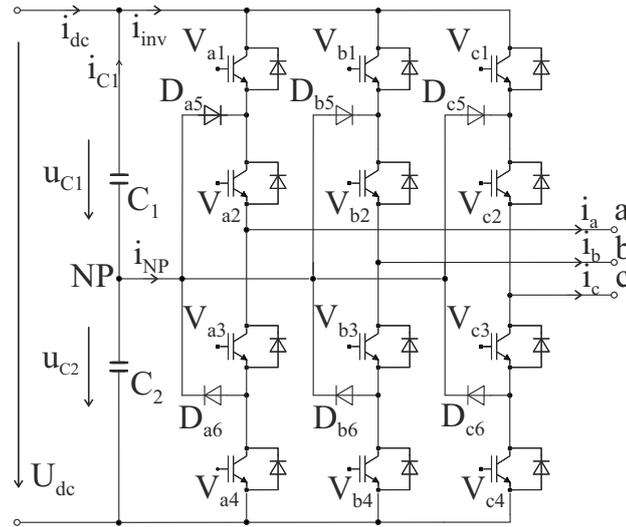


Abb. 4.4: Topologie des spannungsgespeisten 3-Level-NPC (Antiparallele Dioden $D_{x1} - D_{x4}$ nicht bezeichnet)

Im Vergleich zum 2-Level-VSI können beim 3-Level-NPC drei Ausgangsspannungsstufen zwischen dem Phasenausgang und dem Neutralpunkt erzeugt werden. Hierdurch kann die Sinusreferenzspannung durch den Wechselrichter bei sonst gleichen Bedingungen genauer im Vergleich zum 2-Level-VSI nachgebildet werden. An den Phasenausgängen können wie beim 2-Level-VSI die beiden Spannungsniveaus $+\frac{U_{dc}}{2}$ (p) und $-\frac{U_{dc}}{2}$ (n) erzeugt werden. Zusätzlich ist es möglich, das Spannungsniveau 0 V (0) zu erzeugen. In Tab. 4.1 sind die Steuersignale zur Erzeugung der genannten Spannungsniveaus zusammengefasst. Hierbei werden für den Schaltzustand 0 die beiden inneren IGBTs V_{x2} und V_{x3} angesteuert, so dass unabhängig vom Stromfluss das Spannungspotential 0 V zur Verfügung steht und der Wechsel des Vorzeichens des Phasenstromes für die Ansteuerung nicht benötigt wird. Ein direkter Wechsel zwischen den Schaltzuständen p und n ist nicht zulässig, da im Schaltvorgang keine symmetrische Aufteilung der ZK-Spannung über den LHL sichergestellt ist.

Tab. 4.1: Schaltsignale zur Erzeugung der Ausgangsspannungsniveaus für den 3-Level-NPC

Schaltzustand	u_{xNP}	V_{x1}	V_{x2}	V_{x3}	V_{x4}
p	$+\frac{U_{dc}}{2}$	1	1	0	0
0	0	0	1	1	0
n	$-\frac{U_{dc}}{2}$	0	0	1	1

Bei Verwendung von bipolaren LHL wie IGBTs erhöhen sich aufgrund der seriellen Anordnung die Durchlassverluste, da diese nicht linear mit der Sperrspannung der LHL skaliert sind [157]. Aufgrund der Halbierung der zu schaltenden Spannung und der Möglichkeit des Einsatzes von IGBTs einer kleineren Sperrspannungsklasse sind die Schaltverluste der IGBTs geringer, so dass in Abhängigkeit des Betriebspunktes ab einer Break-Even-Schaltfrequenz der 3-Level-NPC geringere Gesamtverluste als der 2-Level-VSI hat [157].

Wie beim 2-Level-VSI können die unteren, äußeren IGBTs V_{x4} mit der gleichen isolierten Treiberspannungsversorgung betrieben werden (vgl. Kap. 4.2.1). Die Treiber der inneren IGBTs benötigen jeweils eine eigene, isolierte Spannungsversorgung, so dass für den 3-Level-NPC im Vergleich zum 2-Level-VSI sechs zusätzliche, galvanisch getrennte Spannungsversorgungen benötigt werden. Als Alternative wird in [158] eine Bootstrap-Schaltung zur Kostenreduktion für den 3-Level-NPC vorgestellt, die auch bei niedrigen Drehzahlen angewendet werden kann.

In Abb. 4.5 sind die Kommutierungspfade des 3-Level-NPC dargestellt. Die auftretenden Schalt- und Durchlassverluste für die in Abb. 4.5 gezeigten Kommutierungsvorgänge sind in Tab. 4.2 zusammengefasst. In den Schaltvorgängen ist im 3-Level-NPC also nicht die antiparallele Diode des jeweiligen IGBTs für die Verlustanalyse und die Berechnung der Reverse-Recovery-Verluste am IGBT zu betrachten, sondern für die äußeren IGBTs die Clamping-Dioden und für die inneren IGBTs die äußeren antiparallelen Dioden.

Tab. 4.2: Auftretende Schalt- und Durchlassverluste bei einem 3-Level-NPC

Schaltzustand Verluste	$p \overset{i_x > 0}{\leftrightarrow} 0$		$n \overset{i_x > 0}{\leftrightarrow} 0$		$p \overset{i_x < 0}{\leftrightarrow} 0$		$n \overset{i_x < 0}{\leftrightarrow} 0$	
	P_{con}	P_{sw}	P_{con}	P_{sw}	P_{con}	P_{sw}	P_{con}	P_{sw}
V_{x1}	x	x						
V_{x2}	x		x	x				
V_{x3}					x	x	x	
V_{x4}							x	x
D_{x1}					x	x		
D_{x2}					x			
D_{x3}			x					
D_{x4}			x	x				
D_{x5}	x	x	x					
D_{x6}					x		x	x

Als Modulationsverfahren können wie beim 2-Level-VSI (vgl. Kap. 4.2.2) trägerbasierte Modulationsverfahren oder RZ-Modulationsverfahren eingesetzt werden, die ineinander überführbar sind [159, 160]. Für trägerbasierte Modulationsverfahren werden zwei Träger-signale benötigt [47], die Realisierung der RZ-Modulation wird in Kap. 5 dargestellt. Für den 3-Level-NPC gilt wie für den 2-Level-VSI, dass sich die Verluste bei kontinuierlichen Modulationsverfahren nur geringfügig voneinander unterscheiden [159], so dass für die folgende Verlustanalyse die levelverschobene 3-Level-SPWM [47] verwendet wird. Die für

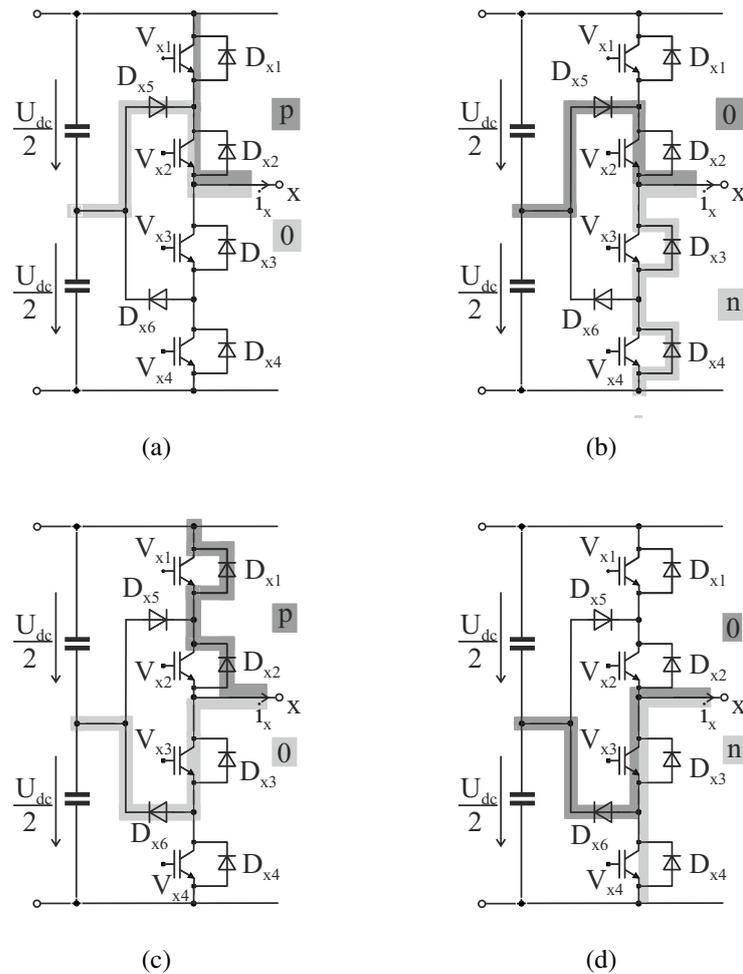


Abb. 4.5: Relevante Strompfade für die Kommutierungsvorgänge beim 3-Level-NPC

- (a) $i_x > 0$, Wechsel zwischen $p \leftrightarrow 0$
- (b) $i_x > 0$, Wechsel zwischen $n \leftrightarrow 0$
- (c) $i_x < 0$, Wechsel zwischen $p \leftrightarrow 0$
- (d) $i_x < 0$, Wechsel zwischen $n \leftrightarrow 0$

einen LHL kritischen Arbeitspunkte sind in Kap. 5.3 vergleichend für den 3-Level-NPC und den T-Type-Wechselrichter angegeben.

4.3.2 Durchlassverluste

Die Berechnung der Durchlassverluste P_{con} in Abhängigkeit des Modulationsgrades m und $\cos \varphi$ erfolgt für den 3-Level-NPC in Analogie zum 2-Level-VSI (Kap. 4.2.3) und ist für kontinuierliche Modulationsverfahren in [161] dargestellt. In Gl. 4.14 sind die Durchlassverluste des äußeren IGBT V_{x1} und in Gl. 4.15 die des inneren IGBT V_{x2} angegeben. Die Berechnung der Durchlassverluste der inneren und äußeren antiparallelen Dioden ist identisch und erfolgt nach Gl. 4.16. Für die Clamping-Dioden werden die Durchlassverluste nach Gl. 4.17 bestimmt. Aufgrund der Symmetrie ist die Berechnung der Durchlassverluste für die unteren

LHL analog zur Berechnung der hier dargestellten oberen LHL.

$$P_{\text{Con},V_{x1}} = m \cdot \left(\frac{U_{\text{CE},0} \cdot \hat{I}_x}{4 \cdot \pi} ((\pi - \varphi) \cdot \cos(\varphi) + \sin(\varphi)) + \frac{r_{\text{CE}} \cdot \hat{I}_x^2}{6 \cdot \pi} (1 + \cos(\varphi))^2 \right) \quad (4.14)$$

$$P_{\text{Con},V_{x2}} = m \cdot \left(\frac{U_{\text{CE},0} \cdot \hat{I}_x}{4 \cdot \pi} (\varphi \cdot \cos(\varphi) - \sin(\varphi)) - \frac{r_{\text{CE}} \cdot \hat{I}_x^2}{6 \cdot \pi} (1 - \cos(\varphi))^2 \right) + \left(\frac{U_{\text{CE},0} \cdot \hat{I}_x}{\pi} + \frac{r_{\text{CE}} \cdot \hat{I}_x^2}{4} \right) \quad (4.15)$$

$$P_{\text{Con},D_{x1},D_{x2}} = m \cdot \left(\frac{U_{\text{F},0} \cdot \hat{I}_x}{4 \cdot \pi} (-\varphi \cdot \cos(\varphi) + \sin(\varphi)) + \frac{r_{\text{F}} \cdot \hat{I}_x^2}{6 \cdot \pi} (1 - \cos(\varphi))^2 \right) \quad (4.16)$$

$$P_{\text{Con},D_{x5}} = m \cdot \left(\frac{U_{\text{F},0} \cdot \hat{I}_x}{4 \cdot \pi} ((2\varphi - \pi) \cdot \cos(\varphi) - \sin(2\varphi)) - \frac{r_{\text{F}} \cdot \hat{I}_x^2}{3 \cdot \pi} (1 + \cos^2(\varphi)) \right) + \left(\frac{U_{\text{F},0} \cdot \hat{I}_x}{\pi} + \frac{r_{\text{F}} \cdot \hat{I}_x^2}{4} \right) \quad (4.17)$$

4.3.3 Schaltverluste

Die Schaltverluste der LHL des 3-Level-NPC sind im Gegensatz zu denen der LHL des 2-Level-VSI (vgl. Kap. 4.2.4) abhängig von der Phasenverschiebung φ . Wie beim 2-Level-VSI hat die Pulsfrequenz und das Modulationsverfahren Einfluss auf die Schaltverluste. Unter der Annahme der SPWM können die Schaltverluste in Anlehnung an [161] für den 3-Level-NPC für die oberen LHL mithilfe der Gln. 4.18 bis 4.22 bestimmt werden. Die Berechnung der Schaltverluste der unteren LHL ist analog durchzuführen.

$$P_{\text{sw},V_{x1}} = f_p \cdot (E_{\text{on}} + E_{\text{off}}) \cdot \frac{1}{2\pi} \cdot \frac{\hat{I}_x}{I_{V,\text{ref}}} \cdot \frac{U_{\text{dc}}}{2 \cdot U_{V,\text{ref}}} \cdot (1 + \cos \varphi) \quad (4.18)$$

$$P_{\text{sw},V_{x2}} = f_p \cdot (E_{\text{on}} + E_{\text{off}}) \cdot \frac{1}{2\pi} \cdot \frac{\hat{I}_x}{I_{V,\text{ref}}} \cdot \frac{U_{\text{dc}}}{2 \cdot U_{V,\text{ref}}} \cdot (1 - \cos \varphi) \quad (4.19)$$

$$P_{\text{sw},D_{x1}} = f_p \cdot E_{\text{rec}} \cdot \left(\frac{1 - \cos \varphi}{2\pi} \cdot \frac{\hat{I}_x}{I_{F,\text{ref}}} \right)^{0,6} \cdot \left(\frac{U_{\text{dc}}}{2 \cdot U_{D,\text{ref}}} \right)^{0,6} \quad (4.20)$$

$$P_{\text{sw},D_{x2}} = 0 \quad (4.21)$$

$$P_{\text{sw},D_{x5}} = f_p \cdot E_{\text{rec}} \cdot \left(\frac{1 + \cos \varphi}{2} \cdot \frac{\hat{I}_x}{\pi \cdot I_{F,\text{ref}}} \right)^{0,6} \cdot \left(\frac{U_{\text{dc}}}{2 \cdot U_{D,\text{ref}}} \right)^{0,6} \quad (4.22)$$

4.4 Betrachtung des T-Type-Wechselrichter

Das Konzept und die Grundlagen des T-Type-Wechselrichters sind grundsätzlich analog zum 3-Level-NPC [78, 162] (vgl. Kap. 4.3). In den folgenden Unterabschnitten wird die Funktionsweise des T-Type-Wechselrichters vorgestellt und die Berechnung der Durchlass- und Schaltverluste bei Verwendung von Si-IGBTs und Si-Dioden angegeben.

4.4.1 Funktionsweise

Das Schaltbild des T-Type-Wechselrichters ist in Abb. 4.6 dargestellt. Die antiparallelen Dioden der IGBTs sind in Abb. 4.6 zur besseren Übersicht nicht bezeichnet. Im Gegensatz zum 3-Level-NPC werden keine Clamping-Dioden benötigt, so dass sich die Anzahl der Dioden im Vergleich zum 3-Level-NPC von 18 auf 12 reduziert.

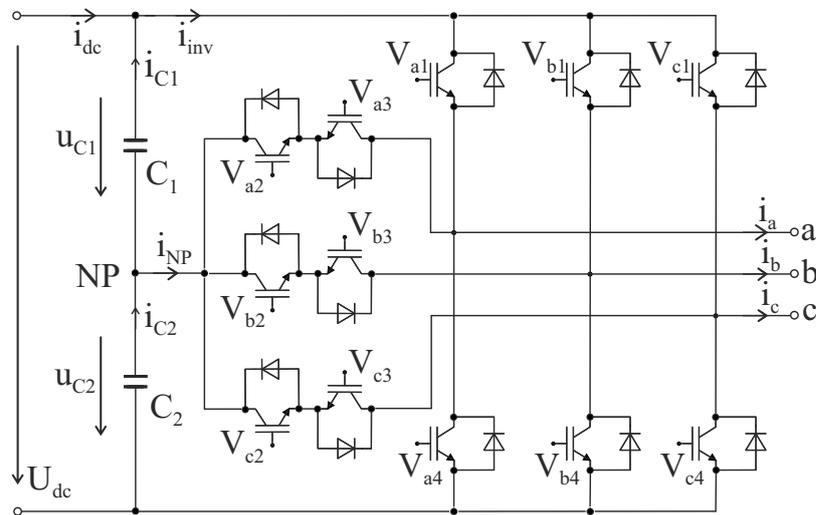


Abb. 4.6: Topologie des dreistufigen, spannungsgespeisten T-Type-Wechselrichters (Antiparallele Dioden $D_{x1} - D_{x4}$ nicht bezeichnet)

Die Funktionsweise des T-Type-Wechselrichters wird ausgehend vom 2-Level-VSI beschrieben. Wie beim 2-Level-VSI müssen die äußeren IGBTs V_{x1} und V_{x4} die volle ZK-Spannung sperren können. Der Phasenausgang ist, im Gegensatz zum 2-Level-VSI, über die inneren IGBTs V_{x2} und V_{x3} mit dem Neutralpunkt verbunden. Auf diese Weise kann, wie beim 3-Level-NPC, am Phasenausgang die Spannung $u_{xNP} = 0\text{ V}$ erzeugt werden. Die antiparallelen äußeren Dioden der Phase x werden mit D_{x1} und D_{x4} , die antiparallelen inneren Dioden mit D_{x2} und D_{x3} bezeichnet. Die inneren LHL müssen im Gegensatz zu den äußeren LHL nur die halbe ZK-Spannung sperren und es können damit LHL einer kleineren Sperrspannungsklasse verwendet werden [78]. Im Gegensatz zum 3-Level-NPC ist in den Schaltzuständen p und n keine Serienschaltung von LHL vorhanden, so dass in diesen Schaltzuständen nur an einem LHL Durchlassverluste auftreten. Die Schaltverluste der äußeren LHL sind im Vergleich zum 2-Level-VSI geringer, da im Schaltvorgang als Sperrspannung nur die halbe ZK-Spannung anliegt. Im Gegensatz zum 3-Level-NPC ist es beim T-Type-Wechselrichter

prinzipiell möglich, wie beim 2-Level-VSI direkt zwischen den Spannungsniveaus p und n zu schalten [136]. Hiervon abgesehen ist die Ansteuerung und Modulation des T-Type-Wechselrichters identisch zum 3-Level-NPC. Wenn die inneren IGBTs nicht angesteuert werden, dann kann der T-Type-Wechselrichter (z.B. in einem Fehlerfall) als 2-Level-VSI weiter betrieben werden.

Analog zum 3-Level-NPC verdoppelt sich die Anzahl der IGBTs im Vergleich zum 2-Level-VSI. Damit werden 12 galvanisch getrennte Gate-Treibereinheiten benötigt. Im Gegensatz zum 3-Level-NPC können die Bezugspotentiale der Gate-Spannungsversorgungen derart zusammengefasst werden, dass galvanisch getrennte Spannungsversorgungen, z.B. DC/DC-Wandler, eingespart werden können [78]. Die beiden Möglichkeiten sind in der Abb. 4.7 dargestellt. Bei der in Abb. 4.7a gezeigten Variante haben die beiden IGBTs V_{x2} und V_{x3} dasselbe Emitter-Potential; es werden, wenn dies in der Anwendung zulässig ist, im Vergleich zum 2-Level-VSI nur drei zusätzliche, galvanisch getrennte Gate-Versorgungsspannung benötigt. Bei der in Abb. 4.7b gezeigten Anordnung ist im Vergleich zum 2-Level-VSI nur eine zusätzliche, galvanisch getrennte Gateversorgungsspannung notwendig, die beiden inneren IGBTs haben dasselbe Collector-Potential. In diesem Fall haben V_{x1} und V_{x2} das gleiche Emitter-Bezugspotential sowie phasenübergreifend die LHL V_{x3} . Es werden in beiden Konfigurationsmöglichkeiten weiterhin im Vergleich zum 2-Level-VSI sechs zusätzliche, galvanisch getrennte Treiber-ICs benötigt. Eine weitere Optimierungsmöglichkeit besteht darin, rückwärtssperrfähige IGBTs (vgl. Kap. 3.1.4) anstelle der inneren LHL zu verwenden [163]. In diesem Fall reduziert sich die Anzahl der Dioden im T-Type-Wechselrichter um sechs und ist damit identisch zum 2-Level-VSI.

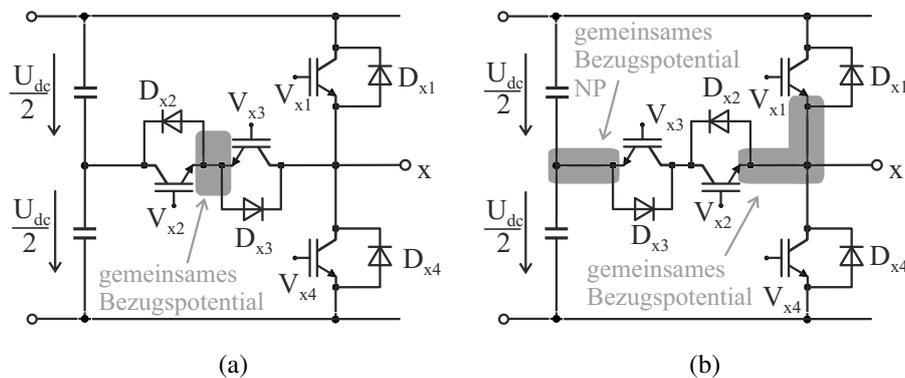


Abb. 4.7: Möglichkeiten für das Bezugspotential der IGBTs beim T-Type-Wechselrichter zwischen Phaseausgang und NP nach [78]

- (a) gemeinsames Emitter-Potential der inneren IGBTs
- (b) gemeinsames Collector-Potential der inneren IGBTs

In Abb. 4.8 sind die Stromkommutierungspfade dargestellt. Im Vergleich zur Ansteuerung des 3-Level-NPC ist ebenfalls der Wechsel zwischen p und n bei positivem und negativem Stromfluss gezeigt. In Tab. 4.3 sind die auftretenden Verluste in Analogie zum 3-Level-NPC (Tab. 4.2) zusammengefasst. Im Fall des Wechsel $p \leftrightarrow n$ wird zuerst der eingeschaltete innere IGBT verlustlos und danach der eingeschaltete äußere IGBT abgeschaltet. Im Anschluss

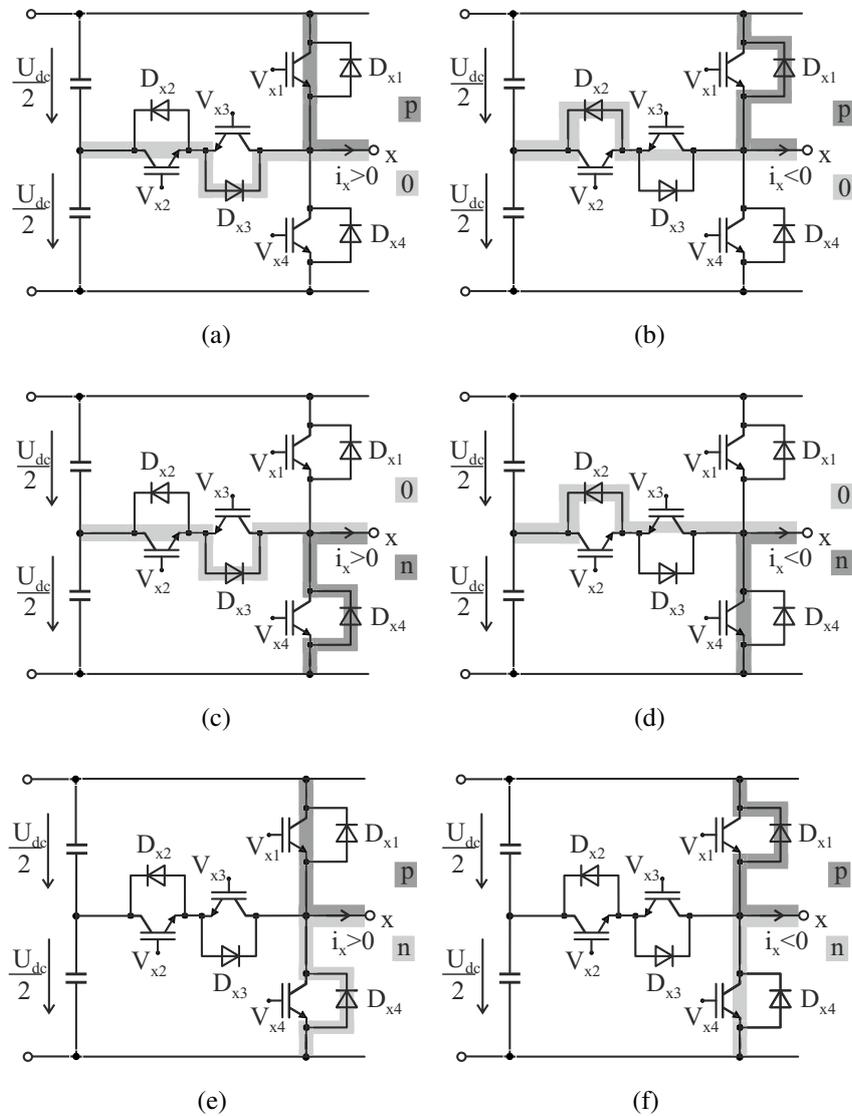


Abb. 4.8: Strompfade für die Kommutierungsvorgänge des T-Type-Wechselrichters

- (a) $i_x > 0$, Wechsel zwischen p \leftrightarrow 0
- (b) $i_x < 0$, Wechsel zwischen p \leftrightarrow 0
- (c) $i_x > 0$, Wechsel zwischen 0 \leftrightarrow n
- (d) $i_x < 0$, Wechsel zwischen 0 \leftrightarrow n
- (e) $i_x > 0$, Wechsel zwischen p \leftrightarrow n
- (f) $i_x < 0$, Wechsel zwischen p \leftrightarrow n

Tab. 4.3: Auftretende Schalt- und Durchlassverluste bei einem T-Type-Wechselrichter

Schaltzustand Verluste	$p \overset{i_x > 0}{\leftrightarrow} 0$		$n \overset{i_x > 0}{\leftrightarrow} 0$		$p \overset{i_x < 0}{\leftrightarrow} 0$		$n \overset{i_x < 0}{\leftrightarrow} 0$		$p \overset{i_x > 0}{\leftrightarrow} n$		$p \overset{i_x < 0}{\leftrightarrow} n$	
	P_{con}	P_{sw}										
V_{x1}	x	x							x	x		
V_{x2}	x		x	x								
V_{x3}					x	x	x					
V_{x4}							x	x			x	x
D_{x1}					x	x					x	x
D_{x2}					x		x	x				
D_{x3}	x	x	x									
D_{x4}			x	x					x	x		

wird zuerst der äußere IGBT und danach der innere IGBT eingeschaltet. Zu beachten ist, dass bei Verwendung des direkten Wechsels zwischen p und n die IGBTs V_{x1} und V_{x2} in der gleichen Pulsperiode nahezu zeitgleich geschaltet werden. Wird die gemeinsame Emitter-Konfiguration nach Abb. 4.7 verwendet, so muss gegebenenfalls die Leistung der isolierten Spannungsversorgung erhöht werden [78]. Um den Vorteil des direkten Schaltens zwischen $p \leftrightarrow n$ zu bewerten, werden die Schaltverluste analysiert. Es erhöhen sich die Ein- und Ausschaltverluste des äußeren IGBT, da zum einen die Spannung U_{dc} geschaltet wird und zum anderen anstelle der inneren Diode die äußere Diode die kommutierende Diode ist. Diese ist aus einer größeren Sperrspannungsklasse und hat damit eine größere Reverse-Recovery-Ladung, was die Ausschaltverluste der Diode und ebenfalls die Einschaltverluste des IGBT erhöht (vgl. Kap. 3.1.2). Des Weiteren treten zusätzliche Schaltverluste an den inneren Dioden auf, da ein Reverse-Recovery-Strom durch die Dioden D_{x2} und D_{x3} aufgrund der Änderung der anliegenden Sperrspannung von $+\frac{U_{dc}}{2}$ auf $-\frac{U_{dc}}{2}$ fließt [78]. Aus diesem Grund wird im Folgenden dieser Schaltvorgang wie beim 3-Level-NPC ebenfalls ausgeschlossen.

4.4.2 Durchlassverluste

In den Gln. 4.23 - 4.26 sind die Durchlassverluste für den T-Type-Wechselrichter angegeben. Wie beim 3-Level-NPC wird die SPWM als Modulationsverfahren verwendet. Die Berechnung der Durchlassverluste ist für V_{x1} , V_{x2} , D_{x1} und D_{x2} angegeben, die Durchlassverluste der unteren LHL berechnen sich aufgrund der Symmetrie analog. Bei Verwendung derselben Modulation entspricht die Berechnung der Durchlassverluste von V_{x1} (Gl. 4.23) bzw. D_{x1} (Gl. 4.25) des T-Type-Wechselrichters der Berechnung der Durchlassverluste von V_{x1} bzw. D_{x1} des 3-Level-NPC. Die Berechnung der Durchlassverluste des inneren IGBT V_{x2} (Gl. 4.24) und der inneren Diode D_{x2} (Gl. 4.26) ist identisch zur Berechnung der Durchlassverluste der Clamping-Diode des 3-Level-NPC.

$$P_{\text{con,V}_{x1}} = m \cdot \left(\frac{U_{\text{CE},0} \cdot \hat{I}_x}{4 \cdot \pi} ((\pi - \varphi) \cdot \cos(\varphi) + \sin(\varphi)) + \frac{r_{\text{CE}} \cdot \hat{I}_x^2}{6 \cdot \pi} (1 + \cos(\varphi))^2 \right) \quad (4.23)$$

$$P_{\text{con,V}_{x2}} = m \cdot \left(\frac{U_{\text{CE},0} \cdot \hat{I}_x}{4 \cdot \pi} ((2\varphi - \pi) \cdot \cos(\varphi) - \sin(2\varphi)) - \frac{r_{\text{CE}} \cdot \hat{I}_x^2}{3 \cdot \pi} (1 + \cos^2(\varphi)) \right) + \left(\frac{U_{\text{CE},0} \cdot \hat{I}_x}{\pi} + \frac{r_{\text{CE}} \cdot \hat{I}_x^2}{4} \right) \quad (4.24)$$

$$P_{\text{con,D}_{x1}} = m \cdot \left(\frac{U_{\text{F},0} \cdot \hat{I}_x}{4 \cdot \pi} ((-\varphi) \cdot \cos(\varphi) + \sin(\varphi)) + \frac{r_{\text{F}} \cdot \hat{I}_x^2}{6 \cdot \pi} (1 - \cos(\varphi))^2 \right) \quad (4.25)$$

$$P_{\text{con,D}_{x2}} = m \cdot \left(\frac{U_{\text{F},0} \cdot \hat{I}_x}{4 \cdot \pi} ((2\varphi - \pi) \cdot \cos(\varphi) - \sin(2\varphi)) - \frac{r_{\text{F}} \cdot \hat{I}_x^2}{3 \cdot \pi} (1 + \cos^2(\varphi)) \right) + \left(\frac{U_{\text{F},0} \cdot \hat{I}_x}{\pi} + \frac{r_{\text{F}} \cdot \hat{I}_x^2}{4} \right) \quad (4.26)$$

4.4.3 Schaltverluste

Die Schaltverluste des T-Type-Wechselrichters werden in Analogie zum 3-Level-NPC berechnet. Die Berechnung bei SPWM ist für die oberen LHL in den Gln. 4.27 - 4.30 angegeben, die Berechnung der Schaltverluste der unteren LHL ist analog. Wie beim 3-Level-NPC sind die Schaltverluste abhängig von der Phasenverschiebung φ .

$$P_{\text{sw,V}_{x1}} = f_p \cdot (E_{\text{on}} + E_{\text{off}}) \cdot \frac{1}{2\pi} \cdot \frac{\hat{I}_x}{I_{\text{V,ref}}} \cdot \frac{U_{\text{dc}}}{2 \cdot U_{\text{V,ref}}} \cdot (1 + \cos \varphi) \quad (4.27)$$

$$P_{\text{sw,V}_{x2}} = f_p \cdot (E_{\text{on}} + E_{\text{off}}) \cdot \frac{1}{2\pi} \cdot \frac{\hat{I}_x}{I_{\text{V,ref}}} \cdot \frac{U_{\text{dc}}}{2 \cdot U_{\text{V,ref}}} \cdot (1 - \cos \varphi) \quad (4.28)$$

$$P_{\text{sw,D}_{x1}} = f_p \cdot E_{\text{rec}} \cdot \left(\frac{1 - \cos \varphi}{2\pi} \cdot \frac{\hat{I}_x}{I_{\text{F,ref}}} \right)^{0,6} \cdot \left(\frac{U_{\text{dc}}}{2 \cdot U_{\text{D,ref}}} \right)^{0,6} \quad (4.29)$$

$$P_{\text{sw,D}_{x2}} = f_p \cdot E_{\text{rec}} \cdot \left(\frac{1 + \cos \varphi}{2\pi} \cdot \frac{\hat{I}_x}{I_{\text{F,ref}}} \right)^{0,6} \cdot \left(\frac{U_{\text{dc}}}{2 \cdot U_{\text{D,ref}}} \right)^{0,6} \quad (4.30)$$

4.5 Zusammenfassung

In diesem Kapitel sind drei Wechselrichtertopologien mit Si-basierten LHL für den Fahrwechselrichter ausgewählt und ausführlich vorgestellt worden. Hinsichtlich der Komplexität und des Aufwandes für die Ansteuerung ist der 2-Level-VSI den beiden 3-Level-Wechselrichtertopologien überlegen. Der T-Type-Wechselrichter benötigt bei sonst gleicher Ausgangsperformance im Vergleich zum 3-Level-NPC sieben isolierte Gate-Spannungsversorgungen weniger und kann bei einem Fehler der inneren LHL als 2-Level-VSI weiter betrieben werden.

5 Modulation für 3-Level-Wechselrichter

Für den 3-Level-NPC und den T-Type-Wechselrichter können, wie in Kap. 4.3 und Kap. 4.4 angegeben, als Verfahren mit fester Pulsfrequenz trägerbasierte Modulation oder RZ-Modulation verwendet werden. Die Erzeugung einer PWM für dreiphasige Wechselrichter ist in der Literatur ausführlich diskutiert und bearbeitet. Regular-Sampling-Varianten können im Gegensatz zur Natural-Sampling-Variante auf Mikrocontroller implementiert werden [47]. Dabei ist die asymmetrische Variante der symmetrischen aufgrund des Doppelupdates in Bezug auf den THD-Wert (engl.: *Total Harmonic Distortion*) überlegen [47, 159]. Aufgrund der hohen Pulsfrequenz und der verfügbaren Rechenleistung der Steuereinheit wird im Rahmen dieser Arbeit die symmetrische Variante angewandt.

Neben kontinuierlichen Modulationsverfahren können für den NPC auch diskontinuierliche Verfahren verwendet werden, die die effektive Schaltfrequenz der LHL bei gleicher Pulsfrequenz um ein Drittel reduzieren. In Abhängigkeit des Modulationsgrads m haben die diskontinuierlichen Verfahren bei einer gleichen effektiven Schaltfrequenz der LHL eine bessere Ausgangsperformance als kontinuierliche [159]. Bei der Anwendung von diskontinuierlichen Verfahren muss die Balancierung des NP-Potentials besonders beachtet werden [164], da diese bei diskontinuierlichen Verfahren schlechter realisierbar ist. Auf die Bedeutung und die Möglichkeiten der NP-Balancierung wird in Kap. 6 eingegangen.

In dieser Arbeit wird die trägerbasierte Realisierung eines Sinus-Dreieck-Vergleichs für den Bauleistungsvergleich verwendet, da die analytische Betrachtung aufgrund des kontinuierlichen Signals eingänglich darzustellen ist und die Unterschiede zur RZ-Modulation vernachlässigbar sind [159]. Bei der RZ-Modulation können die Schaltzeiten der RZ innerhalb der Schaltperiode frei platziert werden, wodurch eine Stabilisierung des NP-Potentials leicht implementiert werden kann. Aus diesem Grund wird bei den Untersuchungen der NP-Balancierung in Kap. 6 die RZ-Modulation verwendet.

Neben der Balancierung des NP-Potentials beschäftigen sich aktuelle Forschungsaktivitäten bei der Modulation von 3-Level-Wechselrichtern mit Modulationsverfahren zur Reduzierung der Gleichtaktspannung unter Berücksichtigung des EMV-Spektrums, der Wechselrichterverluste und der Schwankungsbreite des NP-Potentials [165]. In [166, 167] wird die Auswirkung von unsymmetrischen Schaltsequenzen auf die Stromwelligkeit betrachtet, die in [168] zu einer hybriden Modulationsstrategie zur Reduktion der Stromwelligkeit über den gesamten Arbeitsbereich zusammengefasst werden. Die analytische Berechnung der Ausgangsstromwelligkeit von Wechselrichtern wird in [169] betrachtet.

Im Folgenden wird die RZ-Modulation für den 3-Level-NPC und den T-Type-Wechselrichter vorgestellt. Neben der Berechnung der Einschaltzeiten werden die möglichen Schaltsequenzen in Abhängigkeit des Start-RZ diskutiert, die Verlustverteilung in Abhängigkeit des Modulationsgrades dargestellt und die Möglichkeiten zur Verlustverteilung bei geringer Grundschwingungsfrequenz (Arbeitspunkt Zero-Speed) analysiert.

5.1 Raumzeigermodulation

Bei 3-Level-Wechselrichtertopologien stehen $3^3 = 27$ Schaltkombinationen zur Verfügung, wobei mit einigen Schaltkombinationen dieselbe Ausgangsspannung erzeugt wird, so dass sich 19 unterschiedliche Basis-RZ ergeben. Das 3-Level-RZ-Diagramm in $\alpha\beta$ -Koordinaten ist in Abb. 5.1 dargestellt. Es gibt je sechs kleine RZ $\underline{U}_{\rightarrow S}$, mittlere RZ $\underline{U}_{\rightarrow M}$ und große RZ $\underline{U}_{\rightarrow L}$ sowie einen Null-RZ $\underline{U}_{\rightarrow 0}$. Die kleinen RZ sind dabei einfach redundant, der Null-RZ ist doppelt redundant. Insbesondere die Redundanz der kleinen RZ kann zur Symmetrierung der Spannungen u_{C1} und u_{C2} , zur Verlustminimierung oder zur Reduzierung der Gleichtaktspannung genutzt werden [170, 171]. Außerdem hat die Aufteilung der Einschaltzeit der kleinen RZ Einfluss auf die Stromwelligkeit, die bei einer symmetrischen Aufteilung der Einschaltzeiten zwischen den beiden kleinen RZ minimal ist [47]. Aufgrund der höheren Pulsfrequenz im Vergleich zur Ursprungsanwendung des NPC (höhere DC-Spannungen im MW-Bereich) ist eine Anpassung der Modulation an diese Gegebenheit notwendig [172]. Wie bei der RZ-Modulation des 2-Level-VSI werden die Soll-RZ $\underline{U}_{\rightarrow}^*$ bei den optimalen Modulationsverfahren durch die nächstliegenden Basis-RZ (NTV) nachgebildet [173].

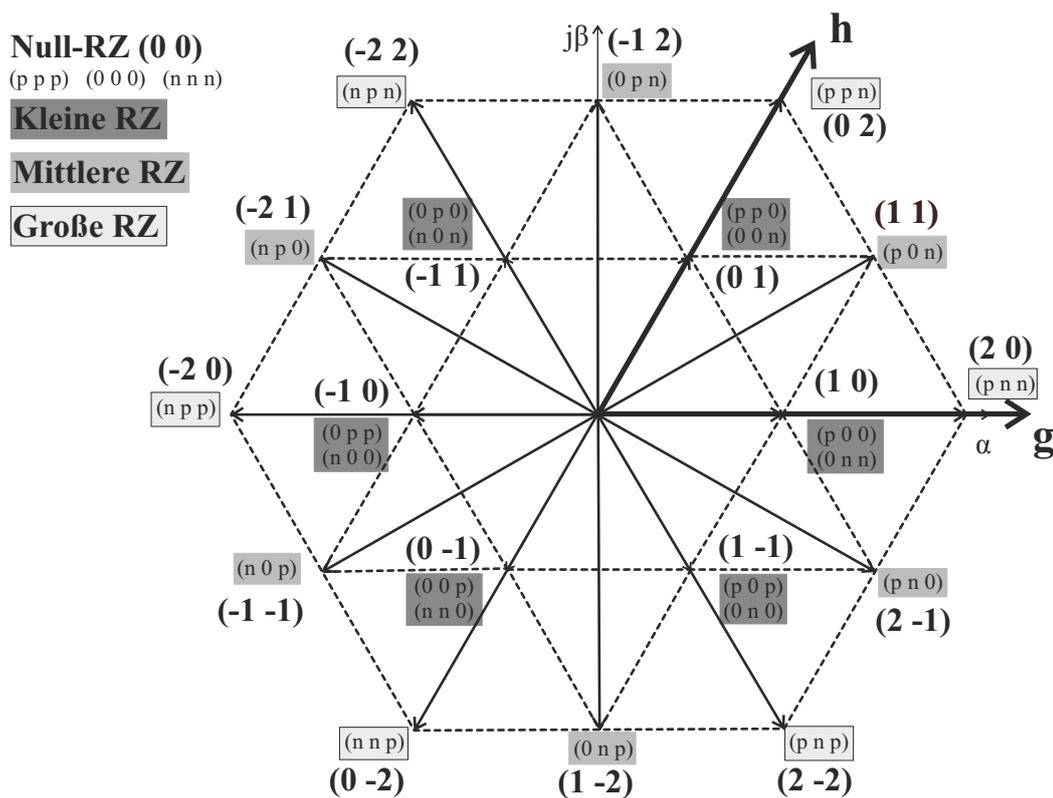


Abb. 5.1: Raumzeigerdiagramm des 3-Level-NPC und des T-Type-Wechselrichters im $\alpha\beta$ - und im gh -Koordinatensystem

Für die Berechnung der Einschaltzeiten der Basis-RZ können unterschiedliche Koordinatensysteme verwendet werden [47]. Neben der klassischen Berechnung der nächstliegenden Basis-RZ im $\alpha\beta$ -Koordinatensystem ist die Betrachtung in einem alternativen gh -Koordinatensystem nach [174] möglich und wird an dieser Stelle vorgestellt. Der Vorteil dieser Va-

riante liegt in der einfachen algebraischen Berechnung der nächstliegenden Basis-RZ sowie deren Einschaltzeiten [174]. Für die Berechnung im $\alpha\beta$ -Koordinatensystem ist das Lösen von trigonometrischen Gleichungen notwendig, welches mehr Rechenzeit benötigt [171].

In Abb. 5.1 ist das gh-Koordinatensystem zusätzlich zum $\alpha\beta$ -Koordinatensystem dargestellt. Die Umrechnung zwischen den Koordinatensystemen erfolgt durch die Transformation nach Gl. 5.1. In der Transformation ist eine Normierung auf $\frac{1}{3} \cdot U_{dc}$ enthalten, durch die die in der Abbildung angegebenen Integer-Werte erreicht werden [174]. Die Spannungen im gh-Koordinatensystem werden mit u_g und u_h bezeichnet, im $\alpha\beta$ -Koordinatensystem mit u_α und u_β .

$$\underline{U}_{\rightarrow gh}^* = \begin{pmatrix} u_g^* \\ u_h^* \end{pmatrix} = \frac{3}{U_{dc} \cdot \sqrt{3}} \cdot \begin{pmatrix} \sqrt{3} & -1 \\ 0 & 2 \end{pmatrix} \begin{pmatrix} u_\alpha^* \\ u_\beta^* \end{pmatrix} \quad (5.1)$$

Aus den Spannungen u_g und u_h werden mit den Gln. 5.2 bis 5.5 die vier Basis-RZ bestimmt, die ein Parallelogramm aufspannen. Der Index „u“ steht dabei für die obere (engl.: *upper*) Integer-Grenze, der Index „l“ für die untere (engl.: *lower*) Integer-Grenze. Beispielweise wird zur Bestimmung des Basis-RZ $\underline{U}_{\rightarrow ul}$ in der in Abb. 5.1 angegebenen Kodierung die g-Komponente auf die nächste ganze Zahl aufgerundet, die h-Komponente wird auf die nächste ganze Zahl abgerundet.

$$\underline{U}_{\rightarrow ul} = \begin{pmatrix} u_{ul,g} \\ u_{ul,h} \end{pmatrix} = \begin{pmatrix} \lceil u_g^* \rceil \\ \lfloor u_h^* \rfloor \end{pmatrix} \quad (5.2) \quad \underline{U}_{\rightarrow lu} = \begin{pmatrix} u_{lu,g} \\ u_{lu,h} \end{pmatrix} = \begin{pmatrix} \lfloor u_g^* \rfloor \\ \lceil u_h^* \rceil \end{pmatrix} \quad (5.3)$$

$$\underline{U}_{\rightarrow ll} = \begin{pmatrix} u_{ll,g} \\ u_{ll,h} \end{pmatrix} = \begin{pmatrix} \lfloor u_g^* \rfloor \\ \lfloor u_h^* \rfloor \end{pmatrix} \quad (5.4) \quad \underline{U}_{\rightarrow uu} = \begin{pmatrix} u_{uu,g} \\ u_{uu,h} \end{pmatrix} = \begin{pmatrix} \lceil u_g^* \rceil \\ \lceil u_h^* \rceil \end{pmatrix} \quad (5.5)$$

Die RZ $\underline{U}_{\rightarrow ul}$ und $\underline{U}_{\rightarrow lu}$ sind immer nächstliegende Basis-RZ des Soll-RZ. Ob $\underline{U}_{\rightarrow ll}$ oder $\underline{U}_{\rightarrow uu}$ der dritte nächstliegende Basis-RZ ist, kann mit den Gln. 5.6 und 5.7 bestimmt werden.

$$u_g^* + u_h^* - (u_{ul,g} + u_{ul,h}) > 0 \implies \underline{U}_{\rightarrow uu} \quad (5.6)$$

$$u_g^* + u_h^* - (u_{ul,g} + u_{ul,h}) \leq 0 \implies \underline{U}_{\rightarrow ll} \quad (5.7)$$

Die Berechnung der Einschaltzeiten der nächstliegenden Basis-RZ zur Erzeugung von $\underline{U}_{\rightarrow}^*$ erfolgt mit den Gln. 5.8 bis 5.10, wenn der dritte Basis-RZ $\underline{U}_{\rightarrow ll}$ ist und mit den Gln. 5.11 bis 5.13, wenn der dritte Vektor $\underline{U}_{\rightarrow uu}$ ist. Es ist zu erkennen, dass für die Berechnung keine trigonometrischen Funktionen notwendig sind.

$$d_{ul(l)} = u_g^* - u_{ll,g} \quad (5.8) \quad d_{lu(l)} = u_h^* - u_{ll,h} \quad (5.9)$$

$$d_{ll(l)} = 1 - d_{ul(l)} - d_{lu(l)} \quad (5.10)$$

$$d_{ul(uu)} = -u_g^* + u_{uu,g} \quad (5.11)$$

$$d_{lu(uu)} = -u_h^* + u_{uu,h} \quad (5.12)$$

$$d_{uu(uu)} = 1 - d_{ul(uu)} - d_{lu(uu)} \quad (5.13)$$

5.2 Start-RZ für Schaltsequenz und Wechsel des Start-RZ

Im Gegensatz zum 2-Level-VSI kann bei 3-Level-Wechselrichtern nicht der gleiche Startschaltzustand verwendet werden, wenn die Nachbildung des Soll-RZ durch die nächstliegenden Basis-RZ erfolgt [175]. Werden für die unterschiedlichen Untersektoren verschiedene Startschaltzustände verwendet bzw. erfolgt häufig ein Wechsel des Startschaltzustandes ohne einen adäquaten Übergang, dann entstehen zusätzliche Schaltverluste. Wird die Modulation auf einem Mikrocontroller realisiert, dann können softwareseitig Schaltreihenfolgen zum Wechsel des Startschaltzustandes implementiert werden. Diese Maßnahme erhöht die Komplexität der Ansteuerung. In diesem Abschnitt werden die Möglichkeiten der unterschiedlichen Start-RZ dargestellt und mögliche Übergangssequenzen betrachtet. Die großen RZ werden als Start-RZ nicht betrachtet, da sie im Untersektor I und II und damit in der Hälfte der möglichen Untersektoren bei NTV-Modulation nicht verwendet werden.

5.2.1 Null-RZ als Start-RZ

Der Null-RZ kann als Start-RZ nur im Untersektor I verwendet werden, wenn die nächstliegenden Basis-RZ zur Erzeugung des Referenzspannungszeigers \underline{U}_r^* genutzt werden. Insbesondere bei kleinen Modulationsgraden und damit kleiner Grundsoschwingungsfrequenz haben die Null-RZ als Ausgangs-RZ Vorteile, da in diesem Fall die Verluste besser auf die LHL verteilt werden können [159]. Ein Wechsel des Start-RZ findet nicht statt, wenn z.B. 000 als Startschaltzustand festgelegt wird. Der Null-RZ wird als Start-RZ für ein Modulationsverfahren, das die NP-Balancierung berücksichtigt, verwendet (vgl. Kap. 6.3).

5.2.2 Kleine RZ als Start-RZ

Bei Verwendung der kleinen RZ wird das 3-Level-Hexagon in sechs 2-Level Hexagone zerlegt, wobei der kleine RZ im jeweiligen 2-Level Hexagon den Mittelpunkt bildet [175]. In Abb. 5.2a ist die Aufteilung in sechs 2-Level Hexagone A - F dargestellt. Für jeden Sektor werden bei Verwendung der nächstliegenden Basis-RZ zwei verschiedene Start-RZ benötigt, wobei in den Untersektoren I und II sowohl der rechte als auch der linke kleine RZ als Start-RZ verwendet werden kann. Die Untersektoren III und IV haben hingegen nur einen möglichen kleinen Start-RZ. Bei Verwendung der kleinen RZ als Start-RZ und NTV-Modulation ändert sich der Startschaltzustand pro Umlauf mindestens sechs Mal.

Im Folgenden wird der Sektor 1 nach Abb. 5.2b ausführlich betrachtet, die Überlegungen sind für die anderen Sektoren analog. In Tab. 5.1 sind die möglichen Schaltreihenfolgen

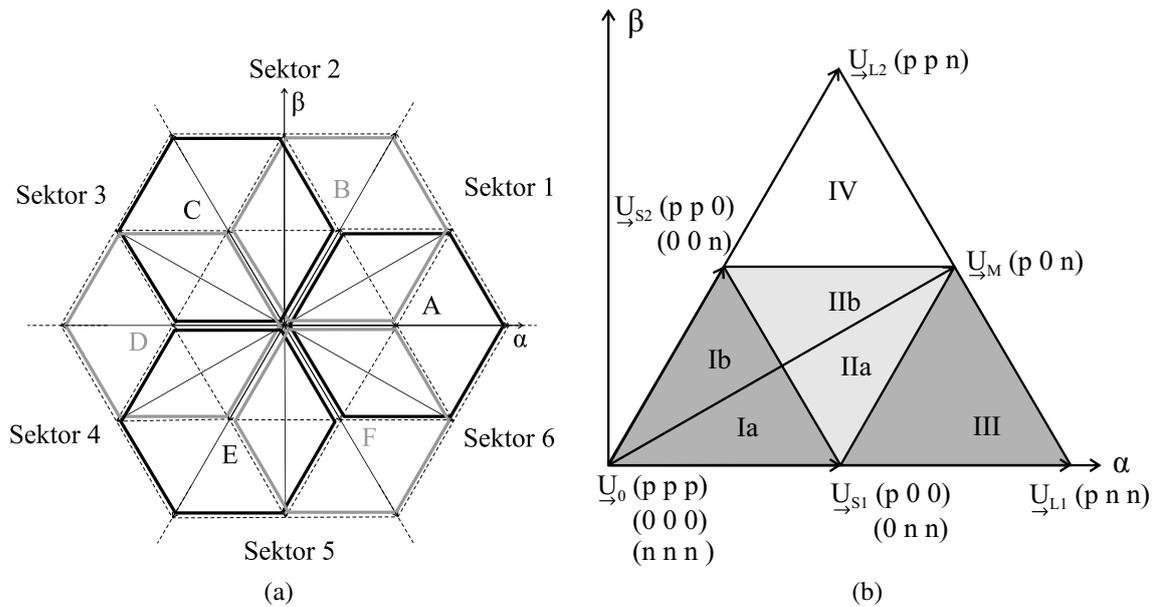


Abb. 5.2: Analyse der RZ-Modulation bei 3-Level-Wechselrichtern

(a) Aufteilung des 3-Level-Hexagons in sechs 2-Level-Hexagons nach [175]

(b) Aufteilung des Sektors 1 zur Bestimmung der Übergänge zwischen Hexagon A und B

bei Verwendung der nächstliegenden Basis-RZ und Vermeidung eines direkten Wechsels zwischen p und n zusammengefasst.

Im Sektor 1 werden sowohl das 2-Level Hexagon A als auch B verwendet, es wird daher ein Wechsel des Start-RZ zwischen diesen beiden Hexagonen betrachtet. Für diesen Fall wird beispielhaft der Wechsel zwischen 0nn und pp0 untersucht. Der zweite zu betrachtende Wechsel des Start-RZ kann innerhalb eines Hexagons auftreten, wenn z.B. in Hexagon A ein Wechsel des Startschaltzustandes von 0nn auf p00 oder von p00 auf 0nn erfolgt. Die einfachste Möglichkeit der Realisierung besteht darin, den Wechsel des Startschaltzustandes unter Berücksichtigung der Ausblendzeit zu Beginn der Pulsperiode durchzuführen und danach mit dem neuen Startschaltzustand die vorgegebene Schaltsequenz zu verwenden. Für den Wechsel des Hexagons von A zu B sind bei den jeweils verwendeten Start-RZ eine oder vier zusätzliche Schalthandlungen mit entsprechenden Schaltverlusten notwendig. Beim Wechsel des Start-RZ innerhalb des Hexagons A treten drei zusätzliche Schaltvorgänge auf.

Zur Reduktion dieser zusätzlichen Schaltverluste wird für beide Wechsel der Start-RZ jeweils eine spezielle Schaltreihenfolge verwendet. Hierzu sind in Tab. 5.2 und Tab. 5.3 die Schaltreihenfolgen für die Wechsel der Start-RZ im Sektor 1 vom Hexagon A zum Hexagon B angegeben, wobei die Bezeichnungen der Untersektoren nach Abb. 5.2b verwendet werden. Es ist zu erkennen, dass für jeden Wechsel vier bzw. fünf Schaltvorgänge benötigt werden. Dies sind ein bzw. zwei Schaltvorgänge weniger als innerhalb einer normalen Schaltperiode. Dennoch werden alle notwendigen Basis-RZ geschaltet und der Soll-RZ kann entsprechend nachgebildet werden. Mit Ausnahme des Wechsels in den Untersektor IV (\rightarrow

Tab. 5.1: Schaltsequenzen für die Untersektoren I - IV des Sektors 1 bei Verwendung der nächstliegenden Basis-RZ und kontinuierlicher Modulation

Unter- sektor	Start-RZ	Schaltsequenz
I	$\underline{U}_{S1(0nn)}$	$0nn \rightarrow 00n \rightarrow 000 \rightarrow p00 \rightarrow 000 \rightarrow 00n \rightarrow 0nn$
	$\underline{U}_{S1(p00)}$	$p00 \rightarrow 000 \rightarrow 00n \rightarrow 0nn \rightarrow 00n \rightarrow 000 \rightarrow p00$
	$\underline{U}_{S2(pp0)}$	$pp0 \rightarrow p00 \rightarrow 000 \rightarrow 00n \rightarrow 000 \rightarrow p00 \rightarrow pp0$
	$\underline{U}_{S2(00n)}$	$00n \rightarrow 000 \rightarrow p00 \rightarrow pp0 \rightarrow p00 \rightarrow 000 \rightarrow 00n$
II	$\underline{U}_{S1(0nn)}$	$0nn \rightarrow 00n \rightarrow p0n \rightarrow p00 \rightarrow p0n \rightarrow 00n \rightarrow 0nn$
	$\underline{U}_{S1(p00)}$	$p00 \rightarrow p0n \rightarrow 00n \rightarrow 0nn \rightarrow 00n \rightarrow p0n \rightarrow p00$
	$\underline{U}_{S2(pp0)}$	$pp0 \rightarrow p00 \rightarrow p0n \rightarrow 00n \rightarrow p0n \rightarrow p00 \rightarrow pp0$
	$\underline{U}_{S2(00n)}$	$00n \rightarrow p0n \rightarrow p00 \rightarrow pp0 \rightarrow p00 \rightarrow p0n \rightarrow 00n$
III	$\underline{U}_{S1(0nn)}$	$0nn \rightarrow pnn \rightarrow p0n \rightarrow p00 \rightarrow p0n \rightarrow pnn \rightarrow 0nn$
	$\underline{U}_{S1(p00)}$	$p00 \rightarrow p0n \rightarrow pnn \rightarrow 0nn \rightarrow pnn \rightarrow p0n \rightarrow p00$
IV	$\underline{U}_{S2(pp0)}$	$pp0 \rightarrow ppn \rightarrow p0n \rightarrow 00n \rightarrow p0n \rightarrow ppn \rightarrow pp0$
	$\underline{U}_{S2(00n)}$	$00n \rightarrow p0n \rightarrow ppn \rightarrow pp0 \rightarrow ppn \rightarrow p0n \rightarrow 00n$

IV) werden bei einem Wechsel des Start-RZ nur die nächstliegenden Basis-RZ verwendet. Im Wechsel in den Untersektor IV (\rightarrow IV) ist der RZ \underline{U}_{S1} der Start-RZ, der im Untersektor IV kein nächstliegender Basis-RZ ist. Die Einschaltzeit dieses Basis-RZ wird entsprechend so klein wie möglich gewählt. Als weitere Eigenschaft der vorgeschlagenen Übergangsschaltsequenzen wird festgehalten, dass beim Wechsel zwischen $0nn$ und $pp0$ in allen drei Sequenzen \underline{U}_{S1} oder \underline{U}_{S2} redundant verwendet wird. Für die Schaltsequenzen bei einem Wechsel des Start-RZ nach Tab. 5.3 wird in den Schaltsequenzen \rightarrow Ib und \rightarrow Iib ebenfalls jeweils \underline{U}_{S1} redundant genutzt. Der Vorteil der Verwendung von zwei redundanten kleinen RZ liegt in der Möglichkeit zur Balancierung des NP-Potentials und wird in Kap. 6.4.1 dargestellt.

Tab. 5.2: Schaltsequenzen für den Wechsel der Start-RZ innerhalb des Sektors 1 bei mathematisch positiver Drehrichtung zwischen $0nn$ und $p00$

Schalt- vorgang	Schaltsequenz	RZ
\rightarrow Ib	$0nn \rightarrow 00n \rightarrow 000 \rightarrow p00 \rightarrow pp0$	$\underline{U}_{S1} \rightarrow \underline{U}_{S2} \rightarrow \underline{U}_0 \rightarrow \underline{U}_{S1} \rightarrow \underline{U}_{S2}$
\rightarrow Iib	$0nn \rightarrow 00n \rightarrow p0n \rightarrow p00 \rightarrow pp0$	$\underline{U}_{S1} \rightarrow \underline{U}_{S2} \rightarrow \underline{U}_M \rightarrow \underline{U}_{S1} \rightarrow \underline{U}_{S2}$
\rightarrow IV	$0nn \rightarrow 00n \rightarrow p0n \rightarrow ppn \rightarrow pp0$	$\underline{U}_{S1} \rightarrow \underline{U}_{S2} \rightarrow \underline{U}_M \rightarrow \underline{U}_{L2} \rightarrow \underline{U}_{S2}$

Tab. 5.3: Schaltsequenzen für den Wechsel der Start-RZ innerhalb des Sektors 1 bei mathematisch positiver Drehrichtung zwischen 0nn und 00n

Schaltvorgang	Schaltsequenz	RZ
→ Ib	0nn→00n→000→p00→000→00n	$\underline{U}_{s1} \rightarrow \underline{U}_{s2} \rightarrow \underline{U}_0 \rightarrow \underline{U}_{s1} \rightarrow \underline{U}_0 \rightarrow \underline{U}_{s2}$
→ IIb	0nn→00n→p0n→p00→p0n→00n	$\underline{U}_{s1} \rightarrow \underline{U}_{s2} \rightarrow \underline{U}_M \rightarrow \underline{U}_{s1} \rightarrow \underline{U}_0 \rightarrow \underline{U}_{s2}$
→ IV	0nn→00n→p0n→ppn→p0n→00n	$\underline{U}_{s1} \rightarrow \underline{U}_{s2} \rightarrow \underline{U}_M \rightarrow \underline{U}_{L2} \rightarrow \underline{U}_0 \rightarrow \underline{U}_{s2}$

5.2.3 Mittlere RZ als Start-RZ

Der mittlere RZ kann als Start-RZ einer Schaltsequenz bei Verwendung der nächstliegenden Basis-RZ nur in den Untersektoren II, III und IV verwendet werden. Im Untersektor I muss entsprechend ein anderer Start-RZ verwendet werden, so dass bei Modulationsgraden zwischen $\frac{1}{\sqrt{3}}$ bis $\frac{2}{3}$ ein stetiger Wechsel des Start-RZ zwischen dem mittleren und z.B. dem Null-RZ erfolgen muss. Der mittlere RZ wird für diskontinuierliche Modulationsverfahren als Start-RZ verwendet [176]. Die möglichen Schaltsequenzen für die Untersektoren II, III und IV des Sektors 1 bei diskontinuierlicher Modulation sind in Tab. 5.4 zusammengefasst. Für die Auswahl der Schaltsequenz im Untersektor II kann zur Reduktion der Schaltverluste die Phase mit dem größeren Phasenstrom nicht geschaltet werden. In keiner der Schaltsequenzen werden beide redundanten Schaltzustände eines kleinen RZ verwendet, d.h. eine Balancierung des NP-Potentials (vgl. Kap. 6.4.1) ist bei Verwendung der NTV nicht möglich.

Tab. 5.4: Schaltsequenzen im Sektor 1 für die Untersektoren II, III und IV mit dem mittleren RZ p0n als Start-RZ

Untersektor	Schaltreihenfolge	Nicht-geschaltete Phase
II	p0n → 00n → 0nn → 00n → p0n	c
	p0n → p00 → pp0 → p00 → p0n	a
III	p0n → pnn → 0nn → pnn → p0n	c
IV	p0n → ppn → pp0 → ppn → p0n	a

5.3 Verlustverteilung in Abhängigkeit des Modulationsgrads

Die Schalt- und Durchlassverluste des 3-Level-NPC und des T-Type-Wechselrichters sind in Kap. 4.3 und 4.4 in Abhängigkeit von $\cos \varphi$ und m dargestellt. Hieraus können die kritischen Betriebszustände bei gleichem Phasenstrom für die LHL abgeleitet werden, wie es in [159] für den 3-Level-NPC dargestellt ist. Für diesen und entsprechend für den T-Type-Wechselrichter sind die kritischen Fälle der Verlustverteilung in Tab. 5.5 angegeben.

Tab. 5.5: Kritische Fälle der unsymmetrischen Belastung des 3-Level-NPC nach [159] und des T-Type-Wechselrichters

Fall	$\cos \varphi$	m	stärkste Belastung	
			3-Level-NPC	T-Type-Wechselrichter
A	1 (motorisch)	1,15	äußere IGBTs	äußere IGBTs
B	-1 (generatorisch)	1,15	antiparallele Dioden der äußeren IGBTs	antiparallele Dioden der äußeren IGBTs
C	1 (motorisch)	≈ 0	Clamping-Dioden	antiparallele Dioden der inneren IGBTs
D	-1 (generatorisch)	≈ 0	innere IGBTs	innere IGBTs

Im motorischen Betrieb und maximalem Modulationsgrad m_{\max} treten bei beiden Wechselrichtertopologien und kontinuierlicher Modulation die höchsten Verluste an den äußeren IGBTs auf, da diese hier neben den Schaltverlusten ebenfalls die hohen Durchlassverluste aufweisen. Für den generatorischen Fall gilt diese Überlegung entsprechend für die äußeren antiparallelen Dioden. Bei $m \approx 0$ werden beim 3-Level-NPC insbesondere die Clamping-Dioden und die inneren IGBTs belastet, beim T-Type-Wechselrichter die inneren LHL. Für die Auslegung des Fahrwechselrichters von Elektrofahrzeugen sind beide Betriebspunkte zu beachten. Das Anfahrmoment bei kleinen Geschwindigkeiten hat hierbei besondere Bedeutung und wird daher im folgenden Abschnitt betrachtet.

5.4 Arbeitspunkt Zero-Speed

In diesem Abschnitt werden Möglichkeiten untersucht, die Belastung der einzelnen LHL bei 3-Level-Wechselrichtern im Anfahrmoment zu reduzieren und somit die Belastung auf die LHL aufzuteilen. Nach Kap. 3.1.7 sind für den Betriebspunkt Zero-Speed aufgrund der niedrigen Grundschwingungsfrequenz für die Berechnung der Verlustleistung die Gleichungen des Tiefsetzstellers zu verwenden. Die ungleiche Verlustverteilung bzw. die zu hohe Belastung der Dioden kann durch folgende Maßnahmen verbessert bzw. reduziert werden:

- Reduzierung der Pulsfrequenz und damit der Schaltverluste [159],
- Verwendung von diskontinuierlichen Modulationsverfahren zur Reduktion der Schaltverluste,
- Reduzierung der ZK-Spannung und damit der Schaltverluste und in geringem Maße Verschiebung der Durchlassverluste,
- Verwendung unterschiedlicher Null-RZ mit Null-RZ als Ausgangs-RZ [159], dadurch Verschiebung der Durchlassverluste,

- Verwendung von nicht-nächstliegenden Basis-RZ.

Nach Kap. 5.2 eignen sich die kleinen RZ gut als Start- und End-RZ einer Schaltsequenz, da diese in jedem der vier Untersektoren verwendet werden. Die Standard-Schaltsequenzen für den Untersektor I des Sektors 1 sind bei Verwendung von \underline{U}_{s1} als Start-RZ in Tab. 5.6 im Abschnitt (i) angegeben. Wird im Anfahrzeitpunkt der Null-RZ als Start-RZ verwendet, dann ergeben sich als mögliche Schaltsequenzen die im Abschnitt (ii) der Tab. 5.6 angegebenen Reihenfolgen. Wenn bei kleinem RZ als Start-RZ zur Verlustaufteilung alle drei Null-RZ geschaltet werden sollen, dann können die Schaltsequenzen aus Abschnitt (iii) der Tab. 5.6 verwendet werden. Bei einer Realisierung dieser Schaltreihenfolge sind Start- und Endschaltzustand nicht mehr identisch und die Schaltreihenfolge ist nicht symmetrisch. Der Vorteil gegenüber der Variante mit dem Null-RZ als Start-RZ ist, dass ein Wechsel des Start-RZ in einem Hexagon (vgl. Abb. 5.2a) in Abhängigkeit des Modulationsgrades nicht notwendig ist. Für die Berechnung der Durchlassverluste wird angenommen, dass die Einschaltzeiten der kleinen RZ im Betriebspunkt Zero-Speed vernachlässigbar gegenüber der Einschaltzeit des Null-RZ sind.

Tab. 5.6: Mögliche Schaltsequenzen im Untersektor I des Sektors 1 für den Arbeitspunkt Zero-Speed bei Verwendung des Null-RZ und des rechten kleinen RZ als Start-RZ

	Schaltsequenz	Start-RZ	Start-RZ = End-RZ
(i)	0nn → 00n → 000 → p00 → 000 → 00n → 0nn	\underline{U}_{s1}	ja
	p00 → 000 → 00n → 0nn → 00n → 000 → p00	\underline{U}_{s1}	ja
(ii)	000 → p00 → pp0 → ppp → pp0 → p00 → 000	\underline{U}_0	ja
	000 → 00n → 0nn → nnn → 0nn → 00n → 000	\underline{U}_0	ja
(iii)	0nn → 00n → 000 → p00 → pp0 → ppp → pp0	\underline{U}_{s1}	nein
	0nn → nnn → 0nn → 00n → 000 → p00 → pp0	\underline{U}_{s1}	nein

Aufgrund der geringen Grundschiebungsfrequenz kann für die Verlustanalyse der Schaltsequenzen (ii) und (iii) die betrachtete Periode auf $T_p' = 2 \cdot T_p$ festgelegt werden, so dass in der Schaltsequenz (iii) ebenfalls Start- und Endschaltzustand übereinstimmen. In beiden Schaltsequenzen (ii) und (iii) können alle drei Schaltzustände des Null-RZ zur Verlustaufteilung verwendet werden. Zur Reduktion der Komplexität der Modulation wird die Schaltsequenz (iii) genauer betrachtet, da in dieser eine Verteilung der Verluste möglich ist und der kleine RZ als Start-RZ verwendet wird.

In der ersten Schaltreihenfolge von (iii) ist ein Schaltvorgang, in der zweiten Schaltreihenfolge von (iii) sind drei Schaltvorgänge in der Phase a vorhanden. Damit können die Schaltverluste in der Phase a durch Verwenden der ersten Schaltsequenz von (iii) reduziert werden. Bei Verwendung der Schaltreihenfolgen von (iii) werden unabhängig von der Wahl der Schaltsequenzen die LHL V_{a1} und D_{a5} über zwei Schaltperioden ein- und ausgeschaltet, d.h. die Schaltfrequenz der beiden LHL beträgt $\frac{f_p}{2}$. Die Schaltfrequenz von V_{a2} und D_{a4} ist abhängig von dem Verhältnis der Verwendung der beiden Schaltsequenzen von (iii). Da Start-

und End-RZ bei beiden Schaltreihenfolgen identisch sind, ist eine Aufteilung im Verhältnis $n_{\text{ppp}} : n_{\text{nnn}}$ ($n_{\text{ppp}}, n_{\text{nnn}} \in \mathbb{Z}$) möglich, wenn eine Betrachtung über mehrere Pulsperioden erfolgt. Der Faktor n_{ppp} ist die Anzahl der ersten Schaltsequenz mit dem Schaltzustand ppp, der Faktor n_{nnn} die Anzahl der zweiten Schaltsequenz mit dem Schaltzustand nnn in der betrachteten Zeitperiode $(n_{\text{ppp}} + n_{\text{nnn}}) \cdot T_p$.

5.4.1 3-Level-NPC

In diesem Abschnitt werden die Auswirkungen der Schaltsequenzen nach Tab. 5.6 mit kleinem RZ als Start-RZ im Untersektor I des Sektors 1 für den 3-Level-NPC untersucht. Demzufolge werden die Schaltsequenzen (i) und (iii) betrachtet. Bei Verwendung der Schaltsequenz (i) lassen sich die Ein- und Ausschaltverluste der Phase a unter der Annahme $\bar{I}_a = \hat{I}_a$ und Berücksichtigung der Pulsfrequenz sowie den skalierten Schaltverlustenergien nach den Gln. 3.5 und 3.6 für V_{a1} und nach Gl. 3.3 für D_{a5} berechnen. Mit der Annahme, dass die Einschaltzeiten der kleinen RZ vernachlässigt werden, treten bei Verwendung dieser Schaltsequenzen in der Phase a Durchlassverluste ausschließlich an D_{a5} und V_{a2} auf, die mit den Gln. 5.14 und 5.15 berechnet werden. Im Gegensatz zum 2-Level-VSI (vgl. Kap. 4.2.5) ist eine Aufteilung der Durchlassverluste auf mehrere LHL bei Verwendung der Schaltsequenzen (i) nach Tab. 5.6 nicht möglich, da nur der Null-RZ 000 verwendet wird.

$$P_{\text{con},V_{a2}} = U_{\text{CE},0} \cdot \bar{I}_a + r_{\text{CE}} \cdot \bar{I}_a^2 \quad (5.14)$$

$$P_{\text{con},D_{a5}} = U_{\text{F},0} \cdot \bar{I}_a + r_{\text{F}} \cdot \bar{I}_a^2 \quad (5.15)$$

Für die Analyse der Schaltsequenzen (iii) werden zunächst die Strompfade einer Phase des 3-Level-NPC bei positivem Phasenstrom betrachtet (Abb. 5.3). Werden in diesem Betriebspunkt alle drei Null-RZ geschaltet, dann treten Schaltverluste an V_{x1} , D_{x5} , V_{x2} und D_{x4} auf. Die Durchlassverluste können auf die LHL V_{x1} , V_{x2} , D_{x5} , D_{x3} und D_{x4} verteilt werden. Da für die Ansteuerung der drei Null-RZ zwei Schaltperioden $T_p' = 2 \cdot T_p$ benötigt werden, werden die Einschaltzeiten hierauf normiert. Die normierte Einschaltzeit des Schaltzustandes ppp wird mit d_{ppp} , die des Schaltzustandes 000 mit d_{000} und die des Schaltzustandes nnn mit d_{nnn} bezeichnet. Damit gilt $d_{\text{ppp}} + d_{000} + d_{\text{nnn}} = 1,0$. In Tab. 5.7 ist zusammengefasst, bei welchen Einschaltzeiten Durchlassverluste an den jeweiligen LHL der Phase a auftreten. Bei der Wahl des Verhältnisses $n_{\text{ppp}} : n_{\text{nnn}}$ ist zu berücksichtigen, dass während der ersten Schaltreihenfolge von (iii) die Durchlassverluste nur auf die LHL V_{a1} und D_{a5} aufgeteilt werden können und V_{a2} durchgängig den Laststrom führt. Die Durchlassverluste der LHL können für $i_a > 0$ im Untersektor I des Sektors 1 nach den Gln. 5.16 bis 5.19 bestimmt werden.

$$P_{\text{con},V_{a1}} = d_{\text{ppp}} \cdot (U_{\text{CE},0} \cdot \bar{I}_a + r_{\text{CE}} \cdot \bar{I}_a^2) \quad (5.16)$$

$$P_{\text{con},V_{a2}} = (d_{\text{ppp}} + d_{000}) \cdot (U_{\text{CE},0} \cdot \bar{I}_a + r_{\text{CE}} \cdot \bar{I}_a^2) \quad (5.17)$$

$$P_{\text{con},D_{a5}} = d_{000} \cdot (U_{\text{F},0} \cdot \bar{I}_a + r_{\text{F}} \cdot \bar{I}_a^2) \quad (5.18)$$

$$P_{\text{con},D_{a3},D_{a4}} = d_{\text{nnn}} \cdot (U_{\text{F},0} \cdot \bar{I}_a + r_{\text{F}} \cdot \bar{I}_a^2) \quad (5.19)$$

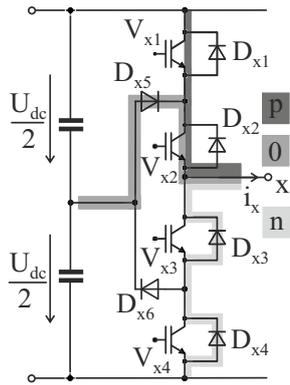


Abb. 5.3: Mögliche Strompfade beim 3-Level-NPC im Arbeitspunkt Zero-Speed und $i_x > 0$

Tab. 5.7: An LHL auftretende Durchlassverluste in Phase a mit $i_a > 0$ beim 3-Level-NPC im Arbeitspunkt Zero-Speed für die normierten Leitzustände d_{ppp} , d_{000} und d_{nnn}

	d_{ppp}	d_{000}	d_{nnn}
$P_{con,V_{a1}}$	x		
$P_{con,V_{a2}}$	x	x	
$P_{con,D_{a3}}$			x
$P_{con,D_{a4}}$			x
$P_{con,V_{a5}}$		x	

In Abb. 5.4 sind die auftretenden Schaltverluste für die Phase a für die beiden Schaltreihenfolgen (iii) aus Tab. 5.6 angegeben. Die LHL V_{a1} und D_{a5} werden unabhängig von der verwendeten Schaltsequenz mit $\frac{f_p}{2}$ geschaltet, so dass sich die Schaltverluste nach den Gln. 5.20 und 5.21 berechnen lassen.

$$P_{sw,V_{a1}} = \frac{f_p}{2} \cdot (E_{on} + E_{off}) \cdot \frac{\bar{I}_a}{I_{V,ref}} \cdot \frac{U_V}{U_{V,ref}} \tag{5.20}$$

$$P_{sw,D_{a5}} = \frac{f_p}{2} \cdot E_{rec} \cdot \left(\frac{\bar{I}_a}{I_{F,ref}} \right)^{0,6} \cdot \left(\frac{U_D}{U_{D,ref}} \right)^{0,6} \tag{5.21}$$

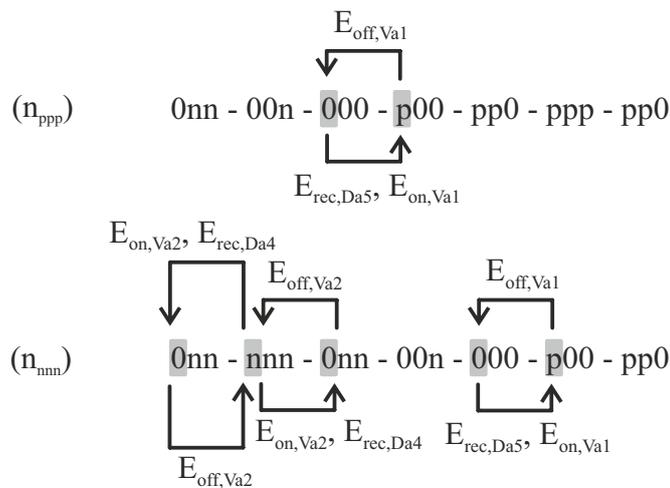


Abb. 5.4: Analyse der Schaltverluste in der Phase a beim 3-Level-NPC im Arbeitspunkt Zero-Speed und Verwendung der Schaltsequenzen (iii) nach Tab. 5.6

Wie in Abb. 5.4 weiter zu erkennen ist, treten an V_{a2} und D_{a5} Schaltverluste nur auf, wenn die zweite Schaltsequenz von (iii) mit dem Schaltzustand nnn verwendet wird. Damit lassen sich die Schaltverluste von V_{a2} nach Gl. 5.22 und von D_{a4} nach Gl. 5.23 berechnen.

$$P_{\text{sw},V_{a2}} = f_p \cdot \frac{n_{\text{nnn}}}{n_{\text{ppp}} + n_{\text{nnn}}} \cdot (E_{\text{on}} + E_{\text{off}}) \cdot \frac{\bar{I}_a}{I_{V,\text{ref}}} \cdot \frac{U_V}{U_{V,\text{ref}}} \quad (5.22)$$

$$P_{\text{sw},D_{a4}} = f_p \cdot \frac{n_{\text{nnn}}}{n_{\text{ppp}} + n_{\text{nnn}}} \cdot E_{\text{rec}} \cdot \left(\frac{\bar{I}_a}{I_{F,\text{ref}}} \right)^{0,6} \cdot \left(\frac{U_D}{U_{D,\text{ref}}} \right)^{0,6} \quad (5.23)$$

5.4.2 T-Type-Wechselrichter

Die Überlegungen für den T-Type-Wechselrichter im Arbeitspunkt Zero-Speed bei Verwendung der Schaltsequenzen (i) und (iii) nach Tab. 5.6 und positivem Phasenstrom in der Phase a sind analog zum 3-Level-NPC (siehe Kap. 5.4.1). Bei Verwendung der Schaltsequenzen (i) treten in der Phase a Durchlassverluste an den LHL V_{a2} und D_{a3} und Schaltverluste an den LHL V_{a1} und D_{a3} auf.

Für die Schaltsequenzen (iii) nach Tab. 5.6 werden die Durchlass- und Schaltverluste für V_{a1} bzw. D_{a4} analog zum 3-Level-NPC nach Gl. 5.16 und Gl. 5.20 bzw. nach Gl. 5.19 und Gl. 5.23 bestimmt. Die Schaltverluste von V_{a2} werden nach Gl. 5.22 und die von D_{a3} nach Gl. 5.21 berechnet. Die Bestimmung der Durchlassverluste des inneren IGBT V_{a2} bei positivem Phasenstrom erfolgt nach Gl. 5.24 und für die innere Diode D_{a3} nach Gl. 5.18.

$$P_{\text{con},V_{a2}} = d_{000} \cdot (U_{\text{CE},0} \cdot \hat{I}_a + r_{\text{CE}} \cdot \hat{I}_a^2) \quad (5.24)$$

5.5 Zusammenfassung

Die RZ-Modulation für den 3-Level-NPC und den T-Type-Wechselrichter wurde in diesem Kapitel dargestellt und die Berechnung der Einschaltzeit in gh-Koordinaten präsentiert. Es wurden die Möglichkeiten der Nutzung unterschiedlicher Start-RZ diskutiert und mögliche Übergangssequenzen bei einem Wechsel des Startschaltzustandes aufgezeigt. Die Belastung der LHL in den kritischen Betriebspunkten wurde für beide Wechselrichtertopologien dargestellt. Für den Arbeitspunkt Zero-Speed wurde bei Verwendung der kleinen RZ als Start-RZ Schaltsequenzen zur besseren Verlustverteilung und damit zur geringeren thermischen Belastung der einzelnen LHL herausgearbeitet.

6 Balancierung des Neutralpunkt-Potentials

Für den 3-Level-NPC und den T-Type-Wechselrichter ist eine Balancierung des NP-Potentials erforderlich. Wie in Abb. 4.4 und Abb. 4.6 dargestellt, besteht der Zwischenkreis der beiden Wechselrichtertopologien aus zwei seriell geschalteten Kapazitäten, deren Mittelpunkt das NP-Potential darstellt. Für einen sicheren Betrieb ist die symmetrische Aufteilung der ZK-Spannung über den beiden Kapazitäten oder die Berücksichtigung der Spannungssymmetrie in der Berechnung der Einschaltzeiten der Basis-RZ essentiell, da andernfalls die Ausgangs- von der Referenzspannung abweicht, sich die Gleichtaktspannung erhöht [170] und es schlimmstenfalls zu einer Zerstörung der Bauelemente kommt. Die Auswirkung einer unbalancierten ZK-Spannung ist für den Sektor 1 in Abb. 6.1a für $u_{C1} > u_{C2}$ und in Abb. 6.1b für $u_{C1} < u_{C2}$ dargestellt. Es ist zu erkennen, dass bei Nichtberücksichtigung eines unbalancierten NP-Spannungspotentials und Verwendung der berechneten Einschaltzeiten eines balancierten Systems der Soll-RZ \underline{U}^* nicht korrekt nachgebildet wird.

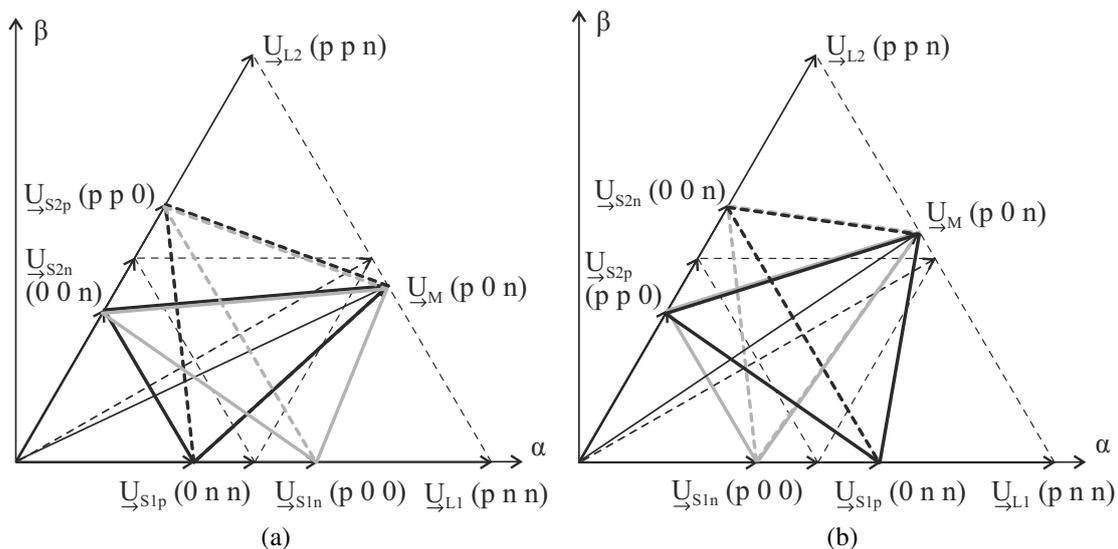


Abb. 6.1: Auswirkung einer ungleichen Aufteilung der ZK-Spannung auf die Basis-RZ bei 3-Level-Wechselrichtern im Sektor 1

- (a) $u_{C1} > u_{C2}$
- (b) $u_{C1} < u_{C2}$

Eine unsymmetrische Spannungsverteilung entsteht durch Bauteil- und Fertigungstoleranzen der Kapazitäten C_1 und C_2 und der LHL sowie durch unsymmetrische Betriebszustände und ungleiche Signallaufzeiten der Ansteuersignale [164, 176, 177]. Außerdem tritt bei einem dreiphasigen Wechselrichter eine Schwingung des NP-Spannungsniveaus mit der dreifachen Frequenz der Grundschwingung auf [178]. Somit kann bei der Spannungsstabilisierung des NP-Potentials zwischen stationärer und dynamischer Abweichung unterschieden werden, wobei beide Abweichungen zu vermeiden sind. Generell kann die Symmetrierung des NP-Potentials auf folgende Arten erfolgen [173, 178]:

- Verwendung von zwei (galvanisch getrennten) DC-Quellen,

- Verwendung einer großen ZK-Kapazität (nur unter Idealbedingung einsetzbar, da eine Spannungsunsymmetrie, verursacht durch transiente Vorgänge, nicht ausgeglichen werden kann [179]),
- Symmetrierungswiderstände im Zwischenkreis, die die Verluste erhöhen,
- Selbst-Balancierung [180] für mittlere Ausgangsfrequenzen, die nicht für dynamische Vorgänge geeignet ist,
- Verwendung eines passiven Booster-Filters an den Phasenausgängen [181],
- Regelung durch Veränderung der trägerbasierten Modulationsfunktion (engl.: *Offset-Injection*), benötigt in Abhängigkeit des Verfahrens die ZK-Spannungen und/oder Ausgangsströme als Messgrößen [182],
- Veränderung der RZ-Modulation (z.B. Aufteilung der Einschaltzeit der kleinen RZ [178], virtueller RZ [183], Substitution des mittleren RZ durch die großen RZ [170]), benötigt in Abhängigkeit des Verfahrens die ZK-Spannungen und/oder Ausgangsströme als Messgrößen,
- Regelung der Totzeiten zur Symmetrierung der ZK-Spannungen [184].

Es ist anzumerken, dass die Möglichkeiten der Balancierung von der vorliegenden Anwendung abhängen. Zwei DC-Quellen stehen nur in den wenigsten Anwendungen zur Verfügung bzw. verursachen ggf. hohe zusätzliche Kosten. Des Weiteren ist die Balancierung Back-To-Back-Anwendungen mit zwei 3-Level-Wechselrichtern einfacher, da hier beide Wechselrichter für die Balancierung verwendet werden können [185]. Anwendungen mit einem 3-Level-Wechselrichter mit großen Modulationsgraden stellen dabei die größte Herausforderung für die Balancierung des NP-Potentials dar [186].

In nicht-transienten Vorgängen können die ZK-Spannungen u_{C1} und u_{C2} in einen Gleich- und einen Wechselanteil entsprechend Gl. 6.1 aufgeteilt werden.

$$U_{dc} = u_{C1} + u_{C2} = \bar{u}_{C1} + \bar{u}_{C2} + \Delta u_{C1} + \Delta u_{C2} \quad (6.1)$$

Die Gleichanteile der ZK-Spannungen \bar{u}_{C1} und \bar{u}_{C2} sind im idealen System im eingeschwungenen Zustand gleich groß. Ein sicherer Betrieb beinhaltet, dass eine Spannungsdifferenz in den Gleichanteilen ausgeglichen wird. Hieraus ist eine Rückführung der Spannungen u_{C1} und u_{C2} erforderlich. Für den Vergleich der Modulationsverfahren im Hinblick auf das NP-Potential wird die Schwankungsbreite des NP-Potentials $\Delta u_{NP,max}$ eingeführt. Diese Größe ist der Spitze-Tal-Wert der Wechselanteile Δu_{C1} und Δu_{C2} .

Für eine beliebige Zeitperiode t' kann die Spannungsdifferenz des NP-Potentials mit Gl. 6.2 berechnet werden, wobei $\Delta u_{C1}(0)$ der Wechselanteil von Δu_{C1} zu Beginn der Periode ist und $C = C_1 = C_2$ gilt.

$$\Delta u_{C1}(t') = -\Delta u_{C2}(t') = \Delta u_{C1}(0) + \frac{1}{C} \int_{t=0}^{t'} i_{NP}(t) dt \quad (6.2)$$

Für $\Delta u_{C1}(0) = 0$ beschreibt Gl. 6.2 damit die durch den NP-Strom verursachte Spannungsdifferenz der ZK-Spannungen. Für ein symmetrisches, dreiphasiges System gilt für eine Grundswingungsperiode $\bar{i}_{NP} = 0$, so dass die Spannungswerte zu Beginn und am Ende der Grundswingungsperiode gleich groß sind.

Im Folgenden wird die Auswirkung der Basis-RZ auf den NP-Strom in Anlehnung an [178] betrachtet. Die einzelnen Basis-RZ unterscheiden sich in ihrer Auswirkung auf das NP-Potential [187]: Die großen RZ und der Null-RZ haben keinen Einfluss auf das NP-Potential, die kleinen und mittleren RZ hingegen beeinflussen dieses. Für den Sektor 1 ist in Abb. 6.2a die Auswirkung für den Schaltzustand 0nn auf das NP-Potential, in der Abb. 6.2b für den Schaltzustand p00 und in der Abb. 6.2c für den Schaltzustand p0n dargestellt. Im Schaltzustand 0nn gilt $i_{NP} = i_a$: für $i_a > 0$ wird C_1 geladen und C_2 entladen, für $i_a < 0$ wird C_1 entladen und C_2 geladen. Dieser RZ wird als positiver kleiner RZ \underline{U}_{Sp} bezeichnet. Der Schaltzustand p00 ist spiegelbildlich zum Schaltzustand 0nn, es gilt $i_{NP} = -i_a$. Dieser RZ wird daher als negativer kleiner RZ \underline{U}_{Sn} bezeichnet. Im Schaltzustand p0n ist die Phase b mit dem Neutralpunkt verbunden und es gilt $i_{NP} = i_b$.

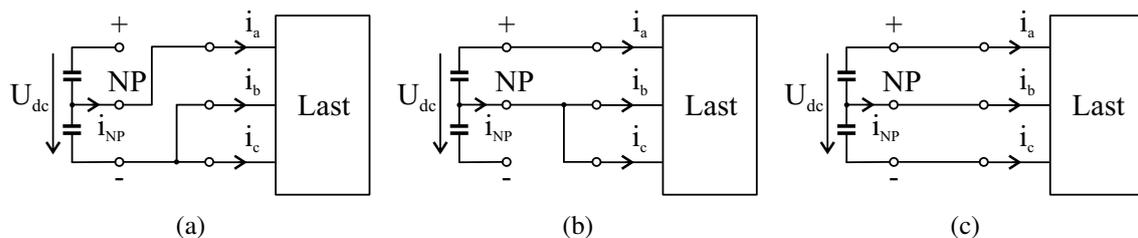


Abb. 6.2: Analyse der Auswirkung der kleinen und des mittleren RZ im Sektor 1 auf das NP-Potential

- (a) Schaltzustand 0nn
- (b) Schaltzustand p00
- (c) Schaltzustand p0n

Für die einzelnen Basis-RZ sind die Auswirkungen auf den NP-Strom in Tab. 6.1 zusammengefasst [178]. Bei einer symmetrischen Aufteilung der Einschaltzeiten der kleinen RZ haben diese keinen Einfluss auf das NP-Potential. Für den mittleren RZ gibt es jedoch keinen redundanten Basis-RZ, so dass bereits an dieser Stelle festgehalten werden kann, dass die NP-Variation insbesondere vom mittleren RZ beeinflusst wird.

Generell kann die Ausbalancierung der ZK-Spannung als gelöstes Problem angesehen werden, jedoch haben die einzelnen Verfahren Nachteile und eignen sich unterschiedlich gut für verschiedene Anwendungen und Randbedingungen. Daher werden zunächst die Anforderungen an das NP-Balancing im Elektrofahrzeug und die Randbedingungen der Untersuchung in Kap. 6.1 definiert. Die Auslegung der ZK-Kapazität von 3-Level-Wechselrichtern wird in Kap. 6.2 betrachtet. In Kap. 6.3 wird eine Literaturübersicht gegeben und ein Verfahren für den Vergleich ausgewählt. Das ausgewählte Verfahren wird dann in Kap. 6.4 ausführlich vorgestellt. In Kap. 6.5 wird ein neues Verfahren zur Balancierung beschrieben, das in Kap. 6.6 dem ausgewählten Verfahren gegenübergestellt wird.

Tab. 6.1: NP-Strom i_{NP} in Abhängigkeit vom geschalteten Basis-RZ nach [178]

Sektor	Positiver RZ \underline{U}_{Sp}	i_{NP} bei \underline{U}_{Sp}	Negativer RZ \underline{U}_{Sn}	i_{NP} bei \underline{U}_{Sn}	\underline{U}_M	i_{NP} bei \underline{U}_M
1 & 6	0nn	i_a	p00	$-i_a$	p0n	i_b
2 & 1	pp0	i_c	00n	$-i_c$	0pn	i_a
3 & 2	n0n	i_b	0p0	$-i_b$	np0	i_c
4 & 3	0pp	i_a	n00	$-i_a$	n0p	i_b
5 & 4	nn0	i_c	00p	$-i_c$	0np	i_a
6 & 5	p0p	i_b	0n0	$-i_b$	pn0	i_c

Die simulativen Untersuchungen werden mit MATLAB/ Simulink und PLECS durchgeführt. Das verwendete Simulationsmodell für die Untersuchung der NP-Balancierungsproblematik ist in Abb. 6.3 dargestellt. Die Maschine wird durch die Motorspannung u_{Motor} , die Motorinduktivität L_{Motor} und den Wicklungswiderstand des Motors R_{Motor} nachgebildet. Abhängig vom zu untersuchenden Modulationsgrad m wird die Motorspannung eingestellt, die Werte L_{Motor} und R_{Motor} werden nicht verändert. Für den Motor wird eine Nennscheinleistung von 22,2 kVA und eine Nennspannung von 459 V angenommen. Die vom Maschinendesign abhängige Motorinduktivität wird zu $L_{Motor} = 0,75 \text{ mH} = 0,086 \text{ pu}$ gewählt. Anzumerken ist, dass die Stromharmonischen nur einen geringen Einfluss auf die NP-Balancierungsverfahren haben und damit die Verfahren auch bei anders ausgelegten Maschinen anwendbar sind. Eine Variation von L_{Motor} bewirkt eine Veränderung der Stromwelligkeit, der Einfluss auf die NP-Balancierungsverfahren kann bei sinusförmigen Stromverläufen vernachlässigt werden. Es wird Regular-Sampling mit Abtastung der rückgeführten Größen in der Mitte der Pulsperiode eingesetzt.

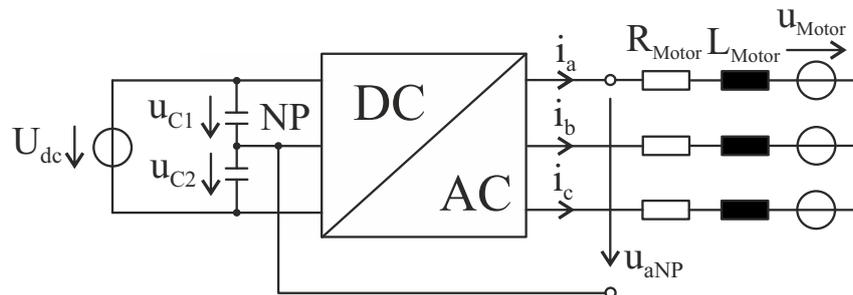


Abb. 6.3: Simulationsmodell für die Untersuchung der NP-Balancierungsproblematik von 3-Level-Wechselrichtern

6.1 Anforderung an die NP-Balancierung im Elektrofahrzeug

Die Anforderungen an die NP-Balancierung im Elektrofahrzeug sind abhängig von der Struktur des Zwischenkreises. Die folgenden Konfigurationen sind grundsätzlich realisierbar:

- direkte Verbindung zwischen Batterie und Wechselrichter mit einer ZK-Spannung
- direkte Verbindung zwischen Batterie und Wechselrichter mit zwei ZK-Spannungen
- Verwendung eines einstufigen DC/DC-Wandlers und damit einer ZK-Spannung
- Verwendung eines 3-Level-DC/DC-Wandlers mit zwei ZK-Spannungen

Bei der letztgenannten Konfigurationsmöglichkeit kann die NP-Balancierung durch den 3-Level-DC/DC-Wandler erfolgen. Bei der Variante mit einer Batterie mit zwei herausgeführten Spannungen wird das NP-Potential durch die Batteriespannungen balanciert. Hier kann die NP-Balancierung durch den 3-Level-Wechselrichter beispielsweise mit ins Batteriemanagement eingebunden werden. In den anderen beiden Varianten ist bei einer reduzierten ZK-Kapazität eine sichere NP-Balancierung in jedem Betriebspunkt, d.h. sowohl im stationären als auch im dynamischen Betrieb, sicherzustellen. Dieser Anwendungsfall wird im Folgenden betrachtet.

Wie in Kap. 2.3.3 dargestellt, wird der Arbeitsbereich der Maschine in den Spannungsstell- und den Feldschwächbereich unterteilt. In beiden Arbeitsbereichen ist eine Balancierung des NP-Potentials sowohl im Motor- als auch im Generatorbetrieb erforderlich. Setzt man eine Regelreserve von 15 % bei RZ-Modulation voraus, dann ergibt sich der maximale, stationäre Modulationsgrad zu $m = 1,0$. Für größere Modulationsgrade ist eine Balancierung des NP-Potentials für dynamische Vorgänge sicherzustellen, jedoch ist in diesem Arbeitsbereich die Qualität der Umrichter Ausgangsspannungen und -ströme aufgrund der kurzen Zeitdauer sekundär. Wie im folgenden Abschnitt gezeigt wird, ist die Möglichkeit der NP-Balancierung abhängig vom Modulationsgrad m , von der elektrischen Ausgangsfrequenz f_{el} und vom Verschiebungsfaktor $\cos \varphi$. Zu berücksichtigen ist, dass bei der PMSM unterschiedliche Regelungsstrategien anwendbar sind, die motorausgangsseitig die gleiche Drehzahl und ein gleiches Drehmoment stellen, sich aber in den elektrischen Größen wie Effektivwert der Ausgangsspannung und -ströme, dem $\cos \varphi$, den auftretenden Verlusten und den Oberschwingungsanteilen unterscheiden (vgl. Kap. 2.3.3). Folglich kann durch die Maschinenregelung der $\cos \varphi$ beeinflusst werden, um z.B. eine einfachere Balancierung des NP-Potentials zu ermöglichen. Die Berechnung der dimensionslosen Größen im pu-System ist im Anhang in Kap. 10.2 dargestellt.

In Abb. 6.4 sind die zeitlichen Verläufe von u_{C1} und u_{C2} für $\cos \varphi = 0,9$ und $f_p = 20 \text{ kHz}$ für zwei verschiedene Betriebspunkte mit unterschiedlicher Ausgangsfrequenz dargestellt. Für die Betrachtung wird eine Motorinduktivität $L_{\text{Motor}} = 0,086 \text{ pu}$ verwendet (vgl. Kap. 10.2 im Anhang). Die Schwankungsbreite des NP-Potentials $\Delta u_{\text{NP,max}}$ ist für $f_{el} = 200 \text{ Hz}$ geringer als für $f_{el} = 50 \text{ Hz}$, da die Zeitperiode t' nach Gl. 6.2, in der die jeweiligen Basis-RZ verwendet werden, auf ein Viertel reduziert ist. In Abb. 6.5a ist die Schwankungsbreite $\Delta u_{\text{NP,max}}$ bei $f_{el} = 200 \text{ Hz}$ für verschiedene Modulationsgrade gezeigt, in Abb. 6.5b wird f_{el} linear in

dem Frequenzbereich $f_{el} = 20 - 200\text{Hz}$ mit m variiert. Hierdurch wird der (reale) Zusammenhang zwischen Drehzahl und Spannung einer Maschine berücksichtigt. Für alle m gilt, dass die Schwankungsbreite des NP-Potentials mit abnehmender ZK-Kapazität zunimmt. Bei gleicher Ausgangsfrequenz f_{el} nimmt die maximale Schwankungsbreite $\Delta u_{NP,max}$ mit steigendem m bis $m = 0,5$ zu und für $m > 0,5$ zunächst wieder ab. Für $m = 1,0$ tritt eine größere Schwankungsbreite als für $m = 0,9$ auf. Der Grund für die hohe Schwankungsbreite im Modulationsgradbereich 0,3 bis 0,7 resultiert aus der Zusammensetzung der Schaltreihenfolge in den Untersektoren I und II: In diesem Modulationsgradbereich sind im Wesentlichen die kleinen RZ geschaltet und bei diesen werden immer nur von einem der beiden kleinen Basis-RZ beide redundanten RZ in einer Schaltperiode verwendet (vgl. Tab. 5.1 in Kap. 5.2). Hieraus folgt, dass der jeweils andere kleine RZ nicht redundant verwendet wird und damit eine Spannungsunsymmetrie verursacht. Bei Berücksichtigung einer proportionalen Abhängigkeit von Spannungsamplitude und Drehzahl (Abb. 6.5b) ist zu erkennen, dass mit größer werdendem Modulationsgrad $\Delta u_{NP,max}$ grundsätzlich kleiner wird. Auch in dieser Betrachtung gilt, dass die Schwankungsbreite des NP-Potentials für $m = 1,0$ größer ist als für $m = 0,9$.

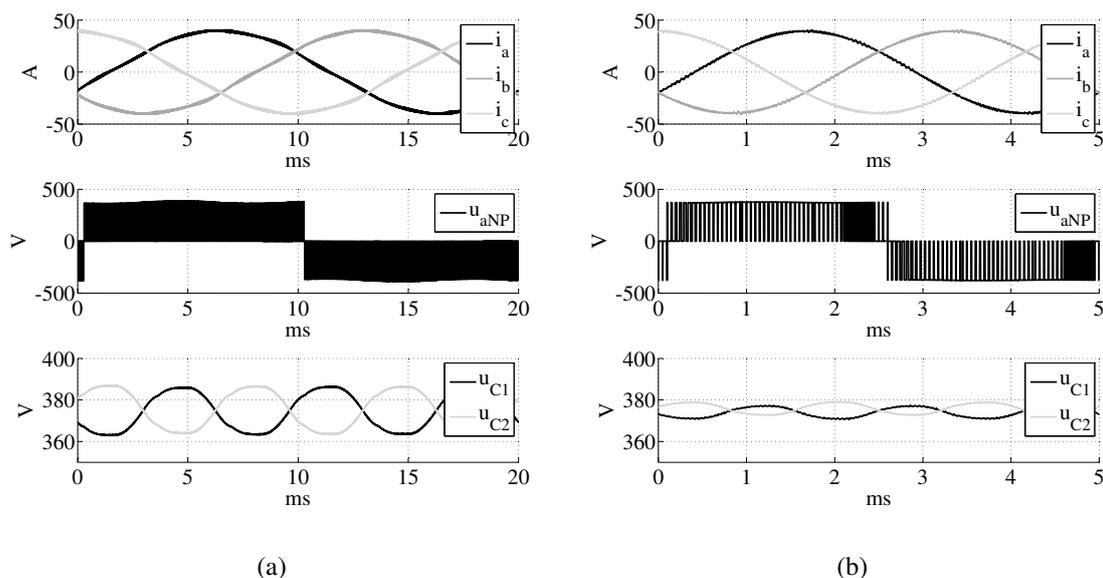


Abb. 6.4: Analyse der Auswirkung der Grundswingungsfrequenz auf die zeitlichen Verläufe der ZK-Spannungen u_{C1} und u_{C2} mit $U_{dc} = 750\text{V}$, $C_{dc} = 150\mu\text{F} = 4,65\text{pu}$, $\cos\varphi = 0,9$, $L_{Motor} = 0,75\text{mH} = 0,086\text{pu}$ und $f_p = 20\text{kHz}$

(a) $f_{el} = 50\text{Hz}$, $m = 0,25$

(b) $f_{el} = 200\text{Hz}$, $m = 1,0$

Im Folgenden werden die gesteuerte und die geregelte NP-Spannungsbilanzierung betrachtet. Für die gesteuerte Spannungsbilanzierung werden die drei Phasenströme genutzt, um das NP-Potential zu stabilisieren. Bei ausschließlicher Verwendung dieses Verfahrens erfolgt jedoch keine Rückführung der Spannungsaufteilung der ZK-Spannungen über C_1 und C_2 , so dass als Erweiterung der gesteuerten Variante die geregelte NP-Balancierung verwendet wird. Das Prinzipbild ist in Abb. 6.6 dargestellt.

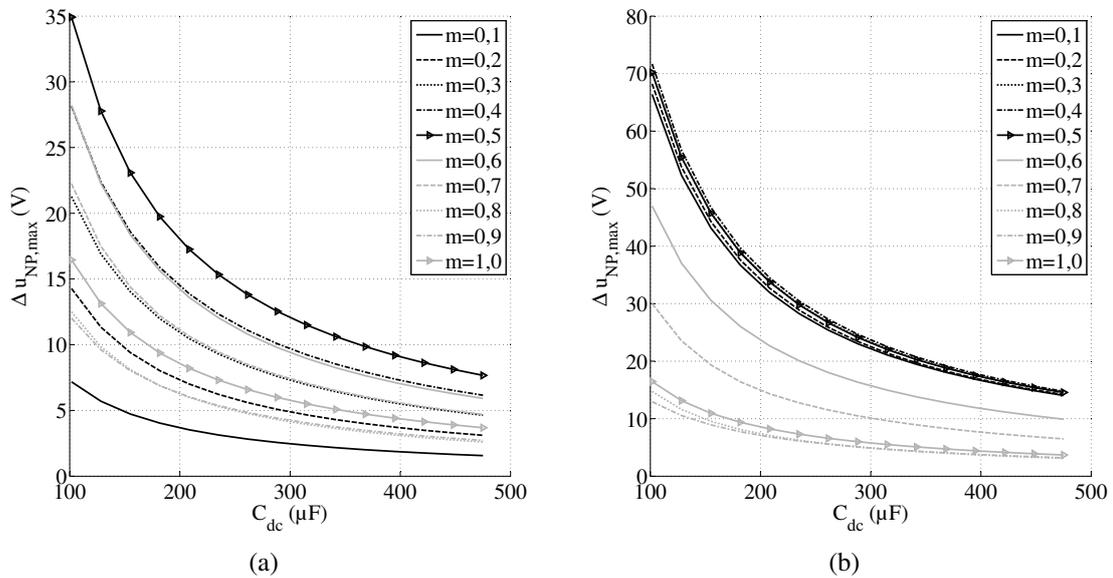


Abb. 6.5: Darstellung der Schwankungsbreite des NP-Potentials für unterschiedliche C_{dc} und m mit $U_{dc} = 750 \text{ V}$, $\hat{I}_x = 39,5 \text{ A}$, $\cos \varphi = 0,9$ und $L_{\text{Motor}} = 0,75 \text{ mH} = 0,086 \text{ pu}$
 (a) $f_{el} = 200 \text{ Hz}$
 (b) $f_{el} = m \cdot 200 \text{ Hz}$

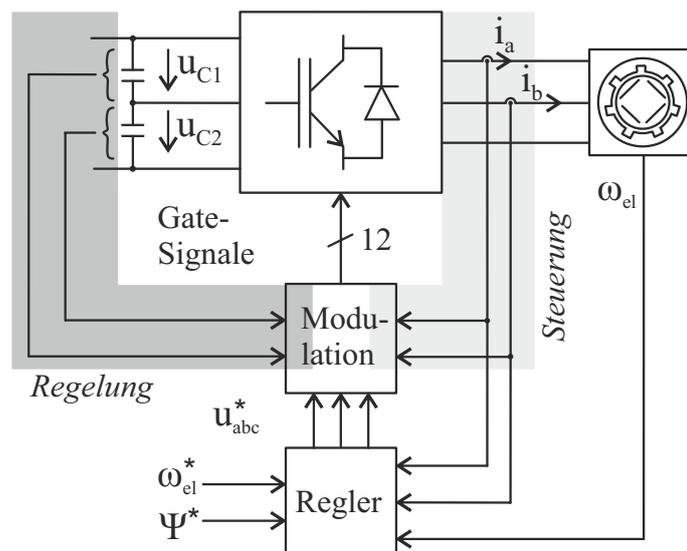


Abb. 6.6: Konzept der Steuerung durch Rückführung der Phasenströme und der Regelung durch Rückführung der Phasenströme und ZK-Spannungen für 3-Level-Wechselrichter

6.2 Auslegung der ZK-Kapazität bei 3-Level-Wechselrichtern

Auf die generelle Auslegung der ZK-Kapazität in Wechselrichtern wurde in Kap. 3.2 eingegangen. In diesem Abschnitt wird die Auslegung der ZK-Kapazität für 3-Level-Wechselrichter im Vergleich zum 2-Level-VSI dargestellt. Für einen sinusförmigen Ausgangsstrom und eine konstante ZK-Spannung ergibt sich der Effektivwert des Kondensatorstromes \tilde{i}_C für einen 2-Level-VSI nach Gl. 6.3 [188].

$$\tilde{i}_C = \hat{I}_x \cdot \sqrt{m \cdot \left(\frac{\sqrt{3}}{4 \cdot \pi} + \cos^2 \varphi \left(\frac{\sqrt{3}}{\pi} - \frac{9}{16} \cdot m \right) \right)} \quad (6.3)$$

Diese Gleichung ist nach [137] ebenfalls für die Berechnung der Kondensatorströme des 3-Level-NPC und damit auch des T-Type-Wechselrichters gültig. Hierbei wird die Auswirkung einer NP-Balancierung auf den Effektivwert der Kondensatorströme vernachlässigt. Der Effektivwert des Kondensatorstromes und damit in erster Näherung die Temperatur und Verluste des Kondensators sind abhängig vom Modulationsgrad m , der Phasenverschiebung zwischen Strom und Spannung φ und dem Phasenstrom. Die Kapazität und die Pulsfrequenz f_p haben hingegen keinen Einfluss auf \tilde{i}_C . Für den Vergleich werden im 2-Level-VSI zur Erreichung der ZK-Spannung zwei Kondensatoren seriell geschaltet. Eine genauere Bestimmung der Kondensatorverluste kann durch Berücksichtigung der Frequenzabhängigkeit erfolgen. Hierzu muss der Verlustanteil jeder Harmonischen unter Berücksichtigung der Frequenzabhängigkeit des ESR-Wertes berechnet werden [137].

Für den 2-Level-VSI kann anstelle von zwei seriell geschalteten Kondensatoren einer einer höheren Sperrspannungsklasse verwendet werden. Unter Annahme desselben ZK-Kapazitätswertes ist in diesem Fall für die 3-Level-Wechselrichter im Vergleich zum 2-Level-VSI mit einem Kondensator eine um den Faktor vier höhere Gesamtkapazität notwendig. Das Volumen der ZK-Kapazität der 3-Level-Wechselrichter wird im Vergleich zum 2-Level-VSI mit einem Kondensator abgeschätzt: Unter Berücksichtigung von Gl. 3.11 aus Kap. 3.2 ergibt sich aufgrund der notwendigen höheren Gesamtkapazität für die 3-Level-Wechselrichter ein um den Faktor 2,3 bis 3,0 größeres Volumen. Gleichzeitig reduziert sich aufgrund der Halbierung der Kondensatornennspannung das Volumen der ZK-Kondensatoren um den Faktor 0,69 bis 0,53 nach Gl. 3.12. Mit diesen Annahmen liegt das Volumen der ZK-Kondensatoren bei gleicher ZK-Gesamtkapazität für 3-Level-Wechselrichter zwischen 71,3 % bis 141 % des 2-Level-VSI mit einem Kondensator. Damit wird der Unterschied zwischen den Volumen der ZK-Kondensatoren im Wesentlichen durch die Auslegung des Kondensatorherstellers und nicht durch die Wahl der betrachteten Wechselrichtertopologie bestimmt.

Für die 3-Level-Wechselrichter ist zusätzlich die Auswirkung der Dimensionierung der ZK-Kapazität auf die Balancierung des NP-Potentials in allen Arbeitspunkten zu betrachten. Auf die Möglichkeiten der NP-Balancierung und die resultierende Schwankungsbreite des NP-Potentials $\Delta u_{NP,max}$ in Abhängigkeit der Gesamtkapazität C_{dc} wird im Folgenden eingegangen.

6.3 Stabilisierungsverfahren und Auswahl der Referenzverfahren

In diesem Abschnitt werden die wesentlichen, in der Literatur aufgeführten Verfahren zur Stabilisierung des NP-Potentials dargestellt und anhand der Angaben in den Veröffentlichungen bewertet. Für die Balancierung werden ausschließlich Verfahren betrachtet, die eine Anpassung der Modulation vornehmen und damit keine zusätzliche Hardware benötigen. Auf Basis dieser Bewertung werden für die Untersuchung geeignete Verfahren ausgewählt und für die Anwendung sinnvolle Erweiterungen der bekannten Verfahren aufgezeigt.

Die Balancierung des NP-Potentials kann sowohl bei trägerbasierter Modulation als auch bei RZ-Modulation erfolgen, wobei grundsätzlich die beiden Modulationsverfahren ineinander überführbar sind [160]. Die Balancierung des NP-Potentials für trägerbasierte Verfahren für unterschiedliche Anwendungen sind beispielsweise in [185, 186, 189, 190, 191, 192, 193, 194] angegeben. Im Rahmen dieser Arbeit werden ausschließlich NP-Balancierungsverfahren basierend auf der RZ-Modulation betrachtet, da die Platzierung der Schaltzeiten in der Pulsperiode auch bei unsymmetrischen Schaltreihenfolgen frei gewählt werden kann.

In Abb. 5.2b ist die Aufteilung des Sektors 1 in vier Untersektoren gezeigt, wenn jeweils die drei nächstliegenden Basis-RZ verwendet werden. Die Aufteilung in die gezeigten Untersektoren I, II, III und IV ist der gängigste Ansatz (vgl. Kap. 5.1), da aufgrund der Verwendung der drei nächstliegenden Basis-RZ der THD-Wert der Ausgangsspannung am geringsten ist. Die einfachste Möglichkeit zur Balancierung des NP-Potentials ist durch die Aufteilung der Einschaltzeiten der kleinen RZ gegeben [175], die in Kap. 6.4.1 dargelegt wird. Die Balancierung bei diesem Verfahren kann sowohl durch eine Rückführung der Phasenströme oder der Phasenströme und der ZK-Spannungen erfolgen [195]. In [187] werden die Spannungen u_{C1} und u_{C2} in der Berechnung der Einschaltzeiten der Basis-RZ (vgl. Abb. 6.1) berücksichtigt, so dass auch für $u_{C1} \neq u_{C2}$ eine korrekte Nachbildung des Soll-RZ möglich ist.

Eine weitere Möglichkeit besteht in der Verwendung eines Hysterese-Reglers für die Balancierung der ZK-Spannungen bei Verwendung der nächstliegenden Basis-RZ [11]. Der NP-Balancierungsalgorithmus wird für einen 3-Level-Antriebswechselrichter für Elektrofahrzeuge vorgeschlagen. Für die Balancierung werden die redundanten kleinen RZ verwendet, so dass die NP-Balancierungsgrenzen identisch sind. Es werden in Abhängigkeit des Verhältnisses von u_{C1} und u_{C2} die in Tab. 6.2 angegebenen Schaltreihenfolgen für den Sektor 1 verwendet, die Überlegungen für die anderen Sektoren sind analog und können [11] entnommen werden. Es ist zu erkennen, dass im Untersektor II beim Wechsel des Schaltzustandes zwei Phasen gleichzeitig geschaltet werden müssen.

Die Balancierung des NP-Potentials ist bei Modulationsverfahren, die ausschließlich die NTV verwenden, nicht in jedem Betriebspunkt möglich [178]. Daher sind für die Balancierung des NP-Potentials in der Literatur drei alternative Einteilungen eines Sektors in Untersektoren vorgeschlagen. Bei diesen Verfahren werden nicht mehr die nächstliegenden Basis-RZ zur Nachbildung von \underline{U}_*^* verwendet, so dass sich der THD-Wert erhöht. In Abb. 6.7a ist die Aufteilung des Sektors 1 in fünf Untersektoren 1v, 2v, 3v, 4v und 5v (v: virtuell) bei Verwendung des Konzeptes des virtuellen RZ nach [183] gezeigt. Die virtuellen RZ werden

Tab. 6.2: Schaltsequenzen für den Sektor 1 bei der NP-Hysterese-Regelung nach [11]

Untersektor	Verhältnis der ZK-Spannungen	Schaltsequenz
I	$u_{C1} \geq u_{C2}$	000 → p00 → pp0 → p00 → 000
	$u_{C1} < u_{C2}$	nnn → 0nn → 00n → 0nn → nnn
II	$u_{C1} \geq u_{C2}$	p00 → pp0 → p0n → pp0 → p00
	$u_{C1} < u_{C2}$	0nn → 00n → p0n → 00n → 0nn
III	$u_{C1} \geq u_{C2}$	p00 → p0n → ppn → p0n → p00
	$u_{C1} < u_{C2}$	0nn → pnn → p0n → pnn → 0nn
IV	$u_{C1} \geq u_{C2}$	pp0 → ppn → p0n → ppn → pp0
	$u_{C1} < u_{C2}$	00n → p0n → ppn → p0n → 00n

so gewählt, dass der NP-Strom für jeden virtuellen RZ null ist. Hierdurch kann unabhängig vom Modulationsgrad und vom Phasenwinkel das NP-Potential stabilisiert werden. Einzige Voraussetzung für das Verfahren ist, dass die Summe der drei Phasenströme null ist. Ein Nachteil dieses Verfahrens ist die aufwendige Realisierung der Regelung des NP-Potentials [196]. Das Verfahren wird in Kap. 6.4.2 als Referenzverfahren vorgestellt.

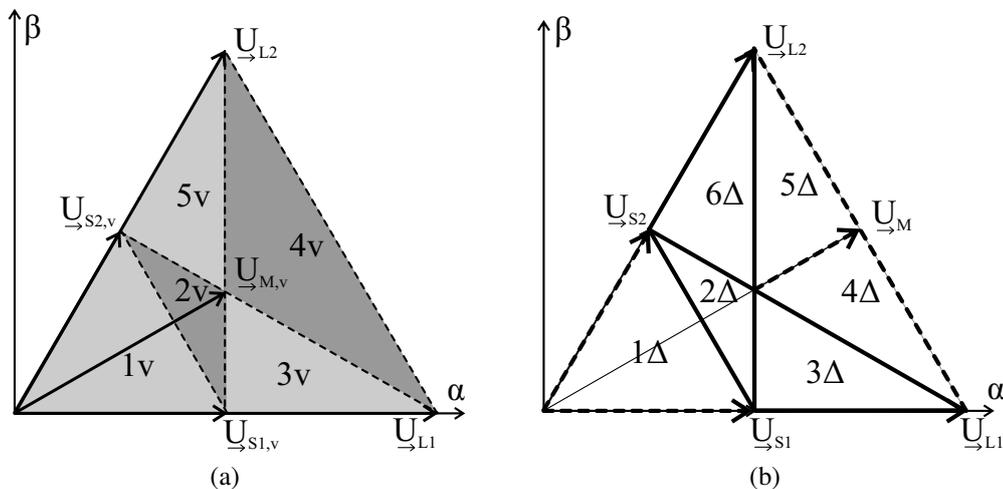
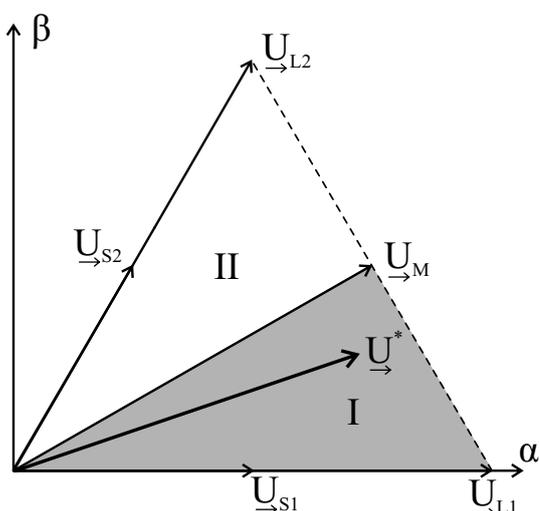


Abb. 6.7: Aufteilung des Sektors 1 in Untersektoren für
 (a) RZ-Modulation nach [183] in fünf Untersektoren
 (b) RZ-Modulation nach [197] in sechs Untersektoren

Eine weitere Einteilung des Sektors 1 in sechs Untersektoren ist in Abb. 6.7b für das Verfahren nach [197] angegeben, bei dem auch eine NP-Balancierung im Übermodulationsbereich möglich ist. Daher wird in [197] die Einteilung in sechs Untersektoren nur für $m > 0,6923$ betrachtet; für kleinere m werden die nächstliegenden Basis-RZ verwendet. Es wird exemplarisch der Untersektor 4Δ betrachtet. In diesem Untersektor werden die RZ \underline{U}_{S1} (p00 und 0nn), \underline{U}_{L1} (pnn) und \underline{U}_{L2} (ppn) zur Nachbildung des Soll-RZ \underline{U}_* verwendet. Bei der Rea-

lisierung der Schaltreihenfolge müssen dann entweder zwei Phasen gleichzeitig geschaltet werden oder es muss ein direkter Wechsel zwischen p und n stattfinden, um ausschließlich die drei genannten Basis-RZ zu schalten. Letzteres ist insbesondere für den NPC aufgrund der Aufteilung der ZK-Spannung über den LHL im dynamischen Schaltvorgang kritisch (vgl. Kap. 4.3). Daher wird dieses Verfahren nicht weiter berücksichtigt.

In [198] wird das RZ-Diagramm in insgesamt 12 Sektoren eingeteilt, wodurch jeder Sektor des ursprünglichen RZ-Hexagons in zwei Untersektoren nach Abb. 6.8 unterteilt wird. Die vier möglichen Schaltsequenzen im Untersektor I sind in Tab. 6.3 angegeben. Der Start- und End-RZ ist jeweils der Null-RZ 000, für die Schaltsequenzen (3) und (4) kann zusätzlich noch der kleine RZ verwendet werden. Bei diesem NP-Balancierungsverfahren wird insbesondere bei hohen Modulationsgraden die Ausgangsstromwelligkeit erhöht, da hier der Null-RZ geschaltet wird. Außerdem muss in Schaltsequenz (4) zwischen p und n geschaltet werden, was beim 3-Level-NPC nicht direkt möglich ist und somit die Anzahl der Schaltaktionen erhöht. Aus diesen Gründen wird dieses Verfahren nicht weiter betrachtet.



Tab. 6.3: Schaltsequenzen des Verfahrens nach [198] im Sektor 1

Schaltsequenz	
(1)	000 → pp0 → p00 → 000
(2)	000 → 0nn → 00n → 000
(3)	000 → pnn → p0n → 000
(4)	000 → pnn → ppn → 000

Abb. 6.8: Aufteilung des Sektor 1 in zwei Untersektoren nach [198]

Aufgrund der erhöhten Ausgangsstromwelligkeit bei Verwendung von NP-Balancierungsverfahren, die nicht die nächstliegenden Basis-RZ verwenden, wird in [199, 200] die Verwendung von Hybrid-NP-Balancierungsverfahren vorgeschlagen: Solange eine Balancierung des NP-Potentials mit den kleinen RZ möglich ist, werden die nächstliegenden Basis-RZ für die Modulation verwendet. Ist die NP-Balancierung nicht mehr möglich, dann wird eines der Verfahren eingesetzt, das die Balancierung mit nicht-nächstliegenden Basis-RZ (in [199] das Verfahren des virtuellen RZ) realisiert. In [194] ist ein hybrides Verfahren für trägerbasierte Modulation vorgestellt. Der Vorteil von hybriden Verfahren ist, dass nicht in jedem Betriebspunkt eine Erhöhung der Stromwelligkeit aufgrund der Verwendung der nicht-nächstliegenden Basis-RZ akzeptiert werden muss.

Als weiteres Kriterium für den Vergleich der Balancierungsverfahren sind die Systemverluste zu analysieren. Für das Verfahren des virtuellen RZ nach [183] ist zwar eine größe-

re Anzahl an Schalthandlungen pro Schaltperiode notwendig, jedoch verursachen diese zusätzlichen Schalthandlungen nur geringfügig höhere Verluste [196]. In [171] sind die Auswirkungen unterschiedlicher NP-Balancierungsverfahren auf den Wirkungsgrad untersucht. Insbesondere mit abnehmendem $\cos \varphi$ kann durch das in [171] vorgeschlagene Verfahren der Wirkungsgrad gegenüber einem Hysterese-Verfahren gesteigert werden.

Im folgenden Abschnitt werden zwei Verfahren zur Balancierung des NP-Potentials vorgestellt: die Balancierung durch Aufteilung der Einschaltzeit der kleinen RZ und das Verfahren des virtuellen RZ.

6.4 Bekannte NP-Balancierungsverfahren

In diesem Abschnitt werden die in Kap. 6.3 für die Untersuchung ausgewählten NP-Balancierungsverfahren vorgestellt. Der Einfluss auf die Gleichtaktspannung wird hierbei nicht analysiert, da für die sichere Anwendung die Balancierung des NP-Potentials Priorität hat.

6.4.1 Balancierung durch Aufteilung der Einschaltzeiten der kleinen RZ

Die einfachste Möglichkeit zur NP-Balancierung bei RZ-Modulation stellt die Aufteilung der Einschaltzeit des redundanten kleinen RZ dar. Ausgehend von Abb. 5.2b kann der NP-Strom i_{NP} jeweils für die vier Untersektoren nach den Gln. 6.4 bis 6.7 berechnet werden [178].

$$i_{NP,I} = m_{S1} \cdot d_{S1} \cdot i_{S1} + m_{S2} \cdot d_{S2} \cdot i_{S2} \quad (6.4)$$

$$i_{NP,II} = d_M \cdot i_M + m_{S1} \cdot d_{S1} \cdot i_{S1} + m_{S2} \cdot d_{S2} \cdot i_{S2} \quad (6.5)$$

$$i_{NP,III} = d_M \cdot i_M + m_{S1} \cdot d_{S1} \cdot i_{S1} \quad (6.6)$$

$$i_{NP,IV} = d_M \cdot i_M + m_{S2} \cdot d_{S2} \cdot i_{S2} \quad (6.7)$$

Die auf die Pulsperiodendauer T_p normierten Einschaltzeiten der jeweiligen Basis-RZ d_0 , d_{S1} , d_{S2} , d_M , d_{L1} und d_{L2} und der Aufteilungsfaktor der Einschaltzeiten der redundanten RZ m_{S1} und m_{S2} für den ersten Sextanten sind in den Gln. 6.8 bis 6.12 definiert. Für die anderen Sektoren ist die Definition identisch, die positiven und negativen kleinen RZ ergeben sich nach Tab. 6.1. Die Variablen m_{S1} und m_{S2} sind in dem Bereich $[-1, +1]$ definiert.

$$d_{S1} + d_{S2} + d_M + d_{L1} + d_{L2} + d_0 = 1 \quad (6.8)$$

$$d_{S1(p00)} = (1 - m_{S1}) \cdot \frac{d_{S1}}{2} \quad (6.9) \quad d_{S1(0nn)} = (1 + m_{S1}) \cdot \frac{d_{S1}}{2} \quad (6.10)$$

$$d_{S2(00n)} = (1 - m_{S2}) \cdot \frac{d_{S2}}{2} \quad (6.11) \quad d_{S2(pp0)} = (1 + m_{S2}) \cdot \frac{d_{S2}}{2} \quad (6.12)$$

Für die Bestimmung der Faktoren m_{S1} und m_{S2} zur Aufteilung der Einschaltzeit auf die beiden kleinen redundanten RZ wird $\bar{i}_{NP} = 0$ für eine Pulsperiode angenommen. Im Untersektoren I und II kann nach Kap. 5.2 entweder \underline{U}_{S1} oder \underline{U}_{S2} als Start-RZ verwendet werden, so dass entweder m_{S1} oder m_{S2} zur Balancierung genutzt wird. Die Berechnungen für den Untersektor I sind in den Gln. 6.13 und 6.14 angegeben, für den Untersektor II in den Gln. 6.15 und 6.16.

$$m_{S1,I} = \frac{d_{S2} \cdot i_{S2}}{d_{S1} \cdot i_{S1}} \quad (6.13) \quad m_{S2,I} = -\frac{d_{S1} \cdot i_{S1}}{d_{S2} \cdot i_{S2}} \quad (6.14)$$

$$m_{S1,II} = -\frac{d_M \cdot i_M + d_{S2} \cdot i_{S2}}{d_{S1} \cdot i_{S1}} \quad (6.15)$$

$$m_{S2,II} = -\frac{d_M \cdot i_M - d_{S1} \cdot i_{S1}}{d_{S2} \cdot i_{S2}} \quad (6.16)$$

Im Untersektor III ist ausschließlich der rechte kleine RZ eines Sektors nächstliegender Basis-RZ, so dass in diesem Untersektor der Faktor m_{S1} (Gl. 6.17) und in Untersektor IV entsprechend der Faktor m_{S2} (Gl. 6.18) verwendet wird.

$$m_{S1,III} = -\frac{d_M \cdot i_M}{d_{S1} \cdot i_{S1}} \quad (6.17) \quad m_{S2,IV} = -\frac{d_M \cdot i_M}{d_{S2} \cdot i_{S2}} \quad (6.18)$$

Die Bestimmung der Balancierungsgrenzen bei Verwendung der nächstliegenden Basis-RZ ist in [186] angegeben und in Abb. 6.9a für den gesamten Bereich der Phasenverschiebung φ dargestellt. Für alle Modulationsgrade in der in Abb. 6.9 grau gekennzeichneten Fläche kann das NP-Potential balanciert werden. In Abb. 6.9b ist der für den motorischen Betrieb relevante Arbeitsbereich vergrößert dargestellt. Für $m > 1,1$ ist in keinem Betriebspunkt eine NP-Balancierung durch die kleinen RZ möglich.

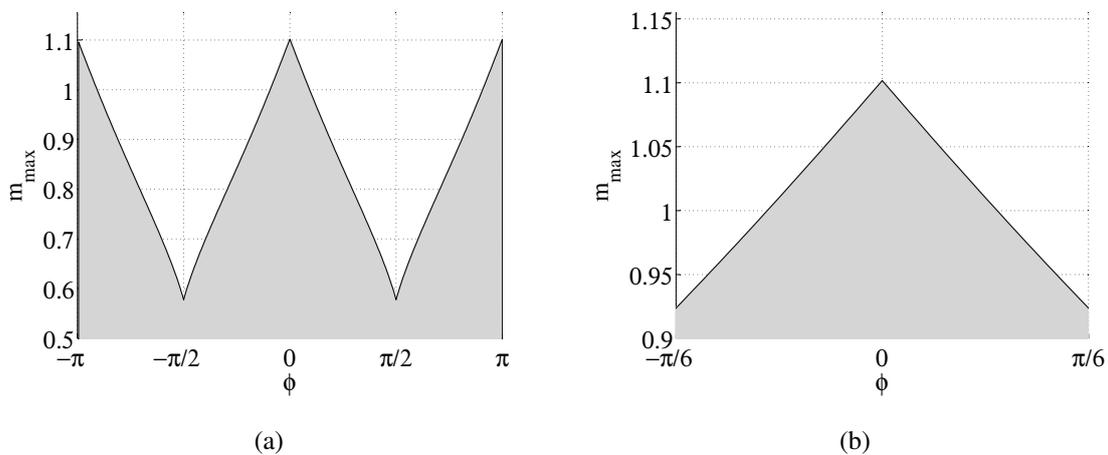


Abb. 6.9: Maximal möglicher Modulationsgrad bei Balancierung des NP-Potentials durch Aufteilung der kleinen RZ

(a) gesamter Winkelbereich φ

(b) Ausschnitt des Winkelbereiches

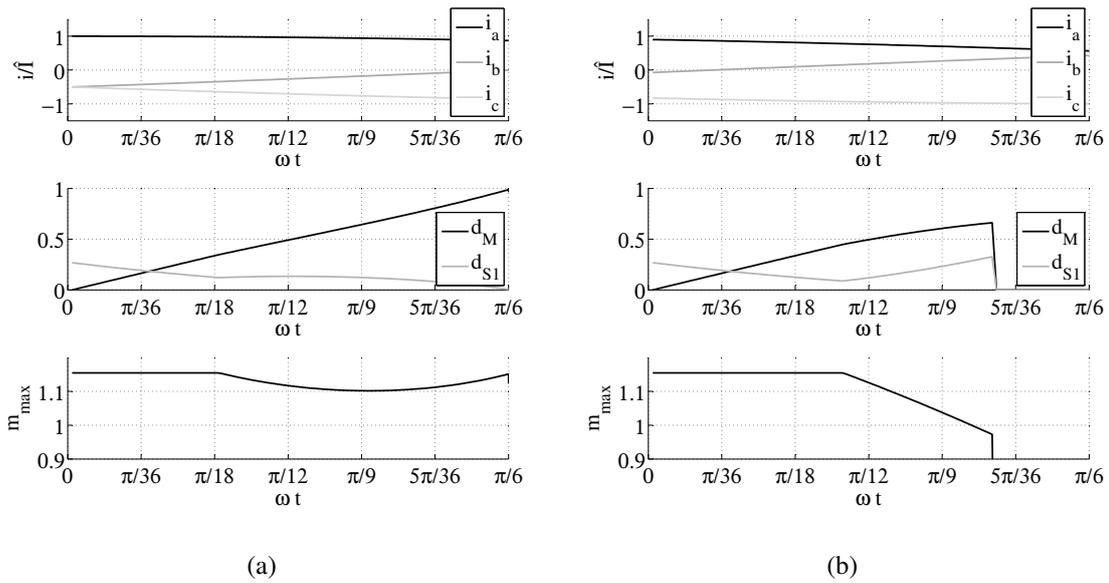


Abb. 6.10: Untersuchung der normierten Einschaltzeiten der Basis-RZ und des maximal möglichen Modulationsgrads m_{\max} bei Verwendung der kleinen RZ zur NP-Balancierung im Untersektor III des Sektors 1

(a) $\cos \varphi = 1,0$

(b) $\cos \varphi = 0,9$

Mithilfe von Abb. 6.10 werden die normierten Einschaltzeiten d_{S1} und d_M sowie m_{\max} im Winkelbereich $0 \leq \omega t \leq \frac{1}{6}\pi$ für $\cos \varphi = 1,0$ und $\cos \varphi = 0,9$ analysiert. Die Einschaltzeit von \underline{U}_M steigt in beiden Fällen mit zunehmendem ωt an. Für $\cos \varphi = 1,0$ ist das NP-Potential in dem Winkelbereich $\frac{1}{18}\pi \leq \omega t \leq \frac{1}{6}\pi$ nicht mehr für alle m balancierbar, da hier der Anteil des NP-Stromes von \underline{U}_M nicht durch die Aufteilung von d_{S1} auf die beiden redundanten Schaltzustände von \underline{U}_{S1} kompensiert werden kann. Bei $\omega t \approx \frac{\pi}{9}$ ist eine NP-Balancierung maximal für $m = 1,1$ möglich. Dieser Wert entspricht dem maximal balancierbaren Modulationsgrad m_{\max} für $\cos \varphi = 1,0$ nach Abb. 6.9. Für $\omega t > \frac{1}{9}\pi$ steigt m_{\max} wieder an, da hier im Sektor 1 $i_M = i_b$ im Verhältnis zu $i_{S1} = i_a$ deutlich kleiner wird. Bei $\cos \varphi = 0,9$ ist der NP-Strom für \underline{U}_M größer, so dass bereits ab einem kleineren ωt das NP-Potential nicht mehr für $m = \frac{2}{\sqrt{3}}$ balanciert werden kann und m_{\max} stärker abnimmt. Ab $\omega t \approx 0,4$ und $m_{\max} \approx 0,96$ wechselt \underline{U}_* in den Untersektor II, so dass der Bereich $0,4 \leq \omega t \leq \frac{1}{6}\pi$ nicht im Untersektor III mit balanciertem NP-Potential durch die kleinen RZ realisierbar ist. Es ist jedoch zu erkennen, dass die Grenze der NP-Balancierung aus Abb. 6.9 nur zu einem Zeitpunkt gilt und zu den anderen Zeitpunkten innerhalb des Sektors eine Balancierung des NP-Potentials möglich ist.

Das Konzept der Steuerung der NP-Balancierung durch Rückführung der Phasenströme kann zu einer Regelung der NP-Balancierung durch Rückführung der ZK-Spannungen erweitert werden. Hierzu wird ein P-Regler mit der Verstärkung k_p verwendet [195]. In [201] wird für trägerbasierte Modulation ebenfalls ein P-Regler vorgeschlagen, bei dem k_p in Abhängigkeit des Betriebspunktes variiert wird. Im Folgenden wird k_p konstant gehalten und es wird der Sektor 1 zur Darstellung des Verfahrens verwendet.

Nach [195] wird die Berechnung von m_{S1} bzw. m_{S2} modifiziert (Gln. 6.19 bis 6.24), so dass eine Differenz der ZK-Spannungen u_{C1} und u_{C2} ausbalanciert werden kann. Hierbei gilt weiterhin der maximal balancierbare Modulationsgradbereich nach Abb. 6.9. Mit diesem Ansatz sind die Faktoren m_{S1} und m_{S2} abhängig von den Einschaltzeiten der nächstliegenden Basis-RZ, den Phasenströmen und den ZK-Spannungen u_{C1} und u_{C2} zu bestimmen.

$$m'_{S1,I} = \frac{d_{S2} \cdot i_{S2} - k_p \cdot (u_{C1} - u_{C2})}{d_{S1} \cdot i_{S1}} \quad (6.19)$$

$$m'_{S2,I} = -\frac{d_{S1} \cdot i_{S1} - k_p \cdot (u_{C1} - u_{C2})}{d_{S2} \cdot i_{S2}} \quad (6.20)$$

$$m'_{S1,II} = -\frac{d_M \cdot i_M + k_p \cdot (u_{C1} - u_{C2}) + d_{S2} \cdot i_{S2}}{d_{S1} \cdot i_{S1}} \quad (6.21)$$

$$m'_{S2,II} = -\frac{d_M \cdot i_M + k_p \cdot (u_{C1} - u_{C2}) - d_{S1} \cdot i_{S1}}{d_{S2} \cdot i_{S2}} \quad (6.22)$$

$$m'_{S1,III} = -\frac{d_M \cdot i_M + k_p \cdot (u_{C1} - u_{C2})}{d_{S1} \cdot i_{S1}} \quad (6.23)$$

$$m'_{S2,IV} = -\frac{d_M \cdot i_M + k_p \cdot (u_{C1} - u_{C2})}{d_{S2} \cdot i_{S2}} \quad (6.24)$$

In Abb. 6.11 sind für zwei Betriebspunkte ($\cos \varphi = 1,0$ und $\cos \varphi = 0,9$) bei $m = 1,1$ die zeitlichen Verläufe der Phasenströme i_x , die Umrichter Ausgangsspannung der Phase a u_{aNP} und die ZK-Spannungen u_{C1} und u_{C2} für $f_p = 10\text{kHz}$ und $f_p = 20\text{kHz}$ dargestellt, in denen keine Rückführung der ZK-Spannung erfolgt (gesteuerter Betrieb mit $k_p = 0$). Die Pulsfrequenz hat bei sonst gleichen Systemparametern einen vernachlässigbaren Einfluss auf die Schwankungsbreite des NP-Potentials. Im Betriebspunkt $\cos \varphi = 0,9$ und $m = 1,1$ (Abb. 6.11c und 6.11d) wird der maximal mit den nächstliegenden Basis-RZ balancierbare Modulationsgrad m_{\max} deutlich überschritten, so dass sich der gezeigte Verlauf für u_{C1} und u_{C2} ergibt.

Die zeitlichen Verläufe der Phasenströme, der Umrichter Ausgangsspannung der Phase a und der ZK-Spannungen sind in Abb. 6.12 vergleichend mit einer Steuerung und mit einer Regelung dargestellt. In Abb. 6.12a ist der gesteuerte Fall für eine statische Spannungsdifferenz zwischen u_{C1} und u_{C2} gezeigt. Diese kann erwartungsgemäß nicht ausgeglichen werden, wodurch die Phasenströme bei nicht Berücksichtigung niederfrequente Harmonische enthalten. Für dieselben Anfangsbedingungen ist in Abb. 6.12b die Regelung der ZK-Spannungen mit $k_p = 1,0$ dargestellt. In diesem Fall wird die stationäre Spannungsdifferenz durch den P-Regler ausgeregelt. Zusätzlich ist zu erkennen, dass zwischen $t = 0,5\text{ms}$ bis $t = 1\text{ms}$ die Grenzen $([-1,1])$ von m_{S1} bzw. m_{S2} erreicht sind und daher u_{C1} zu diesem Zeitpunkt nicht weiter reduziert werden kann.

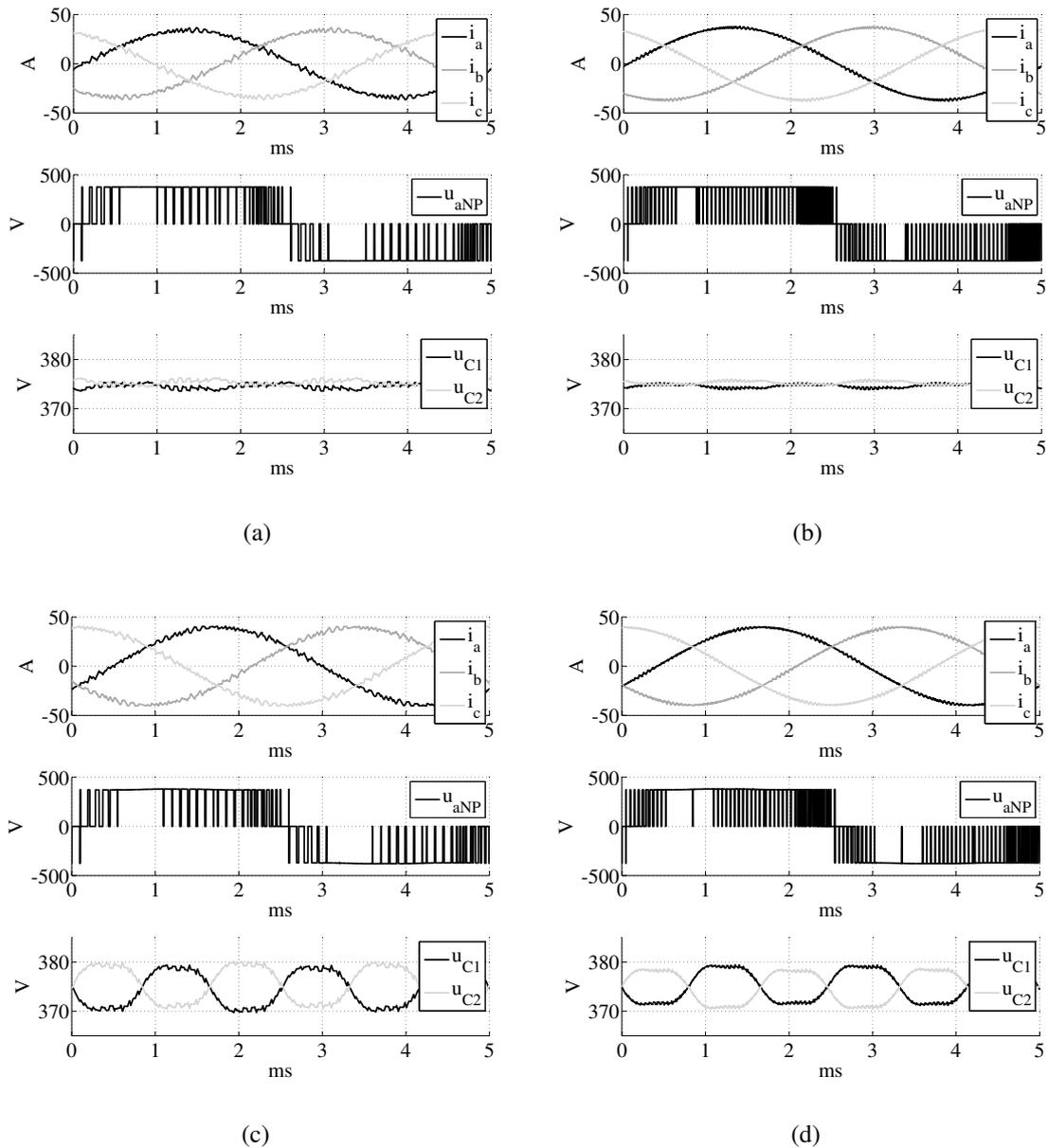


Abb. 6.11: Simulative Untersuchung der Auswirkung der Pulsfrequenz auf die Schwankungsbreite der ZK-Spannungen u_{C1} und u_{C2} bei NP-Balancierung durch die kleinen RZ im gesteuerten Betrieb ($k_p = 0$) für zwei unterschiedliche Betriebspunkte ($C_{dc} = 150\ \mu\text{F} = 4,65\ \text{pu}$, $U_{dc} = 750\ \text{V}$, $f_{el} = 200\ \text{Hz}$, $L_{Motor} = 0,75\ \text{mH} = 0,086\ \text{pu}$, $m = 1,1$)

(a) $f_p = 10\text{kHz}$, $\cos \varphi = 1,0$

(b) $f_p = 20\text{kHz}$, $\cos \varphi = 1,0$

(c) $f_p = 10\text{kHz}$, $\cos \varphi = 0,9$

(d) $f_p = 20\text{kHz}$, $\cos \varphi = 0,9$

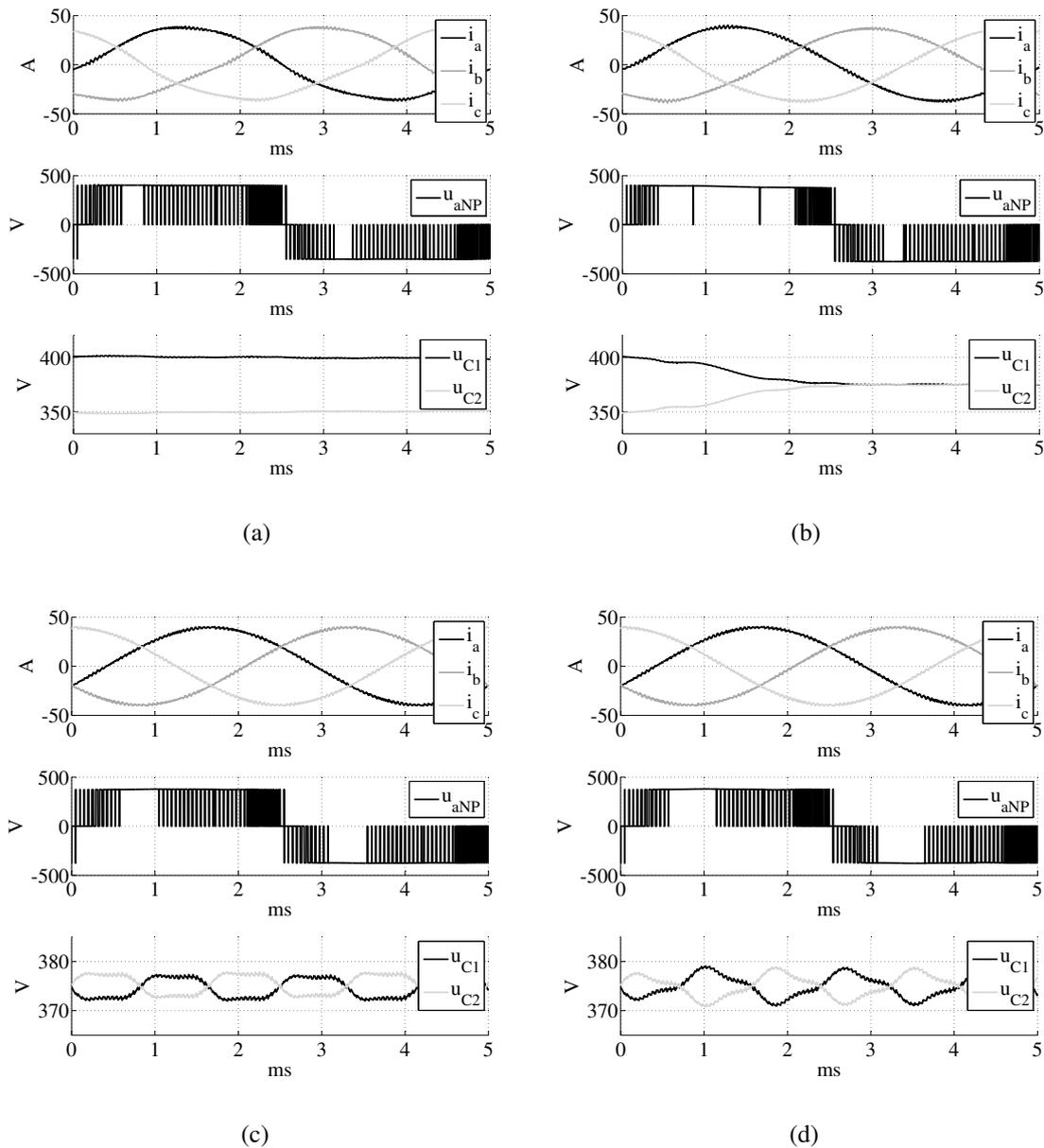


Abb. 6.12: Simulative Untersuchung der Regelung der ZK-Spannungen u_{C1} und u_{C2} bei NP-Balancierung durch die kleinen RZ im Vergleich zur Steuerung für zwei Betriebspunkte ($C_{dc} = 150 \mu\text{F} = 4,65 \text{ pu}$, $U_{dc} = 750 \text{ V}$, $f_{el} = 200 \text{ Hz}$, $L_{Motor} = 0,75 \text{ mH} = 0,086 \text{ pu}$, $\cos \varphi = 0,95$)

(a) $m = 1,1, k_p = 0$ mit Anfangsbedingung $u_{C1} \neq u_{C2}$

(b) $m = 1,1, k_p = 1,0$ mit Anfangsbedingung $u_{C1} \neq u_{C2}$

(c) $m = 1,05, k_p = 0$ mit Anfangsbedingung $u_{C1} = u_{C2}$

(d) $m = 1,05, k_p = 1,0$ mit Anfangsbedingung $u_{C1} = u_{C2}$

Die Auswirkung des P-Reglers auf die ZK-Spannungen im balancierten Betriebspunkt für einen Betriebspunkt ($\cos \varphi = 0,9$, $m = 1,05$), in dem eine Balancierung des NP-Potentials mit den kleinen RZ nicht möglich ist, ist in Abb. 6.12d gezeigt. Zum Vergleich ist in Abb. 6.12c derselbe Betriebspunkt mit einer Steuerung angegeben. Im gesteuerten Betrieb ergibt sich in diesem Fall eine Spannungsschwankungsbreite des NP-Potentials von $\Delta u_{\text{NP,max}} \approx 5 \text{ V}$, im geregelten Betrieb von $\Delta u_{\text{NP,max}} \approx 9 \text{ V}$.

Die größere Schwankungsbreite des NP-Potentials bei Regelung im Vergleich zur Steuerung kann wie folgt erklärt werden: Die Zeitperiode, in der $\bar{i}_{\text{NP}} = 0$ durch die Wahl von m_{S1} bzw. m_{S2} erreicht werden kann, ist im gesteuerten und geregelten Betrieb gleich groß. In diesen Zeitperioden, in denen eine Ausbalancierung durch die kleinen RZ nicht möglich ist, tritt in beiden Fällen die gleiche Spannungsdifferenz u_{diff} auf. Der Grund für die größere Schwankungsbreite des NP-Potentials liegt in den Zeitperioden, in denen durch die Wahl von m_{S1} bzw. m_{S2} eine Balancierung des NP-Potentials möglich ist. Bei einer Steuerung bleiben u_{C1} und u_{C2} in dieser Zeitperiode konstant, d.h. die stationäre Spannungsdifferenz wird nicht ausgeglichen. Es ergibt sich, wie in Abb. 6.12c zu erkennen, eine Schwankungsbreite von u_{diff} . Bei Regelung des NP-Potentials wird die Spannungsdifferenz u_{diff} der beiden ZK-Spannungen u_{C1} und u_{C2} in der Zeitperiode ausgeglichen, in der eine Balancierung möglich ist. Kann die Spannungsdifferenz u_{diff} vollständig ausgeglichen werden, dann verdoppelt sich entsprechend die Schwankungsbreite des NP-Potentials bei Regelung im Vergleich zur Steuerung auf $2 \cdot u_{\text{diff}}$.

In Abb. 6.13a ist die Schwankungsbreite $\Delta u_{\text{NP,max}}$ über der ZK-Kapazität C_{dc} für verschiedene $m(f_{\text{el}})$ bei Steuerung des NP-Potentials und in Abb. 6.13b bei Regelung des NP-Potentials mit $k_{\text{p}} = 1,0$ dargestellt. Im Vergleich zur Schwankungsbreite $\Delta u_{\text{NP,max}}$ aus Abb. 6.5b ist diese für alle C_{dc} reduziert, insbesondere für kleine Modulationsgrade $m < 0,5$ kann das NP-Potential konstant gehalten werden. Für die Modulationsgrade $m > 0,5$ im balancierbaren Bereich (vgl. Abb. 6.5b) ist die auftretende Schwankungsbreite bei Regelung des NP-Potentials gegenüber dem gesteuerten Betrieb nochmals reduziert. Im Betriebspunkt $m = 1,0$, der für $\cos \varphi = 0,9$ nicht im balancierbaren Bereich liegt, ist die Schwankungsbreite sowohl im geregelten als auch im gesteuerten Betrieb am größten, obwohl eine höhere Ausgangsfrequenz f_{el} vorliegt. Im geregelten Fall ist entsprechend der obigen Analyse die Schwankungsbreite für $m = 1,0$ größer als im gesteuerten Betrieb.

6.4.2 Konzept des virtuellen RZ

In diesem Abschnitt wird die Funktionsweise des Verfahrens des virtuellen RZ [183] im Vergleich zur RZ-Modulation mit Verwendung der nächstliegenden Basis-RZ dargestellt. Die Aufteilung des Sektors 1 in fünf Untersektoren für das Verfahren des virtuellen RZ ist in Abb. 6.7a in Kap. 6.3 gezeigt. Der virtuelle mittlere RZ $\underline{U}_{\text{M,v}}$ des Sektors 1 wird nach Gl. 6.25, der virtuelle rechte RZ $\underline{U}_{\text{S1,v}}$ nach Gl. 6.26 und der linke kleine virtuelle RZ nach Gl. 6.27 bestimmt (v: virtuell). Für $\underline{U}_{\text{S1,v}}$ und $\underline{U}_{\text{S2,v}}$ ist bei einer symmetrischen Aufteilung der Einschaltzeiten von $\underline{U}_{\text{Sp}}$ und $\underline{U}_{\text{Sn}}$ der mittlere NP-Strom über eine Pulsperiode null. Für $\underline{U}_{\text{M,v}}$ gilt unter Berücksichtigung der Ergebnisse aus Tab. 6.1 und der Voraussetzung eines

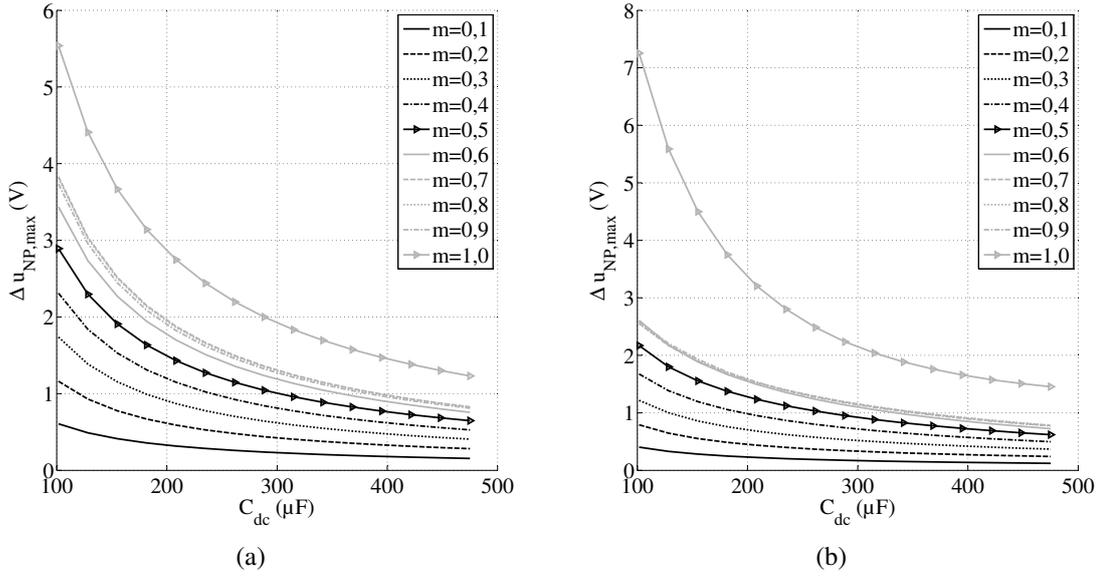


Abb. 6.13: Darstellung der Schwankungsbreite $\Delta u_{NP,max}$ bei NP-Balancierung durch die kleinen RZ für verschiedene C_{dc} und m mit $U_{dc} = 750 \text{ V}$, $\hat{I}_x = 39,5 \text{ A}$, $\cos \varphi = 0,9$, $L_{Motor} = 0,75 \text{ mH} = 0,086 \text{ pu}$ und $f_{el} = m \cdot 200 \text{ Hz}$
 (a) Steuerung
 (b) Regelung mit $k_p = 1,0$

symmetrischen Systems ($i_a + i_b + i_c = 0$), dass der Mittelwert des durch $\underline{U}_{M,v}$ erzeugten NP-Stroms i_{NP} in einer Schaltperiode ebenfalls null ist. Somit werden im Konzept der virtuellen RZ ausschließlich RZ verwendet, die das NP-Spannungsniveau über eine Pulsperiode nicht beeinflussen.

$$\underline{U}_{M,v} = \frac{1}{3} \cdot \underline{U}_{S1p} + \frac{1}{3} \cdot \underline{U}_M + \frac{1}{3} \cdot \underline{U}_{S2p} \quad (6.25)$$

$$\underline{U}_{S1,v} = \frac{1}{2} \cdot \underline{U}_{S1p} + \frac{1}{2} \cdot \underline{U}_{S1n} \quad (6.26)$$

$$\underline{U}_{S2,v} = \frac{1}{2} \cdot \underline{U}_{S2p} + \frac{1}{2} \cdot \underline{U}_{S2n} \quad (6.27)$$

Mit Gl. 6.28 kann der virtuelle RZ $\underline{U}_{M,v}$ berechnet und in Abhängigkeit von \underline{U}_M dargestellt werden.

$$\underline{U}_{M,v} = \frac{2 \cdot \sqrt{3}}{9} \cdot U_{dc} \cdot e^{j\frac{\pi}{6}} = \frac{2}{3} \cdot \underline{U}_M \quad (6.28)$$

Damit ergeben sich für die fünf Untersektoren die jeweils zur Nachbildung des Soll-RZ \underline{U}_y^* zu verwendenden RZ nach Tab. 6.4. Es werden in jedem Sektor fünf Basis-RZ verwendet. Die Berechnung der Einschaltzeiten der RZ kann nach dem Verfahren nach [183] durchgeführt werden. An dieser Stelle wird eine alternative Berechnungsmethode vorgestellt, die auf dem Verfahren in gh-Koordinaten nach [174] basiert und entsprechend für den Ansatz des virtuellen RZ adaptiert wird. Auf diese Weise kann auf das Lösen von trigonometrischen Gleichungen verzichtet werden. Hierzu ist in Abb. 6.14 die Einteilung des Sektors 1 für das Verfahren des virtuellen RZ [183] und die Einteilung nach dem Konzept der NTV dargestellt. Es sind die Überschneidungsbereiche zwischen NTV-Modulation und dem Verfahren

des virtuellen RZ gekennzeichnet, um die Berechnung der Einschaltzeiten für das Verfahren des virtuellen RZ auf Basis der gh-Koordinaten durchführen zu können. Die Einteilung in Untersektoren in Abb. 6.14 ist nach dem Verfahren des virtuellen RZ vorgenommen, der zusätzliche Index kennzeichnet den Untersektor nach dem NTV-Verfahren.

Tab. 6.4: Verwendete Basis-RZ in den fünf Untersektoren im Sektor 1 nach [183]

Unter-sektor	RZ
1v	$\underline{U}_{S1p}, \underline{U}_{S2p}, \underline{U}_{S1n}, \underline{U}_{S1n}, \underline{U}_0$
2v	$\underline{U}_{S1p}, \underline{U}_{S2p}, \underline{U}_{S1n}, \underline{U}_{S1n}, \underline{U}_M$
3v	$\underline{U}_{S1p}, \underline{U}_{S2p}, \underline{U}_{S1n}, \underline{U}_{L1}, \underline{U}_M$
4v	$\underline{U}_{S1p}, \underline{U}_{S2p}, \underline{U}_{L1}, \underline{U}_{L2}, \underline{U}_M$
5v	$\underline{U}_{S1p}, \underline{U}_{S2p}, \underline{U}_{S2n}, \underline{U}_{L2}, \underline{U}_M$

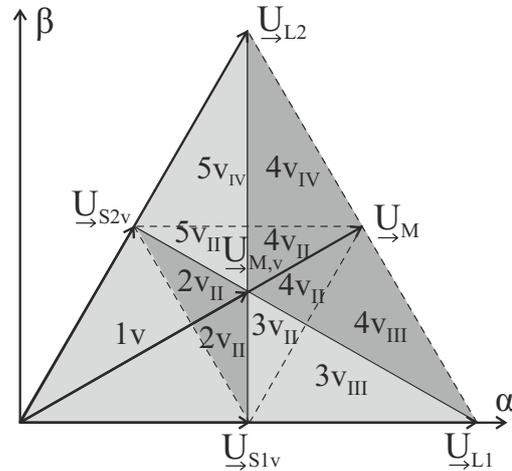


Abb. 6.14: Aufteilung des Sektors 1 nach NTV und virtueller RZ

In Tab. 6.5 ist die Bestimmung des Untersektors nach dem Verfahren des virtuellen RZ aus den Untersektoren und den normierten Einschaltzeiten nach dem Verfahren der nächstliegenden Basis-RZ angegeben. Für jede Sektortransformation sind die auf die Pulsperiode normierten Einschaltzeiten neu nach Tab. 6.6 zu bestimmen. Die normierten Einschaltzeiten nach dem Konzept des virtuellen RZ werden mit dem Index „v“ gekennzeichnet.

Tab. 6.5: Kriterien zur Sektorbestimmung beim Verfahren des virtuellen RZ aus normierten Einschaltzeiten des NTV-Verfahrens

Untersektor nach NTV	Unterscheidungskriterien	Untersektor virtuell
I	-	1v
II	$d_{S1} > d_M \quad d_{S2} > d_M$	2v _{II}
II	$d_{S1} > d_{S2} \quad d_{S1} > d_M \quad d_{S2} < d_M$	3v _{II}
II	$d_{S1} < d_M \quad d_{S2} < d_M$	4v _{II}
II	$d_{S1} < d_{S2} \quad d_{S1} < d_M \quad d_{S2} > d_M$	5v _{II}
III	$d_{S1} > d_M$	3v _{III}
III	$d_{S1} < d_M$	4v _{III}
IV	$d_{S2} > d_M$	5v _{IV}
IV	$d_{S2} < d_M$	4v _{IV}

Tab. 6.6: Berechnung der normierten Einschaltzeiten der virtuellen RZ aus den normierten Einschaltzeiten des NTV-Verfahrens

Untersektor virtuell	d_{0v}	d_{S1v}	d_{S2v}	d_{Mv}	d_{L1v}	d_{L2v}
1v	d_0	d_{S1}	d_{S1}	0	0	0
2vII	0	$d_{S1} - d_M$	$d_{S2} - d_M$	$3d_M$	0	0
3vII	0	$d_{S1} - d_M$	0	$\frac{3}{2}(d_{S2} + d_M)$	$\frac{1}{2}(d_M - d_{S2})$	0
3vIII	0	$d_{S1} - d_M$	0	$\frac{3}{2}d_M$	$\frac{1}{2}d_M + d_{L1}$	0
4vII	0	0	0	$\frac{3}{2}(1 - d_M)$	$\frac{1}{2}(d_M - d_{S2})$	$\frac{1}{2}(d_M - d_{S1})$
4vIII	0	0	0	$\frac{3}{2}d_{S1}$	$\frac{1}{2}d_M + d_{L1}$	$\frac{1}{2}(d_M - d_{S1})$
4vIV	0	0	0	$\frac{3}{2}d_{S2}$	$\frac{1}{2}(d_M - d_{S2})$	$\frac{1}{2}d_M + d_{L2}$
5vII	0	0	$d_{S2} - d_M$	$\frac{3}{2}(1 - d_{S2})$	0	$\frac{1}{2}(d_M - d_{S2})$
5vIV	0	0	$d_{S2} - d_M$	$\frac{3}{2}d_M$	0	$\frac{1}{2}d_M + d_{L2}$

Die Schaltzeiten der virtuellen RZ nach Tab. 6.6 werden in die Schaltzeiten der Basis-RZ umgerechnet, die in Tab. 6.7 angegeben sind. Es ist zu erkennen, dass die Einschaltzeiten der kleinen RZ d_{S1n} und d_{S2n} im Vergleich zu d_{S1p} und d_{S2p} kleiner sind. In jeder Pulsperiode werden fünf Basis-RZ verwendet, so dass sich die Anzahl der Schaltvorgänge im Vergleich zum NTV-Modulationsverfahren um zwei erhöht. Die Schaltsequenzen für das Verfahren des virtuellen RZ für den Sektor 1 sind in Tab. 6.8 bei Verwendung der kleinen RZ als Start-RZ angegeben. Eine einfache Realisierung der NP-Balancierung bei einer stationären Abweichung ist durch die Aufteilung der Einschaltzeiten der kleinen RZ bei diesem Modulationsverfahren beispielsweise im Untersektor 4v nicht möglich, da hier nur \underline{U}_{S1p} und \underline{U}_{S2p} verwendet werden. Die in [196] vorgeschlagene Regelung des NP-Potentials benötigt die Berechnung der Phasenverschiebung zwischen Strom und Spannung, wodurch sich die Komplexität erhöht.

Die Phasenströme, die Ausgangsspannung u_{aNP} und die ZK-Spannungen sind für $m = 1,05$, $\cos \varphi = 0,9$ und $f_p = 20\text{kHz}$ in Abb. 6.15a für $u_{C1} = u_{C2}$ und in Abb. 6.15b für $u_{C1} > u_{C2}$ jeweils für eine Grundschwingungsperiode dargestellt. Im Vergleich zur Ausgangsspannung bei der NP-Balancierung mit kleinen RZ (vgl. Abb. 6.12) werden jeweils pro Phase in zwei 60° -Intervallen alle drei Schaltzustände p, n, und 0 verwendet. Die Spannungen u_{C1} und u_{C2} werden sowohl im stationär balancierten als auch im stationär nicht-balancierten Fall konstant gehalten und es tritt nur eine sehr geringe Schwankungsbreite $\Delta u_{NP,max}$ auf.

Tab. 6.7: Berechnung der normierten Einschaltzeiten der Basis-RZ bei Verwendung der virtuellen RZ

Untersektor virtuell	d_0	d_{S1p}	d_{S1n}	d_{S2p}	d_{S2n}	d_M	d_{L1}	d_{L2}
1v	d_0	$\frac{d_{S1}}{2}$	$\frac{d_{sS1}}{2}$	$\frac{d_{S2}}{2}$	$\frac{d_{S2}}{2}$	0	0	0
2vII	0	$\frac{d_{S1}+d_M}{2}$	$\frac{d_{S1}-d_M}{2}$	$\frac{d_{S2}+d_M}{2}$	$\frac{d_{S2}-d_M}{2}$	d_M	0	0
3vII	0	$\frac{d_{S1}+d_{S2}}{2}$	$\frac{d_{S1}-d_M}{2}$	$\frac{d_{S2}+d_M}{2}$	0	$\frac{d_{S2}+d_M}{2}$	$\frac{d_M-d_{S2}}{2}$	0
3vIII	0	$\frac{d_{S1}}{2}$	$\frac{d_{S1}-d_M}{2}$	$\frac{d_M}{2}$	0	$\frac{d_M}{2}$	$\frac{d_M}{2} + d_{L1}$	0
4vII	0	$\frac{1-d_M}{2}$	0	$\frac{1-d_M}{2}$	0	$\frac{1-d_M}{2}$	$\frac{d_M-d_{S2}}{2}$	$\frac{d_M-d_{S1}}{2}$
4vIII	0	$\frac{d_{S1}}{2}$	0	$\frac{d_{S1}}{2}$	0	$\frac{d_{S1}}{2}$	$\frac{d_M}{2} + d_{L1}$	$\frac{d_M-d_{S1}}{2}$
4vIV	0	$\frac{d_{S2}}{2}$	0	$\frac{d_{S2}}{2}$	0	$\frac{d_{S2}}{2}$	$\frac{d_M-d_{S2}}{2}$	$\frac{d_M}{2} + d_{L2}$
5vII	0	$\frac{d_M+d_{S1}}{2}$	0	$\frac{1-d_M}{2}$	$\frac{d_{S2}-d_M}{2}$	$\frac{1-d_{S2}}{2}$	0	$\frac{d_M-d_{S1}}{2}$
5vIV	0	$\frac{d_M}{2}$	0	$\frac{d_{S2}}{2}$	$\frac{d_{S2}-d_M}{2}$	$\frac{d_M}{2}$	0	$\frac{d_M}{2} + d_{L2}$

Tab. 6.8: Schaltsequenzen für die fünf Untersektoren des Sektors 1 für das Verfahren des virtuellen RZ

Untersektor	Schaltsequenz
1v	0nn → 00n → 000 → p00 → pp0 → p00 → 000 → 00n → 0nn pp0 → p00 → 000 → 00n → 0nn → 00n → 000 → p00 → pp0
2v	0nn → 00n → p0n → p00 → pp0 → p00 → 000 → 00n → 0nn pp0 → p00 → p0n → 00n → 0nn → 00n → p0n → p00 → pp0
3v	0nn → pnn → p0n → p00 → pp0 → p00 → p0n → pnn → 0nn
3v	pp0 → p00 → p0n → pnn → 0nn → pnn → p0n → p00 → pp0
4v	0nn → 00n → p0n → ppn → pp0 → ppn → p0n → 00n → 0nn
4v	pp0 → ppn → p0n → 00n → 0nn → 00n → p0n → ppn → pp0
5v	0nn → pnn → p0n → ppn → pp0 → ppn → p0n → pnn → 0nn
5v	pp0 → ppn → p0n → pnn → 0nn → pnn → p0n → ppn → pp0

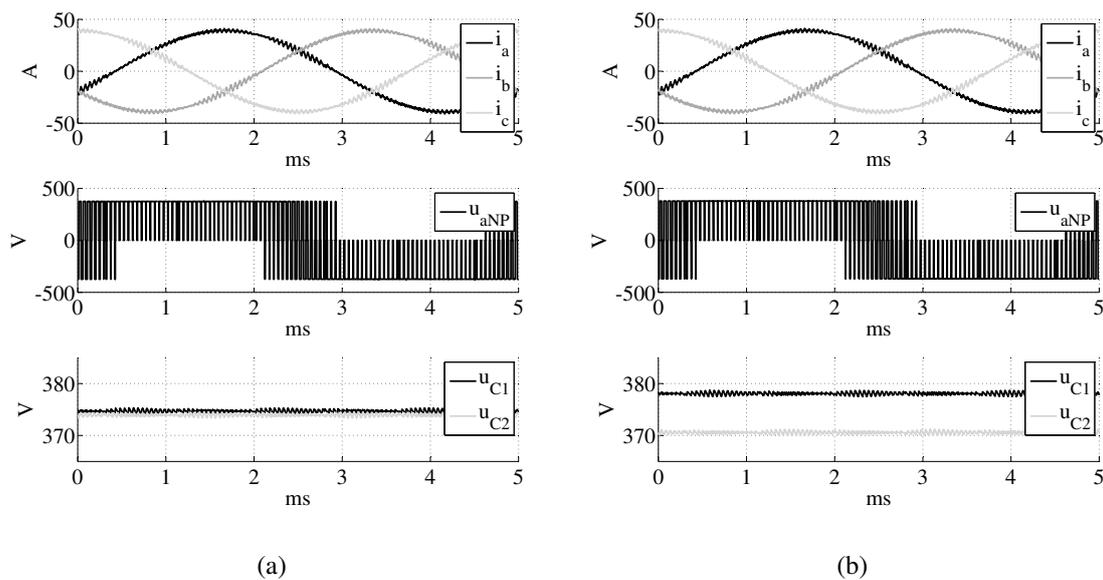


Abb. 6.15: Simulative Betrachtung der Modulation nach dem Konzept des virtuellen RZ für zwei unterschiedliche Betriebspunkte ($C_{dc} = 150 \mu\text{F} = 4,65 \text{ pu}$, $U_{dc} = 750 \text{ V}$, $f_{el} = 200 \text{ Hz}$, $L_{\text{Motor}} = 0,75 \text{ mH} = 0,086 \text{ pu}$, $\cos \varphi = 0,9$)
 (a) $m = 1,05$, $k = 0$ mit Anfangsbedingung $u_{C1} = u_{C2}$
 (b) $m = 1,05$ mit Anfangsbedingung $u_{C1} \neq u_{C2}$

6.5 Erweiterung der Balancierung durch Aufteilung der kleinen RZ

In diesem Abschnitt wird eine Erweiterung für das in Kap. 6.4.1 erläuterte Verfahren präsentiert, bei der eine Balancierung des NP-Potentials außerhalb des in Abb. 6.9 dargestellten grauen Bereiches möglich ist. Die Methode wird als Δd_M -Verfahren bezeichnet und kann in die Gruppe der Hybrid-NP-Balancierungsverfahren eingeordnet werden, da im regulären Betrieb die Ansteuerung nach Kap. 6.4.1 erfolgt. Nur in den Fällen, in denen keine NP-Balancierung durch die Aufteilung der Einschaltzeit der kleinen RZ möglich ist, wird die im Folgenden vorgestellte Modulationsstrategie angewendet. Die Auswirkungen der Verfahren bzw. einer Unsymmetrie der ZK-Spannung auf die Gleichtaktspannung werden hier wie in Kap. 6.4 nicht betrachtet.

6.5.1 Theoretische Betrachtung des Verfahrens

In Kap. 6.4.1 ist beschrieben, wie die Balancierungsgrenzen durch die maximale Aufteilung der Einschaltzeit auf einen der beiden redundanten kleinen RZ (Definition von m_{S1} und m_{S2} im Bereich $[-1, +1]$) festgelegt sind. Die Balancierung des NP-Potentials bei kleinen m ist mit dem in Kap. 6.4.1 vorgestellten Verfahren möglich, so dass der Untersektor I im Folgenden nicht weiter betrachtet wird. Wenn $m_{S1} = 1,0$ bzw. $m_{S2} = 1,0$ gilt, dann wird ausschließlich \underline{U}_{S1p} bzw. \underline{U}_{S2p} geschaltet. Im Fall $m_{S1} = -1,0$ bzw. $m_{S2} = -1,0$ wird nur \underline{U}_{S1n} bzw. \underline{U}_{S2n} verwendet. Damit ergeben sich für die Untersektoren II, III und IV des Sektors 1 in Abhängigkeit des Start- und End-RZ die in Tab. 6.9 zusammengefassten Schaltsequenzen.

Aufgrund des verwendeten Start- und Endschaltzustandes ergeben sich entweder vier oder sechs Schaltvorgänge pro Pulsperiode. In den Schaltsequenzen mit sechs Schaltvorgängen ist die theoretische Einschaltzeit des Start-RZ null. Bei einer softwareseitigen Realisierung der Schaltsequenzen muss, wenn die Platzierung der Ausblendzeit nicht gesondert betrachtet wird, für den Start-RZ eine Einschaltzeit in Höhe der Ausblendzeit vorgesehen werden. Hieraus folgt, dass bei den langen Schaltsequenzen $m_{S1} = \pm 1,0$ bzw. $m_{S2} = \pm 1,0$ aufgrund der Ausblendzeit nicht erreichbar und damit für diesen Betriebspunkt die kurzen Schaltsequenzen besser zur Balancierung des NP-Potentials geeignet sind.

Tab. 6.9: Schaltsequenzen für die Untersektoren II, III und IV des Sektors 1 bei $m_{S1} = \pm 1,0$ bzw. $m_{S2} = \pm 1,0$

Untersektor	Start-RZ	Schaltsequenz
II	$\underline{U}_{\rightarrow S1p}$ $m_{S1} = 1,0$	0nn → 00n → p0n → 00n → 0nn
	$\underline{U}_{\rightarrow S1p}$ $m_{S1} = -1,0$	0nn → 00n → p0n → p00 → p0n → 00n → 0nn
	$\underline{U}_{\rightarrow S1n}$ $m_{S1} = 1,0$	p00 → p0n → 00n → 0nn → 00n → p0n → p00
	$\underline{U}_{\rightarrow S1n}$ $m_{S1} = -1,0$	p00 → p0n → 00n → p0n → p00
	$\underline{U}_{\rightarrow S2p}$ $m_{S2} = 1,0$	pp0 → p00 → p0n → p00 → pp0
	$\underline{U}_{\rightarrow S2p}$ $m_{S2} = -1,0$	pp0 → p00 → p0n → 00n → p0n → p00 → pp0
	$\underline{U}_{\rightarrow S2n}$ $m_{S2} = 1,0$	00n → p0n → p00 → pp0 → p00 → p0n → 00n
	$\underline{U}_{\rightarrow S2n}$ $m_{S2} = -1,0$	00n → p0n → p00 → p0n → 00n
III	$\underline{U}_{\rightarrow S1p}$ $m_{S1} = 1,0$	0nn → pnn → p0n → pnn → 0nn
	$\underline{U}_{\rightarrow S1p}$ $m_{S1} = -1,0$	0nn → pnn → p0n → p00 → p0n → pnn → 0nn
	$\underline{U}_{\rightarrow S1n}$ $m_{S1} = 1,0$	p00 → p0n → pnn → 0nn → pnn → p0n → p00
	$\underline{U}_{\rightarrow S1n}$ $m_{S1} = -1,0$	p00 → p0n → pnn → p0n → p00
IV	$\underline{U}_{\rightarrow S2p}$ $m_{S2} = 1,0$	pp0 → ppn → p0n → ppn → pp0
	$\underline{U}_{\rightarrow S2p}$ $m_{S2} = -1,0$	pp0 → ppn → p0n → 00n → p0n → ppn → pp0
	$\underline{U}_{\rightarrow S2n}$ $m_{S2} = 1,0$	00n → p0n → ppn → pp0 → ppn → p0n → 00n
	$\underline{U}_{\rightarrow S2n}$ $m_{S2} = -1,0$	00n → p0n → ppn → p0n → 00n

Die Idee des Δd_M -Balancierungsverfahren ist es, die Einschaltzeit des mittleren RZ d_M so weit zu reduzieren, so dass über eine Pulsperiode $\bar{i}_{NP} = 0$ gilt. Hierzu wird die Einschaltzeit von $\underline{U}_{\rightarrow M}$, die nicht balanciert werden kann, gleichmäßig auf die beiden großen RZ $\underline{U}_{\rightarrow L1}$ und $\underline{U}_{\rightarrow L2}$ nach Abb. 6.16 aufgeteilt. Auf diese Weise wird $\underline{U}_{\rightarrow M}$ durch $\underline{U}_{\rightarrow L1}$ und $\underline{U}_{\rightarrow L2}$ nachgebildet. Die aufzuteilende Differenz wird als Δd_M bezeichnet. Auf diese Weise ist es gegeben, dass ausschließlich in der nicht-balancierbaren Zeit nicht-nächstliegende Basis-RZ zur Nachbildung von $\underline{U}_{\rightarrow}^*$ verwendet werden. Hierbei gilt, dass die Ausgangsstromwelligkeit umso kleiner ist, je kleiner Δd_M ist.

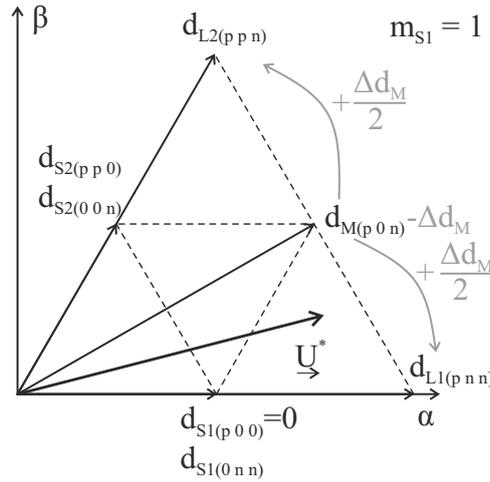


Abb. 6.16: Aufteilung der Einschaltzeiten im Untersektor III des Sektors 1 bei Reduzierung der Einschaltzeit des mittleren RZ um Δd_M

Die Berechnung von Δd_M erfolgt im Untersektor II nach Gl. 6.29, im Untersektor III nach Gl. 6.30 sowie im Untersektor IV nach Gl. 6.31. Die neuen Einschaltzeiten von \underline{U}_M werden mit d'_M , die von \underline{U}_{L1} mit d'_{L1} und die von \underline{U}_{L2} mit d'_{L2} bezeichnet und nach den Gln. 6.32 - 6.34 berechnet.

$$\Delta d_{M,II} = \left| \frac{d_M \cdot i_M + m_{S1} \cdot d_{S1} \cdot i_{S1} + m_{S2} \cdot d_{S2} \cdot i_{S2}}{i_M} \right| \quad (6.29)$$

$$\Delta d_{M,III} = \left| \frac{d_M \cdot i_M + m_{S1} \cdot d_{S1} \cdot i_{S1}}{i_M} \right| \quad (6.30)$$

$$\Delta d_{M,IV} = \left| \frac{d_M \cdot i_M + m_{S2} \cdot d_{S2} \cdot i_{S2}}{i_M} \right| \quad (6.31)$$

$$d'_M = d_M - \Delta d_M \quad (6.32)$$

$$d'_{L1} = d_{L1} + \frac{1}{2} \cdot \Delta d_M \quad (6.33) \quad d'_{L2} = d_{L2} + \frac{1}{2} \cdot \Delta d_M \quad (6.34)$$

Da für die Modulation nun nicht mehr ausschließlich die nächstliegenden Basis-RZ verwendet werden, müssen die Schaltsequenzen festgelegt werden. In Tab. 6.10 sind für die möglichen Start-RZ in den Untersektoren II, III und IV die möglichen Schaltreihenfolgen angegeben. Dabei ist keine der Schaltsequenzen symmetrisch und es findet kein direkter Wechsel zwischen p und n statt.

Anhand der möglichen Schaltsequenzen im Untersektor III des Sektors 1 werden die Unterschiede der beiden möglichen Schaltreihenfolgen mit unterschiedlichem Start-RZ detailliert aufgezeigt. Es wird vorausgesetzt, dass der Start-RZ immer eine Einschaltzeit größer 0 hat. Hierzu sind in Tab. 6.11 die möglichen acht Kombinationen von Start-RZ und Vorzeichen der Ströme i_{S1} und i_M angegeben. Bei Verwendung des Start-RZ \underline{U}_{S1p} sowie $i_M < 0$ und $i_{S1} > 0$ ist nach Gl. 6.17 $m_{S1} > 0$, so dass bei Betrachtung der Steuerung des NP-Potentials die Grenze $m_{S1} = 1,0$ erreicht wird. In diesem Fall ist nach Gl. 6.9 und Gl. 6.10 ausschließlich \underline{U}_{S1p} in der Schaltzeit d_{S1} zu schalten. Damit sind der Start-RZ und der für die NP-Balancierung

Tab. 6.10: Schaltsequenzen für die Untersektoren II, III und IV des Sektors 1 für das Δd_M -Verfahren

Untersektor	Start-RZ		Schaltsequenz
II	\underline{U}_{S1p}	$m_{S1} = \pm 1,0$	0nn → 00n → p0n → ppn → p0n → pnn → 0nn
	\underline{U}_{S1n}	$m_{S1} = \pm 1,0$	p00 → pp0 → ppn → p0n → pnn → p0n → p00
	\underline{U}_{S2p}	$m_{S2} = \pm 1,0$	pp0 → p00 → p0n → pnn → p0n → ppn → pp0
	\underline{U}_{S2n}	$m_{S2} = \pm 1,0$	00n → 0nn → pnn → p0n → ppn → p0n → 00n
III	\underline{U}_{S1p}	$m_{S1} = \pm 1,0$	0nn → pnn → p0n → ppn → p0n → pnn → 0nn
	\underline{U}_{S1n}	$m_{S1} = \pm 1,0$	p00 → p0n → pnn → p0n → ppn → p0n → p00
IV	\underline{U}_{S2p}	$m_{S2} = \pm 1,0$	pp0 → ppn → p0n → pnn → p0n → ppn → pp0
	\underline{U}_{S2n}	$m_{S2} = \pm 1,0$	00n → p0n → pnn → p0n → ppn → p0n → 00n

geforderte kleine RZ identisch. Ist hingegen $i_M > 0$ bei sonst gleichen Randbedingungen, dann folgt für $m_{S1} = -1,0$, dass zur Balancierung des NP-Potentials als Start-RZ der kleine RZ \underline{U}_{S1n} zu verwenden ist.

Tab. 6.11: Auswirkung des Start-RZ in Untersektor III auf die Größe von Δd_M (grau: Start-RZ beeinflusst das NP-Potential korrekt)

Start-RZ	$i_M = i_b$	$i_{S1} = i_a$	m_{S1}	notwendiger kleiner RZ für Balancierung
\underline{U}_{S1p}	< 0	> 0	+1,0	\underline{U}_{S1p}
\underline{U}_{S1p}	< 0	< 0	-1,0	\underline{U}_{S1n}
\underline{U}_{S1n}	< 0	> 0	+1,0	\underline{U}_{S1p}
\underline{U}_{S1n}	< 0	< 0	-1,0	\underline{U}_{S1n}
\underline{U}_{S1p}	> 0	> 0	-1,0	\underline{U}_{S1n}
\underline{U}_{S1p}	> 0	< 0	+1,0	\underline{U}_{S1p}
\underline{U}_{S1n}	> 0	> 0	-1,0	\underline{U}_{S1n}
\underline{U}_{S1n}	> 0	< 0	+1,0	\underline{U}_{S1p}

Entsprechend der Stromverläufe aus Abb. 6.17 gilt im motorischen Betrieb im Untersektor III des Sektors 1 $i_M < 0$ und $i_{S1} > 0$. Es folgt, dass für die gegebene Anwendung \underline{U}_{S1p} am besten als Start-RZ für die NP-Balancierung im Untersektor III geeignet ist. Im Untersektor IV gilt im motorischen Betrieb $i_{S2} = i_c < 0$. Die Problematik im Untersektor IV folgt aus dem Vorzeichenwechsel von i_M in Abhängigkeit von φ . Für eine Phasenverschiebung von $\varphi = 0$ gilt im gesamten Untersektor IV $i_M > 0$. In Analogie zu Tab. 6.11 folgt $m_{S1} = 1,0$ und das NP-Potential ist damit mit \underline{U}_{S2p} als Start-RZ im gesamten Untersektor IV mit dem kleinsten Wert für Δd_M und damit der geringsten Ausgangsstromwelligkeit balancierbar. Die Besonderheit im Vergleich zum Untersektor III tritt für $\varphi > 0$ auf, da in diesem Fall in dem Bereich $[\frac{\pi}{6}, \frac{\pi}{6} + \varphi]$ $i_M = i_b < 0$ gilt. Zur Balancierung des NP-Potentials mit dem kleinsten

Wert für Δd_M ist in diesem Fall \underline{U}_{S2n} zu wählen. In Tab. 6.12 sind für die Untersektoren IV der sechs Sektoren die zu wählenden Start-RZ zur Balancierung des NP-Potentials mit dem kleinsten Δd_M zusammengefasst.

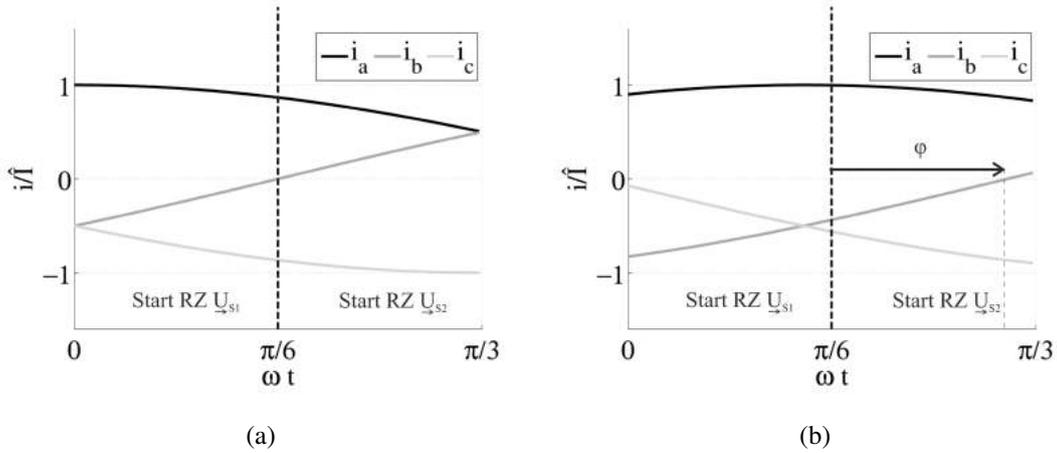


Abb. 6.17: Zeitliche Verläufe der normierten Phasenströme (a) $\cos \varphi = 1,0$ (b) $\cos \varphi = 0,9$

Tab. 6.12: Start-RZ des Untersektor IV für die Balancierung des NP-Potentials bei großen Modulationsgraden, positiver Drehrichtung und $0 < \varphi < \frac{\pi}{6}$

Sektor	ωt in IV	Stromrichtung				Start-RZ
		i_M	i_S	i_M	i_S	
1	$[\frac{\pi}{6}, \frac{\pi}{6} + \varphi]$	i_b	$\pm i_c$	< 0	< 0	00n
	$[\frac{\pi}{6} + \varphi, \frac{\pi}{3}]$	i_b	$\pm i_c$	> 0	< 0	pp0
2	$[\frac{\pi}{2}, \frac{\pi}{2} + \varphi]$	i_a	$\pm i_b$	> 0	> 0	0p0
	$[\frac{\pi}{2} + \varphi, \frac{2\pi}{3}]$	i_a	$\pm i_b$	< 0	> 0	n0n
3	$[\frac{5\pi}{6}, \frac{5\pi}{6} + \varphi]$	i_c	$\pm i_a$	< 0	< 0	n00
	$[\frac{5\pi}{6} + \varphi, \pi]$	i_c	$\pm i_a$	> 0	< 0	0pp
4	$[\frac{7\pi}{6}, \frac{7\pi}{6} + \varphi]$	i_b	$\pm i_c$	> 0	> 0	00p
	$[\frac{7\pi}{6} + \varphi, \frac{4\pi}{3}]$	i_b	$\pm i_c$	< 0	> 0	nn0
5	$[\frac{3\pi}{2}, \frac{3\pi}{2} + \varphi]$	i_a	$\pm i_b$	< 0	< 0	0n0
	$[\frac{3\pi}{2} + \varphi, \frac{5\pi}{3}]$	i_a	$\pm i_b$	> 0	< 0	p0p
6	$[\frac{11\pi}{6}, \frac{11\pi}{6} + \varphi]$	i_c	$\pm i_a$	> 0	> 0	p00
	$[\frac{11\pi}{6} + \varphi, 2\pi]$	i_c	$\pm i_a$	< 0	> 0	0nn

Für den Untersektor II stehen nach Tab. 6.10 vier verschiedene Schaltreihenfolgen zur Verfügung, da in diesem Untersektor zwei redundante kleine RZ verwendet werden. In Tab. 6.13 ist für \underline{U}_{S1} als Start-RZ dargestellt, wie sich m_{S1} bzw. m_{S2} aufgrund der gewählten Schaltsequenz nach Tab. 6.10 ergeben. Diese werden als $m_{S1,seq}$ bzw. $m_{S2,seq}$ bezeichnet. Des Weiteren kann nach Gl. 6.29 der zur Minimierung von Δd_M aufgrund der Vorzeichen der Phasenströme besser geeignete kleine RZ sowohl für \underline{U}_{S1} als auch \underline{U}_{S2} angegeben werden. Hierfür wird die Bezeichnung $m_{S1,opt}$ bzw. $m_{S2,opt}$ in Tab. 6.13 verwendet. Wenn $m_{S1,seq}$ und $m_{S1,opt}$ sowie $m_{S2,seq}$ und $m_{S2,opt}$ übereinstimmen (grau markierte Zeilen in Tab. 6.13), dann kann mit dieser Schaltsequenz mit dem kleinsten Δd_M eine Balancierung des NP-Potentials erfolgen. Damit ist im Untersektor II mit \underline{U}_{S1} als Start-RZ eine Balancierung des NP-Potentials mit dem kleinsten Wert für Δd_M möglich, wenn i_{S1} und i_{S2} unterschiedliche Vorzeichen haben und sowohl \underline{U}_{S1p} als auch \underline{U}_{S1n} als Start-RZ verwendet werden.

Tab. 6.13: Auswirkung des rechten kleinen RZ als Start-RZ im Untersektor II des Sektors 1 auf die Größe von Δd_M (grau: Start-RZ beeinflusst das NP-Potential korrekt)

Start-RZ	$i_M = i_b$	$i_{S1} = i_a$	$i_{S2} = i_c$	$m_{S1,seq}$	$m_{S2,seq}$	$m_{S1,opt}$	$m_{S2,opt}$
\underline{U}_{S1p}	> 0	> 0	> 0	+1,0	-1,0	-1,0	-1,0
\underline{U}_{S1p}	> 0	> 0	< 0	+1,0	-1,0	-1,0	+1,0
\underline{U}_{S1p}	> 0	< 0	> 0	+1,0	-1,0	+1,0	-1,0
\underline{U}_{S1p}	> 0	< 0	< 0	+1,0	-1,0	+1,0	+1,0
\underline{U}_{S1p}	< 0	> 0	> 0	+1,0	-1,0	+1,0	+1,0
\underline{U}_{S1p}	< 0	> 0	< 0	+1,0	-1,0	+1,0	-1,0
\underline{U}_{S1p}	< 0	< 0	> 0	+1,0	-1,0	-1,0	+1,0
\underline{U}_{S1p}	< 0	< 0	< 0	+1,0	-1,0	-1,0	-1,0
\underline{U}_{S1n}	> 0	> 0	> 0	-1,0	+1,0	-1,0	-1,0
\underline{U}_{S1n}	> 0	> 0	< 0	-1,0	+1,0	-1,0	+1,0
\underline{U}_{S1n}	> 0	< 0	> 0	-1,0	+1,0	+1,0	-1,0
\underline{U}_{S1n}	> 0	< 0	< 0	-1,0	+1,0	+1,0	+1,0
\underline{U}_{S1n}	< 0	> 0	> 0	-1,0	+1,0	+1,0	+1,0
\underline{U}_{S1n}	< 0	> 0	< 0	-1,0	+1,0	+1,0	-1,0
\underline{U}_{S1n}	< 0	< 0	> 0	-1,0	+1,0	-1,0	+1,0
\underline{U}_{S1n}	< 0	< 0	< 0	-1,0	+1,0	-1,0	-1,0

Bei Verwendung von \underline{U}_{S2} als Start-RZ sind in Tab. 6.14 die Auswirkungen der möglichen Schaltsequenzen auf Δd_M untersucht. Wie für \underline{U}_{S1} ist eine NP-Balancierung möglich, wenn i_{S1} und i_{S2} unterschiedliche Vorzeichen haben, was für den definierten Betriebsbereich gegeben ist.

Tab. 6.14: Auswirkung des linken kleinen RZ als Start-RZ im Untersektor II des Sektors 1 auf die Größe von Δd_M (grau: Start-RZ beeinflusst das NP-Potential korrekt)

Start-RZ	$i_M = i_b$	$i_{S1} = i_a$	$i_{S2} = i_c$	$m_{S1,seq}$	$m_{S2,seq}$	$m_{S1,opt}$	$m_{S2,opt}$
\underline{U}_{S2p}	> 0	> 0	> 0	-1,0	+1,0	-1,0	-1,0
\underline{U}_{S2p}	> 0	> 0	< 0	-1,0	+1,0	-1,0	+1,0
\underline{U}_{S2p}	> 0	< 0	> 0	-1,0	+1,0	+1,0	-1,0
\underline{U}_{S2p}	> 0	< 0	< 0	-1,0	+1,0	+1,0	+1,0
\underline{U}_{S2p}	< 0	> 0	> 0	-1,0	+1,0	+1,0	+1,0
\underline{U}_{S2p}	< 0	> 0	< 0	-1,0	+1,0	+1,0	-1,0
\underline{U}_{S2p}	< 0	< 0	> 0	-1,0	+1,0	-1,0	+1,0
\underline{U}_{S2p}	< 0	< 0	< 0	-1,0	+1,0	-1,0	-1,0
\underline{U}_{S2n}	> 0	> 0	> 0	+1,0	-1,0	-1,0	-1,0
\underline{U}_{S2n}	> 0	> 0	< 0	+1,0	-1,0	-1,0	+1,0
\underline{U}_{S2n}	> 0	< 0	> 0	+1,0	-1,0	+1,0	-1,0
\underline{U}_{S2n}	> 0	< 0	< 0	+1,0	-1,0	+1,0	+1,0
\underline{U}_{S2n}	< 0	> 0	> 0	+1,0	-1,0	+1,0	+1,0
\underline{U}_{S2n}	< 0	> 0	< 0	+1,0	-1,0	+1,0	-1,0
\underline{U}_{S2n}	< 0	< 0	> 0	+1,0	-1,0	-1,0	+1,0
\underline{U}_{S2n}	< 0	< 0	< 0	+1,0	-1,0	-1,0	-1,0

Im Untersektor II treten im stationären motorischen Betrieb und $\cos \varphi = 0,9 \dots 1,0$ zwei im Vorzeichen der Phasenströme unterschiedliche Betriebspunkte auf. Es gilt $i_{S1} > 0$, $i_{S2} < 0$ und $i_M \leq 0$. Für $i_M < 0$ ist mit \underline{U}_{S1p} oder \underline{U}_{S2n} als Start-RZ das NP-Potential im Untersektor II mit geringstem Δd_M balancierbar. Bei $i_M > 0$ ist das NP-Potential mit dem kleinsten Δd_M und damit der geringsten Ausgangsstromwelligkeit mit \underline{U}_{S1n} oder \underline{U}_{S2p} balancierbar.

Zu beachten ist, dass bei Verwendung von Schaltsequenzen, die ein nicht-minimales Δd_M haben (nicht grau markierte Zeilen in Tab. 6.11, 6.13 und 6.14), Δd_M größer als die normierte Einschaltzeit d_M werden kann, wenn die Terme im Zähler der Gln. 6.29 bis 6.31 dasselbe Vorzeichen haben. Daher ist in diesen Fällen eine Begrenzung von Δd_M auf d_M notwendig. Das NP-Potential kann in den entsprechenden Betriebspunkten nicht balanciert werden. Dieser Fall tritt auf, wenn beispielsweise nur \underline{U}_{S1p} und \underline{U}_{S2p} als Start-RZ verwendet werden. Für $m_{S1} = -1,0$ und \underline{U}_{S1p} als Start-RZ wird dies für den Untersektor III betrachtet. Nach Gl. 6.9 ist für $m_{S1} = -1,0$ ausschließlich der Schaltzustand p00 im Untersektor III zur NP-Balancierung zu verwenden. Damit ergibt sich nach Gl. 6.35, dass das NP-Potential trotz Anwendung des Δd_M -Verfahrens und vollständiger Substitution der Einschaltzeit von \underline{U}_M nicht balanciert werden kann. Anstelle einer Reduktion der Schwankungsbreite des NP-Potentials wird diese im betrachteten Fall durch Anwendung des Δd_M -Verfahrens erhöht. Folglich ist das Δd_M -Verfahren in diesem Fall nicht anzuwenden, sondern die NP-Balancierung mit den kleinen RZ nach Kap. 6.4.1 und $m_{S1} = -1,0$ durchzuführen.

$$\Delta d_{M,III} = \left| \frac{d_M \cdot i_M - d_{S1} \cdot i_{S1}}{i_M} \right|_{i_M < 0, i_{S1} > 0} = d_M + d_{S1} \cdot \left| \frac{i_{S1}}{i_M} \right| > d_M \quad (6.35)$$

Als weiteres wichtiges Untersuchungskriterium sind die Auswirkungen auf die Gesamtverluste zu betrachten. Hierbei sind insbesondere die Schaltverluste relevant, die daher allgemein betrachtet werden. Im Untersektor III des Sektors 1 finden bei Verwendung der Schaltsequenz mit dem Start-RZ \underline{U}_{S1p} in der Phase a zwei Schaltvorgänge, in der Phase b vier Schaltvorgänge und in der Phase c keine Schaltvorgänge statt. Damit ist bei Vernachlässigung der Abhängigkeit der Schaltverluste von der Junction-Temperatur der LHL die Auswirkung der Δd_M -Schaltsequenz auf die gesamten Schaltverluste von dem Verhältnis der Phasenströme b und c abhängig. Mit Abb. 6.17a folgt, dass für $\cos \varphi = 1,0$ geringere Schaltverluste zu erwarten sind, da in diesem Betriebspunkt im gesamten Untersektor III des Sektors 1 $|i_b| < |i_c|$ gilt. Für $\cos \varphi = 0,9$ gilt im Untersektor III des Sektors 1 nahezu durchgängig $|i_c| < |i_b|$ (vgl. Abb. 6.17b), so dass im Vergleich zur NTV-Modulation höhere Schaltverluste zu erwarten sind.

Bei Verwendung von \underline{U}_{S1n} als Start-RZ im Untersektor III wird die Phase a nicht geschaltet, die Phase b viermal und die Phase c zweimal. Bei dieser Schaltsequenz sind im Vergleich zur NTV-Modulation etwas geringere Schaltverluste zu erwarten, da sowohl für $\cos \varphi = 1,0$ als auch für $\cos \varphi = 0,9$ $|i_b| < |i_a|$ gilt. Im Untersektor IV des Sektors 1 wird bei Verwendung des Start-RZ \underline{U}_{S2p} die Phase a nicht und dafür die Phase b viermal geschaltet. Bei Verwendung von \underline{U}_{S2n} als Start-RZ wird die Phase b viermal geschaltet und die Phase c wird nicht geschaltet. Unabhängig vom Start-RZ und vom $\cos \varphi$ wird damit im betrachteten Betriebs-

bereich im Untersektor IV die Phase mit dem geringsten Strombetrag viermal geschaltet, so dass hieraus geschlossen werden kann, dass sich die Gesamtschaltverluste nicht erhöhen. Im Untersektor II wird ebenfalls immer die Phase b viermal geschaltet, so dass die Überlegungen der Schaltverlustanalyse übertragen werden können. Die Analyse der Schaltverluste ist für die anderen Sektoren analog. Hieraus folgt, dass durch die Verwendung des Δd_M -Verfahrens kein Anstieg der Schaltverluste im Vergleich zur NTV-Modulation zu erwarten ist.

Das NP-Potential ist durch Verwendung nicht-symmetrischer Schaltsequenzen im relevanten Betriebsbereich in den Untersektoren II, III und IV balancierbar. Welche Untersektoren mit dem Δd_M -Verfahren balanciert werden sollten und inwieweit ein Wechsel des Start-RZ zur besseren NP-Balancierung implementiert werden sollte, wird im folgenden Abschnitt dargelegt.

6.5.2 Vergleich unterschiedlicher Betriebsstrategien

Das Δd_M -Verfahren kann sowohl bei Steuerung als auch bei Regelung des NP-Potentials eingesetzt werden. In Abhängigkeit der akzeptierten Komplexität und Erhöhung der Ausgangsstromwelligkeit lässt sich das NP-Potential vollständig balancieren. Durch Limitierung von Δd_M auf $\Delta d_{M,max}$ ist es auf einfache Weise möglich, das NP-Balancing und damit die Ausgangsstromwelligkeit zu begrenzen. Die Konfigurationsmöglichkeiten werden im Folgenden verglichen.

In Abb. 6.18a sind die zeitlichen Verläufe der Phasenströme, der gepulsten Wechselrichter Ausgangsspannung der Phase a und der ZK-Spannungen für das Δd_M -Verfahren bei Anwendung in allen Untersektoren, realisiertem Wechsel des Start-RZ und $k_p = 1,0$ für eine NP-Balancierung mit geringster Ausgangsstromwelligkeit dargestellt (gleicher Betriebspunkt wie in den Abb. 6.12c, 6.12d und 6.15a). Wie beim Verfahren des virtuellen RZ werden bei der Phasenausgangsspannung u_{aNP} für einen Teil der Grundschwingungsperiode alle drei Schaltzustände verwendet, in der u_{aNP} die Spannungen u_{C1} , $-u_{C2}$ und 0 annimmt. Im Vergleich zum Verfahren des virtuellen RZ nach Abb. 6.15a ist die Größe dieses Zeitintervalls abhängig von der Möglichkeit zur Balancierung des NP-Potentials mit den kleinen RZ nach Kap. 6.4.1 und für $m = 1,05$ kleiner im Vergleich zum Verfahren des virtuellen RZ. Die maximale Breite des Intervalls beträgt wie beim Verfahren des virtuellen RZ 60° .

In Abb. 6.18b sind die zeitlichen Verläufe der Ströme und Spannungen für $m = 1,05$ bei aktiviertem Δd_M -Verfahren in den Untersektoren III und IV und Verwendung aller kleiner RZ als Start-RZ dargestellt. Aufgrund der Verwendung der Regelung des NP-Potentials mit $k_p = 1,0$ wird das NP-Potential in den Untersektoren III und IV ausgeregelt, wenn aufgrund der ausschließlichen Verwendung der kleinen RZ im Untersektor II eine Abweichung in den ZK-Spannungen entstanden ist. In der Phasenausgangsspannung u_{aNP} ist bei ca. $t = 2,5$ ms zu erkennen, dass im Untersektor II nur die Schaltzustände p und 0 verwendet werden.

Werden als Start-RZ ausschließlich die RZ \underline{U}_{Sp} verwendet, dann ergeben sich bei Verwendung des Δd_M -Verfahrens in allen Untersektoren die in Abb. 6.18c und bei Verwendung des

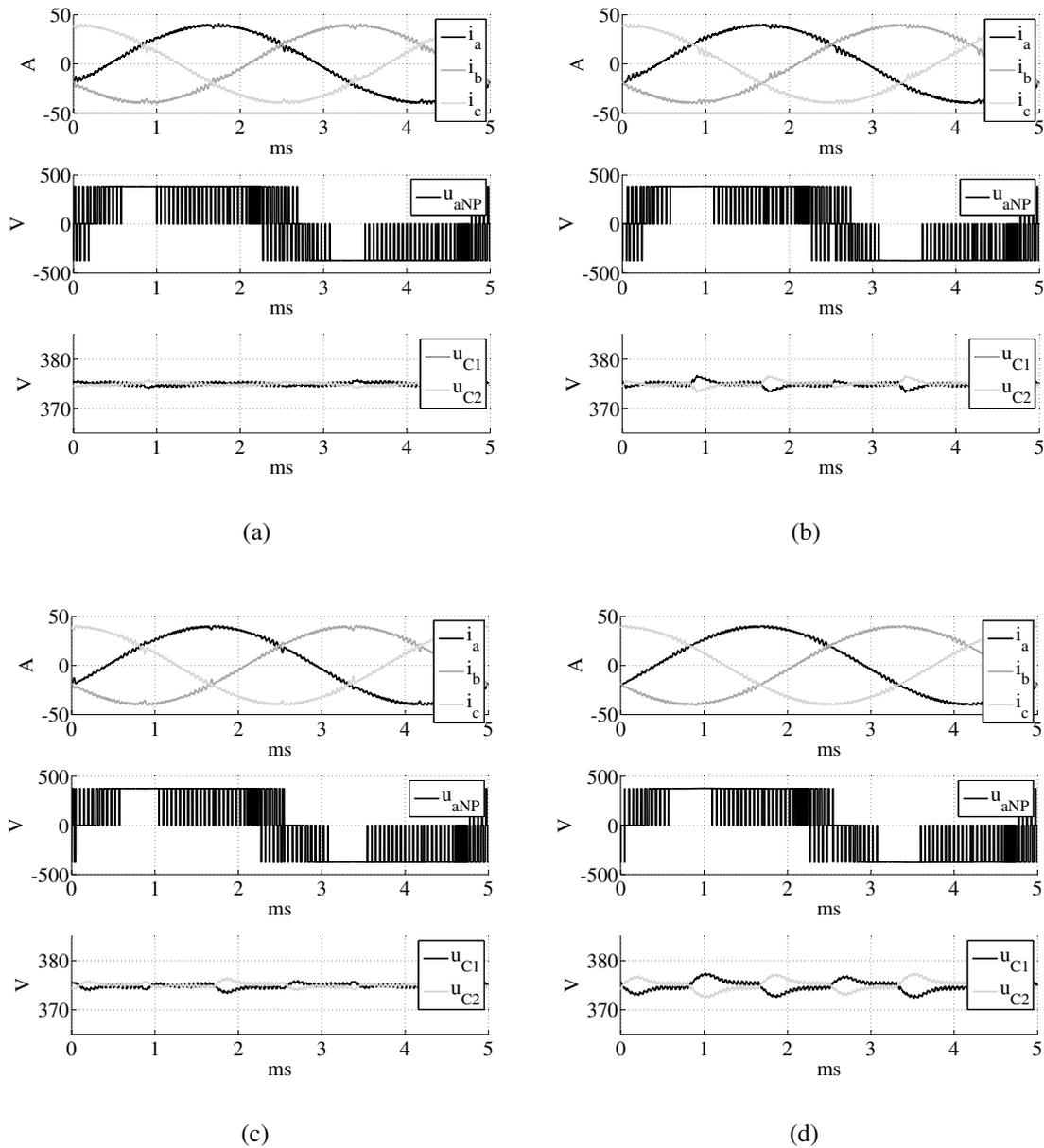


Abb. 6.18: Simulative Betrachtung der Modulation nach dem Konzept des Δd_M -Verfahrens mit unterschiedlichen NP-Balancierungs-Konfigurationen ($C_{dc} = 150 \mu\text{F} = 4,65 \text{ pu}$, $U_{dc} = 750 \text{ V}$, $f_{el} = 200 \text{ Hz}$, $L_{Motor} = 0,75 \text{ mH} = 0,086 \text{ pu}$, $\cos \varphi = 0,9$, $m = 1,05$, $k_p = 1$)

(a) Δd_M aktiviert in allen Untersektoren und Verwendung aller kleiner RZ als Start-RZ

(b) Δd_M aktiviert in den Untersektoren III und IV und Verwendung aller kleiner RZ als Start-RZ

(c) Δd_M aktiviert in allen Untersektoren und ausschließlicher Verwendung des positiven kleinen RZ als Start-RZ

(d) Δd_M aktiviert in den Untersektoren III und IV und ausschließlicher Verwendung des positiven kleinen RZ als Start-RZ

Δd_M -Verfahrens in den Untersektoren III und IV die in Abb. 6.18d dargestellten Verläufe. Das NP-Potential kann in beiden Fällen nicht mehr über den gesamten Winkelbereich balanciert werden. Aufgrund der Regelung des NP-Potentials kann diese Unsymmetrie wieder ausgeglichen werden. Im Vergleich zu $\Delta u_{NP,max}$ bei der NP-Balancierung durch die kleinen RZ (Abb. 6.12d) ist eine Verringerung der auftretenden Schwankungsbreite des NP-Potentials zu erkennen.

In Abb. 6.19 sind die zeitlichen Verläufe der Ströme und Spannungen bei einer Begrenzung der maximalen Reduktion der Einschaltzeit von \underline{U}_M dargestellt. Bei einer Begrenzung auf $\Delta d_{M,max} = 0,5$ kann im ausgewählten Betriebspunkt eine bessere Balancierung des NP-Potentials erreicht werden. Dies liegt daran, dass bei höheren $\Delta d_{M,max}$ der abgetastete Strom in der Mitte der Pulsperiode nicht mehr dem Periodenmittelwert des Stromes entspricht und damit die Berechnung von Δd_M nicht mehr korrekt ist. Bei einer Begrenzung auf $\Delta d_{M,max} = 0,25$ (Abb. 6.19b) ist zu erkennen, dass eine Balancierung des NP-Potentials nicht mehr zu jedem Zeitpunkt vollständig möglich ist.

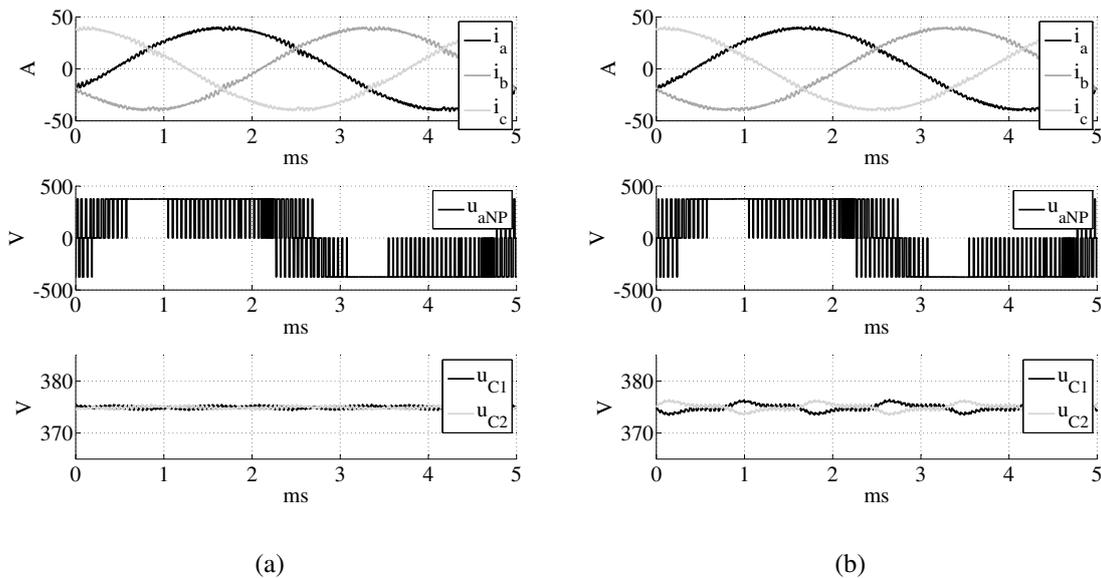


Abb. 6.19: Simulative Betrachtung der Modulation nach dem Konzept des Δd_M -Verfahrens (aktiviert in allen Untersektoren und Verwendung aller kleiner RZ als Start-RZ) mit Begrenzung des maximalen Wertes von Δd_M ($C_{dc} = 150 \mu F = 4,65 \text{ pu}$, $U_{dc} = 750 \text{ V}$, $f_{el} = 200 \text{ Hz}$, $L_{Motor} = 0,75 \text{ mH} = 0,086 \text{ pu}$, $\cos \varphi = 0,9$, $m = 1,05$, $k_p = 1$)
 (a) $\Delta d_{M,max} = 0,5$
 (b) $\Delta d_{M,max} = 0,25$

Die Auswirkung der verschiedenen Konfigurationen auf die Schwankungsbreite des NP-Potentials in Abhängigkeit der ZK-Kapazität ist in Abb. 6.20 für die drei Modulationsgrade $m = 0,9$, $m = 1,0$ und $m = 1,1$ bei $\cos \varphi = 0,9$ dargestellt. Als Referenz ist in jeder der vier Abbildungen die Schwankungsbreite $\Delta u_{NP,max}$ bei Verwendung der kleinen RZ zur Stabilisierung des NP-Potentials enthalten. In Abb. 6.20a werden sowohl \underline{U}_{Sp} als auch \underline{U}_{Sn} als Start-RZ einer Schaltsequenz verwendet und die maximale Reduktion der Einschaltzeit von

\underline{U}_M ist nicht begrenzt ($\Delta d_{M,\max} = 1,0$). Die Schwankungsbreite des NP-Potentials kann im Vergleich zur Balancierung mit den kleinen RZ deutlich reduziert werden. Für $m = 0,9$ ist zwischen den vier betrachteten NP-Balancierungsverfahren nur ein geringer Unterschied zu erkennen, der vernachlässigt werden kann. Insbesondere für $m = 1,1$ kann mit dem Δd_M -Verfahren eine deutliche Reduktion der Schwankungsbreite des NP-Potentials erreicht werden. In diesem Betriebspunkt sind die Einschaltzeiten der kleinen RZ d_{S1} und d_{S2} gering, so dass eine nahezu vollständige Aufteilung der Einschaltzeit von \underline{U}_M auf die beiden großen RZ eine Schwankung des NP-Potentials eliminiert. Wenn eine Begrenzung von Δd_M erfolgt, dann erhöht sich entsprechend $\Delta u_{NP,\max}$ für $m = 1,1$, wie in Abb. 6.20b zu erkennen ist. Die Begrenzung auf $\Delta d_{M,\max}$ hat für $m = 0,9$ und $m = 1,0$ keine Auswirkung.

Werden nur die positiven kleinen RZ \underline{U}_{Sp} als Start-RZ verwendet, dann ergeben sich die in Abb. 6.20c dargestellten Schwankungsbreiten $\Delta u_{NP,\max}$ für $\Delta d_{M,\max} = 1,0$ und die in Abb. 6.20d dargestellten Schwankungsbreiten für $\Delta d_{M,\max} = 0,5$. Durch die Beschränkung auf die positiven kleinen RZ als Start-RZ ist eine Balancierung des NP-Potentials für $m = 1,1$ schlechter möglich, $\Delta u_{NP,\max}$ erhöht sich im Vergleich zu Abb. 6.20a deutlich. Eine Begrenzung von Δd_M auf $\Delta d_{M,\max} = 0,5$ hat bei ausschließlicher Verwendung der positiven kleinen RZ nur eine geringe Vergrößerung der Schwankungsbreite des NP-Potentials zur Folge.

Welche Einstellung für das Δd_M -Verfahren verwendet werden sollte, hängt von der Größe der ZK-Kapazität, der akzeptierten Schwankungsbreite $u_{NP,\max}$ und der gewünschten Komplexität ab. Insbesondere bei softwareseitiger Implementierung der Ausblendzeit muss jeder Wechsel des Start-RZ gesondert betrachtet werden, so dass in diesem Fall die Komplexität durch Verwendung der positiven und negativen kleinen RZ als Start-RZ deutlich erhöht wird. Bei hardwareseitiger Berücksichtigung der Ausblendzeit ist hingegen der Wechsel des Start-RZ einfach zu realisieren, wenn die zusätzlichen Schaltverluste hingenommen werden. Die Implementierung des Δd_M -Verfahrens in den Untersektoren II, III und IV hat ein kleineres $\Delta u_{NP,\max}$ im Vergleich zur Implementierung in den Untersektoren III und IV zur Folge. Als weiterer wichtiger Entscheidungsfaktor für die Auswahl einer geeigneten Konfiguration ist die Regelung der Maschine im Feldschwächbereich und der hiermit verbundene Verschiebungsfaktor $\cos \varphi$ zu berücksichtigen.

6.5.3 Experimentelle Ergebnisse

Auf dem Mikrocontroller TriCore 1797b von Infineon wird die Balancierung des NP-Potentials durch die kleinen RZ sowie das Δd_M -Verfahren mit \underline{U}_{Sp} als Start-RZ und Realisierung der NP-Balancierung in den Untersektoren III und IV implementiert. Zur Generierung der Ansteuersignale werden die lokalen Timerzellen des Mikrocontrollers verwendet. Für die Untersuchung wird eine passive RL -Last verwendet, deren Werte zur Nachbildung verschiedener Verschiebungsfaktoren $\cos \varphi$ variiert werden. Hierdurch wird im Vergleich zu einer Motoranwendung die Stromwelligkeit abhängig von den gewählten RL -Werten, die zur Erzeugung des Verschiebungsfaktors notwendig sind. Die für die Betrachtung der NP-Balancierung entscheidende Stromgrundschwingung wird hierdurch nicht verändert, die Stromharmonischen werden durch die Erhöhung der Induktivität stärker gedämpft. Die Höhe

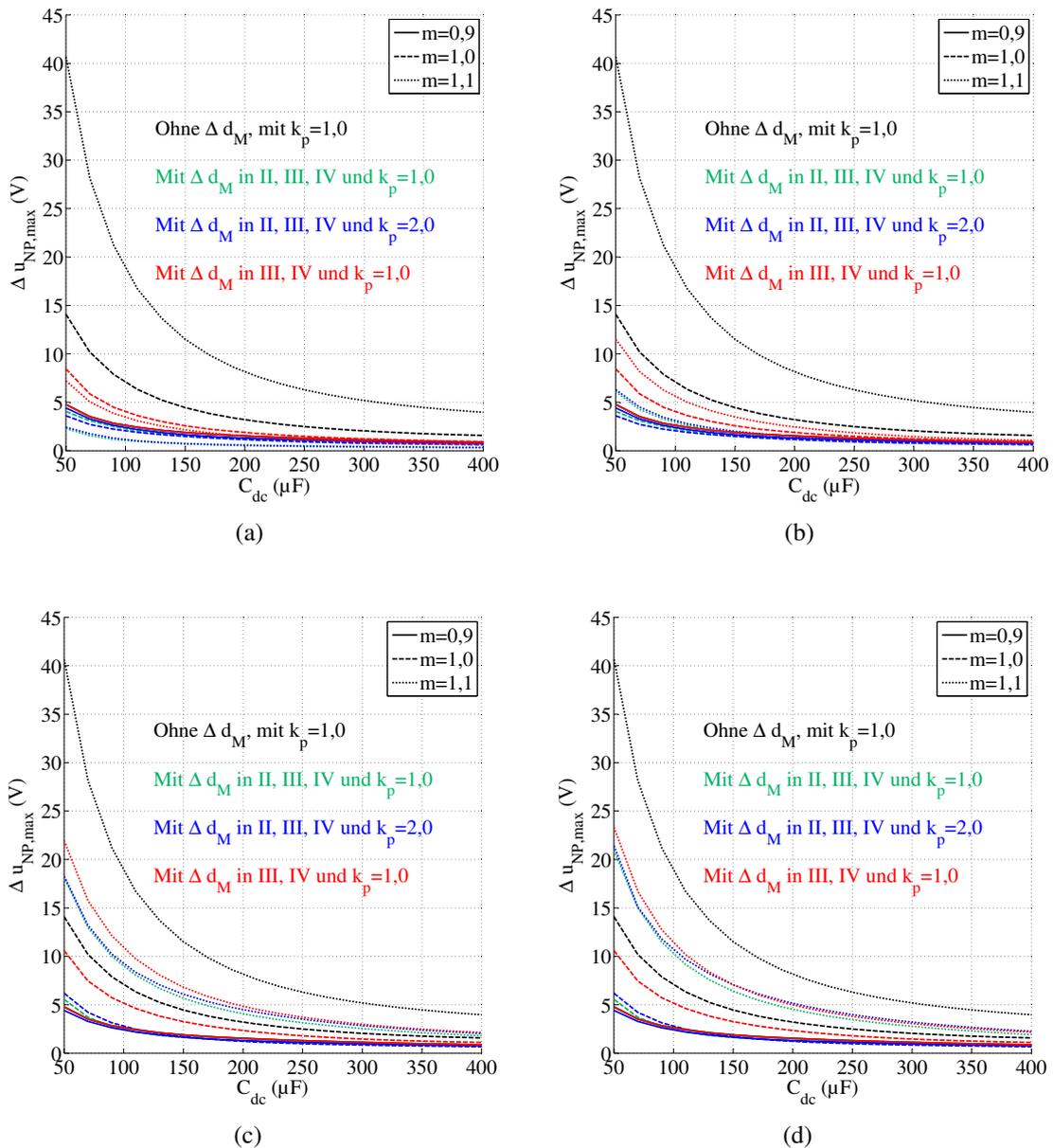


Abb. 6.20: Vergleich der Schwankungsbreite $\Delta u_{NP,\max}$ für das Konzept des Δd_M -Verfahrens mit unterschiedlichen NP-Balancierungs-Konfigurationen ($U_{dc} = 750\text{V}$, $f_{el} = 200\text{Hz}$, $L_{Motor} = 0,75\text{mH} = 0,086\text{pu}$, $\cos \varphi = 0,9$)

(a) Verwendung aller kleiner RZ als Start-RZ und $\Delta d_{M,\max} = 1,0$

(b) Verwendung aller kleiner RZ als Start-RZ und $\Delta d_{M,\max} = 0,5$

(c) Verwendung der positiven kleinen RZ als Start-RZ und $\Delta d_{M,\max} = 1,0$

(d) Verwendung der positiven kleinen RZ als Start-RZ und $\Delta d_{M,\max} = 0,5$

der ZK-Spannung U_{dc} hat keinen Einfluss auf die Schwankungsbreite des NP-Potentials und wird für die Untersuchung zu $U_{dc} = 200\text{V}$ gewählt. Es wird eine Ausblendzeit von $0,5\mu\text{s}$ berücksichtigt. Das verwendete Messequipment ist in Tab. 10.2 im Anhang angegeben.

In Abb. 6.21 sind für eine Lastinduktivität $L_{\text{Last}} = 0,445\text{mH}$, eine ZK-Kapazität $C_{dc} = 165\mu\text{F}$ und einen Phasenstrom $\tilde{I}_x = 8,4\text{A}$ und $m = 1,1$ die zeitlichen Verläufe für unterschiedliche NP-Balancierungskonfigurationen dargestellt. Als Referenzverfahren ist in Abb. 6.21a der Betriebspunkt ohne Balancierung des NP-Potentials gezeigt. Es ist zu erkennen, dass durch Aufteilung der Einschaltzeit der kleinen RZ das NP-Potential bereits balanciert ist (Abb. 6.21b und 6.21d), da, wie in Kap. 6.4.1 gezeigt, für $\cos\varphi \approx 1,0$ das NP-Potential durch die kleinen RZ balancierbar ist. Entsprechend kann in diesem Betriebspunkt durch die Verwendung des Δd_M -Verfahrens (Abb. 6.21c und 6.21e) im Hinblick auf das NP-Potential keine Verbesserung erreicht werden. Die zeitlichen Verläufe der gepulsten Ausgangsspannung u_{aNP} nehmen für $\cos\varphi \approx 1,0$ im Stromnulldurchgang abwechselnd die Schaltzustände p, 0 und n an. Hierbei ist zu erkennen, dass der verwendete nicht-nächstliegende Basis-RZ nur jeweils kurz eingeschaltet wird, da die kleinen RZ theoretisch für die NP-Balancierung ausreichen. Aufgrund des Betriebes an der balancierbaren Grenze von $m_{\text{max}} = 1,1$, einem $\cos \approx 1,0$ und den vorhandenen Ausblendzeiten und Messungenauigkeiten ist die NP-Balancierung durch Δd_M teilweise aktiv. Beim Vergleich der Ströme ist für das Δd_M -Verfahren eine höhere Stromwelligkeit im Vergleich zur Modulation ohne NP-Balancierung und zum Verfahren der NP-Balancierung durch die kleinen RZ erkennbar. Bei Rückführung der ZK-Spannungen mit $k_p = 0,5$ (Abb. 6.21d und Abb. 6.21e) wird die stationäre Abweichung ausgeregelt.

Für den Betriebspunkt $\cos\varphi = 0,964$ sind in Abb. 6.22 bei sonst gleichen Einstellungen wie für $\cos\varphi = 1,0$ (Abb. 6.21) für die NP-Balancierungsverfahren die zeitlichen Verläufe des Phasenstromes i_a , der Phaseausgangsspannung u_{aNP} und der ZK-Spannungen u_{C1} und u_{C2} dargestellt. Ohne NP-Balancierung tritt eine Schwankungsbreite von $\Delta u_{NP,\text{max}} = 4,4\text{V}$ auf (Abb. 6.22a). Bei Verwendung der kleinen RZ ist in diesem Betriebspunkt eine Balancierung des NP-Potentials nicht mehr möglich und es tritt bei Steuerung des NP-Potentials (Abb. 6.22b) im verwendeten Betriebspunkt eine Schwankungsbreite von $\Delta u_{NP,\text{max}} = 1,9\text{V}$ auf. Für den geregelten Fall der ZK-Spannungen mit $k_p = 0,5$ und NP-Balancierung durch die kleinen RZ (Abb. 6.22d) erhöht sich die Schwankungsbreite auf $\Delta u_{NP,\text{max}} = 3,4\text{V}$. Dieses Verhalten ist identisch mit den in Abb. 6.12 dargestellten simulierten Zeitverläufen und in Kap. 6.4.1 erklärt. Bei Verwendung des Δd_M -Verfahrens in den Untersektoren III und IV mit \underline{U}_{Sp} als Start-RZ und $d_{M,\text{max}} = 0,5$ sind die zeitlichen Verläufe in Abb. 6.22c für $k_p = 0$ und in Abb. 6.22e für $k_p = 0,5$ dargestellt. Im gesteuerten Betrieb tritt eine Schwankungsbreite von $\Delta u_{NP,\text{max}} \approx 0,7\text{V}$ auf. Diese Schwankungsbreite ist vorhanden, da nur die positiven kleinen RZ als Start-RZ verwendet werden und die maximale Reduktion der Einschaltzeit des mittleren RZ begrenzt ist. Im geregelten Betrieb beträgt die Schwankungsbreite des NP-Potentials $\Delta u_{NP,\text{max}} = 1,55\text{V}$. Damit ergibt sich für $\cos\varphi = 0,964$ für das Δd_M -Verfahren sowohl im gesteuerten als auch im geregelten Betrieb eine geringere Schwankungsbreite des NP-Potentials im Vergleich zur NP-Balancierung bei ausschließlicher Verwendung der kleinen RZ.

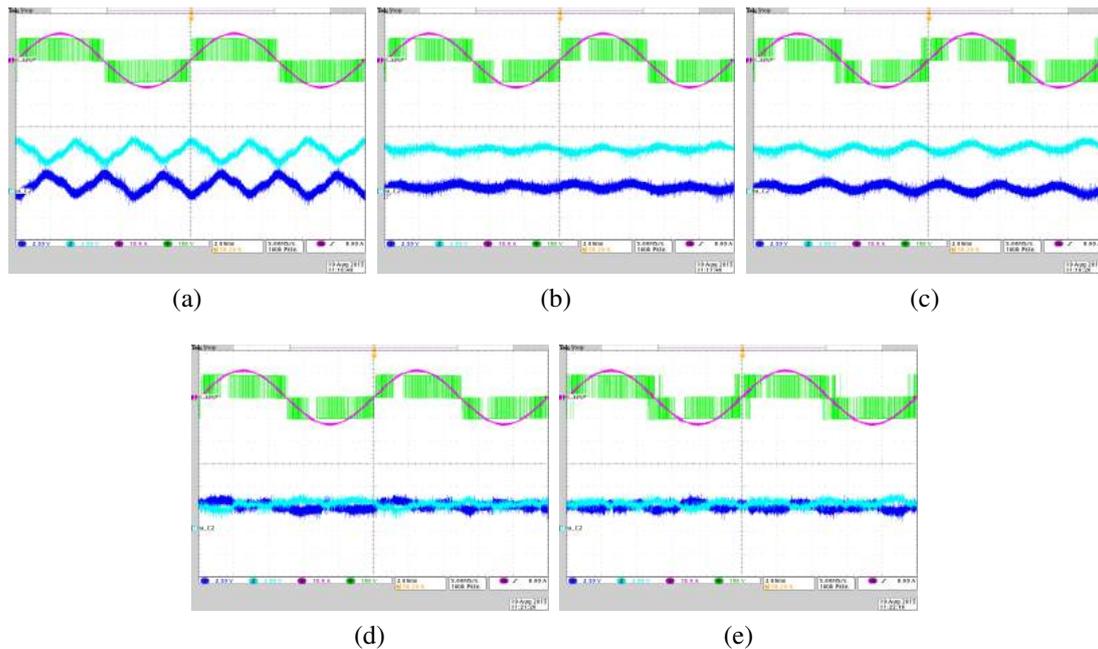


Abb. 6.21: Experimentelle Betrachtung der NP-Balancierungsstrategien für $\cos \varphi \approx 1,0$: Verläufe des Phasenstromes i_a (magenta, 10 A/div), der Phaseausgangsspannung u_{aNP} (grün, 100 V/div) und der ZK-Spannungen u_{C1} (blau, 2,5 V/div, Offset: 100 V) und u_{C2} (türkis, 2,5 V/div, Offset: 100 V) mit $C_{dc} = 165 \mu\text{F}$, $U_{dc} = 200 \text{V}$, $f_{el} = 100 \text{Hz}$, $L_{Last} = 0,442 \text{mH}$, $\tilde{I}_x = 8,4 \text{A}$, $m = 1,1$, $f_p = 20 \text{kHz}$, 2 ms/div
 (a) ohne NP-Balancierung
 (b) gesteuerte NP-Balancierung durch kleinen RZ
 (c) gesteuerte NP-Balancierung nach Δd_M -Verfahren in Untersektor III und IV mit positiven kleinen RZ als Start-RZ und $\Delta d_{M,max} = 0,5$
 (d) geregelte NP-Balancierung durch kleinen RZ mit $k_p = 0,5$
 (e) geregelte NP-Balancierung nach Δd_M -Verfahren in Untersektor III und IV mit positiven kleinen RZ als Start-RZ und $\Delta d_{M,max} = 0,5$ mit $k_p = 0,5$

Die Auswirkung der Begrenzung $\Delta d_{M,max}$ auf die Balancierung des NP-Potentials ist für drei verschiedene Werte in Abb. 6.23 für $\cos \varphi = 0,964$ dargestellt. Für $\Delta d_{M,max} = 0,25$ liegt eine größere Schwankungsbreite des NP-Potentials im Vergleich zu $\Delta d_{M,max} = 0,5$ (Abb. 6.23b) und $\Delta d_{M,max} = 0,75$ (Abb. 6.23c) vor. Zwischen $\Delta d_{M,max} = 0,5$ und $\Delta d_{M,max} = 0,75$ ist in diesem Betriebspunkt kein Unterschied zu erkennen, da für die Balancierung des NP-Potentials keine Werte $\Delta d_M > 0,5$ notwendig sind.

Die Ausregelung einer stationären ZK-Spannungsunsymmetrie ($u_{C1} < u_{C2}$) für den Betriebspunkt $\cos \varphi = 0,964$, $m = 1,1$ und $k_p = 0,5$ ist in Abb. 6.24a bei Verwendung der kleinen RZ zur Balancierung des NP-Potentials und in Abb. 6.24b bei Verwendung des Δd_M -Verfahrens dargestellt. In beiden Konfigurationen kann durch die Rückführung der ZK-Spannungen die Unsymmetrie im Zwischenkreis ausgeregelt werden. Bei ausschließlicher Verwendung der kleinen RZ ist die größere Schwankungsbreite auch im dynamischen Vorgang deutlich zu erkennen. Im Vergleich hierzu ist beim Δd_M -Verfahren eine deutlich kleinere Schwankungsbreite vorhanden.

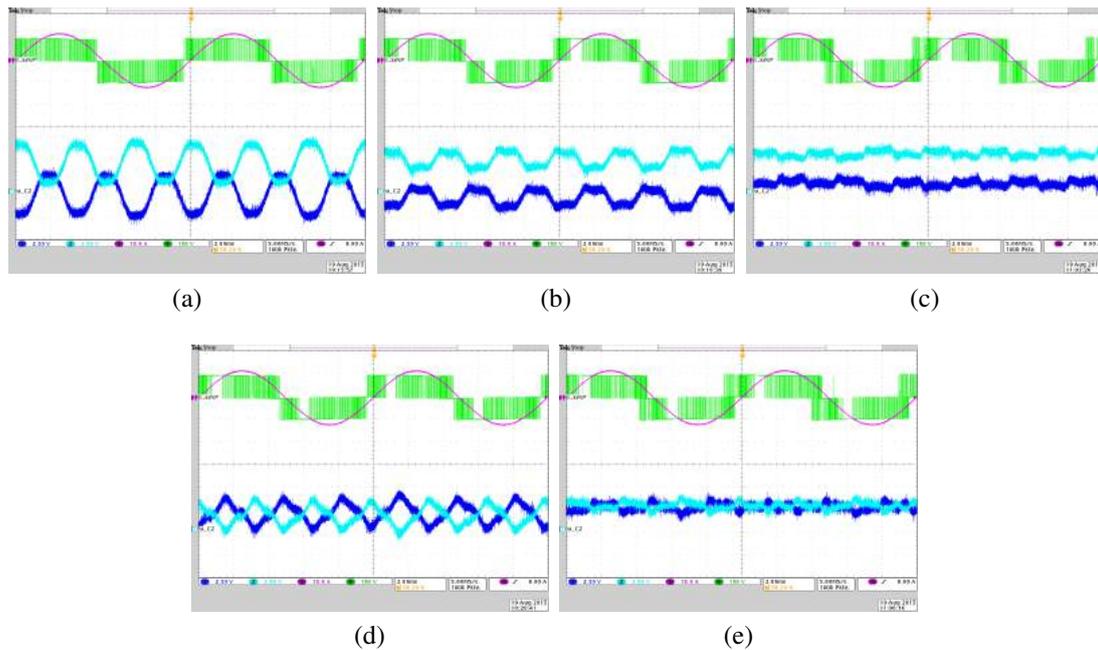


Abb. 6.22: Experimentelle Betrachtung der NP-Balancierungsstrategien für $\cos \varphi \approx 0,964$:
 Verläufe des Phasenstromes i_a (magenta, 10 A/div), der Phaseausgangsspannung u_{aNP} (grün, 100 V/div) und der ZK-Spannungen u_{C1} (blau, 2,5 V/div, Offset: 100 V) und u_{C2} (türkis, 2,5 V/div, Offset: 100 V) mit $C_{dc} = 165 \mu\text{F}$, $U_{dc} = 200 \text{ V}$, $f_{el} = 100 \text{ Hz}$, $L_{Last} = 4,0 \text{ mH}$, $\tilde{I}_x = 8,4 \text{ A}$, $m = 1,1$, $f_p = 20 \text{ kHz}$, 2 ms/div
 (a) ohne NP-Balancierung
 (b) gesteuerte NP-Balancierung durch kleinen RZ
 (c) gesteuerte NP-Balancierung nach Δd_M -Verfahren in Untersektor III und IV mit positiven kleinen RZ als Start-RZ und $\Delta d_{M,max} = 0,5$
 (d) geregelte NP-Balancierung durch kleinen RZ mit $k_p = 0,5$
 (e) geregelte NP-Balancierung nach Δd_M -Verfahren in Untersektor III und IV mit positiven kleinen RZ als Start-RZ und $\Delta d_{M,max} = 0,5$ mit $k_p = 0,5$

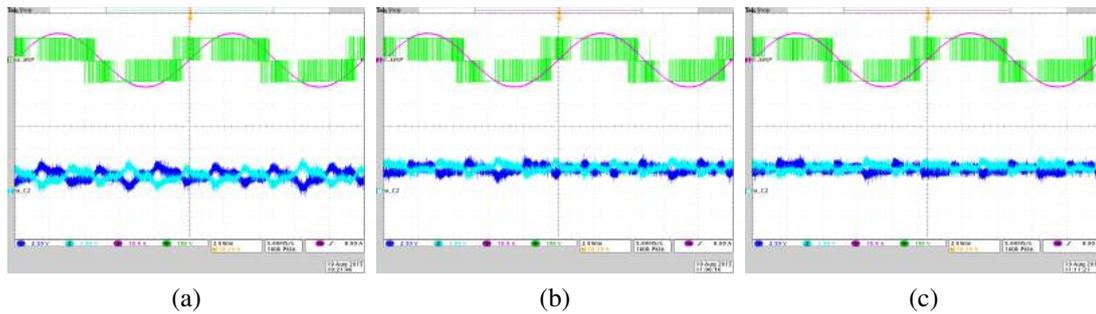


Abb. 6.23: Experimentelle Betrachtung der Auswirkung von $\Delta d_{M,\max}$: Verläufe des Phasenstromes i_a (magenta, 10 A/div), der Phaseausgangsspannung u_{aNP} (grün, 100 V/div) und der ZK-Spannungen u_{C1} (blau, 2,5 V/div, Offset: 100 V) und u_{C2} (türkis, 2,5 V/div, Offset: 100 V) mit $C_{dc} = 165 \mu\text{F}$, $U_{dc} = 200 \text{ V}$, $f_{el} = 100 \text{ Hz}$, $L_{\text{Last}} = 4,0 \text{ mH}$, $\tilde{I}_x = 8,4 \text{ A}$, $\cos \varphi = 0,964$, $m = 1,1$, $f_p = 20 \text{ kHz}$, 2 ms/div für das Δd_M -Verfahren in den Untersektoren III und IV mit positiven kleinen RZ als Start-RZ und $k_p = 0,5$

(a) $\Delta d_{M,\max} = 0,25$
 (b) $\Delta d_{M,\max} = 0,5$
 (c) $\Delta d_{M,\max} = 0,75$

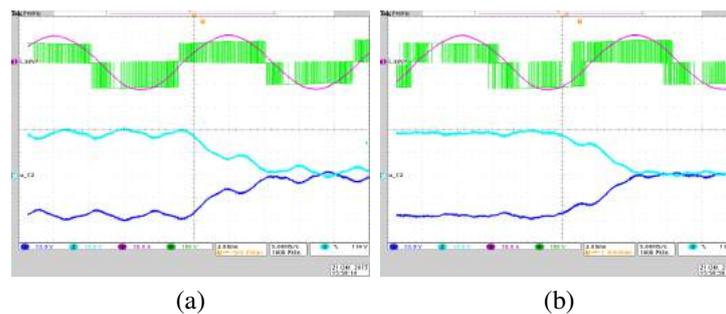


Abb. 6.24: Experimentelle Betrachtung der Ausregelung einer stationären Spannungsasymmetrie der ZK-Spannungen ($u_{C1} < u_{C2}$): Verläufe des Phasenstromes i_a (magenta, 10 A/div), der Phaseausgangsspannung u_{aNP} (grün, 100 V/div) und der ZK-Spannungen u_{C1} (blau, 10 V/div, Offset: 100 V) und u_{C2} (türkis, 10 V/div, Offset: 100 V), 2 ms/div mit $C_{dc} = 165 \mu\text{F}$, $U_{dc} = 200 \text{ V}$, $f_{el} = 100 \text{ Hz}$, $L_{\text{Last}} = 4,0 \text{ mH}$, $\tilde{I}_x = 8,4 \text{ A}$, $\cos \varphi = 0,964$, $m = 1,1$, $f_p = 20 \text{ kHz}$ und $k_p = 0,5$

(a) Verwendung der kleinen RZ
 (b) Verwendung des Δd_M -Verfahrens

6.6 Vergleich und Bewertung der betrachteten Verfahren

In diesem Abschnitt werden die in den vorherigen Abschnitten betrachteten Verfahren zur Balancierung des NP-Potentials anhand von Simulationsergebnissen vergleichend bewertet. Hierzu werden die Kriterien des THD-Wertes des sinusförmigen Phasenstromes und die auftretende Schwankungsbreite des NP-Potentials $\Delta u_{\text{NP,max}}$ verwendet. Für die Berechnung des THD-Wertes werden Frequenzen bis 100 kHz berücksichtigt, wobei die Definition des THD-Wertes im Anhang (Kap. 10.1) angegeben ist. In Abb. 6.25 sind diese Bewertungskriterien über m für die unterschiedlichen Verfahren für $\cos \varphi = 1,0$ und in Abb. 6.26 für $\cos \varphi = 0,9$ dargestellt. Als Vergleichsverfahren wird das Verfahren des virtuellen RZ mit zwei unterschiedlichen Pulsfrequenzen $f_p = 15 \text{ kHz}$ und $f_p = 20 \text{ kHz}$ verwendet. Die um den Faktor 0,75 geringere Pulsfrequenz wird eingesetzt, um den Einfluss der höheren Anzahl an Schaltvorgängen pro Pulsperiode zu untersuchen. Für die Einordnung des THD-Wertes wird der 2-Level-VSI mit RZ-Modulation verwendet. Für den Zwischenkreis wird eine Gesamtkapazität $C_{\text{dc}} = 150 \mu\text{F}$ angenommen. Um in jedem Sektor den gleichen Abtastzeitpunkt sicherzustellen, wird die Grundswingungsfrequenz zu $f_{\text{el}} = 180 \text{ Hz}$ gewählt. Für das Verfahren des virtuellen RZ ist keine Rückführung der ZK-Spannungen implementiert, bei den anderen Verfahren erfolgt die Rückführung der ZK-Spannungen mit $k_p = 1,0$.

Für $\cos \varphi = 1,0$ (Abb. 6.25) sind bei der Stromwelligkeit und der Schwankungsbreite des NP-Potentials $\Delta u_{\text{NP,max}}$ im Modulationsgradbereich $m < 1,1$ keine Unterschiede für die unterschiedlichen Konfigurationen des Δd_{M} -Verfahrens und der NP-Balancierung durch die kleinen RZ vorhanden, da in diesem Bereich die Ansteuersignale identisch sind. Der Strom-THD-Wert ist für den 2-Level-VSI für $m > 0,2$ im Vergleich zu den Δd_{M} -Verfahren am größten. Bei gleicher Anzahl an Schalthandlungen sind die betrachteten Kriterien für den Modulationsgradbereich $m < 0,6$ des Verfahrens des virtuellen RZ ($f_p = 15 \text{ kHz}$) vergleichbar mit dem Δd_{M} -Verfahren. In diesem Arbeitsbereich werden bei den beiden Verfahren die gleichen RZ verwendet, so dass die Unterschiede nur durch die verwendete Schaltsequenz und die Aufteilung der Einschaltzeiten der kleinen RZ entstehen. Mit steigendem Modulationsgrad steigt beim Verfahren des virtuellen RZ die Einschaltzeit des virtuellen mittleren RZ $\underline{U}_{\text{M,v}}$ und damit die Einschaltzeit der nicht-nächstliegenden Basis-RZ (vgl. Kap. 6.4.2). Entsprechend steigt die Stromwelligkeit des Verfahrens des virtuellen RZ mit steigendem m an. Für $m > m_{\text{max}} = 1,1$ kann das NP-Potential durch die Aufteilung der Einschaltzeit der kleinen RZ nicht mehr vollständig balanciert werden (NTV 3-Level) und entsprechend steigt die Stromwelligkeit beim Δd_{M} -Verfahren an. Im Hinblick auf $\Delta u_{\text{NP,max}}$ ist bei $\cos \varphi = 1,0$ nur ein kleiner Unterschied zwischen den Δd_{M} -Verfahrenskonfigurationen festzustellen. Die Stromwelligkeiten sind leicht unterschiedlich, wobei das Δd_{M} -Verfahren bei Verwendung aller kleinen RZ als Start-RZ, Aktivierung in den Untersektoren II, III und IV und $\Delta d_{\text{M,max}} = 1,0$ die größte Stromwelligkeit aufweist und das Δd_{M} -Verfahren ohne Berücksichtigung des Untersektors II die geringste Ausgangstromwelligkeit hat. Der Strom-THD-Wert bleibt für alle betrachteten Δd_{M} -Konfigurationen kleiner als für den 2-Level-VSI.

Für $\cos \varphi = 0,9$ beginnt der Bereich, ab dem die Balancierung des NP-Potentials nicht durch die Aufteilung der Einschaltzeiten der kleinen RZ erreicht werden kann, bereits ab

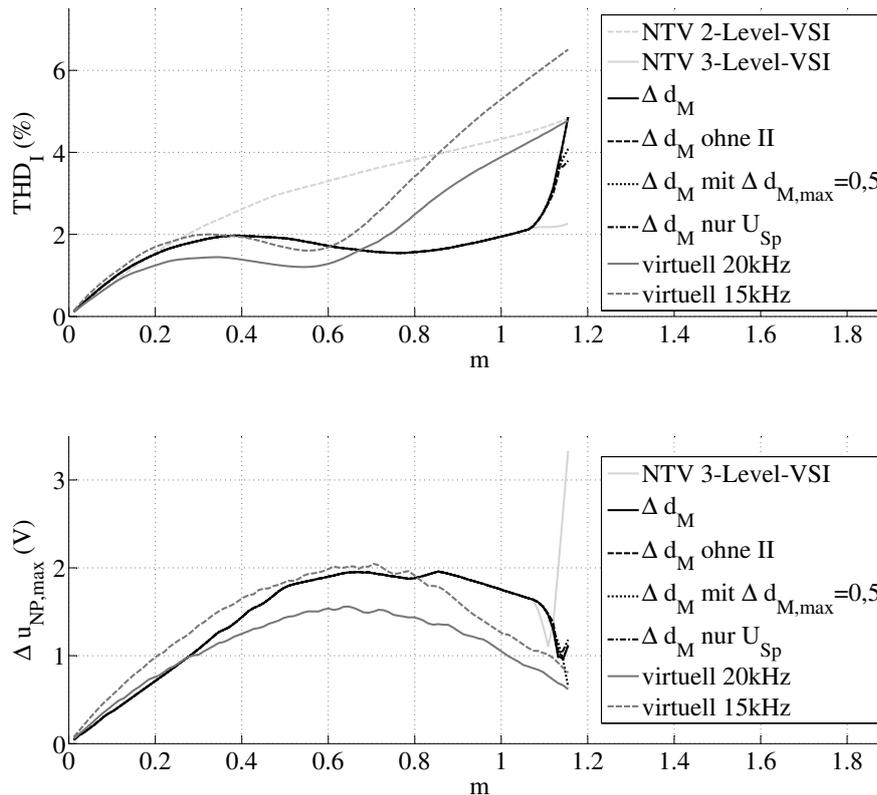


Abb. 6.25: Vergleich der NP-Balancierungsverfahren ($U_{dc} = 750 \text{ V}$, $f_p = 20 \text{ kHz}$, $\cos \varphi = 1,0$, $f_{el} = 180 \text{ Hz}$, $C_{dc} = 150 \mu\text{F} = 4,65 \text{ pu}$, $L_{Motor} = 0,75 \text{ mH} = 0,086 \text{ pu}$) für unterschiedliche Konfigurationen des Δd_M -Verfahrens mit Rückführung der ZK-Spannung ($k_p = 1,0$) im Vergleich zum Verfahren des virtuellen RZ und zur Ausgangsperformance des 2-Level-VSI (Anmerkung: Unterschiede zwischen den unterschiedlichen Konfigurationen des Δd_M -Verfahrens nur für $m > 1,1$)

$m_{max} \approx 0,95$ (vgl. Abb. 6.10 in Kap. 6.4.1). Entsprechend ist zu erkennen, dass die Schwankungsbreite des NP-Potentials bei Balancierung durch die kleinen RZ ab diesem Modulationsgrad ansteigt. Durch Verwendung der dargestellten Konfigurationen des Δd_M -Verfahrens kann $\Delta u_{NP,max}$ unterschiedlich stark reduziert werden. Grundsätzlich wird, wie bereits in Kap. 6.5.2 gezeigt, bei Verwendung aller kleinen RZ als Start-RZ und Implementierung des Δd_M -Verfahrens in allen relevanten Untersektoren die geringste Schwankungsbreite der betrachteten Δd_M -Konfigurationen erreicht. Diese Schwankungsbreite ist im gesamten Modulationsgradbereich vergleichbar mit der des Verfahrens des virtuellen RZ mit $f_p = 15 \text{ kHz}$. Wird auf die Implementierung der Balancierung des NP-Potentials im Untersektor II verzichtet, dann kann das NP-Potential für Modulationsgrade $m < 0,975$ vergleichbar zum Δd_M -Verfahren in allen Untersektoren balanciert werden. Für steigende m nimmt $\Delta u_{NP,max}$ bei diesem Verfahren zwischen $0,975 < m < 1,05$ zu und für $m > 1,05$ wieder ab. Der Grund für den Anstieg der Schwankungsbreite liegt in der zunächst nicht kompensierbaren Schwankungsbreite im Untersektor II. Mit steigendem m wird die Zeit, in der der Soll-RZ

\underline{U}_γ^* im Untersektor II liegt, geringer, so dass sich der Einfluss des Untersektors II auf das NP-Potential ebenfalls reduziert.

Für die Δd_M -Konfiguration mit Begrenzung der maximalen Reduktion der Einschaltzeit von \underline{U}_M auf $\Delta d_{M,\max} = 0,5$ kann bis zu einem Modulationsgrad $m = 1,08$ das NP-Potential in gleicher Weise wie bei $\Delta d_{M,\max} = 1,0$ balanciert werden. Für größere m reicht die Grenze nicht aus und es tritt entsprechend ein größeres $\Delta u_{NP,\max}$ auf. Entsprechend ist für diese Konfiguration die Ausgangsstromwelligkeit reduziert. Werden als Start-RZ ausschließlich die positiven kleinen RZ verwendet, dann kann für $\cos \varphi = 0,9$ das NP-Potential für $m < 1,0$ äquivalent zur Variante des Δd_M -Verfahrens mit allen kleinen RZ als Start-RZ in allen relevanten Untersektoren balanciert werden. Für $m > 1,0$ steigt $\Delta u_{NP,\max}$ mit steigendem m an und hat für $m > 1,06$ die größte Schwankungsbreite der betrachteten Konfigurationen des Δd_M -Verfahrens.

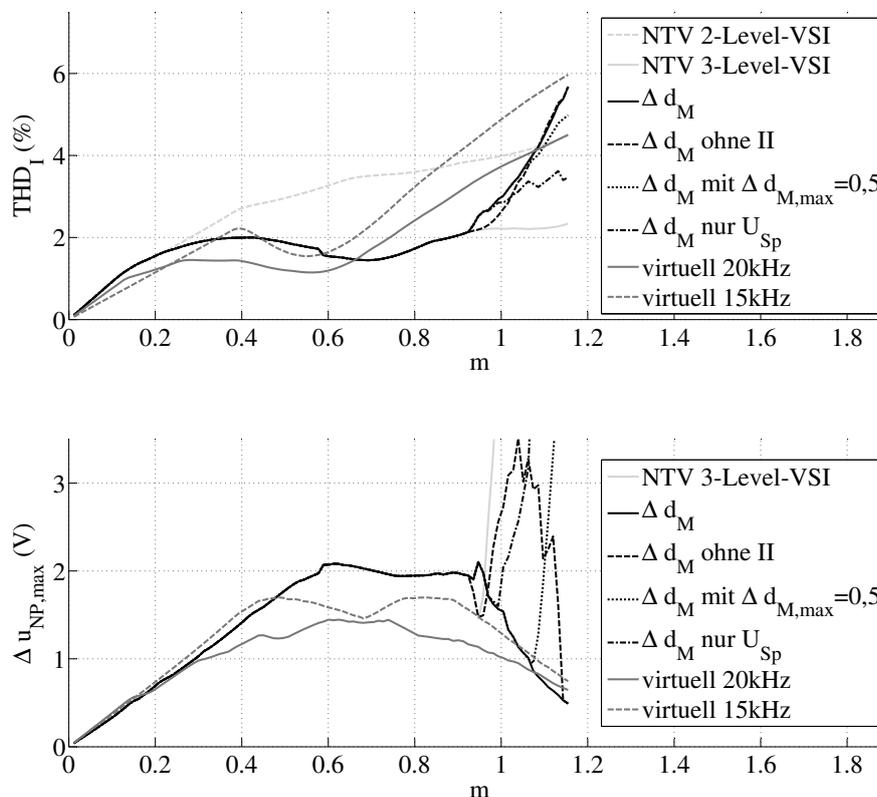


Abb. 6.26: Vergleich der NP-Balancierungsverfahren ($U_{dc} = 750 \text{ V}$, $f_p = 20 \text{ kHz}$, $\cos \varphi = 0,9$, $f = 180 \text{ Hz}$, $C_{dc} = 150 \mu\text{F} = 4,65 \text{ pu}$, $L_{\text{Motor}} = 0,75 \text{ mH} = 0,086 \text{ pu}$) für unterschiedliche Konfigurationen des Δd_M -Verfahrens mit Rückführung der ZK-Spannung ($k_p = 1,0$) im Vergleich zum Verfahren des virtuellen RZ und zur Ausgangsperformance des 2-Level-VSI

Als Ergebnis des Vergleichs kann festgehalten werden, dass eine Balancierung des NP-Potentials den Oberschwingungsanteil im Strom des Wechselrichters erhöht. Im Hinblick hierauf ist grundsätzlich die Verwendung eines Verschiebungsfaktors nahe 1 sinnvoll. Mit

dem vorgestellten Δd_M -Verfahren kann das NP-Potential auch für kleinere ZK-Kapazitätswerte balanciert werden und hat hierbei in den meisten Betriebspunkten eine geringere Stromwelligkeit als das Verfahren des virtuellen RZ bei nahezu gleicher Schwankungsbreite des NP-Potentials. Als weiterer wesentlicher Vorteil des vorgeschlagenen Verfahrens ist die Verwendung der klassischen RZ-Modulation in den Arbeitsbereichen zu nennen, in denen das NP-Potential durch die kleinen RZ balanciert werden kann. Insbesondere ist zu berücksichtigen, dass beim Verfahren des virtuellen RZ keine Rückführung der Spannungsdifferenz der ZK-Spannungen implementiert ist. Beim Δd_M -Verfahren ist die Implementierung der Regelung der ZK-Spannungen einfach zu realisieren, jedoch muss der Einfluss der unsymmetrischen Schaltsequenzen auf die Abtastung des Stromes berücksichtigt und kompensiert werden. Es wurde bereits in [167, 168] der Einfluss unsymmetrischer Schaltsequenzen auf die Stromwelligkeit untersucht und gezeigt, dass die Verwendung von unsymmetrischen Schaltreihenfolgen ohne Berücksichtigung der NP-Balancierungsproblematik bei 3-Level-Wechselrichtertopologien sogar zu einer Verbesserung der Stromwelligkeit führen kann. In Abhängigkeit der akzeptierten Komplexität kann der Entwickler einen Trade-Off zwischen der Balancierung des NP-Potentials und der Stromwelligkeit festlegen und entsprechend die Konfiguration des Δd_M -Verfahrens auswählen.

7 Vergleich der Wechselrichtertopologien mit virtuellen LHL

In diesem Kapitel werden die drei in Kap. 4 ausführlich vorgestellten Wechselrichter mit Si-basierten LHL miteinander verglichen. Hierzu wird für den analytischen Vergleich das Konzept der Bauleistung vorgestellt und auf die Anforderungen im Elektrofahrzeug angepasst. Auf alle drei Wechselrichtertopologien wird das Konzept der Bauleistung angewendet. Anschließend werden die drei Wechselrichter simulativ im Hinblick auf den Wirkungsgrad untersucht. Der 3-Level-NPC und der T-Type-Wechselrichter wurden als Prototypen aufgebaut und werden experimentell mit einer passiven Last untersucht und diese Ergebnisse den Simulationsergebnissen gegenübergestellt. Abschließend werden die drei Wechselrichter für den Einsatz als Antriebswechselrichter für Elektrofahrzeuge miteinander verglichen. Entsprechend Kap. 3.1 werden die Sperr- und Ansteuerverluste für den Vergleich vernachlässigt. Für die Auslegung wird eine maximale ZK-Spannung $U_{dc} = 750 \text{ V}$ verwendet, woraus mit $P = 20 \text{ kW}$ und $\cos \varphi = 0,9$ ein für die Auslegung maximaler Phasenstrom von $\hat{I}_x = 39,5 \text{ A}$ folgt.

7.1 Konzept der Bauleistung

Zielstellung ist es, die Kosten für die LHL unterschiedlicher Wechselrichtertopologien bei möglichst gleichen Systembedingungen miteinander zu vergleichen. Für den Vergleich der unterschiedlichen LHL in verschiedenen Schaltungstopologien muss daher eine geeignete Vergleichsbasis gefunden werden. Der einfachste Ansatz ist es, die LHL entsprechend der in den Datenblättern genannten Bemessungsströme auszuwählen. Hierbei wird jedoch kein objektiver Vergleich ermöglicht, da die Bemessungsströme von der Anwendung, der Schaltfrequenz und der Auslegung des Kühlsystems abhängen [202]. In [203] werden die LHL-Kosten für 2-Level- und 3-Level-Wechselrichter miteinander verglichen, wobei keine optimale Auslegung der LHL erfolgt, sondern nur real erhältliche LHL berücksichtigt werden. Die Junction-Temperatur als Maß der Ausnutzung wird bei diesem Ansatz nicht betrachtet.

Eine Alternative wird in [136, 202, 204] vorgestellt. Über eine Veränderung der virtuellen Chipfläche wird die gewünschte Junction-Temperatur im kritischen Betriebspunkt erreicht. Dieses Verfahren bietet einen genaueren Vergleich des LHL-Bauteilaufwandes, es ist in der Durchführung jedoch aufwendig, da die Schaltverluste der IGBTs hierbei experimentell vermessen werden. In [205] wird das Prinzip der Bauleistung auf Basis eines sogenannten virtuellen LHL für maximale Ausnutzung vorgestellt. Für den Bauleistungsvergleich auf Basis des virtuellen LHL können Datenblattangaben oder Messwerte der Schalt- und Durchlassverluste verwendet werden. Die letztgenannte Möglichkeit erhöht den Aufwand für den Vergleich.

Der virtuelle LHL wird durch Interpolation mehrerer verfügbarer LHL gebildet, so dass als Nebenbedingung eine ausreichende Anzahl von LHL der betrachteten Serie in unter-

schiedlichen Spannungsklassen zur Verfügung stehen müssen. Um von der Bauleistung auf Basis des virtuellen LHL auf die LHL-Kosten schließen zu können, müssen LHL derselben Technologie und Chip-Generation verwendet werden. Ein Vergleich unterschiedlicher LHL, z.B. Si-basierter mit SiC- oder GaN-basierten LHL oder ein Vergleich zwischen IGBT und Superjunction-MOSFET ist nur möglich, wenn eine geeignete Beziehung zwischen der Chipgröße und den Kosten der LHL gefunden und definiert werden kann. Hierbei sind die unterschiedlichen Material- und Herstellungskosten sowie die unterschiedlichen Herstellungsprozesse zu berücksichtigen.

Der Algorithmus zur Berechnung einer Auslegung für eine gegebene Ziel-Junction-Temperatur $T_{j,Ziel}$ ist in Abb. 7.1 dargestellt. Die Umgebungstemperatur T_a und die Ziel-Junction-Temperatur $T_{j,Ziel}$ sowie der thermische Widerstand des Kühlkörpers $R_{th,heat}$ oder die Kühlkörpertemperatur T_h werden als Systemparameter vorgegeben. Der Bemessungsstrom der virtuellen LHL $I_{B,vir}$ in der zu analysierenden Schaltung wird solange verändert, bis die Junction-Temperatur aller LHL der Ziel-Junction-Temperatur $T_{j,Ziel}$ entspricht. Hierzu werden nach jedem Iterationsschritt der thermische Widerstand zwischen Junction und Case $R_{th,jc}$, der differentielle Widerstand r_{CE} bzw. r_F und die Schaltverlustenergien der LHL E_{sw} um $\pm \Delta I_{B,vir}$ entsprechend des Bemessungsstromes verändert. In Abb. 7.2 ist das verwendete thermische Ersatzschaltbild für die Auslegung mit diskreten LHL gezeigt. Hierbei ist $T_{case,V}$ die Case-Temperatur des IGBT und $T_{case,D}$ die der Diode sowie $R_{th,foil}$ der thermische Widerstand der Wärmeleitfolie. Für den Vergleich wird ein gemeinsamer Kühlkörper für den gesamten Wechselrichter angenommen.

Die Gesamtverluste des IGBT bzw. der Diode $P_{v,V}$ bzw. $P_{v,D}$ setzen sich aus den Schalt- und Durchlassverlusten nach Gl. 7.1 bzw. Gl. 7.2 zusammen, deren Berechnung für die drei Wechselrichtertopologien in Kap. 4 dargestellt sind. Die Temperatur des Kühlkörpers T_h wird mit Gl. 7.3 berechnet, wobei $P_{v,WR}$ die Gesamtverluste des Wechselrichters sind. Die Gesamtverluste des Wechselrichters ergeben sich aus der Summe der Verluste aller LHL.

$$P_{v,V} = P_{con,V} + P_{sw,V} \quad (7.1)$$

$$P_{v,D} = P_{con,D} + P_{sw,D} \quad (7.2)$$

$$T_h = R_{th,heat} \cdot P_{v,WR} + T_a \quad (7.3)$$

Die thermischen Kapazitäten werden für die Bestimmung der Bauleistung vernachlässigt, so dass die Junction-Temperatur eines IGBT bzw. einer Diode nach Gl. 7.4 bzw. Gl. 7.5 berechnet werden kann.

$$T_{j,V} = (R_{th,foil} + R_{th,jc,V}) \cdot P_{v,V} + T_h \quad (7.4)$$

$$T_{j,D} = (R_{th,foil} + R_{th,jc,D}) \cdot P_{v,D} + T_h \quad (7.5)$$

Durch das Konzept des virtuellen LHL können LHL mit Bemessungsströmen berechnet werden, die real nicht verfügbar sind [205]. Hierdurch kann die Auslegung der LHL für die

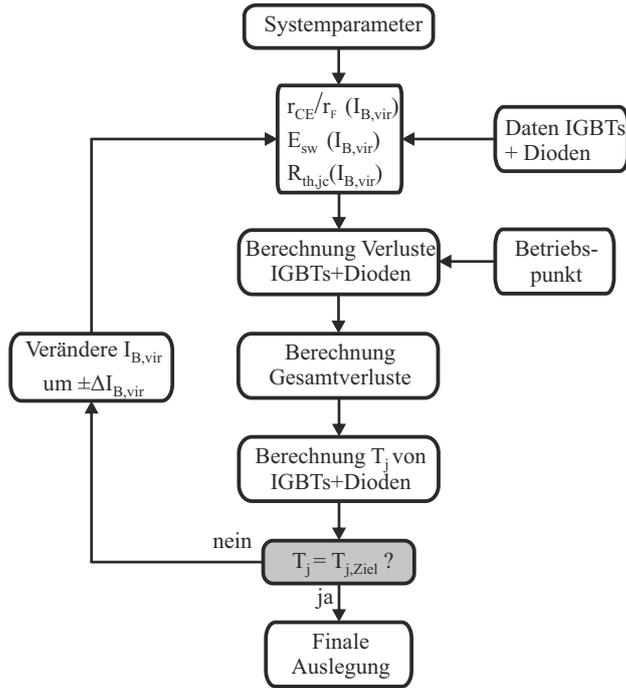


Abb. 7.1: Ablaufdiagramm zur Berechnung einer optimalen Bauleistung für die Ziel-Junction-Temperatur $T_{j,Ziel}$ für einen Betriebspunkt

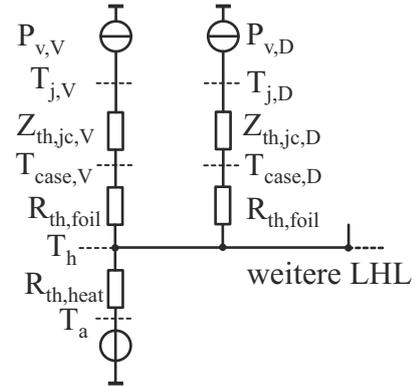


Abb. 7.2: Thermisches Ersatzschaltbild bei Realisierung der Wechselrichtertopologien mit diskreten LHL

gegebene Anwendung und die vorgegebenen Randbedingungen für $T_{j,Ziel}$ erfolgen. Auf diese Weise ist ein Vergleich der LHL anhand der Bauleistung [205] bei gleicher thermischer (Dauer-)Belastung möglich. Die Schwankungsbreite der Junction-Temperatur, die ebenfalls Auswirkung auf die Lebensdauer hat, wird hierbei nicht berücksichtigt. Die Bauleistung eines virtuellen LHL wird mit dessen Bemessungsströmen $I_{B,vir}$ nach Gl. 7.6 für den IGBT und nach Gl. 7.7 für die Diode berechnet. Hierbei ist U_{CES} die im Datenblatt angegebene maximale Sperrspannung des LHL.

$$P_{B,V} = U_{CES} \cdot I_{B,vir} \quad (7.6)$$

$$P_{B,D} = U_{CES} \cdot I_{B,vir} \quad (7.7)$$

Die Bauleistung eines Wechselrichters $P_{B,WR}$ wird nach Gl. 7.8 berechnet, wobei die Bauleistung aller LHL summiert wird. Da bei gleichem Bemessungsstrom für die Diode angenähert die Hälfte der Chipfläche des IGBT benötigt wird [136], wird die Bauleistung der Diode $P_{B,D}$ mit dem Faktor 0,5 gewichtet.

$$P_{B,WR} = \sum P_{B,V} + \frac{1}{2} \cdot \sum P_{B,D} \quad (7.8)$$

Mit dem Auslegungsalgorithmus nach Abb. 7.1 wird eine Bauleistung der Wechselrichtertopologie für den vorgegebenen Betriebspunkt gefunden, bei der alle LHL die Ziel-Junction-

Temperatur erreichen, also im vorgegebenen festen Maß ausgenutzt werden. Die Ziel-Junction-Temperatur $T_{j,Ziel}$ ist entsprechend der geforderten Lebensdauer auszuwählen, wobei diese geringer als die maximale Junction-Temperatur $T_{j,max}$ sein muss. Bei Berücksichtigung mehrerer Betriebspunkte kann die Auslegung für alle Betriebspunkte einzeln erfolgen und dann für die Gesamtauslegung des Wechselrichters jeweils für die einzelnen virtuellen LHL der größte Bemessungsstrom verwendet werden. Dieses Vorgehen entspricht einer Auslegung der LHL für den jeweiligen Betriebspunkt mit höchster Belastung nach Kap. 5.3. Bei dieser Variante werden die Auswirkungen der Auslegungen eines LHL in einem Betriebspunkt auf die Auslegung der anderen LHL in den entsprechend anderen Betriebspunkten vernachlässigt, so dass bei diesem Vorgehen die Ziel-Junction-Temperatur der LHL nicht zwingend erreicht wird. Ebenfalls ist es möglich, dass aufgrund des diodenabhängigen Anteils der Schaltverluste des IGBT die Ziel-Junction-Temperatur $T_{j,Ziel}$ in einem Betriebspunkt überschritten wird.

Alternativ zu der oben genannten Auslegung der einzelnen LHL für ihren jeweils kritischen Betriebspunkt wird der Auslegungsalgorithmus aus Abb. 7.1 erweitert, so dass eine Bauleistungsauslegung für den geforderten Betriebsbereich erfolgt, bei der in keinem Betriebspunkt $T_{j,Ziel}$ überschritten wird. Der erweiterte Algorithmus zur Berechnung einer Auslegung über den gesamten Modulationsgradbereich, bei der alle LHL $T_{j,Ziel}$ in mindestens einem Betriebspunkt erreichen, ist in Abb. 7.3 dargestellt. Hierbei werden im einfachsten und in Abb. 7.3 dargestellten Fall alle anderen Systemparameter wie ZK-Spannung, Phasenverschiebung und Laststrom nicht verändert.

Die Grundstruktur des Ablaufdiagramms zur Auslegung für einen Modulationsgradbereich ist identisch zur Struktur der Auslegung für einen Betriebspunkt (Abb. 7.1) und ist in Abb. 7.3 hellgrau markiert. In diesem Fall wird als Startbetriebspunkt für den Algorithmus der minimal berücksichtigte Modulationsgrad m_{min} verwendet, wobei jeder andere Modulationsgrad ebenfalls genutzt werden kann. Der Algorithmus findet für diesen Startbetriebspunkt eine geeignete Auslegung, bei der $T_{j,Ziel}$ für keinen LHL überschritten wird. Für den nächsten Durchlauf des Algorithmus wird der Modulationsgrad um Δm erhöht und es wird für jeden virtuellen LHL der Bemessungsstrom des vorherigen Durchlaufs als untere Auslegungsgrenze für den Bemessungsstrom verwendet.

Wird die Auslegung wie bisher beschrieben durchgeführt, dann wird die Ziel-Junction-Temperatur nicht für jeden LHL erreicht. Dies liegt daran, dass zum einen die Verluste über den gemeinsamen Kühlkörper gekoppelt sind und zum anderen die Einschaltverluste des IGBT von der Dimensionierung der kommutierenden Diode abhängig sind. Daher ist in dem Algorithmus nach Abb. 7.3 ein weiterer Optimierungsschritt nachgeschaltet, der die untere Bemessungsstromgrenze der virtuellen LHL jeweils um ΔI reduziert und den Optimierungsalgorithmus mit $m = m_{min}$ und den neuen Untergrenzen erneut startet. Auf diese Weise wird auch im Auslegungsbetriebspunkt $m = m_{min}$ die Dimensionierung der virtuellen LHL aus den anderen Betriebspunkten berücksichtigt. Die Größe der Reduzierung ΔI wird in Abhängigkeit der Anzahl der Optimierungsdurchläufe gewählt.

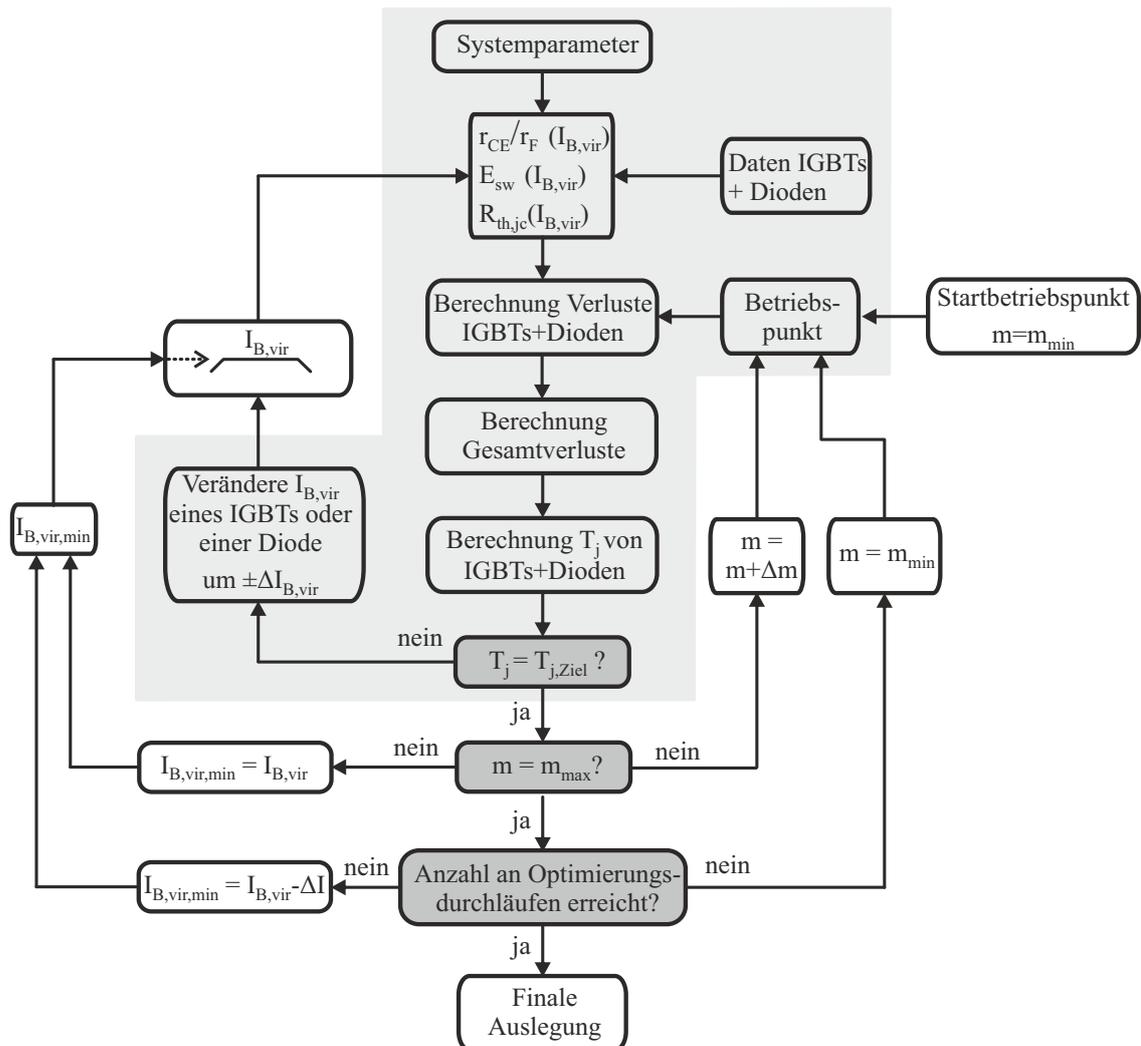


Abb. 7.3: Ablaufdiagramm zur Berechnung einer Auslegung des Wechselrichter für eine Ziel-Junction-Temperatur $T_{j,Ziel}$ für alle LHL über den gesamten Modulationsgradbereich (hellgrau hinterlegt: Algorithmus nach Abb. 7.1)

Der Algorithmus kann zusätzlich um eine Optimierung für verschiedene Verschiebungsfaktoren $\cos \varphi$ erweitert werden. Diese zusätzliche Optimierungsschleife wird nach der Abfrage $m = m_{\max}$ gelegt und ist zur besseren Übersichtlichkeit im Ablaufdiagramm in Abb. 7.3 nicht gezeigt.

Für die hier durchgeführte Analyse werden die Daten der folgenden diskreten IGBTs mit antiparalleler Diode des Herstellers Infineon verwendet:

- Infineon Trenchstop-IGBT-Serie 600 V, Bezeichnung IKWxxN60T mit 20 A – 75 A
- Infineon Trenchstop-IGBT-Serie 1200 V, Bezeichnung IKWxxN120T mit 8 A – 40 A

Es werden diskrete LHL verwendet, um die beiden 3-Level-Wechselrichtertopologien entsprechend der gefundenen Wechselrichterauslegung im Labor mit derselben Chipgeneration und -technologie aufbauen zu können. Dabei ist für die 600 V-LHL eine maximale Junction-Temperatur von 175 °C und für die 1200 V-LHL eine maximale Junction-Temperatur von 150 °C angegeben. Die im Folgenden vorgestellte Berechnungsmethode kann mit wenig Aufwand auch für LHL mit neuerer Si-Chipgeneration und für Module durchgeführt werden [206].

Für den Vergleich werden die Verlusteigenschaften bei $T_{j,\text{Ziel}}$ benötigt, die entsprechend aus den Datenblattangaben interpoliert werden müssen, wenn die Verluste bei der maximal möglichen Junction-Temperatur angegeben sind. Zur Berechnung der Durchlassverluste der IGBTs bei $T_{j,\text{Ziel}}$ wird die lineare Temperaturabhängigkeit der Durchlassverluste ausgenutzt [98]. Für die Durchlassverluste der Dioden werden aufgrund der geringen Temperaturabhängigkeit die Werte aus dem Datenblatt bei maximaler Junction-Temperatur verwendet. Die Schaltverlustenergien bei $T_{j,\text{Ziel}}$ können direkt dem Datenblatt entnommen werden, wobei hierfür die Werte des im Datenblatt zur Charakterisierung des IGBT angegebenen Gate-Vorwiderstandes verwendet werden. Zur Berechnung der Ausschaltenergie der Diode wird die Reverse-Recovery-Ladung Q_{rr} linear mit der Junction-Temperatur skaliert und die Verlustenergie nach Gl. 3.2 aus Kap. 3.1.1 berechnet.

Für die verwendete 600 V-LHL-Serie von Infineon ist die Interpolation der Daten in den Abb. 7.4a bis 7.4d in Abhängigkeit des Bemessungsstromes des virtuellen LHL gezeigt, für die 1200 V-LHL-Serie befinden sich die interpolierten Daten in Abb. 10.1 im Anhang. Die Schleusenspannung des IGBT $U_{\text{CE},0}$ und der Diode $U_{\text{F},0}$ sind nicht vom Bemessungsstrom abhängig, so dass für die Durchlassverluste die Interpolation des differentiellen Widerstandes r_{CE} bzw. r_{F} ausreichend ist (Abb. 7.4a). Der differentielle Widerstand nimmt typischerweise für beide LHL mit dem Bemessungsstrom antiproportional ab. Für die Auslegung im stationären Betrieb können die thermischen Kapazitäten vernachlässigt werden, so dass die thermische Impedanz nur aus thermischen Widerständen R_{th} besteht. Der thermische Widerstand zwischen Case und Junction $R_{\text{th},\text{jc}}$ nimmt für IGBTs und Dioden mit steigender Chipfläche antiproportional ab (vgl. Abb. 7.4b). Die Ein- und Ausschaltverlustenergien des IGBT E_{on} und E_{off} und die Ausschaltverlustenergie der Diode E_{rec} sind in Abb. 7.4c dargestellt. Zu beachten ist hier, dass jeweils die Verlustenergien für $I_{\text{B},\text{vir}}$ angegeben sind. In Abb. 7.4d ist die Interpolation der aufgeteilten Einschaltverlustenergien des IGBT in einen

IGBT-abhängigen $E_{\text{on,IGBT}}$ und einen diodenabhängigen Anteil $\Delta E_{\text{on,D}}$ nach Kap. 3.1.2 dargestellt.

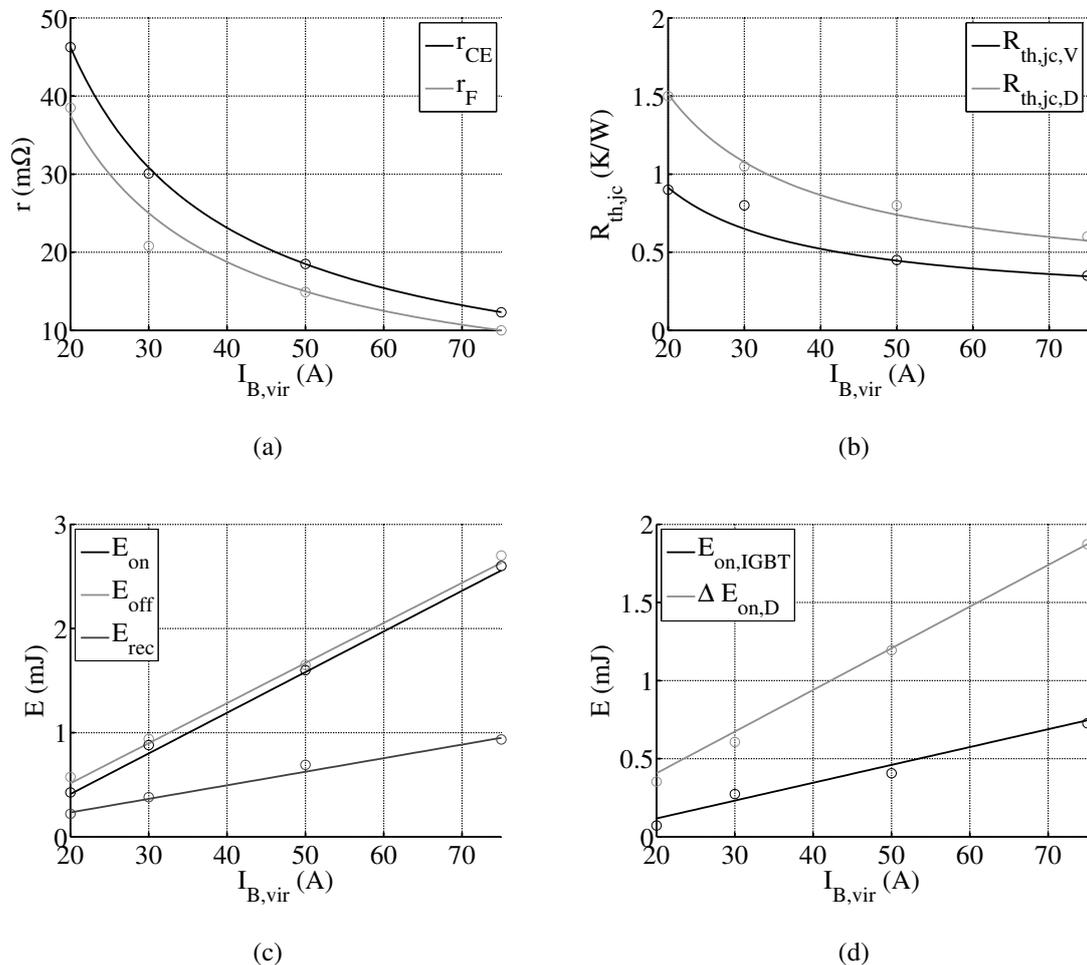


Abb. 7.4: Interpolation der chipgrößenabhängiger Kenngrößen der 600 V-LHL-Serie von Infineon über dem Bemessungsstrom, $T_{j,\text{Ziel}} = 125^\circ\text{C}$ (Kreis: Datenblattwert, dazwischen Interpolation)

(a) differentielle Widerstände

(b) Wärmeübergangswiderstände zwischen Junction und Case

(c) Schaltverlustenergien

(d) Aufteilung der Einschaltverlustenergien des IGBT in einen IGBT-verlustabhängigen Teil und einen diodenverlustabhängigen Teil nach Kap. 3.1.2

Für die Berechnung der Schalt- und Durchlassverluste werden die in den vorangegangenen Kapiteln angegebenen Gleichungen verwendet. Die Berechnung wird für jede Topologie für die oberen IGBTs und Dioden einer Phase durchgeführt, für die unteren LHL einer Phase sind die Verluste identisch. Die Ziel-Junction-Temperatur wird für alle LHL zu $T_{j,\text{Ziel}} = 125^\circ\text{C}$ gewählt. Zwischen dem TO-247-LHL-Gehäuse und dem Kühlkörper wird eine isolierende Wärmeleitfolie vorgesehen, deren thermischer Widerstand zu $R_{\text{th,foil}} = 0,4\text{K/W}$ angenommen wird. Die Umgebungstemperatur wird, wenn nichts anderes angegeben, beispielhaft zu $T_a = 70^\circ\text{C}$ gesetzt. Für die Clamping-Dioden des 3-Level-NPC werden die Datenblattangaben der antiparallelen Dioden verwendet. Die Temperaturabhängigkeit der IGBT-

und Diodenparameter wird für die Berechnung der Bauleistung vernachlässigt, da diese bei einer angenommenen (maximalen) Ziel-Junction-Temperatur $T_{j,\text{Ziel}} = 125^\circ\text{C}$ und einer Umgebungstemperatur von $T_a = 70^\circ\text{C}$ gering ist. Für die Untersuchungen wird entweder der Wärmewiderstand des Kühlkörpers $R_{\text{th,heat}}$ oder die Temperatur des Kühlkörpers T_h konstant gehalten und der jeweils andere Parameter wird variiert. Diese Randbedingung wird für die Untersuchungen jeweils angegeben.

Es werden für den Vergleich auch virtuelle LHL mit den interpolierten Daten verwendet, die unter der minimalen oder über der maximalen Bemessungsstromtragfähigkeit der real verfügbaren LHL liegen. Um hierbei zu große Abweichungen zu vermeiden, wird die minimale und maximale Stromtragfähigkeit begrenzt. Hieraus folgt, dass, wenn für einen LHL der maximale Bemessungsstrom $I_{\text{B,vir}}$ nicht ausreicht, um die Ziel-Junction-Temperatur zu erreichen, zwei IGBTs oder Dioden parallelgeschaltet werden. Wenn die minimal verfügbare Bemessungsstromtragfähigkeit erreicht wird, dann wird diese für die Berechnung der Bauleistung verwendet. Die letztgenannte Festlegung führt dazu, dass in diesem Fall die Bauleistungen der unterschiedlichen Topologien nicht mehr vergleichbar sind, da für diese LHL die Ziel-Junction-Temperatur nicht mehr erreicht wird. Bei der Auslegung für den gesamten Betriebsbereich eines Antriebswechselrichters eines Elektrofahrzeuges mit motorischem und generatorischem Betrieb ist diese untere Grenze nicht relevant und wird damit in den topologiespezifischen Analysen (Kap. 7.1.1 bis 7.1.3) nicht betrachtet. Für die 600 V-LHL-Serie von Infineon werden interpolierte Daten der virtuellen LHL zwischen 15 A – 150 A und für die 1200 V-LHL-Serie von Infineon zwischen 8 A – 80 A verwendet. Die Parallelschaltung von IGBTs und Dioden ist dabei nur beim 2-Level-VSI aufgrund der Verlustkonzentration auf wenige LHL notwendig und wird bei den jeweiligen Untersuchungen angegeben.

Für die Dimensionierung von $R_{\text{th,heat}}$ kann für alle Pulsfrequenzen derselbe Wert verwendet werden. Diese Annahme führt zu unterschiedlichen Temperaturen des Kühlkörpers T_h für die untersuchten Konfigurationen. Mit zunehmendem T_h steigt jedoch bei gleichbleibender Verlustleistung ebenfalls T_{case} und damit die Junction-Temperatur T_j der IGBTs und Dioden. Daher wird in Anlehnung an [136] für die Untersuchung T_h konstant gehalten, so dass sich unterschiedliche Wärmeübergangswiderstände für die jeweiligen Kühlkörper ergeben. Als T_h -Wert wird im betrachteten Betriebsbereich die maximal auftretende Kühlkörpertemperatur verwendet. In diesem Vergleich ist dann der jeweils verwendete $R_{\text{th,heat}}$ entsprechend zu berücksichtigen, da eine größer dimensionierte Kühlung schwerer, größer und teurer ist. Für einen Vergleich der Wechselrichtertopologien bei gleicher Auslegung des Kühlsystems kann der $R_{\text{th,heat}}$ -Wert für eine der drei Topologien für die vorgegebene T_h bestimmt werden und dann für die Bauleistungsberechnung der anderen Topologien verwendet werden. Es ist zu beachten, dass die Bauleistung nicht proportional zum Kühlaufwand sein muss, da die Spitzenverluste nicht alle gleichzeitig auftreten und die Auslegung der LHL für den gesamten Betriebsbereich erfolgt.

7.1.1 Auslegung des 2-Level-VSI

Für die Berechnung der Bauleistung des 2-Level-VSI werden die Schalt- und Durchlassverluste der IGBTs und Dioden nach den in Kap. 4.2 angegebenen Gleichungen berechnet. Die Angabe $I_{B,vir}$ eines LHL ist die Summe der Bemessungsströme der parallelgeschalteten LHL. Hierbei ist zu beachten, dass der sich ergebende Bemessungsstrom zweier parallelgeschalteter, virtueller LHL bei gleichem Laststrom geringer ist als die eines einzelnen LHL, da die Verlustenergie besser abgeführt werden kann. Für die Parallelschaltung werden LHL mit demselben $I_{B,vir}$ verwendet, so dass der zu führende Strom symmetrisch aufgeteilt wird. Damit ergibt sich für die Analyse für beide LHL dieselbe Junction-Temperatur T_j .

Das Auslegungsergebnis des virtuellen IGBT und der virtuellen Diode bei Verwendung des Auslegungsalgorithmus nach Abb. 7.1 ist für den 2-Level VSI in Abb. 7.5 mit $f_p = 10\text{ kHz}$ für $\cos \varphi = 1,0$ (Abb. 7.5a), für $\cos \varphi = 0,9$ (Abb. 7.5b), für $\cos \varphi = -1,0$ (Abb. 7.5c) und für $\cos \varphi = -0,9$ (Abb. 7.5d) in Abhängigkeit des Modulationsgrads dargestellt. Der thermische Widerstand des Kühlkörpers wird zu $R_{th,heat} = 0,015\text{ K/W}$ gewählt.

Die Schaltverluste sind beim 2-Level-VSI nicht von m abhängig, so dass die Variation von $I_{B,vir}$ für V_{x1} und D_{x1} über m durch die Variation der Durchlassverluste aufgrund der variierenden Leitzeiten bestimmt ist. Entsprechend steigt für $\cos \varphi = 1,0$ und $\cos \varphi = 0,9$ mit m die notwendige Chipfläche für V_{x1} und sinkt für D_{x1} . Für die angenommenen Systemparameter und den gewählten Betriebspunkt erreicht $I_{B,vir}$ von D_{x1} bei $\cos \varphi = 1,0$ mit $m = 0,6$ den minimalen Bemessungsstrom der verwendeten Baureihe, so dass dieser gemäß der Annahme nicht weiter reduziert wird und daher $T_{j,D}$ kleiner als $T_{j,Ziel}$ wird. Die Diode ist damit bei $\cos \varphi = 1,0$ für $m > 0,6$ zu groß und damit nicht zielgerecht ausgelegt. Der IGBT V_{x1} erreicht in keinem Betriebspunkt den minimalen Bemessungsstrom. Beim Vergleich der beiden motorischen Betriebspunkte ist aufgrund der längeren Leitzeit von V_{x1} für $\cos \varphi = 1,0$ (Abb. 7.5a) im Vergleich zu $\cos \varphi = 0,9$ (Abb. 7.5b) eine geringfügig größere Auslegung bei gleichem Strom notwendig. Für den in Abb. 7.5c dargestellten Betriebspunkt mit $\cos \varphi = -1,0$ wird entsprechend mit steigendem Modulationsgrad eine größere Chipfläche für D_{x1} und eine kleinere für V_{x1} benötigt, da sich die Leitzeiten entsprechend ändern. In den Betriebspunkten $\cos \varphi = -1,0$ und $\cos \varphi = -0,9$ wird jeweils für alle m eine zielgerechte Auslegung mit $T_{j,Ziel} = 125^\circ\text{C}$ gefunden.

In Abb. 7.6 ist der Bemessungsstrom der virtuellen LHL für $\cos \varphi = 1,0$ bzw. $\cos \varphi = -1,0$ für $f_p = 20\text{ kHz}$ angegeben. Durch die erhöhte Pulsfrequenz f_p sind größere virtuelle LHL im Vergleich zu $f_p = 10\text{ kHz}$ notwendig. Das prinzipielle Verhalten des Bemessungsstroms der virtuellen LHL über dem Modulationsgrad ist analog zum Betrieb mit 10 kHz .

Die Auslegung des 2-Level-VSI für den gesamten Modulationsgradbereich und $|\cos \varphi| > 0,9$ ist in Abb. 7.7a für $f_p = 10\text{ kHz}$ und in Abb. 7.7b für $f_p = 20\text{ kHz}$ dargestellt. Die Ziel-Junction-Temperatur wird bei beiden Pulsfrequenzen in einem Betriebspunkt sowohl für V_{x1} als auch für D_{x1} erreicht und in keinem Betriebspunkt überschritten. Die Bemessungsströme des virtuellen IGBT und der virtuellen Diode sind, wie in Tab. 7.1 zusammengefasst, bei einer Auslegung für den gesamten Arbeitsbereich und $f_p = 20\text{ kHz}$ größer als bei einer

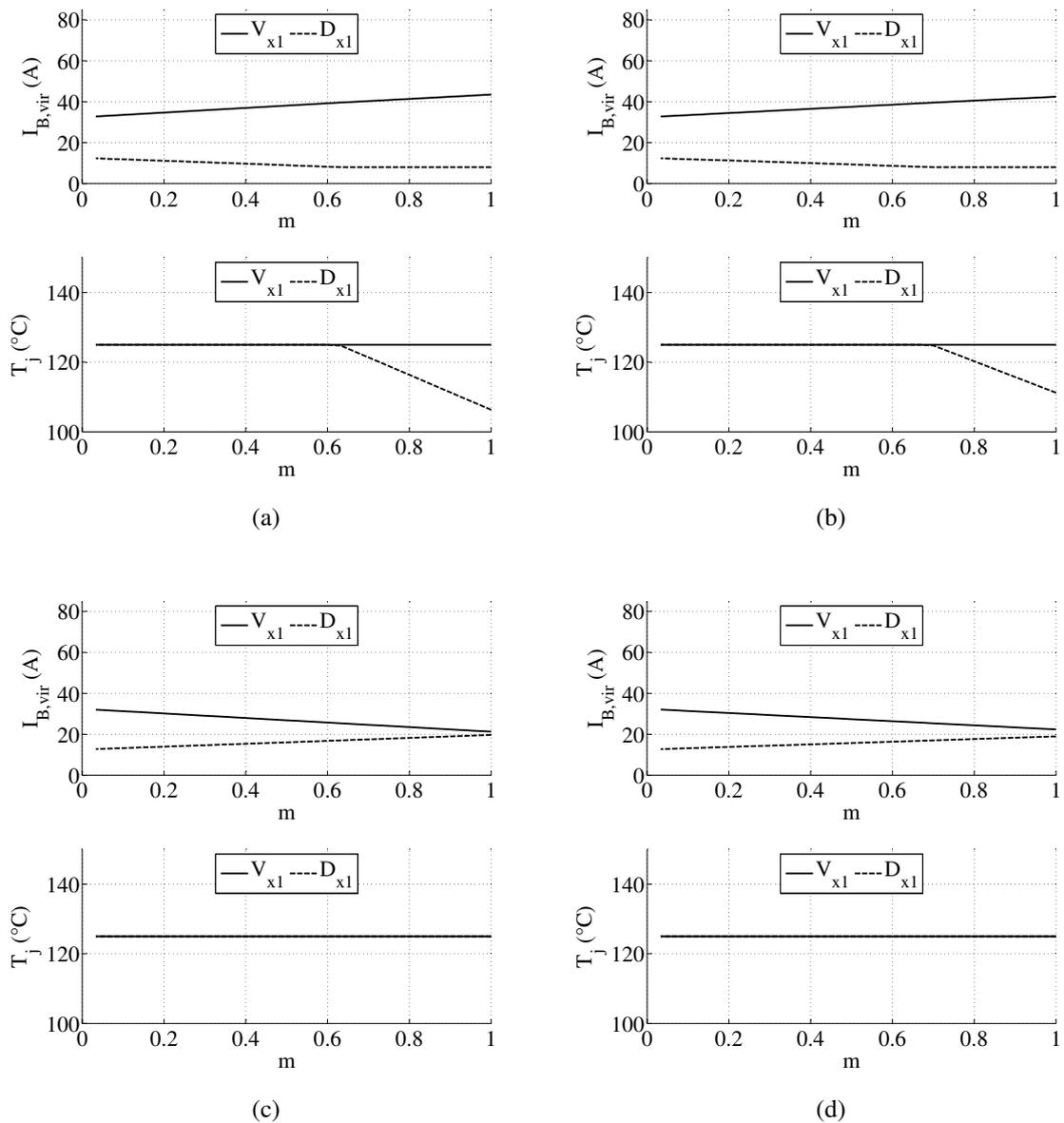


Abb. 7.5: Darstellung des Bemessungsstroms der virtuellen LHL sowie der Junction-Temperatur T_j für den 2-Level-VSI ($U_{dc} = 750\text{V}$, $f_p = 10\text{kHz}$, $R_{th,heat} = 0,015\text{K/W}$, $\hat{I}_x = 39,5\text{A}$)

(a) $\cos \varphi = 1,0$

(b) $\cos \varphi = 0,9$

(c) $\cos \varphi = -1,0$

(d) $\cos \varphi = -0,9$

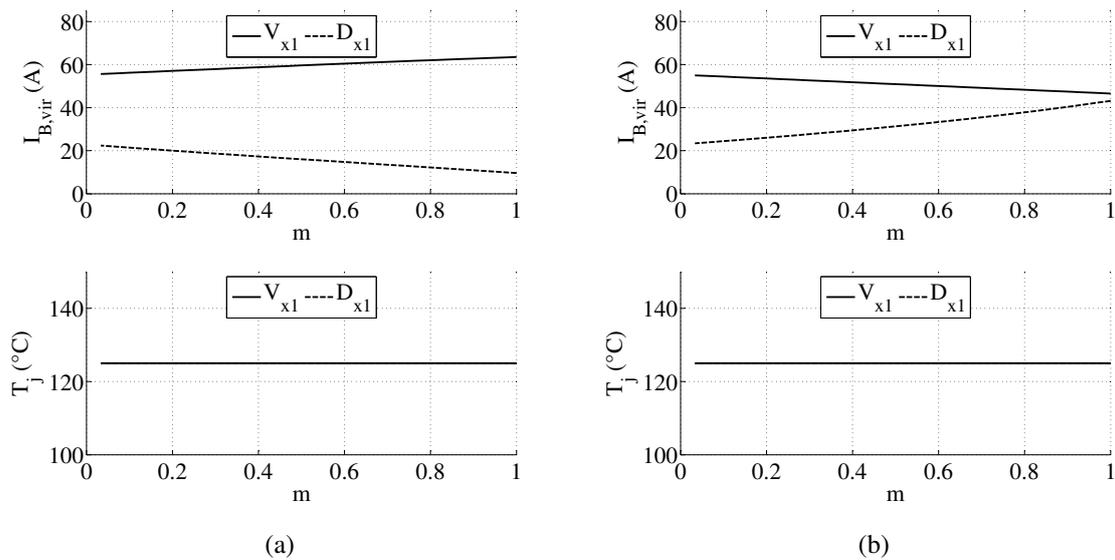


Abb. 7.6: Darstellung des Bemessungsstroms der virtuellen LHL sowie der Junction-Temperatur T_j für den 2-Level-VSI ($U_{dc} = 750\text{ V}$, $\hat{I}_x = 39,5\text{ A}$, $f_p = 20\text{ kHz}$, $R_{th,heat} = 0,015\text{ K/W}$, zwei IGBTs parallel)
 (a) $\cos \varphi = 1,0$
 (b) $\cos \varphi = -1,0$

Auslegung nach den kritischen Betriebspunkten, da die Schaltverluste des IGBT in der Auslegung für den gesamten Arbeitsbereich aufgrund der höheren Reverse-Recovery-Ladung der kommutierenden Diode größer sind.

Tab. 7.1: Vergleich der Bemessungsströme bei Auslegung des 2-Level-VSI nach dem kritischen Arbeitspunkt eines jeden LHL mit der Auslegung für den gesamten Arbeitsbereich mit $R_{th,heat} = 0,015\text{ k/W}$, $U_{dc} = 750\text{ V}$, $P_N = 20\text{ kW}$ und $f_p = 20\text{ kHz}$

	Auslegung im kritischsten Arbeitspunkt	Auslegung für Arbeitsbereich
$I_{B,vir}$ von V_{x1}	63,5 A	65,1 A
$I_{B,vir}$ von D_{x1}	43,1 A	42,7 A
$P_{B,WR}/P_N$	30,6	31,1

In Abb. 7.8a ist die Auslegung für den Betriebspunkt Zero-Speed, der für den 2-Level-VSI in Kap. 4.2.5 dargestellt ist, für $f_p = 10\text{ kHz}$ und in Abb. 7.8b für $f_p = 20\text{ kHz}$ über der normierten Einschaltzeit d_{ppp} des Schaltzustandes ppp gezeigt. Hierbei wird, wie in Kap. 4.2.5 angegeben, die Amplitude des Stromes als Dauergleichstrom verwendet. Aufgrund der hohen Verluste sind für den Betrieb vier IGBTs und drei Dioden in Parallelschaltung erforderlich. Mit steigendem d_{ppp} steigt die Einschaltzeit des Schaltzustandes ppp und damit die Leitzeit und Belastung von V_{a1} . Im Hinblick auf die Bauleistung ermöglicht ein geringerer Wert für d_{ppp} eine kleinere Auslegung. Insbesondere der IGBT benötigt aufgrund der großen Schaltverluste bereits für kleine d_{ppp} einen hohen Bemessungsstrom. Bei einem Vergleich

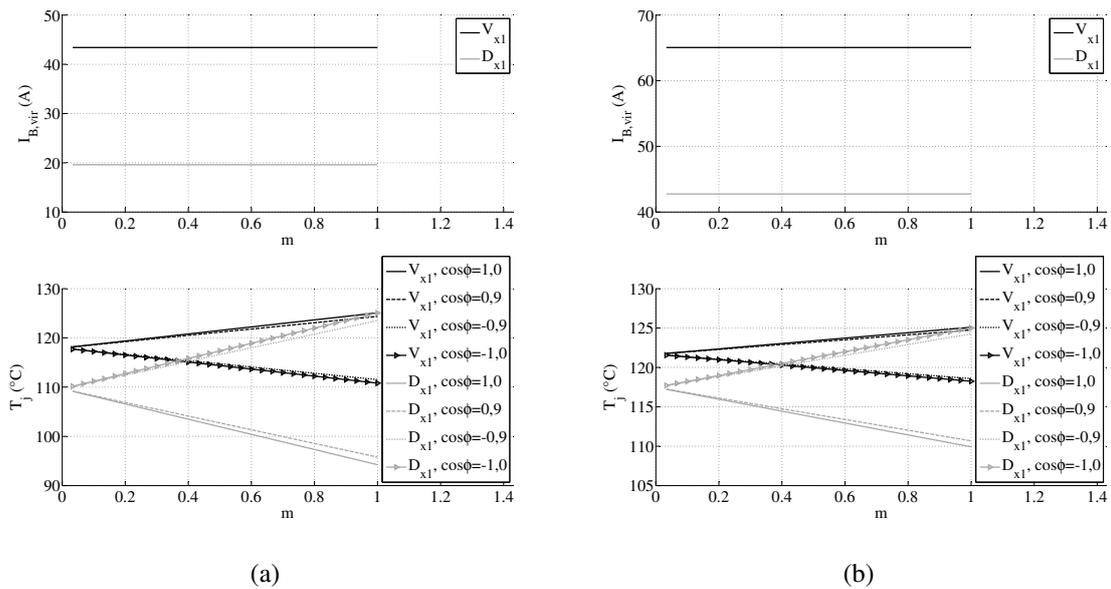


Abb. 7.7: Darstellung der Bemessungsströme der virtuellen LHL sowie der Junction-Temperatur T_j für den 2-Level-VSI bei Auslegung für den berücksichtigten Arbeitsbereich ($U_{dc} = 750$ V, $\hat{I}_x = 39,5$ A, $|\cos\phi| > 0,9$)

(a) $f_p = 10$ kHz, $R_{th,heat} = 0,015$ K/W

(b) $f_p = 20$ kHz, $R_{th,heat} = 0,015$ K/W, zwei IGBTs parallel

der beiden Pulsfrequenzen ist zu erkennen, dass der Bemessungsstrom des virtuellen IGBT deutlich stärker steigt als der der Diode. Dies liegt an den deutlich höheren Schaltverlustenergien des IGBT im Vergleich zur Diode (vgl. Abb. 10.1c im Anhang): Eine Verdoppelung der Pulsfrequenz verdoppelt zwar die Schaltverluste der LHL, jedoch sind diese nur beim IGBT gegenüber den Durchlassverluste dominierend. Hieraus folgt, dass mit steigender Pulsfrequenz der Auslegungsunterschied zwischen IGBT und Diode im Hinblick auf den Bemessungsstrom größer wird.

7.1.2 Auslegung des 3-Level-NPC

Im Gegensatz zum 2-Level-VSI ist die Berechnung der Bauleistung für den 3-Level-NPC komplexer, da eine größere Anzahl an LHL berücksichtigt werden muss und die Verlustverteilung betriebspunktabhängiger ist. Zunächst ist in Analogie zum 2-Level-VSI der Bemessungsstrom der virtuellen LHL V_{x1} , V_{x2} , D_{x1} , D_{x2} und D_{x5} über m in Abb. 7.9a für $\cos\phi = 1,0$, in Abb. 7.9b für $\cos\phi = 0,9$, in Abb. 7.9c für $\cos\phi = -1,0$ und in Abb. 7.9d für $\cos\phi = -0,9$ für $\hat{I}_x = 39,5$ A dargestellt.

Im Betriebspunkt $\cos\phi = 1,0$ treten keine Schalt- oder Durchlassverluste an D_{x1} und D_{x2} auf (vgl. Kap. 4.3.3), so dass diese virtuellen Dioden mit dem minimalen Bemessungsstrom $I_{B,vir} = 15$ A ausgelegt werden und deren Junction-Temperatur unterhalb von $T_{j,Ziel}$ bleibt. Da die Schaltverluste in diesem Betriebspunkt ausschließlich an V_{x1} und D_{x5} auftreten und diese unabhängig von m nur von der Chipgröße der IGBTs und Dioden abhängen, sind die

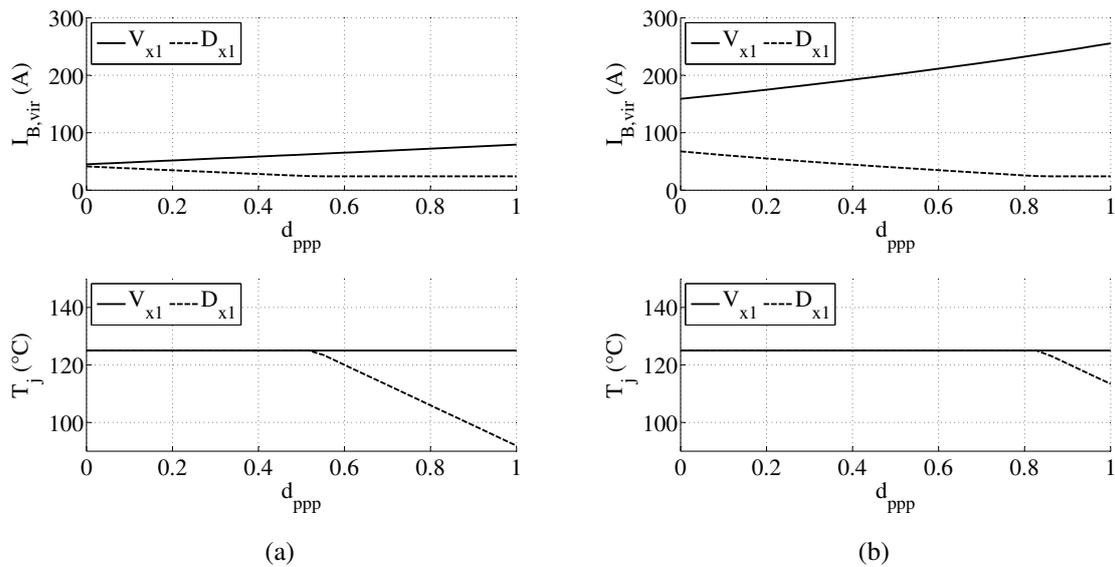


Abb. 7.8: Darstellung der Bemessungsströme der virtuellen LHL sowie der Junction-Temperatur T_j für den 2-Level-VSI im Arbeitspunkt Zero-Speed ($U_{dc} = 750\text{ V}$, $I_a = 39,5\text{ A}$, $I_b = I_c = -19,75\text{ A}$, $R_{th,heat} = 0,01\text{ K/W}$, vier IGBTs parallel, drei Dioden parallel)

(a) $f_p = 10\text{ kHz}$

(b) $f_p = 20\text{ kHz}$

Durchlassverluste maßgeblich für die unterschiedliche Auslegung über m . Die Auslegung von V_{x2} ist über m nahezu konstant, da V_{x2} bei positivem Phasenstrom dauerhaft leitet und bei $\cos \varphi = 1,0$ keine Schaltverluste hat. Die Clamping-Diode D_{x5} leitet mit steigendem Modulationsgrad m kürzer, so dass der Bemessungsstrom von D_{x5} abnimmt. Da V_{x1} mit steigendem m länger den Strom führt, treten mit steigendem m höhere Durchlassverluste auf und V_{x1} muss größer ausgelegt werden.

Für den Betriebspunkt $\cos \varphi = -1,0$, dargestellt in Abb. 7.9c, ist insbesondere für V_{x2} ein größerer Bemessungsstrom notwendig, da in diesem Betriebspunkt an V_{x2} und der äußeren Diode D_{x1} die Schaltverluste auftreten. Der notwendige Bemessungsstrom $I_{B, vir}$ nimmt mit steigendem Modulationsgrad ab, da die Leitzeit und damit die Durchlassverluste von V_{x2} sinken. In diesem Betriebspunkt treten an V_{x1} keine Verluste auf, so dass dieser mit dem minimalen Bemessungsstrom ausgelegt ist. Aufgrund der abnehmenden Leitzeit von D_{x5} mit steigendem Modulationsgrad reduziert sich der notwendige Bemessungsstrom von D_{x5} . Für $m \approx 0,8$ erreicht der Bemessungsstrom die untere Auslegungsgrenze, so dass für $m > 0,8$ die Junction-Temperatur von D_{x5} abnimmt. Mit steigendem m nimmt zunächst T_j von D_{x1} und D_{x2} zu, bis diese die Ziel-Junction-Temperatur erreichen. Danach steigt der notwendige Bemessungsstrom der beiden antiparallelen Dioden. Dabei muss D_{x1} größer als D_{x2} ausgelegt werden, da an D_{x1} zusätzlich zu den Durchlassverlusten ebenfalls Schaltverluste auftreten. Als Besonderheit ist zu erkennen, dass für $m < 0,45$ der Bemessungsstrom von V_{x2} nahezu konstant ist. In diesem Arbeitsbereich wird die zusätzliche Verlustenergie von D_{x1} und D_{x2} nicht durch einen größeren Bemessungsstrom von D_{x1} und D_{x2} kompensiert, da $T_{j, Ziel}$ für die

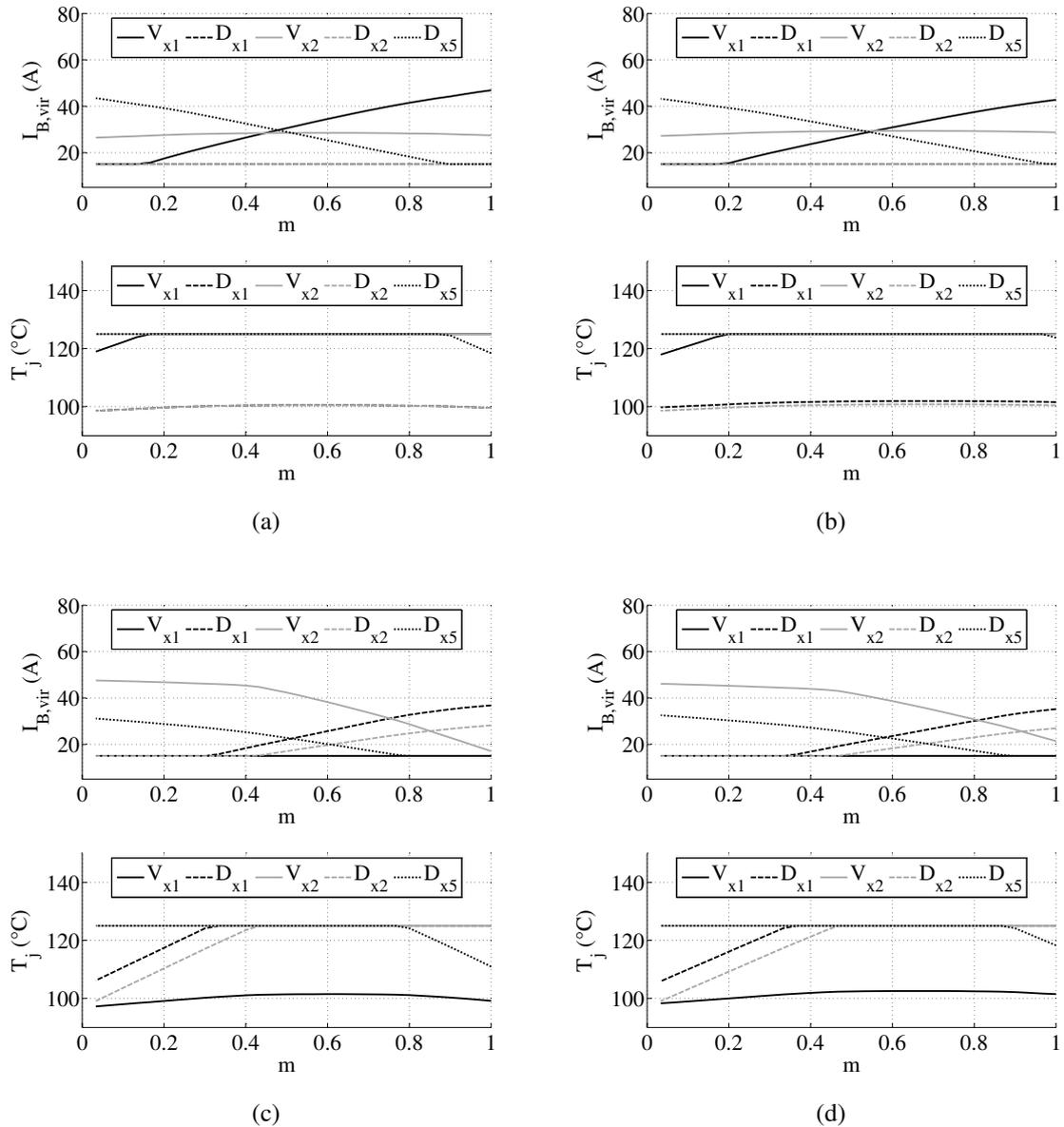


Abb. 7.9: Darstellung der Bemessungsströme der virtuellen LHL sowie der Junction-Temperatur T_j für den 3-Level-NPC ($U_{\text{dc}} = 750\text{V}$, $\hat{I}_x = 39,5\text{A}$, $f_p = 20\text{kHz}$, $R_{\text{th,heat}} = 0,08\text{K/W}$)

(a) $\cos \varphi = 1,0$, Auslegung und Temperatur von D_{x1} und D_{x2} identisch

(b) $\cos \varphi = 0,9$, Auslegung und Temperatur von D_{x1} und D_{x2} identisch

(c) $\cos \varphi = -1,0$

(d) $\cos \varphi = -0,9$

beiden Dioden noch nicht erreicht ist. Daher müssen V_{x2} und D_{x5} größer dimensioniert werden. Ab $m > 0,45$ erreicht die Junction-Temperatur von D_{x2} die Ziel-Junction-Temperatur und es kann $I_{B,vir}$ von V_{x2} entsprechend der abnehmenden Durchlassverluste reduziert werden.

Eine Auslegung für den Betriebspunkt $\cos \varphi = 0,9$ (Abb. 7.9b) unterscheidet sich bei gleicher Stromamplitude nur geringfügig von der Auslegung für $\cos \varphi = 1,0$, da die zusätzlichen Schaltverluste von V_{x2} und D_{x1} nur bei kleineren Phasenströmen auftreten und sich daher noch nicht signifikant auf die Bemessungsströme von V_{x2} und D_{x1} auswirken. Der Bemessungsstrom von V_{x1} ist für $\cos \varphi = 0,9$ geringer im Vergleich zu $\cos \varphi = 1,0$, da sowohl die Durchlass- als auch die Schaltverluste geringer sind. Die Analyse für $\cos \varphi = -0,9$ ist analog zur Analyse für $\cos \varphi = -1,0$. Der notwendige Bemessungsstrom ist für D_{x1} und D_{x2} für $\cos \varphi = -0,9$ im Vergleich zu $\cos \varphi = -1,0$ über den gesamten Modulationsgradbereich etwas geringer, da an D_{x1} sowohl geringere Durchlass- als auch geringere Schaltverluste und an D_{x2} geringere Durchlassverluste auftreten. Für die Clamping-Diode D_{x5} ist über den gesamten Modulationsgradbereich ein größerer Bemessungsstrom notwendig, da in diesem Arbeitspunkt an D_{x5} im Vergleich zum Betriebspunkt $\cos \varphi = -1,0$ zusätzlich Schaltverluste auftreten. Bei dem Vergleich des Bemessungsstromes von V_{x2} zwischen $\cos \varphi = -1,0$ und $\cos \varphi = -0,9$ ist das Verhältnis bei kleinen und großen Modulationsgraden unterschiedlich: Bei kleinen m ist der Bemessungsstrom von V_{x2} für $\cos \varphi = -0,9$ geringer, da geringere Schaltverluste an V_{x2} auftreten. Für große m hingegen ist ein größerer Bemessungsstrom notwendig, da V_{x2} in diesem Betriebspunkt länger im Vergleich zu $\cos \varphi = -1,0$ leitet und damit höhere Durchlassverluste auftreten. Die Ergebnisse der Analyse der Bemessungsströme der virtuellen LHL stimmen mit den Ausführungen aus Kap. 5.3 überein.

Die Bemessungsströme der virtuellen IGBTs für den gesamten Modulationsgradbereich sind in Abb. 7.10a und die der virtuellen Dioden in Abb. 7.10b für $|\cos \varphi| > 0,9$ bei Verwendung des Auslegungsalgorithmus nach Abb. 7.3 dargestellt. Es ist zu erkennen, dass in keinem der betrachteten Arbeitspunkte die Ziel-Junction-Temperatur $T_{j,Ziel}$ bei einem der LHL überschritten und diese für jeden LHL in genau einem Arbeitspunkt erreicht wird. In Tab. 7.2 sind die ausgelegten Bemessungsströme $I_{B,vir}$ für den Auslegungsalgorithmus der Auslegung im kritischen Arbeitspunkt gegenübergestellt. Auffällig ist, dass V_{x2} bei Verwendung des Algorithmus größer dimensioniert wird, alle anderen IGBTs und Dioden hingegen einen kleineren Bemessungsstrom haben. Der Grund hierfür liegt in der Dimensionierung von V_{x2} im Arbeitspunkt $\cos \varphi = -1,0$: Die Kommutierungsdiode D_{x1} hat hier die kleinstmögliche Bemessungsstromtragfähigkeit und damit eine geringere Reverse-Recovery-Ladung Q_{rr} im Vergleich zur Verwendung des Auslegungsalgorithmus nach Abb. 7.3. Insgesamt ist die auf die Nennleistung P_N bezogene Bauleistung $P_{B,WR}$ bei der Optimierung für den gesamten Arbeitsbereich um 2,8 % kleiner, wobei in der Auslegung im kritischen Arbeitspunkt der innere IGBT V_{x2} zu klein dimensioniert ist.

In Abb. 7.11 ist der Bemessungsstrom im Arbeitspunkt Zero-Speed in Abhängigkeit der normierten Einschaltzeit d_{000} (vgl. Kap. 5.4.1) bei Verwendung der Schaltsequenzen (iii) nach Tab. 5.6 dargestellt. Die Auslegung der LHL erfolgt, wie in Kap. 5.4.1 dargestellt,

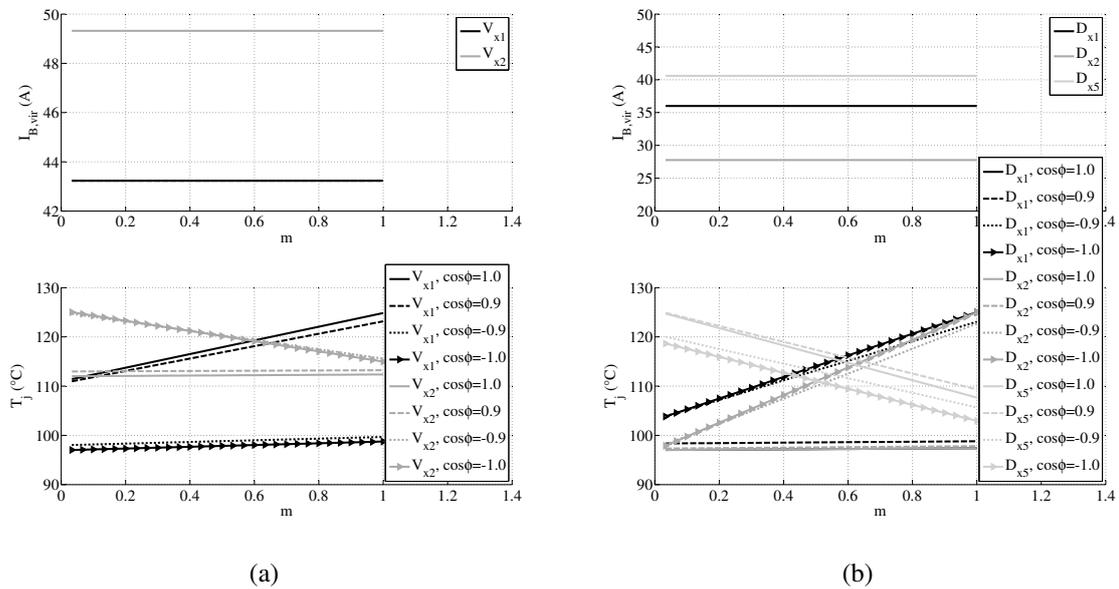


Abb. 7.10: Darstellung der Bemessungsströme der virtuellen LHL sowie der Junction-Temperatur T_j für den 3-Level-NPC bei Auslegung für einen ausgewählten Arbeitsbereich ($U_{dc} = 750 \text{ V}$, $\hat{I}_N = 39,5 \text{ A}$, $|\cos \varphi| > 0,9$, $R_{th,heat} = 0,08 \text{ K/W}$, $f_p = 20 \text{ kHz}$)

(a) V_{x1} und V_{x2}

(b) D_{x1} , D_{x2} und D_{x5}

Tab. 7.2: Vergleich der Bemessungsströme bei Auslegung des 3-Level-NPC nach dem kritischen Arbeitspunkt eines jeden LHL mit der Auslegung für den gesamten Arbeitsbereich mit $R_{th,heat} = 0,08 \text{ k/W}$, $U_{dc} = 750 \text{ V}$, $P_N = 20 \text{ kW}$ und $f_p = 20 \text{ kHz}$

	Auslegung im kritischen Arbeitspunkt	Auslegung für Arbeitsbereich
$I_{B, vir}$ von V_{x1}	46,9 A	43,2 A
$I_{B, vir}$ von V_{x2}	47,6 A	49,3 A
$I_{B, vir}$ von D_{x1}	36,8 A	36,0 A
$I_{B, vir}$ von D_{x2}	28,2 A	27,8 A
$I_{B, vir}$ von D_{x5}	43,5 A	40,6 A
$P_{B, WR} / P_N$	26,8	26,1

bei den entsprechenden Dauergleichströmen im stationären Betrieb. Wie für den 2-Level-VSI wird für die Phase a ein positiver Dauergleichstrom angenommen. In der gezeigten Auslegung aus Abb. 7.11a gilt $n_{nnn} = 0$, d.h. es wird nur die erste Schaltsequenz von (iii) nach Tab. 5.6 verwendet. Die Aufteilung der Einschaltzeit zwischen d_{ppp} und d_{000} wird für die Untersuchung variiert. Unabhängig von der Aufteilung der Einschaltzeit des Null-RZ bleibt die Dimensionierung von V_{x2} konstant, da an V_{x2} bei positivem Phasenstrom sowohl im Schaltzustand ppp als auch im Schaltzustand 000 die gleichen Durchlassverluste auftreten. Mit steigendem Anteil von d_{000} steigt $I_{B,vir}$ von D_{x5} an und es reduziert sich $I_{B,vir}$ von V_{x1} . Die Verluste werden damit auf die drei LHL V_{x1} , V_{x2} und D_{x5} verteilt. In Abb. 7.11b ist $n_{ppp} = n_{nnn} = 1$ gewählt, so dass beide Schaltsequenzen von (iii) im gleichen Verhältnis verwendet werden. Die Bemessungsströme sind über d_{000} aufgetragen und es gilt $d_{ppp} = d_{nnn} = \frac{1-d_{000}}{2}$. Im Vergleich zur verwendeten Modulation aus Abb. 7.11a ist die Auslegung von V_{x2} in diesem Fall abhängig von der Einschaltzeit von d_{000} , da mit steigendem d_{000} die Leitzeit von V_{x2} zunimmt. Außerdem treten im Vergleich zur Modulation $n_{ppp} = 1$ und $n_{nnn} = 0$ Schaltverluste an V_{x2} auf. Für den theoretisch möglichen Betriebspunkt $d_{000} = 0$ für $n_{ppp} = n_{nnn} = 1$ leitet V_{x2} im Schaltzustand ppp und es treten Schaltverluste beim Wechsel in den Schaltzustand nnn auf.

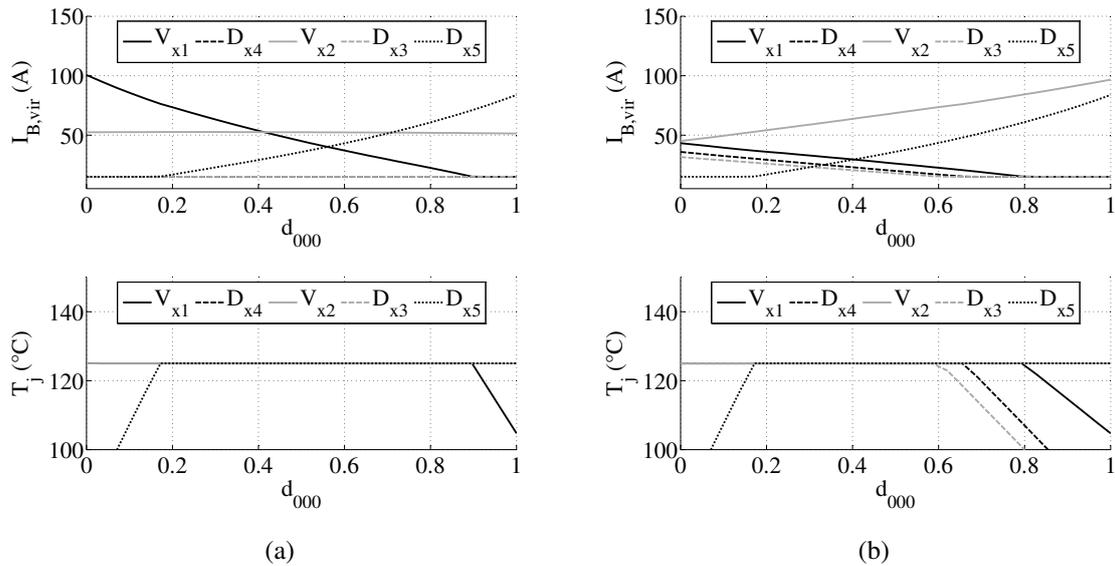


Abb. 7.11: Darstellung der Bemessungsströme der virtuellen LHL sowie der Junction-Temperatur T_j für den 3-Level-NPC im Arbeitspunkt Zero-Speed ($U_{dc} = 750\text{ V}$, $\bar{I}_a = 39,5\text{ A}$, $\bar{I}_b = \bar{I}_c = -19,75\text{ A}$, $f_p = 20\text{ kHz}$, $R_{th,heat} = 0,015\text{ K/W}$)

(a) $n_{ppp} = 1$, $n_{nnn} = 0$, $d_{ppp} = 1 - d_{000}$

(b) $n_{ppp} = 1$, $n_{nnn} = 1$, $d_{ppp} = d_{nnn} = \frac{1-d_{000}}{2}$

Durch die Wahl der Schaltsequenzen ist es möglich, die Verluste auf alle LHL einer Phase zu verteilen und damit die Dimensionierung der LHL zu beeinflussen. Die Variation des Verhältnisses der Schaltsequenzen und die Verteilung der Einschaltzeiten des Null-RZ auf die entsprechenden Schaltzustände ermöglicht es, die Verluste gleichmäßig zu verteilen. Alternativ kann die Bestimmung der Schaltsequenzen und der Einschaltzeiten online erfolgen,

um z.B. bei Rückführung der Junction-Temperatur die Zuverlässigkeit und die Lebensdauer der LHL und damit des Gesamtsystems zu erhöhen.

7.1.3 Auslegung des T-Type-Wechselrichters

Die Vorgehensweise für die Berechnung der Bemessungsströme der virtuellen LHL ist für den T-Type-Wechselrichter grundsätzlich identisch zum 3-Level-NPC. Als Besonderheit bei dieser Topologie ist der Einfluss der kommutierenden Dioden auf die Schaltverluste der IGBTs zu beachten, die sowohl bei den 600 V- als auch bei den 1200 V-IGBTs aus der jeweils anderen Sperrspannungsklasse kommen. Die Bemessungsströme der virtuellen LHL sind über dem Modulationsgrad für $\cos \varphi = 1,0$ in Abb. 7.12a, für $\cos \varphi = 0,9$ in Abb. 7.12b, für $\cos \varphi = -1,0$ in Abb. 7.12c und für $\cos \varphi = -0,9$ in Abb. 7.12d dargestellt. Für $\cos \varphi = 1,0$ ist zu erkennen, dass der Bemessungsstrom des äußeren virtuellen IGBT mit steigendem m zunimmt, da die Einschaltzeit von V_{x1} steigt und damit die Durchlassverluste steigen. Des Weiteren kann für $\cos \varphi = 1,0$ festgestellt werden, dass V_{x1} nahezu über den gesamten Modulationsgradbereich den größten Bemessungsstrom benötigt, da die Schaltverluste des 1200 V-IGBT bei $f_p = 20 \text{ kHz}$ dominieren. Mit kleiner werdendem Modulationsgrad steigt die Leitzeit der inneren LHL, so dass ebenfalls deren Durchlassverluste steigen und diese entsprechend für kleinere m einen größeren Bemessungsstrom benötigen. Die Verläufe von $I_{B,\text{vir}}$ sind für $\cos \varphi = 0,9$ analog auszuwerten.

Im Betriebspunkt $\cos \varphi = -1,0$ (Abb. 7.12c) wird insbesondere der innere virtuelle IGBT V_{x2} bei kleinem m belastet, so dass für diesen ein großer Bemessungsstrom notwendig ist. Zum einen sind bei kleinem m und $\cos \varphi = -1,0$ die Leitzeit von V_{x2} und damit die Durchlassverluste groß, zum anderen sind aufgrund der 1200 V-Kommutierungsdioden die Schaltverluste größer als mit einer 600 V-Kommutierungsdioden, wie es beim 3-Level-NPC der Fall ist. Mit steigendem m nimmt der Bemessungsstrom von D_{x1} zu, da die Durchlassverluste von D_{x1} steigen. Für den T-Type-Wechselrichter sind die Kurvenverläufe für $\cos \varphi = -0,9$ analog zum Betriebspunkt $\cos \varphi = -1,0$ auszuwerten.

In Abb. 7.13a sind die Bemessungsströme der virtuellen IGBTs über den gesamten Modulationsgradbereich und $|\cos \varphi| > 0,9$ angegeben, in Abb. 7.13b die Bemessungsströme der virtuellen Dioden für denselben Arbeitsbereich. Die Ziel-Junction-Temperatur $T_{j,\text{Ziel}}$ wird in keinem Betriebspunkt überschritten und wird, wie bei den beiden anderen Wechselrichtertopologien, in genau einem Betriebspunkt erreicht. In Tab. 7.3 ist die Auslegung über den gesamten Arbeitsbereich der Auslegung im kritischen Arbeitspunkt gegenübergestellt. Die notwendige Bauleistung ist bei Anwendung beider Auslegungen nahezu gleich, die Bemessungsströme der einzelnen LHL unterscheiden sich jedoch aufgrund der thermischen Kopplung und des Einflusses des Reverse-Recovery-Verhaltens der kommutierenden Dioden auf die Schaltverluste der IGBTs.

In Abb. 7.14 sind die Bemessungsströme im Arbeitspunkt Zero-Speed und maximalem positivem Gleichstrom in Phase a dargestellt. Hierbei sind dieselben Untersuchungen wie für den 3-Level-NPC durchgeführt (vgl. Abb. 7.11), d.h. es werden die Schaltsequenzen (iii) nach

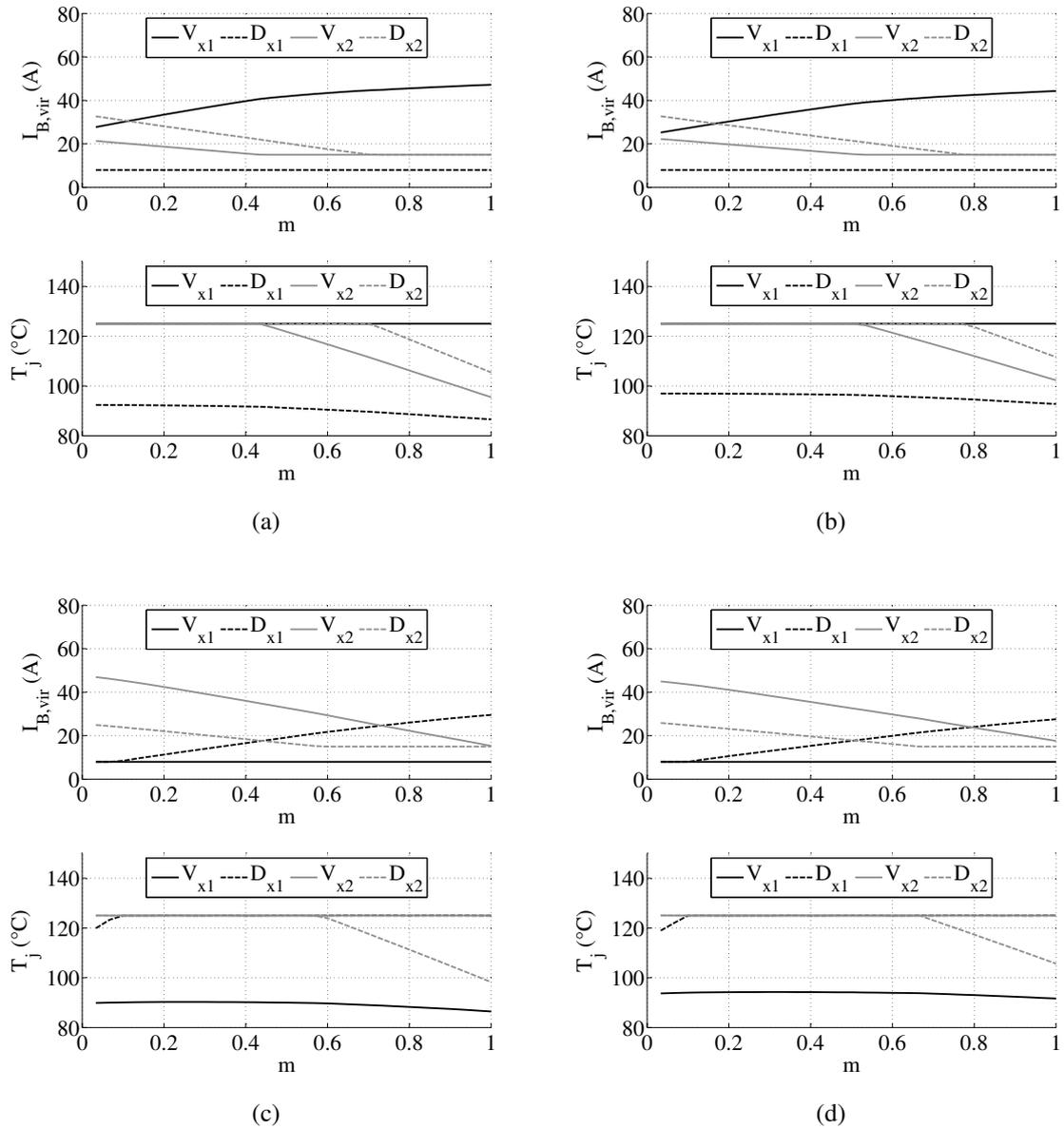


Abb. 7.12: Darstellung der Bemessungsströme $I_{B, \text{vir}}$ der virtuellen LHL sowie der Junction-Temperatur T_j für den T-Type-Wechselrichter ($U_{\text{dc}} = 750 \text{ V}$, $f_p = 20 \text{ kHz}$, $R_{\text{th, heat}} = 0,045 \text{ K/W}$, $\hat{I}_x = 39,5 \text{ A}$)

(a) $\cos \varphi = 1,0$

(b) $\cos \varphi = 0,9$

(c) $\cos \varphi = -1,0$

(d) $\cos \varphi = -0,9$

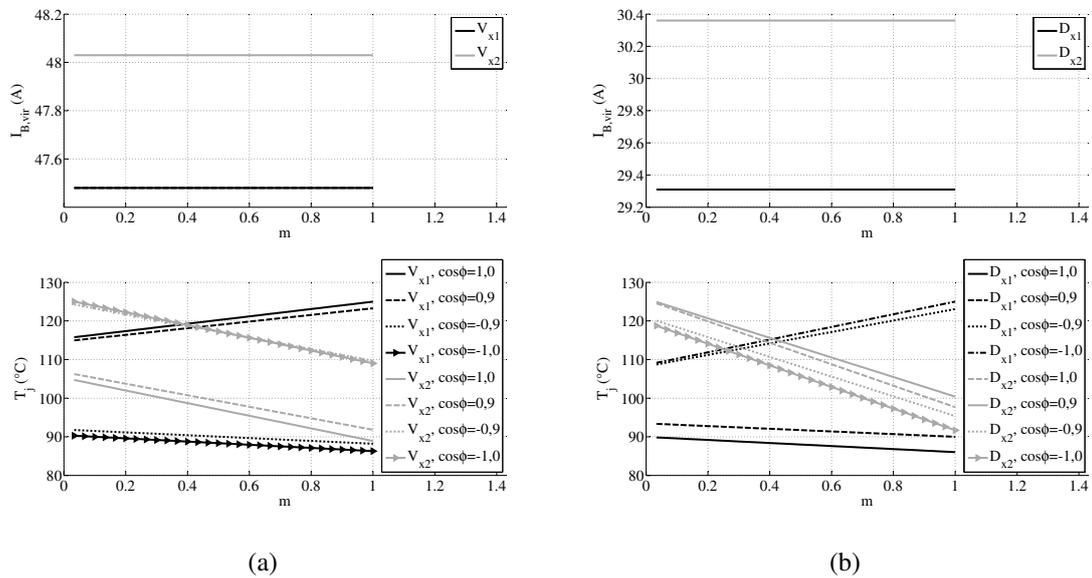


Abb. 7.13: Darstellung der Bemessungsströme $I_{B,vir}$ der LHL sowie der Junction-Temperatur T_j für den T-Type-Wechselrichter ($U_{dc} = 750\text{ V}$, $\hat{I}_N = 39,5\text{ A}$, $|\cos\phi| > 0,9$, $R_{th,heat} = 0,045\text{ K/W}$, $f_p = 20\text{ kHz}$)
 (a) V_{x1} und V_{x2}
 (b) D_{x1} und D_{x2}

Tab. 7.3: Vergleich der Bemessungsströme bei Auslegung für den T-Type-Wechselrichter nach dem kritischen Arbeitspunkt eines jeden LHL mit der Auslegung für den gesamten Arbeitsbereich mit $R_{th,heat} = 0,045\text{ k/W}$, $U_{dc} = 750\text{ V}$, $\hat{I}_x = 39,5\text{ A}$ und $f_p = 20\text{ kHz}$

	Auslegung im kritischen Arbeitspunkten	Auslegung für Arbeitsbereich
$I_{B,vir}$ von V_{x1}	47,2 A	47,5 A
$I_{B,vir}$ von V_{x2}	46,9 A	48,0 A
$I_{B,vir}$ von D_{x1}	29,6 A	29,3 A
$I_{B,vir}$ von D_{x2}	32,6 A	30,4 A
$P_{B,WR}/P_N$	33,71	33,74

Tab. 5.6 betrachtet. Bei ausschließlicher Verwendung der Schaltzustände ppp und 000 (Abb. 7.14a) ist bei großen d_{ppp} (also kleinem d_{000}) für die äußeren virtuellen IGBTs ein großer Bemessungsstrom notwendig, da an diesen Schaltverluste auftreten und sie zusätzlich einen großen Teil der Periode den Strom führen. Der Bemessungsstrom fällt für V_{x1} mit zunehmender Einschaltzeit d_{000} und für die inneren LHL steigt $I_{\text{B,vir}}$ an. Aufgrund der Schaltverluste ist der Bemessungsstrom von D_{x3} im Vergleich zu V_{x2} größer. Die äußere Diode wird nicht belastet. Bei Verwendung von $n_{\text{ppp}} = n_{\text{nnn}} = 1$ und $d_{\text{ppp}} = d_{\text{nnn}} = \frac{1-d_{000}}{2}$ (Abb. 7.14b) wird bei positivem Phasenstrom zusätzlich D_{x4} belastet und es treten an V_{x2} Schaltverluste auf. Hieraus folgt eine größere notwendige Dimensionierung von V_{x2} bei gleichem d_{000} im Vergleich zu Abb. 7.14a. Die Verluste von V_{x1} sind aufgrund der geringeren Leitzeit kleiner, so dass der Bemessungsstrom von V_{x1} kleiner im Vergleich zur in Abb. 7.14a verwendeten Modulationsstrategie ist. Aufgrund der Verlustkonzentrationen auf V_{x1} (Abb. 7.14a) bzw. auf V_{x2} (Abb. 7.14b) kann jeweils nicht der gesamte Bereich von d_{000} mit den verwendeten LHL realisiert werden.

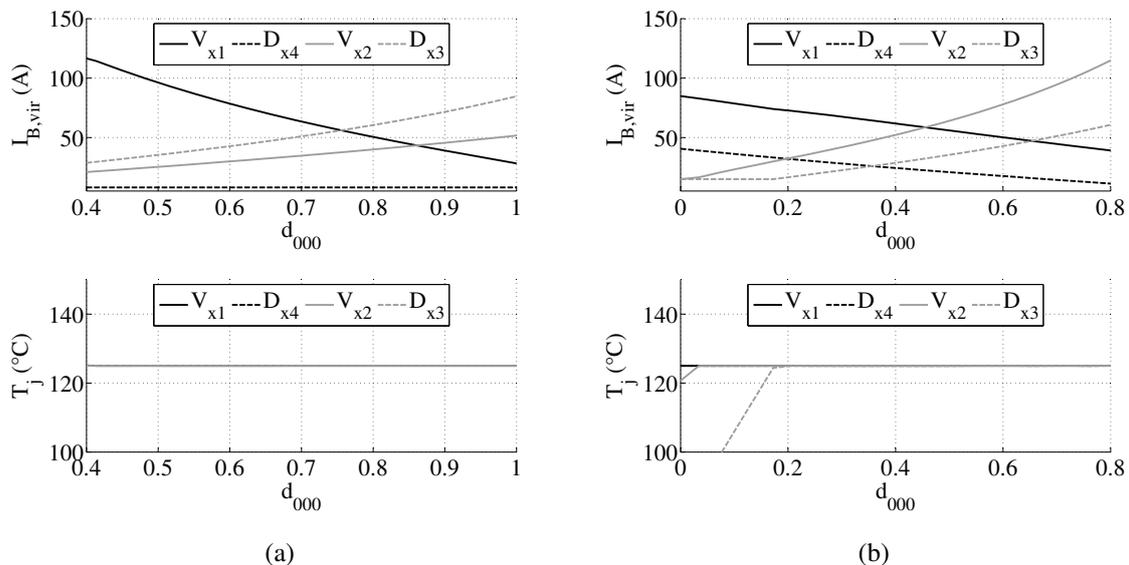


Abb. 7.14: Darstellung der Bemessungsströme der virtuellen LHL sowie der Junction-Temperatur T_j für den T-Type-Wechselrichter im Arbeitspunkt Zero-Speed ($U_{\text{dc}} = 750 \text{ V}$, $\bar{I}_a = 39,5 \text{ A}$, $\bar{I}_b = \bar{I}_c = 19,75 \text{ A}$, $f_p = 20 \text{ kHz}$, $R_{\text{th,heat}} = 0,015 \text{ K/W}$)
 (a) $n_{\text{ppp}} = 1$, $n_{\text{nnn}} = 0$, $d_{\text{ppp}} = 1 - d_{000}$
 (b) $n_{\text{ppp}} = 1$, $n_{\text{nnn}} = 1$, $d_{\text{ppp}} = d_{\text{nnn}} = \frac{1-d_{000}}{2}$

7.2 Vergleich der Bauleistungen

Das Konzept der Bauleistung wird in diesem Abschnitt als Vergleichskriterium der drei Wechselrichter für unterschiedliche Randbedingungen verwendet, die exemplarisch für unterschiedliche Konfigurationen eines Elektrofahrzeuges stehen. Die Vorgabe der Betriebspunkte kann im Konzept der Bauleistung an die geforderten Randbedingungen angepasst werden. Beispielsweise kann eine geringere Rückspeiseenergie im Bremsvorgang aufgrund

der zusätzlichen Verwendung einer mechanischen Bremse bei der Berechnung der Bauleistung mit berücksichtigt werden. In diesem Abschnitt wird die Bauleistung der Wechselrichter für die folgenden fünf unterschiedlichen Randbedingungen untersucht:

1. Betrieb mit konstantem U_{dc}
2. Berücksichtigung des Ladezustandes einer Li-Ionen-Batterie
3. Betrieb mit konstantem U_{dc} und Berücksichtigung einer Überlast
4. Betrieb mit variablem U_{dc} , das zwischen U_{bat} und U_{dc} frei gewählt werden kann
5. Auslegung für den Arbeitspunkt Zero-Speed

Die Wechselrichter werden in den angegebenen Betriebspunkten bei unterschiedlichen Pulsfrequenzen miteinander verglichen. Als Nebenbedingung wird im Gegensatz zu den oben durchgeführten Analysen vorgegeben, dass für jede betrachtete Phasenverschiebung φ die Nennleistung P_N bereitgestellt werden muss und hierfür entsprechend der Phasenausgangsstrom angepasst wird. Für die jeweiligen Konfigurationen werden die Auswirkungen der unterschiedlichen Randbedingungen auf die Auslegungen diskutiert.

7.2.1 Betrieb bei konstanter ZK-Spannung

Für die Auslegung des Wechselrichters bei einer konstanten ZK-Spannung wird $U_{dc} = 750\text{ V}$ und $P_N = 20\text{ kW}$ angenommen. Dieser Betriebszustand tritt beispielsweise bei Verwendung eines DC/DC-Wandlers mit konstanter Ausgangsspannung im Elektrofahrzeug oder bei Industrieantrieben auf. In Abb. 7.15a ist die auf die Nennleistung P_N bezogene Bauleistung des Wechselrichters $P_{B,WR}$ dargestellt. Alle drei Wechselrichtertopologien werden für $T_h = 80^\circ\text{C}$ ausgelegt und haben somit unterschiedlich ausgelegte Kühlkörper. Für den 3-Level-NPC wird ab $f_p = 6\text{ kHz}$ die geringste Bauleistung benötigt, für kleinere Pulsfrequenzen benötigt der 2-Level-VSI die geringste Bauleistung. Der T-Type-Wechselrichter hat ab einer Pulsfrequenz von $f_p = 15\text{ kHz}$ eine kleinere Bauleistung als der 2-Level-VSI. Bei Verwendung eines gleich dimensionierten Kühlkörpers (Abb. 7.15b) hat der 3-Level-NPC die niedrigste Bauleistung über den gesamten betrachteten Pulsfrequenzbereich. Die Pulsfrequenz f_p , ab der der T-Type-Wechselrichter eine geringere Bauleistung als der 2-Level-VSI hat, liegt in diesem Vergleich bei $f_p = 12\text{ kHz}$. Des Weiteren ist zu erkennen, dass die Bauleistung des 3-Level-NPC am geringsten mit f_p ansteigt, d.h. eine Erhöhung der Pulsfrequenz zur Reduktion der Maschinenverluste ist beim 3-Level-NPC im Vergleich zu den anderen Wechselrichtertopologien mit einem geringeren Anstieg der Bemessungsströme verbunden.

Zur Analyse der Unterschiede des 3-Level-NPC und des T-Type-Wechselrichters sind in Abb. 7.16a die Gesamtverluste $P_{v,WR}$ der beiden 3-Level-Wechselrichter für $f_p = 10\text{ kHz}$ und $f_p = 20\text{ kHz}$ jeweils für die Betriebspunkte $\cos \varphi = 1,0$ und $\cos \varphi = -1,0$ über m dargestellt. Der Arbeitspunkt mit den höchsten Gesamtverlusten liegt unabhängig von f_p und $\cos \varphi$ beim 3-Level-NPC bei $m = 1,0$ und beim T-Type-Wechselrichter bei $m \cong 0$. Des Weiteren steigt $P_{v,WR}$ beim 3-Level-NPC weniger mit f_p an als beim T-Type-Wechselrichter und

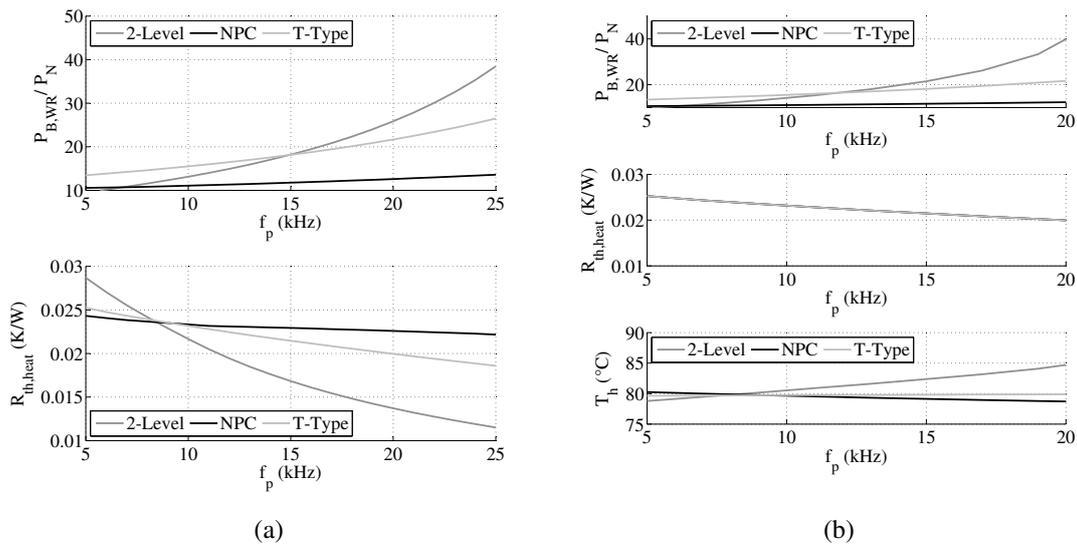


Abb. 7.15: Vergleich des 2-Level-VSI (2 IGBTs parallel), des 3-Level-NPC und des T-Type-Wechselrichters bei konstanter ZK-Spannung ($T_a = 70^\circ\text{C}$, $U_{dc} = 750\text{V}$, $P_N = 20\text{kW}$, $|\cos\varphi| > 0.9$, $m = 0\dots 1$, SPWM) für variierende Pulsfrequenzen f_p

(a) Bauleistung mit konstantem $T_h = 80^\circ\text{C}$

(b) Bauleistung mit gleichem $R_{th,heat}$, der für die Auslegung des T-Type-Wechselrichters für $T_h = 80^\circ\text{C}$ notwendig ist

der Verlustunterschied zwischen $m \cong 0$ und $m = 1,0$ ist beim 3-Level-NPC geringer als beim T-Type-Wechselrichter.

In Abb. 7.16b ist das Verhältnis der Durchlassverluste zu den Schaltverlusten P_{con}/P_{sw} für den 3-Level-NPC und den T-Type-Wechselrichter für die jeweilige Auslegung für $T_h = 80^\circ\text{C}$ bei $f_p = 10\text{kHz}$ und $f_p = 20\text{kHz}$ dargestellt. Die Schaltverluste P_{sw} sind dabei für beide Wechselrichter jeweils über den Modulationsgradbereich konstant. Beim 3-Level-NPC sind die Durchlassverluste bei beiden Pulsfrequenzen im jeweils kritischen Arbeitspunkt von V_{x1} bzw. V_{x2} der dominierende Verlustanteil ($P_{con}/P_{sw} > 1,0$). Im Vergleich zum T-Type-Wechselrichter ist der proportionale Anteil der Durchlassverluste für die beiden IGBTs signifikant größer. Für den T-Type-Wechselrichter ist zu erkennen, dass bei $f_p = 20\text{kHz}$ die Schaltverluste über den gesamten Modulationsgradbereich größer als die Durchlassverluste sind ($P_{con}/P_{sw} < 1,0$) und diese daher die Bauleistung maßgeblich bestimmen.

Unter der Annahme nahezu konstanter Schaltverluste über den Modulationsgradbereich für die Betriebspunkte $\cos\varphi = 1,0$ und $\cos\varphi = -1,0$ sind in Abb. 7.16c die Schaltverluste der IGBTs gezeigt. Für beide Wechselrichtertopologien ist eine Verdopplung der Schaltverluste bei einer verdoppelten Pulsfrequenz zu erkennen. Die Schaltverluste des äußeren IGBT V_{x1} des T-Type-Wechselrichters sind höher als die von V_{x1} des 3-Level-NPC aufgrund der höheren Sperrspannungsklasse. Zusätzlich hat V_{x2} des T-Type-Wechselrichters höhere Schaltverluste als V_{x2} des 3-Level-NPC, da die Kommutierungsdiode beim T-Type-Wechselrichter hier aufgrund der höheren Sperrspannungsklasse eine höhere Reverse-Recovery-Ladung hat.

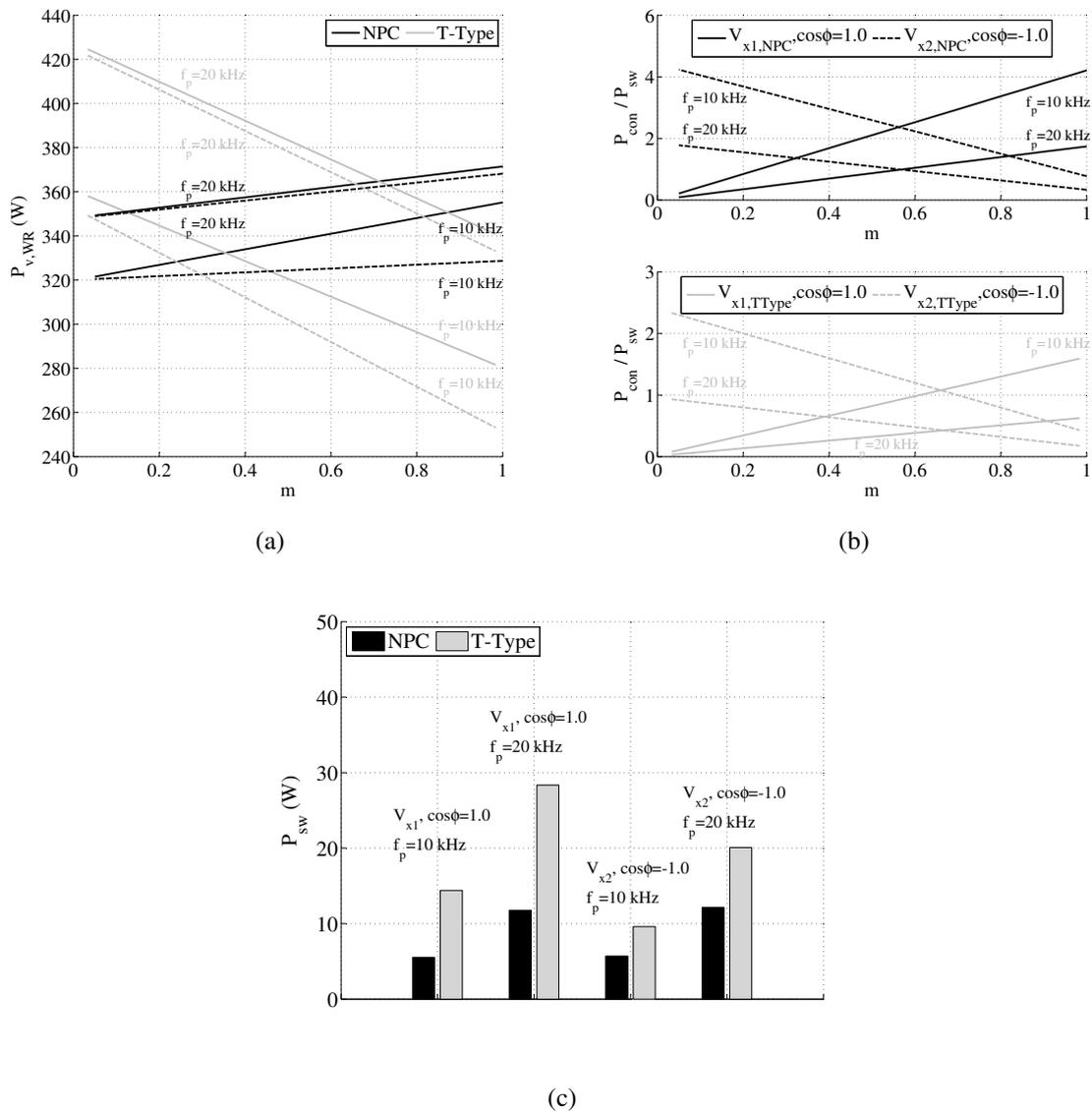


Abb. 7.16: Analyse der Gründe der unterschiedlichen Bauleistungen der beiden 3-Level-Wechselrichtertopologien ($T_a = 70^\circ\text{C}$, $T_h = 80^\circ\text{C}$, $U_{dc} = 750\text{V}$, $P_N = 20\text{kW}$, $m = 0 \dots 1$, SPWM) für $f_p = 10\text{kHz}$ und $f_p = 20\text{kHz}$ im Betrieb mit konstanter ZK-Spannung (durchgezogene Linie: $\cos\phi = 1,0$, gestrichelte Linie: $\cos\phi = -1,0$)
 (a) Vergleich der Gesamtverlustleistung der Wechselrichter
 (b) Vergleich des Verhältnis der Schalt- und Durchlassverluste
 (c) Vergleich der Schaltverluste P_{sw} der IGBTs V_{x1} und V_{x2} (Annahme: Schaltverluste unabhängig von m)

7.2.2 Berücksichtigung des Batterieladezustandes

Wie in Kap. 2.3.1 angegeben, ist die Batteriespannung abhängig vom SOC. Um bei allen zulässigen Batterieladezuständen die angegebene Leistung zur Verfügung zu haben, muss entsprechend bei geringerer Batteriespannung ein höherer Phasenstrom bereitgestellt werden. Für den Vergleich wird die Konfiguration mit einer konstanten ZK-Spannung verwendet, wie sie beispielsweise bei Verwendung eines DC/DC-Wandlers (vgl. Kap. 2.2 und 7.2.1) vorliegt. In Abb. 7.17a ist die Bauleistung für diese beiden Antriebsstrangkongfigurationen dargestellt, in Abb. 7.17b ist das Verhältnis der Differenz der Bauleistung der beiden Konfigurationen $\Delta P_{B,WR}$ (Gl. 7.9) im Verhältnis zur Bauleistung bei konstanter ZK-Spannung $P_{B,WR,const}$ dargestellt. Die Bauleistung für die Konfiguration mit direktem Anschluss des Wechselrichters an die Batterie wird mit $P_{B,WR,bat}$ bezeichnet. Für den Vergleich wird für alle Konfigurationen $T_h = 80^\circ\text{C}$ gewählt.

$$\Delta P_{B,WR} = P_{B,WR,bat} - P_{B,WR,const} \quad (7.9)$$

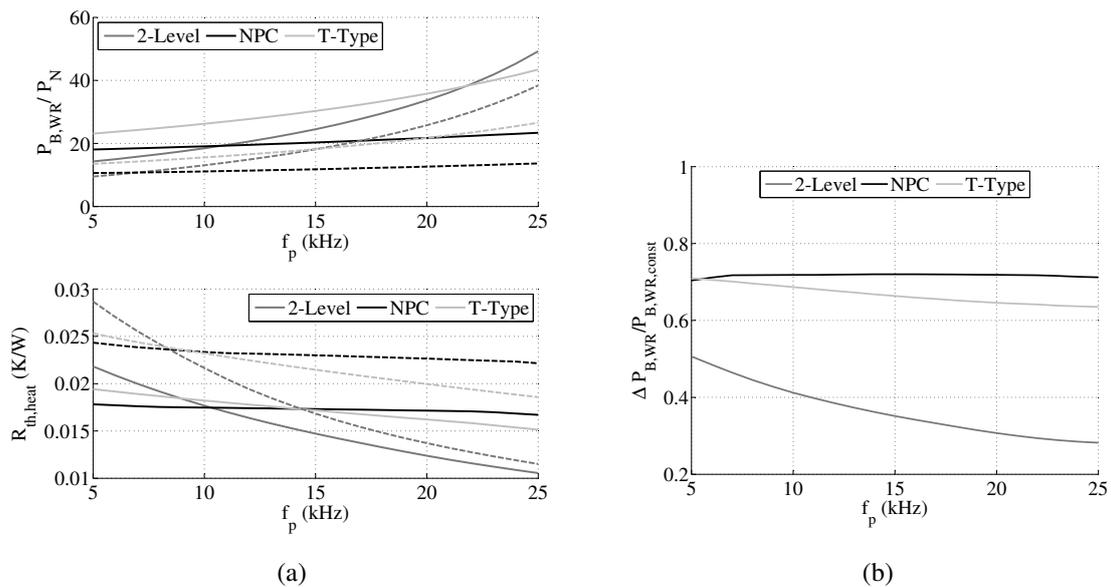


Abb. 7.17: Analyse der Auswirkung der Berücksichtigung des SOC von Li-Ionen Batterien nach Abb. 2.4 (2-Level-VSI: je zwei IGBTs bzw. Dioden parallel geschaltet)
 (a) Vergleich der Bauleistung bei direktem Anschluss der Batterie an den Wechselrichter $P_{B,WR,bat}$ ($U_{dc} = 500 - 750\text{V}$, durchgezogene Linie) mit einer Konfiguration mit konstanter ZK-Spannung $U_{dc} = 750\text{V}$ (gestrichelte Linie) mit den Randbedingungen $T_h = 80^\circ\text{C}$, $\hat{I}_x = 39,5\text{A}$
 (b) Verhältnis der zusätzlich notwendigen Bauleistung zur Bauleistung bei konstanter ZK-Spannung

Aus Abb. 7.17a ist zu erkennen, dass die Bauleistung des 3-Level-NPC für beide Antriebsstrangkongfigurationen am geringsten mit f_p ansteigt und dass für den 2-Level-VSI der Anstieg am stärksten ist. Der T-Type-Wechselrichter hat bei der Auslegung unter Berücksich-

tigung des SOC erst ab $f_p = 22 \text{ kHz}$ eine geringere Bauleistung als der 2-Level-VSI. Ebenfalls verschiebt sich der Bauleistungsvorteil des 3-Level-NPC gegenüber dem 2-Level-VSI von $f_p = 7 \text{ kHz}$ auf $f_p = 12 \text{ kHz}$. Dies liegt daran, dass die Schaltverluste der dominierende Verlustanteil beim 2-Level-VSI sind und diese bei Berücksichtigung der SOC-abhängigen Batteriespannung kaum zunehmen (vgl. Gl. 4.8 aus Kap. 4.2.4), da gleichzeitig zum steigenden Phasenstrom die Kommutierungsspannung sinkt. Insbesondere beim 3-Level-NPC dominieren die Durchlassverluste, die aufgrund der Erhöhung des Phasenstromes steigen. Die konstanten Schaltverluste fallen hier weniger stark ins Gewicht. Dieser Zusammenhang ist in Abb. 7.17b anhand der für die Berücksichtigung des SOC-abhängigen Spannungsniveaus durch die prozentual zusätzlich notwendige Bauleistung verdeutlicht. Für den 3-Level-NPC ändert sich dieses Verhältnis nur geringfügig in Abhängigkeit der Pulsfrequenz und ist im betrachteten Pulsfrequenzbereich nahezu konstant bei $\Delta P_{B,WR}/P_{B,WR,const} = 0,72$. Dieses Verhältnis ist für den T-Type-Wechselrichter etwas geringer und nimmt mit zunehmendem f_p leicht ab, da in dieser Wechselrichtertopologie die Schaltverluste bedeutsamer als beim 3-Level-NPC sind. Beim T-Type-Wechselrichter haben die Schaltverluste zwar einen höheren Anteil an den Gesamtverlusten als beim 3-Level-NPC, jedoch liegen im Schaltzustand 0 zwei LHL im Strompfad. Eine Erhöhung des Phasenstroms erhöht folglich die Durchlassverluste der inneren LHL, so dass die prozentuale Zunahme der Bauleistung beim T-Type-Wechselrichter größer als beim 2-Level-VSI ist. Für den 2-Level-VSI ist die prozentuale Zunahme am geringsten und sinkt am stärksten mit steigender Pulsfrequenz. Die Abnahme von $\Delta P_{B,WR}/P_{B,WR,const}$ mit steigender f_p ist darin begründet, dass die Differenz zwischen $P_{B,WR,bat}$ und $P_{B,WR,const}$ über f_p aufgrund der alleinigen Zunahme der Durchlassverluste nahezu konstant ist.

7.2.3 Berücksichtigung einer Überlast

Für Elektrofahrzeuge ist eine Überlastfähigkeit im Grunddrehzahlbereich erforderlich, die bei heutigen Elektrofahrzeugen ca. 80 % im Nennbetriebspunkt beträgt (vgl. Abb. 2.4). Diese Überlastfähigkeit wird z.B. für 18 s gefordert, so dass aufgrund der thermischen Zeitkonstanten von LHL von einer dauernden Überlast ausgegangen werden kann. Mit dieser Untersuchung wird gleichzeitig die Skalierbarkeit der Ergebnisse für höhere Leistungen betrachtet. Für den Vergleich der drei Wechselrichtertopologien wird hier eine geringere Überlastfähigkeit von 25 % verwendet, um die zugrunde gelegte LHL-Serie von Infineon weiterhin verwenden zu können. Für die Betrachtung wird eine konstante ZK-Spannung angenommen.

In Abb. 7.18 ist die Bauleistung der drei Wechselrichtertopologien sowie die prozentual zusätzlich notwendige Bauleistung $\Delta P_{B,WR}/P_{B,WR,const}$ (Gl. 7.10) dargestellt, wobei $P_{B,WR,const}$ die Bauleistung für $P_N = 20 \text{ kW}$ und $P_{B,WR,125}$ die Bauleistung bei 25 %-Überlast ist. Es ist zu erkennen, dass das Verhältnis $\Delta P_{B,WR}/P_{B,WR,const}$ mit steigender Pulsfrequenz ebenfalls zunimmt. Da sich mit steigendem f_p ebenfalls der proportionale Verlustanteil der Schaltverluste erhöht und die Schaltverluste pro Ampere durch eine Vergrößerung der Chipfläche nicht reduziert werden können, muss die Chipfläche so lange erhöht werden, bis der $R_{th,jc}$ der IGBTs und Dioden klein genug ist, um die zusätzliche Verlustenergie abführen zu können

und entsprechend die Ziel-Junction-Temperatur zu erreichen. Der Anstieg der notwendigen zusätzlichen Bauleistung ist beim 3-Level-NPC am geringsten, da bei diesem die Durchlassverluste der dominierende Verlustanteil sind. Der T-Type-Wechselrichter hat bei der Auslegung ohne Überlast für $f_p > 13 \text{ kHz}$ eine geringere Bauleistung als der 2-Level-VSI, bei Auslegung mit 25 %-Überlast für $f_p > 12,5 \text{ kHz}$. Der 3-Level-NPC hat bei beiden Auslegungen für $f_p > 6 \text{ kHz}$ eine geringere Bauleistung als der 2-Level-VSI. Dies bedeutet, dass bei den gewählten LHL die Auslegungsleistung eine vernachlässigbare Auswirkung auf die Relationen der Bauleistungen der Wechselrichtertopologien zueinander hat. Damit können die Aussagen grundsätzlich auf höhere Leistungen übertragen werden, solange ein Betrieb mit der gewählten LHL-Serie noch möglich ist.

$$\Delta P_{B,WR} = P_{B,WR125} - P_{B,WR,const} \quad (7.10)$$

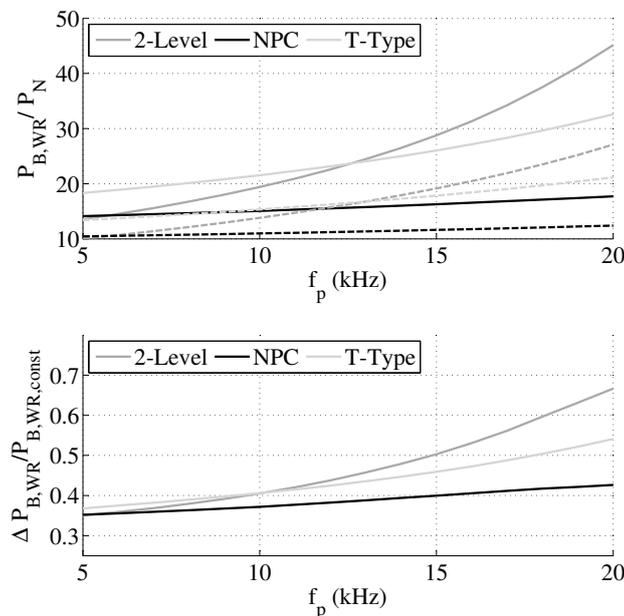


Abb. 7.18: Vergleich der Bauleistung bei Berücksichtigung einer 25 % Überlast (durchgezogene Linie) mit der Auslegung ohne Überlast (gestrichelte Linie), Systemparameter: $T_a = 70^\circ\text{C}$, $T_h = 80^\circ\text{C}$, $T_{j,Ziel} = 125^\circ\text{C}$, $U_{dc} = 750 \text{ V}$, $\hat{I}_x = 39,5 \text{ A}$, $m = 0 \dots 1$, SPWM, 2-Level-VSI: je zwei IGBTs und Dioden parallel

7.2.4 Variable ZK-Spannung

Für die Betrachtung des Einflusses der variablen ZK-Spannung auf die Bauleistung der Wechselrichter wird als minimale ZK-Spannung die maximale Batteriespannung berücksichtigt, die für die Analyse zu $U_{dc,min} = U_{bat,max} = 400 \text{ V}$ gewählt wird. Mit dieser ZK-Spannung kann bei einem maximalen Modulationsgrad $m = 1,0$ und SPWM eine maximale Ausgangsspannung $\hat{U}_{xNP} = 200 \text{ V}$ erreicht werden. Für größere Ausgangsspannungen muss

entsprechend die ZK-Spannung erhöht werden. Für den Vergleich in diesem Abschnitt wird hierzu der Modulationsgrad zu $m = 1,0$ gewählt und die ZK-Spannung in diesem Drehzahlbereich zum Erreichen der geforderten Ausgangsspannung linear erhöht (vgl. Abb. 2.4 in Kap. 2.2). Hierzu ist in Abb. 7.19 die Bauleistung der drei Wechselrichtertopologien über f_p für die Antriebsstrangkonfiguration mit variabler ZK-Spannung und zum Vergleich für die Konfiguration mit konstanter ZK-Spannung dargestellt. Zusätzlich ist die Differenz $\Delta P_{B,WR}$ (Gl. 7.11) der Bauleistungen der beiden betrachteten Antriebsstrangkonfigurationen bezogen auf die Bauleistung bei konstanter ZK-Spannung abgebildet.

$$\Delta P_{B,WR} = P_{B,WR,var} - P_{B,WR,const} \quad (7.11)$$

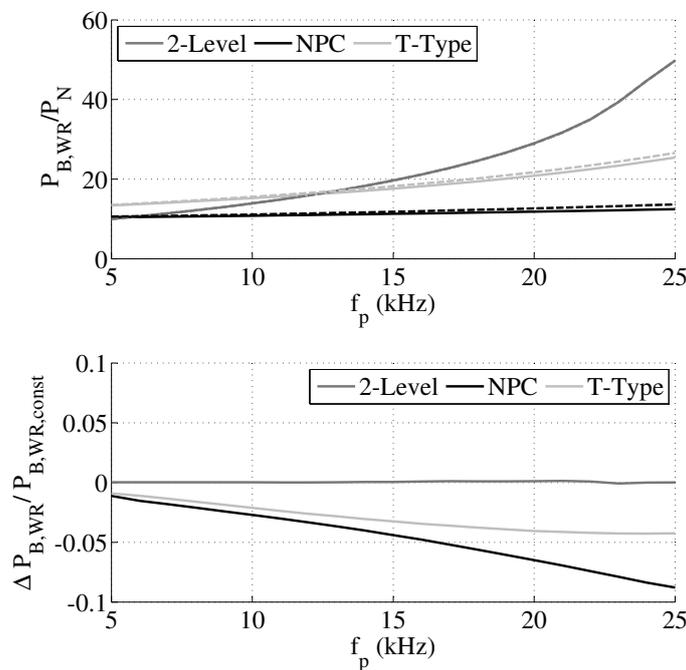


Abb. 7.19: Vergleich der Bauleistung bei variabler ZK-Spannung $U_{dc} = 400 - 750\text{ V}$ nach Abb. 2.4 (durchgezogene Linie) mit der Bauleistung bei konstanter ZK-Spannung $U_{dc} = 750\text{ V}$ (gestrichelte Linie), Systemparameter: $T_a = 70^\circ\text{C}$, $T_h = 80^\circ\text{C}$, $T_{j,Ziel} = 125^\circ\text{C}$, $\hat{I}_x = 39,5\text{ A}$, $m = 0 \dots 1$, SPWM, 2-Level VSI: zwei IGBTs parallel

Durch eine variable ZK-Spannung werden die Schaltverluste bei kleinen Ausgangsspannungen reduziert. Die Durchlassverluste und die Schaltverluste bei großen Ausgangsspannungen werden nicht beeinflusst. Dieser Effekt hat unterschiedliche Auswirkungen auf die Bauleistungen der drei Wechselrichtertopologien. Zunächst ist in Abb. 7.19 zu erkennen, dass die niedrigste Bauleistung in beiden Antriebsstrangkonfigurationen für den 3-Level-NPC benötigt wird. Eine variable ZK-Spannung hat auf die Bauleistung des 2-Level-VSI keine Auswirkung, da bei dieser Topologie die für die Auslegung dominierenden Betriebspunkte für V_{x1} bei $\cos \varphi = 1,0$ sowie $m = 1,0$ und für D_{x1} bei $\cos \varphi = -1,0$ sowie $m = 1,0$ liegen. Beim 3-Level-NPC und T-Type-Wechselrichter wird durch den Einsatz einer variablen ZK-

Spannung die Bauleistung reduziert. Verantwortlich hierfür ist beim 3-Level-NPC der für V_{x2} und D_{x5} bei der Auslegung dominierende Betriebspunkt $m \approx 0$. Der die Auslegung des T-Type-Wechselrichters dominierende Betriebspunkt liegt bei kleinen Modulationsgraden, so dass durch eine variable ZK-Spannung der Bemessungsstrom $I_{B,vir}$ von V_{x2} und D_{x2} und damit $P_{B,WR}$ reduziert werden kann. Für beide 3-Level-Wechselrichter nimmt die Reduktion der Bauleistung mit f_p zu, die mögliche Reduktion der Bauleistung ist dabei für beide Topologien $< 10\%$.

7.2.5 Arbeitspunkt Zero-Speed

Für den Vergleich der Bauleistung im Arbeitspunkt Zero-Speed werden für den 3-Level-NPC und den T-Type-Wechselrichter als Parameter $n_{ppp} = 1$ und $n_{nnn} = 0$ verwendet, so dass in der Schaltsequenz in der Phase mit dem größten Phasenstrom nur einmal pro Pulsperiode geschaltet wird (vgl. Kap. 5.4.1). In Abb. 7.20 ist die Bauleistung der drei Wechselrichtertopologien für zwei Pulsfrequenzen über der normierten Einschaltzeit d_{ppp} dargestellt. Es wird für alle drei Wechselrichter derselbe $R_{th,heat}$ verwendet. Für den 2-Level-VSI wird in der Zeit, in der ppp nicht geschaltet ist, der Schaltzustand nnn verwendet, bei den beiden 3-Level-Wechselrichtertopologien der Schaltzustand 000.

Bei einer ZK-Spannung $U_{dc} = 750\text{ V}$ ist für den 2-Level-VSI sowohl für $f_p = 10\text{ kHz}$ (Abb. 7.20a) als auch für $f_p = 20\text{ kHz}$ (Abb. 7.20b) die größte Bauleistung unabhängig von der Aufteilung der Einschaltzeit des Null-RZ notwendig. Die berechneten Bauleistungen sind für den T-Type-Wechselrichter bei $f_p = 10\text{ kHz}$ etwas größer als für den 3-Level-NPC. Bei $f_p = 20\text{ kHz}$ ist für den T-Type-Wechselrichter eine signifikant höhere Bauleistung im Vergleich zum 3-Level-NPC notwendig. Des Weiteren ist in der Abb. 7.20 der Einfluss einer geringeren ZK-Spannung mit $U_{dc} = 400\text{ V}$ dargestellt. Die Bauleistung des 3-Level-NPC kann aufgrund der dominierenden Durchlassverluste bei beiden betrachteten Pulsfrequenzen nur leicht reduziert werden. Für $f_p = 10\text{ kHz}$ wird für den 2-Level-VSI durch die Reduktion der ZK-Spannung die geringste Bauleistung der drei Topologien erreicht. Ebenfalls kann die Bauleistung beim 2-Level-VSI und beim T-Type-Wechselrichter für $f_p = 20\text{ kHz}$ deutlich reduziert werden, auch wenn in diesem Betriebspunkt weiterhin der 3-Level-NPC mit und ohne variabler ZK-Spannung mit der kleinsten Bauleistung ausgelegt werden kann. Die Aufteilung der Einschaltzeit hat beim T-Type-Wechselrichter die größte Auswirkung auf die Bauleistung.

7.3 Simulativer Vergleich der Wechselrichtertopologien

In diesem Abschnitt werden die Wirkungsgrade der drei Wechselrichtertopologien simulativ untersucht. Für die simulative Bestimmung der Verluste wird die Simulationssoftware MATLAB/Simulink in Verbindung mit PLECS eingesetzt. Bei der Verlustberechnung werden der Phasenstrom, die Sperrspannung und die Junction-Temperatur der LHL berücksichtigt.

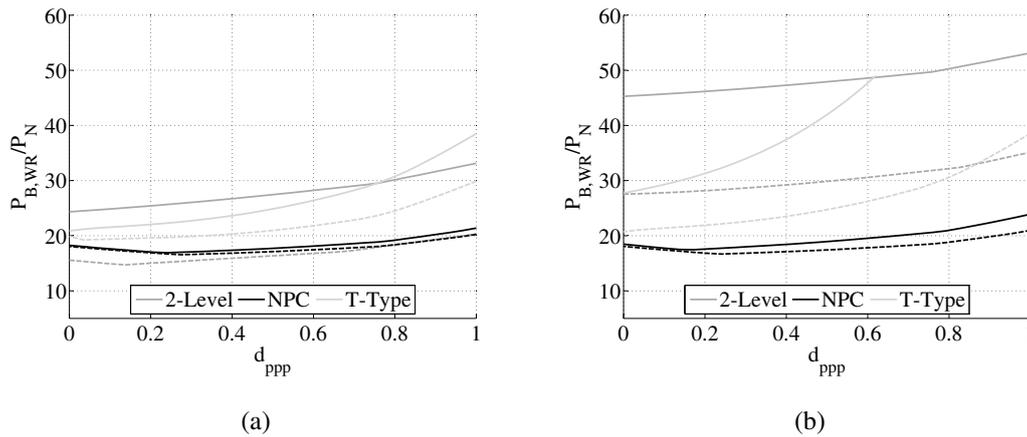


Abb. 7.20: Vergleich der Bauleistung im Arbeitspunkt Zero-Speed für die drei Wechselrichtertopologien für $U_{dc} = 750\text{ V}$ (durchgezogene Linie) und $U_{dc} = 400\text{ V}$ (gestrichelte Linie) für $\bar{I}_a = 39,5\text{ A}$, $\bar{I}_b = \bar{I}_c = 19,75\text{ A}$, $T_a = 70^\circ\text{C}$, $T_h = 80^\circ\text{C}$, $T_{j,\text{Ziel}} = 125^\circ\text{C}$, $n_{ppp} = 1$, $n_{nnn} = 0$, 2-Level-VSI: 4 IGBTs und 3 Dioden parallel

(a) $f_p = 10\text{ kHz}$, $R_{th,heat} = 0,015\text{ K/W}$

(b) $f_p = 20\text{ kHz}$, $R_{th,heat} = 0,01\text{ K/W}$

Das Strukturbild der Wirkungsgradsimulation ist in Abb. 7.21 dargestellt. Für die Untersuchung werden die Schaltverlustenergien in Abhängigkeit von Sperrspannung, Phasenstrom und Junction-Temperatur berücksichtigt. Die Durchlasscharakteristika der LHL werden in Abhängigkeit des Phasenstromes und der Junction-Temperatur hinterlegt. Ebenfalls werden thermische Daten der LHL verwendet. Diese können entweder dem Datenblatt entnommen oder durch experimentelle Messungen, z.B. am LHL-Teststand (vgl. Kap. 3.1), ermittelt und in PLECS in Look-Up-Tabellen hinterlegt werden. Zur Reduktion der Simulationszeit wird für die Untersuchung eine elektrische Grundschwingungsfrequenz von $f_{el} = 200\text{ Hz}$ verwendet.

In Abb. 7.22 sind die hinterlegten Einschaltverlustenergien auf Basis der Datenblattangaben dargestellt. Um im Arbeitspunkt einen eingeschwungenen, thermischen Zustand zu erreichen, wird die Steady-State-Analyse von PLECS verwendet. Zu beachten ist, dass eine sogenannte additive, nicht-integrierte Verlustsimulation verwendet wird, bei der die Verluste auf Basis der elektrischen Größen und der hinterlegten Bauteileigenschaften berechnet werden. Die Durchlassspannungen und die Verluste werden nicht in der elektrischen Simulation berücksichtigt, so dass die Ausgangsspannung nicht um den Spannungsabfall an den LHL reduziert wird und im Simulationsmodell die Eingangsleistung gleich der Ausgangsleistung ist. Zur Nachbildung der Motorströme werden Sinusströme durch Stromquellen bei unterschiedlichen m eingepreßt. Für die Berechnung des Wirkungsgrades wird angenommen, dass die Wechselrichterverluste zur Ausgangsleistung addiert werden, um die Eingangsleistung zu erhalten (Gl. 7.12). Verluste im Zwischenkreis und Leitungsverluste werden in der Simulation nicht berücksichtigt.

$$\eta = \frac{P_{\text{out}}}{P_{\text{out}} + P_{v,WR}} \quad (7.12)$$

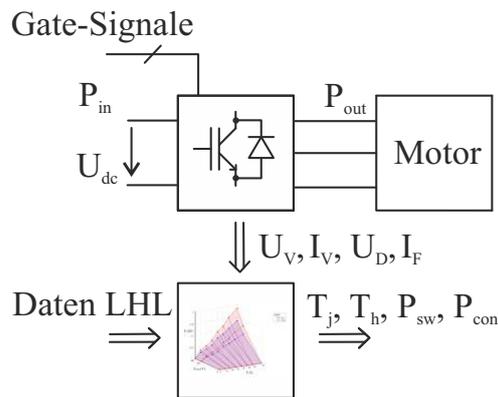


Abb. 7.21: Prinzipdarstellung der in PLECS realisierten Simulation

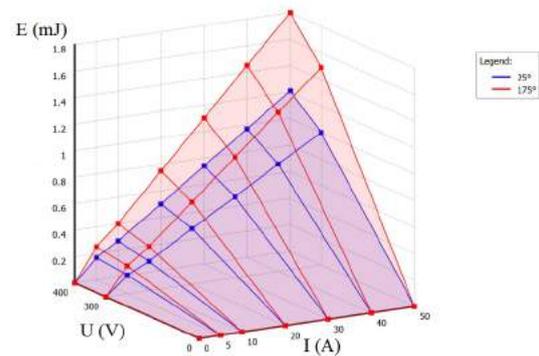


Abb. 7.22: Hinterlegte Einschaltverlustenergien in PLECS für die Wirkungsgradsimulation für den IGBT Infineon IKW75N60T, basierend auf Datenblattangaben

Für die simulative Untersuchung werden jeweils die real verfügbaren LHL mit der nächsthöheren Stromtragfähigkeit verwendet. Die verwendeten LHL für $f_p = 10\text{kHz}$ und $f_p = 20\text{kHz}$ sind für den 2-Level-VSI in Tab. 10.3 im Anhang und für die beiden 3-Level-Wechselrichtertopologien in Tab. 10.4 im Anhang angegebenen. Zusätzlich sind jeweils die mit dem Verfahren der virtuellen LHL bestimmten Bemessungsströme und die resultierenden Bauleistungen angegeben. Aufgrund der Verfügbarkeit der realen LHL sind Unterschiede in den Bemessungsströmen zwischen den virtuellen und den in der Simulation verwendeten LHL und damit auch in den Bauleistungen vorhanden. Die höheren Bemessungsströme der LHL wirken sich positiv auf die Durchlassverluste und die thermischen Widerstände der LHL aus (vgl. Abb. 7.4a und Abb. 7.4b). Die Schaltverluste der LHL werden hingegen etwas größer (vgl. Tab. 3.1.2). Dieser Effekt führt dazu, dass der 3-Level-NPC aufgrund der Auswahl der LHL einen Wirkungsgradvorteil gegenüber dem 2-Level-VSI und dem T-Type-Wechselrichter erhält, da in dieser Topologie die Durchlassverluste dominieren. Dieser Effekt nimmt mit steigender Pulsfrequenz ab.

Für die drei Wechselrichtertopologien werden für die Auslegung die gleichen Kühlkörpertemperaturen T_h angenommen, wobei hierzu für die beiden 3-Level-Wechselrichtertopologien derselbe $R_{th,heat}$ -Wert verwendet wird und geringfügige Abweichungen in T_h akzeptiert werden. Der Einfluss der Kommutierdiode wird bei der simulativen Untersuchung entsprechend den Ausführungen nach Kap. 3.1 berücksichtigt. Die Berechnung der Schaltverluste der LHL erfolgt entsprechend nach Kap. 4.2, 4.3 und 4.4. Als Modulationsverfahren wird die RZ-Modulation genutzt. Die ZK-Spannungen werden als ideale Spannungsquellen modelliert, so dass für die 3-Level-Wechselrichtertopologien keine Schwankung des NP-Potentials auftritt.

7.3.1 Vergleich bei RZ-Modulation und konstanter ZK-Spannung

Zunächst werden die drei Wechselrichter bei einer Pulsfrequenz $f_p = 10\text{kHz}$ verglichen. In Abb. 7.23 sind die Wirkungsgrade für unterschiedliche Betriebspunkte ($m = 0 \dots 1$) für $\cos \varphi = 1,0$ und $\cos \varphi = 0,9$ bei RZ-Modulation dargestellt. Durch die Variation von m wird bei einem gegebenem Phasenstrom die Ausgangsleistung variiert. Der 2-Level-VSI hat in den betrachteten motorischen Betriebspunkten den geringsten Wirkungsgrad, der aus den deutlich größeren Schaltverlusten im Vergleich zu den beiden 3-Level-Wechselrichtertopologien resultiert. Der 3-Level-NPC und der T-Type-Wechselrichter haben unabhängig vom Phasenstrom bei hohen Modulationsgraden nahezu identische Wirkungsgrade. Dies bedeutet, dass die höheren Durchlassverluste im Schaltzustand p bzw. n beim 3-Level-NPC ungefähr den höheren Schaltverlusten von V_{x1} bzw. V_{x4} des T-Type-Wechselrichters entsprechen. Bei kleineren Modulationsgraden entfällt der Vorteil des T-Type-Wechselrichters hinsichtlich der geringeren Durchlassverluste, da in diesem Betriebspunkt überwiegend die inneren LHL den Strom führen und damit wie beim 3-Level-NPC zwei LHL im Strompfad liegen.

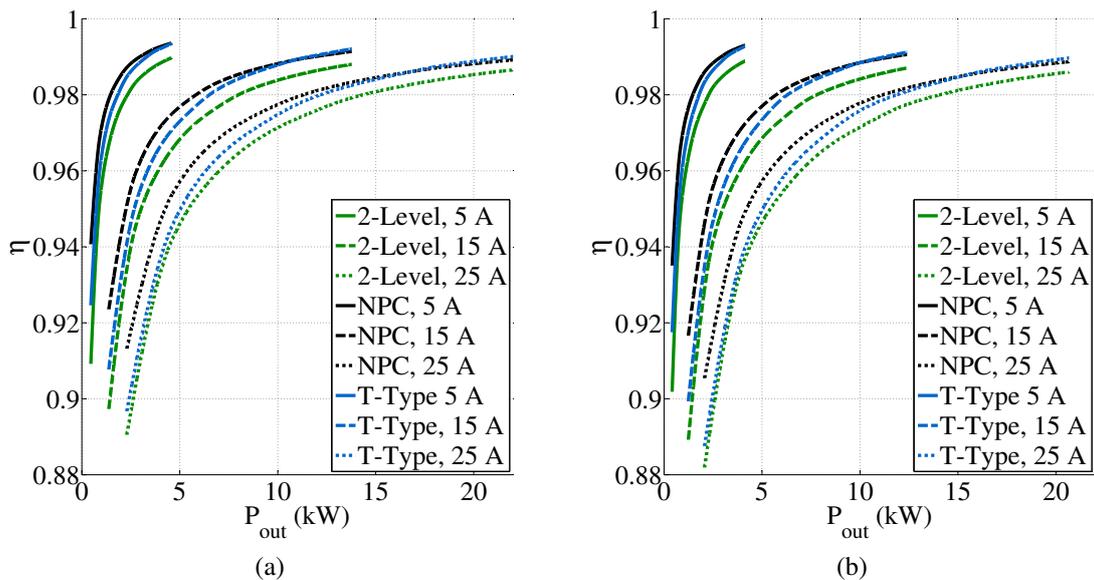


Abb. 7.23: Simulativer Wirkungsgradvergleich der drei Wechselrichtertopologien mit $U_{\text{dc}} = 750\text{V}$, RZ-Modulation, P_{out} durch m variiert, 2-Level-VSI: zwei IGBTs und zwei Dioden parallel, $f_p = 10\text{kHz}$ und den in Tab. 10.3 und 10.4 angegebenen Daten
 (a) $\cos \varphi = 1,0$
 (b) $\cos \varphi = 0,9$

In Abb. 7.24 sind die Wirkungsgrade für die beiden generatorischen Betriebspunkte $\cos \varphi = -1,0$ und $\cos \varphi = -0,9$ über der Ausgangsleistung für $f_p = 10\text{kHz}$ dargestellt. Der 2-Level-VSI hat in allen Betriebspunkten wie im motorischen Betrieb den niedrigsten Wirkungsgrad. Der Unterschied im Wirkungsgrad zwischen 3-Level-NPC und T-Type-Wechselrichter ist im generatorischen Betrieb geringer als im motorischen, wobei der 3-Level-NPC für kleine Modulationsgrade den besseren Wirkungsgrad aufweist. Für hohe Modulationsgrade hat der

T-Type-Wechselrichter die niedrigsten Gesamtverluste, die Differenz nimmt mit steigendem Phasenstrom zu.

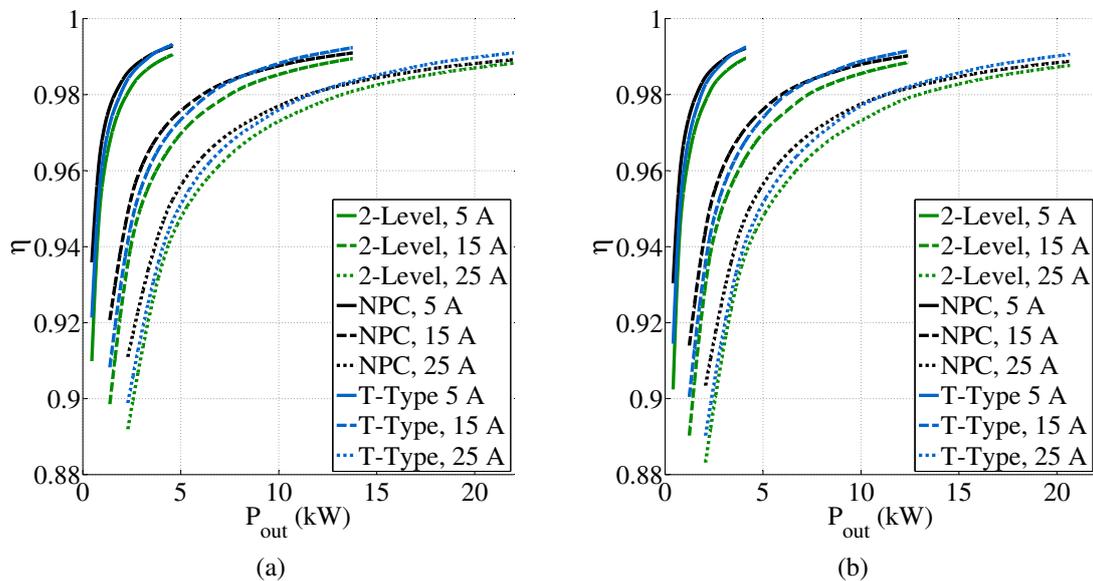


Abb. 7.24: Simulativer Wirkungsgradvergleich der drei Wechselrichtertopologien mit $U_{dc} = 750 \text{ V}$, RZ-Modulation, P_{out} durch m variiert, 2-Level-VSI: zwei IGBTs und zwei Dioden parallel, $f_p = 10 \text{ kHz}$ und den in Tab. 10.3 und 10.4 angegebenen Daten
 (a) $\cos \varphi = -1,0$
 (b) $\cos \varphi = -0,9$

Die Wirkungsgrade der drei Wechselrichtertopologien sind in Abb. 7.25 bei $f_p = 20 \text{ kHz}$ für $\cos \varphi = 1,0$ und $\cos \varphi = 0,9$ sowie in Abb. 7.26 für $\cos \varphi = -1,0$ und $\cos \varphi = -0,9$ für dieselben Betriebspunkte wie für $f_p = 10 \text{ kHz}$ (vgl. Abb. 7.23 und 7.24) dargestellt. In allen betrachteten Betriebspunkten mit $f_p = 20 \text{ kHz}$ hat der 2-Level-VSI den geringsten Wirkungsgrad der drei Wechselrichter. Der 3-Level-NPC hat in motorischen Betriebspunkten den höchsten Wirkungsgrad. Im generatorischen Betrieb haben der 3-Level-NPC und der T-Type-Wechselrichter bei großen Strömen und großen Modulationsgraden einen nahezu gleichen Wirkungsgrad, da beim T-Type-Wechselrichter ausschließlich der innere IGBT mit D_{x1} als kommutierende Diode schaltet und die äußere Diode den überwiegenden Teil der Periode den Strom führt. Im Vergleich zum 3-Level-NPC sind damit die Durchlassverluste geringer und die Schaltverluste nur durch die größere Reverse-Recovery-Ladung der kommutierende Diode der höheren Sperrspannungsklasse größer. Für niedrigere Ströme und kleinere Modulationsgrade hat der 3-Level-NPC den höchsten Wirkungsgrad, da der T-Type-Wechselrichter mit abnehmendem m den Vorteil bei den Durchlassverlusten verliert.

In Abb. 7.27 sind die Verluste $P_{v,WR}$ der drei Wechselrichter für $f_p = 20 \text{ kHz}$ in zwei Arbeitspunkten dargestellt. Analog zur analytischen Berechnung der Gesamtverluste (Abb. 7.16) sind für den T-Type-Wechselrichter die Gesamtverluste sowohl für $\cos \varphi = 1,0$ als auch für $\cos \varphi = -1,0$ bei kleinen m am größten. Hingegen treten für den 2-Level-VSI und den 3-Level-NPC die größten Gesamtverluste beim maximalen Modulationsgrad auf.

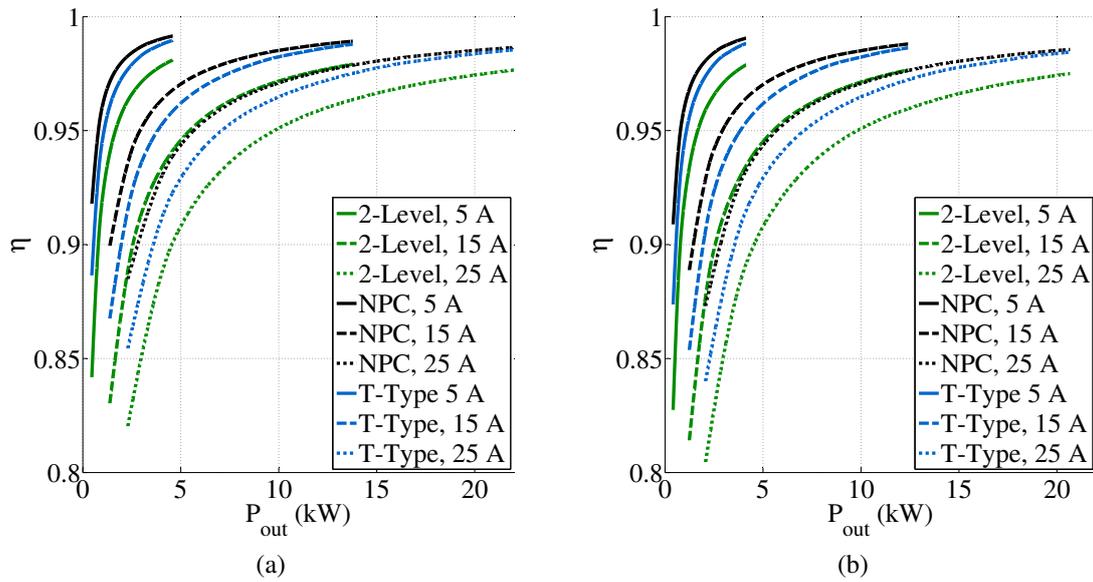


Abb. 7.25: Simulativer Wirkungsgradvergleich der drei Wechselrichtertopologien mit $U_{dc} = 750 \text{ V}$, RZ-Modulation, P_{out} durch m variiert, 2-Level-VSI: zwei IGBTs und zwei Dioden parallel, $f_p = 20 \text{ kHz}$ und den in Tab. 10.3 und 10.4 angegebenen Daten
 (a) $\cos \varphi = 1,0$
 (b) $\cos \varphi = 0,9$

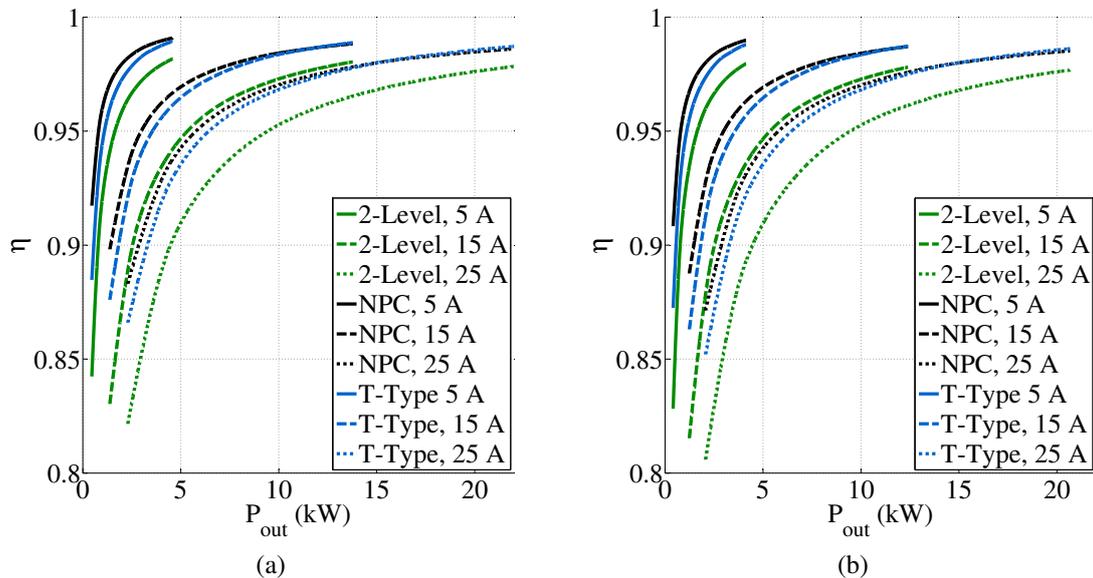


Abb. 7.26: Simulativer Wirkungsgradvergleich der drei Wechselrichtertopologien mit $U_{dc} = 750 \text{ V}$, RZ-Modulation, P_{out} durch m variiert, 2-Level-VSI: zwei IGBTs und zwei Dioden parallel, $f_p = 20 \text{ kHz}$ und den in Tab. 10.3 und 10.4 angegebenen Daten
 (a) $\cos \varphi = -1,0$
 (b) $\cos \varphi = -0,9$

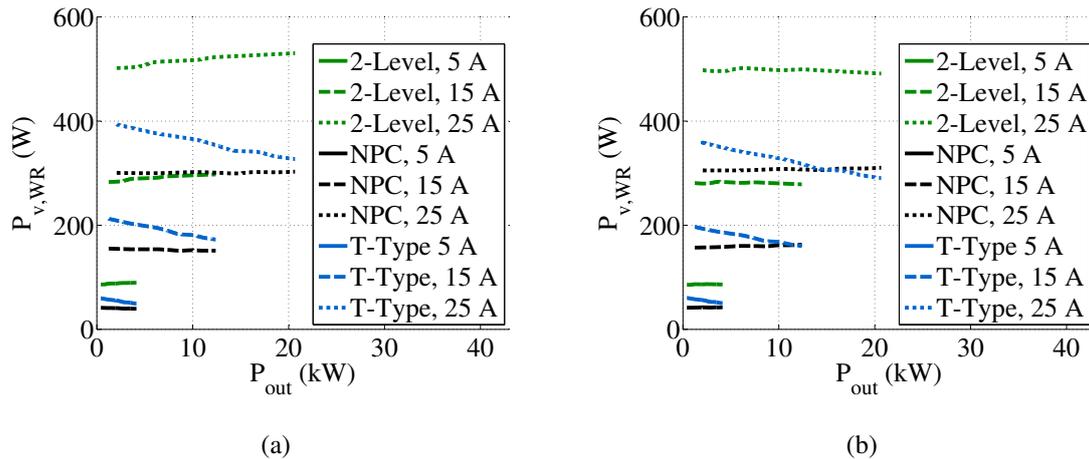


Abb. 7.27: Simulativer Verlustvergleich der drei Wechselrichtertopologien mit $U_{dc} = 750\text{ V}$, RZ-Modulation, P_{out} durch m variiert, 2-Level-VSI: zwei IGBTs und zwei Dioden parallel, $f_p = 20\text{ kHz}$ und den in Tab. 10.3 und 10.4 angegebenen Daten

(a) $\cos \varphi = 0,9$

(b) $\cos \varphi = -0,9$

Die Wirkungsgrade mit $f_p = 10\text{ kHz}$ und $f_p = 20\text{ kHz}$ sind für die entsprechend ausgelegten Wechselrichter in Abb. 7.28a für $\tilde{I}_x = 5\text{ A}$ und in Abb. 7.28b für $\tilde{I}_x = 25\text{ A}$ dargestellt. Für $\tilde{I}_x = 5\text{ A}$ ist der Wirkungsgrad des 3-Level-NPC mit $f_p = 20\text{ kHz}$ größer als der Wirkungsgrad des 2-Level-VSI mit $f_p = 10\text{ kHz}$, für $\tilde{I}_x = 25\text{ A}$ sind die Wirkungsgrade nahezu gleich groß. Der Wirkungsgrad des T-Type-Wechselrichters mit $f_p = 20\text{ kHz}$ ist bei beiden Strömen etwas geringer als die des 2-Level-VSI mit $f_p = 10\text{ kHz}$. Des Weiteren ist zu erkennen, dass der Wirkungsgrad des 2-Level-VSI mit $f_p = 20\text{ kHz}$ deutlich geringer als die übrigen Wirkungsgrade sind. Diese Betrachtung ist äquivalent zur Analyse in Kap. 7.2.1, in der die Bauleistung des 2-Level-Wechselrichters aufgrund der erhöhten Verluste deutlich stärker mit der Pulsfrequenz ansteigt als die Bauleistung der beiden 3-Level-Wechselrichter.

7.3.2 Vergleich für variable ZK-Spannungen

Eine in Abhängigkeit des Fahrzustandes einstellbare ZK-Spannung hat, bei Auslegung für den Normalbetrieb wie in Kap. 7.2.4 dargestellt, nur für den 3-Level-NPC und den T-Type-Wechselrichter leichte Vorteile im Hinblick auf die notwendige Bauleistung. Bei einer Auslegung für den Arbeitspunkt Zero-Speed ist eine adaptierbare ZK-Spannung in Bezug auf die Bauleistung bei allen drei betrachteten Wechselrichtertopologien (vgl. Kap. 7.2.5) vorteilhaft, wobei die Bauleistung des DC/DC-Wandlers nicht berücksichtigt ist. Die Auswirkung einer reduzierten ZK-Spannung auf den Wirkungsgrad ist für die drei Wechselrichter für $\cos \varphi = 1,0$ in Abb. 7.29 und in Abb. 7.30 für $\cos \varphi = 0,9$ jeweils für $f_p = 10\text{ kHz}$ und $f_p = 20\text{ kHz}$ dargestellt. Beim 2-Level-VSI und beim T-Type-Wechselrichter ist die Erhöhung des Wirkungsgrades am größten, da durch die Reduktion der ZK-Spannung die Schaltverluste reduziert sind. Für $f_p = 10\text{ kHz}$ liegt der Wirkungsgrad des T-Type-Wechselrichters bei $U_{dc} = 400\text{ V}$ über dem des 3-Level-NPC. Der Wirkungsgrad des 2-Level-VSI ist für

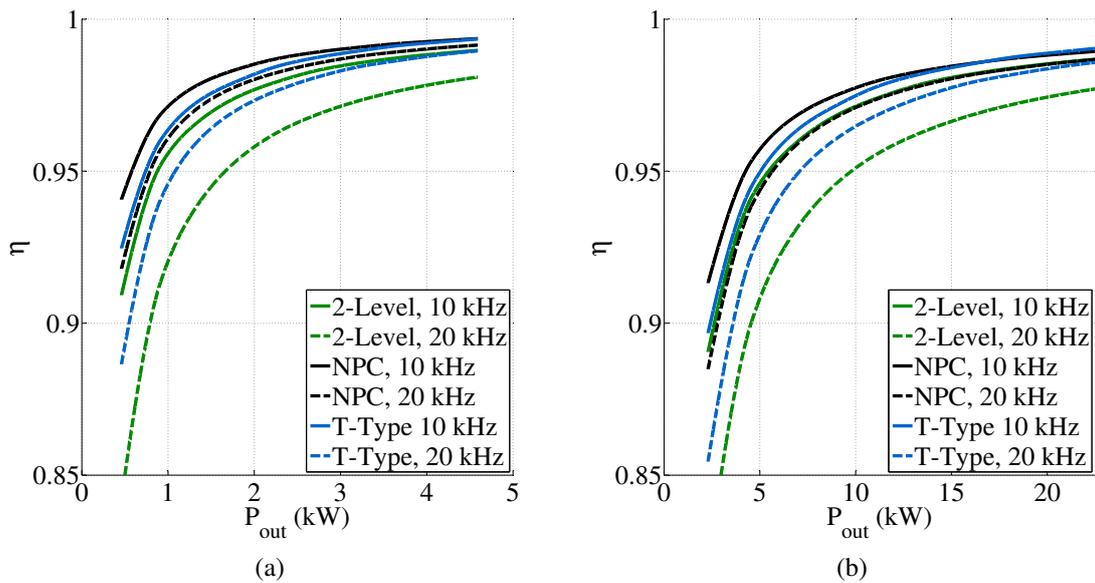


Abb. 7.28: Simulativer Wirkungsgradvergleich der drei Wechselrichtertopologien mit $U_{\text{dc}} = 750 \text{ V}$, $\cos \varphi = 0,9$, RZ-Modulation, P_{out} durch m variiert, 2-Level-VSI: zwei IGBTs und zwei Dioden parallel und den in Tab. 10.3 und 10.4 angegebenen Daten

(a) $\tilde{I}_x = 5 \text{ A}$

(b) $\tilde{I}_x = 25 \text{ A}$

$P_{\text{out}} > 11 \text{ kW}$ höher als der Wirkungsgrad des 3-Level-NPC. Für $f_p = 20 \text{ kHz}$ ist der Wirkungsgrad des T-Type-Wechselrichters bei reduzierter ZK-Spannung nur noch leicht höher als der des 3-Level-NPC. Zu beachten ist, dass der Wirkungsgrad des DC/DC-Wandlers in dieser Betrachtung nicht berücksichtigt ist.

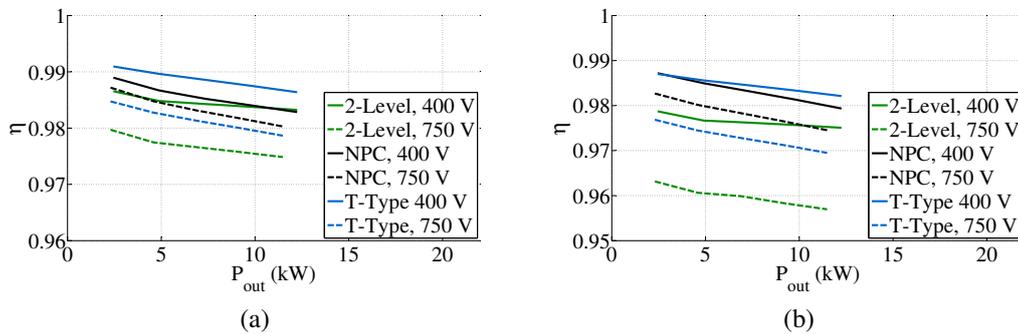


Abb. 7.29: Untersuchung des Wirkungsgrads der drei Wechselrichtertopologien für RZ-Modulation in Abhängigkeit einer variablen ZK-Spannung ($U_{dc} = 400\text{ V}$ mit $m = 1,0$ (durchgezogene Linie) und $U_{dc} = 750\text{ V}$ mit $m = 0,5$ (gestrichelte Linie), P_{out} durch m variiert, 2-Level-VSI: zwei IGBTs parallel), $\cos \varphi = 1,0$ und den in Tab. 10.3 und 10.4 angegebenen Daten
 (a) $f_p = 10\text{ kHz}$
 (b) $f_p = 20\text{ kHz}$

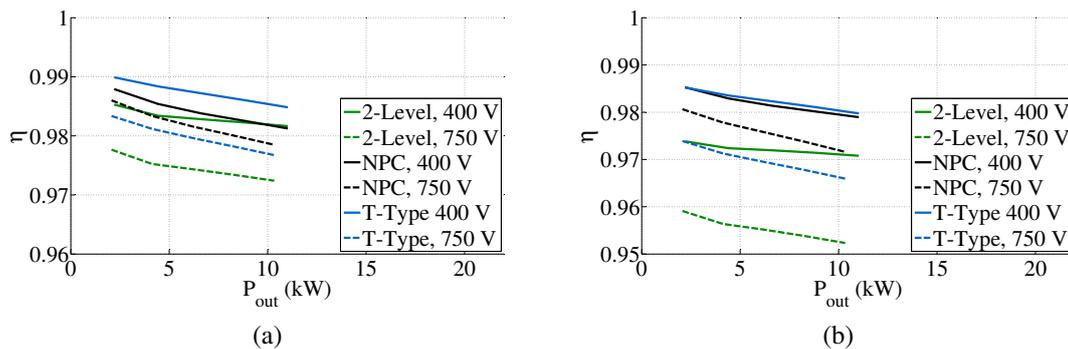


Abb. 7.30: Untersuchung des Wirkungsgrads der drei Wechselrichtertopologien für RZ-Modulation in Abhängigkeit einer variablen ZK-Spannung ($U_{dc} = 400\text{ V}$ mit $m = 1,0$ (durchgezogene Linie) und $U_{dc} = 750\text{ V}$ mit $m = 0,5$ (gestrichelte Linie), P_{out} durch m variiert, 2-Level-VSI: zwei IGBTs parallel), $\cos \varphi = 0,9$ und den in Tab. 10.3 und 10.4 angegebenen Daten
 (a) $f_p = 10\text{ kHz}$
 (b) $f_p = 20\text{ kHz}$

7.4 Experimenteller Vergleich des Wirkungsgrades

In diesem Abschnitt werden die experimentellen Wirkungsgradmessungen des 3-Level-NPC und des T-Type-Wechselrichters vorgestellt. Hierzu wird zunächst der Laboraufbau und die Randbedingungen der Untersuchungen dargelegt und abschließend die experimentellen Ergebnisse präsentiert und diskutiert.

7.4.1 Laboraufbau und Randbedingungen

Der schematische Laboraufbau ist in Abb. 7.31a dargestellt. Als Wechselrichter werden der 3-Level-NPC und der T-Type-Wechselrichter unter Berücksichtigung der Ergebnisse der Bauleistungsauslegung und der simulativen Wirkungsgraduntersuchung aufgebaut. Aufgrund der in [136] aufgezeigten Abweichung der realen Verluste bei den 600 V-IGBTs von Infineon werden diese jeweils mit einer höheren Stromtragfähigkeit gewählt. Die antiparallelen Dioden und IGBTs haben aufgrund der Verwendung von diskreten IGBTs mit antiparalleler Diode dieselbe Stromtragfähigkeit. Der T-Type-Wechselrichter wird in zwei Varianten aufgebaut: Für den T-Type-Wechselrichter wird zur Reduktion der Schaltverluste in der zweiten Wechselrichtervariante für die äußeren LHL der IGBT IKW40N120H3 mit zugehöriger antiparalleler Diode verwendet (siehe Kap. 7.4.3). Als ZK-Kapazität werden sechs Folienkondensatoren EZP-E50117MTA von Panasonic mit einer Gesamtkapazität von $C_{dc} = 165 \mu\text{F}$ verwendet.

Die Leistungsplatinen und die Flachbaugruppen zur Ansteuerung der IGBTs wurden mit der Software Altium Designer entworfen und danach aufgebaut. Der realisierte T-Type-Wechselrichter ist in Abb. 7.31b gezeigt. Als Treiber werden industrielle Treiber von Alstom eingesetzt. Als Mikrocontroller wird der 32-bit Tricore 1797b der Firma Infineon verwendet. Die Ansteuersignale inkl. der Ausblendzeiten für die Wechselrichter werden mithilfe der lokalen Timerzellen generiert.

Für die Untersuchung des Wirkungsgrades des 3-Level-NPC und des T-Type-Wechselrichters wird die in Kap. 5.1 angegebene RZ-Modulation mit einer Pulsfrequenz von 10 kHz und 20 kHz eingesetzt. Es wird wie in der Simulation eine elektrische Grundschwingungsfrequenz von $f_{el} = 200\text{Hz}$ verwendet. Es wird softwareseitig eine Ausblendzeit von $0,5 \mu\text{s}$ berücksichtigt. Die passive RL -Last besteht aus einer unveränderten Induktivität $L_{Last} = 0,455\text{mH}$ und einem variabel einstellbaren Widerstand R_{Last} , über den bei vorgegebenem Modulationsgrad m der geforderte Phasenstrom I_x eingestellt wird. Die Phasenverschiebung kann aufgrund der gewählten Parameter für die Untersuchung als konstant zu $\cos \varphi \approx 1,0$ angenommen werden. Es werden Wirkungsgrade für unterschiedliche Modulationsgrade und Ströme mit dem Wide-Band-Power Analyzer D6000 der Norma LEM GmbH [207] mit einer Grundgenauigkeit von 0,035 % gemessen.

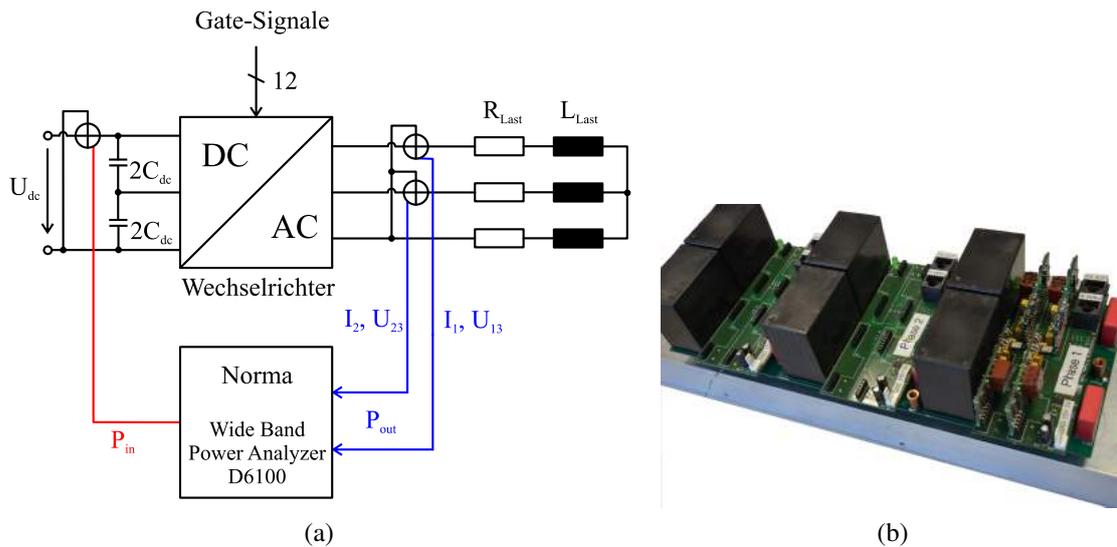


Abb. 7.31: Angaben zum Laboraufbau

(a) Schema des Laboraufbaus zur Bestimmung des Wirkungsgrades bei passiver Last

(b) Prototyp des realisierten T-Type-Wechselrichters

7.4.2 Verwendung der LHL-Serie aus Bauleistungsvergleich

Für den experimentellen Vergleich werden der 3-Level-NPC und der T-Type-Wechselrichter entsprechend der Daten aus der Tab. 7.4 für die beiden Pulsfrequenzen $f_p = 10\text{kHz}$ und $f_p = 20\text{kHz}$ untersucht. Im Gegensatz zur Bauleistungsauslegung und zum simulativen Vergleich werden für beide Pulsfrequenzen dieselben LHL mit einem konstanten thermischen Kühlkörperwiderstand $R_{\text{th,heat}}$ verwendet. Die Daten des Laborsystems sind in Tab. 7.4 zusammengefasst. In Abb. 7.32 sind die gemessenen Wirkungsgrade für $U_{\text{dc}} = 400\text{V}$ bei beiden Pulsfrequenzen für den 3-Level-NPC und den T-Type-Wechselrichter dargestellt, in Abb. 7.33 die Ergebnisse bei einer Eingangsspannung von $U_{\text{dc}} = 600\text{V}$ und in Abb. 7.34 für $U_{\text{dc}} = 750\text{V}$.

Tab. 7.4: Daten der Laborprototypen mit der Infineon Trenchstop-IGBT-Serie

Bezeichnung	Variable	Größe / Bezeichnung
ZK-Spannung	$U_{\text{dc,max}}$	750 V
ZK-Kapazität	C_{dc}	165 μF
Nennleistung	P_{N}	20 kW
Wärmewiderstand Kühlkörper	$R_{\text{th,heat}}$	0,12 K/W
Äußere LHL 3-Level-NPC	$V_{x1}, D_{x1}, V_{x4}, D_{x4}$	IKW50N60T
Innere LHL 3-Level-NPC	$V_{x2}, D_{x2}, V_{x3}, D_{x3}$	IKW50N60T
Clamping-Dioden 3-Level-NPC	D_{x5}, D_{x6}	IDW50N60T
Äußere LHL T-Type	$V_{x1}, D_{x1}, V_{x4}, D_{x4}$	IKW40N120T
Innere LHL T-Type	$V_{x2}, D_{x2}, V_{x3}, D_{x3}$	IKW75N60T

Für $f_p = 10\text{kHz}$ liegen die Wirkungsgrade der beiden Wechselrichtertopologien für die drei betrachteten ZK-Spannungen jeweils nahe beieinander. Der T-Type-Wechselrichter hat dabei für $U_{dc} = 400\text{V}$ (Abb. 7.32a) einen höheren Wirkungsgrad als der 3-Level-NPC, da durch eine Reduktion der ZK-Spannung die Schaltverluste des T-Type-Wechselrichters stärker im Vergleich zum 3-Level-NPC reduziert werden. Bei $U_{dc} = 600\text{V}$ (Abb. 7.33a) haben die beiden Wechselrichter bei kleinen Modulationsgraden ($m < 0,5$) nahezu identische Wirkungsgrade. Aufgrund der erhöhten ZK-Spannung steigen die Schaltverluste und entsprechend reduziert sich der Vorteil des T-Type-Wechselrichters hinsichtlich des Gesamtwirkungsgrades. Für $m > 0,5$ reduzieren sich die Durchlassverluste des T-Type-Wechselrichters aufgrund der höheren Leitzeit von V_{x1} bzw. V_{x4} . Der größere Anstieg der Schaltverluste des T-Type-Wechselrichters im Vergleich zum 3-Level-NPC mit einer weiteren Erhöhung der ZK-Spannung ist für $U_{dc} = 750\text{V}$ (Abb. 7.34a) zu erkennen.

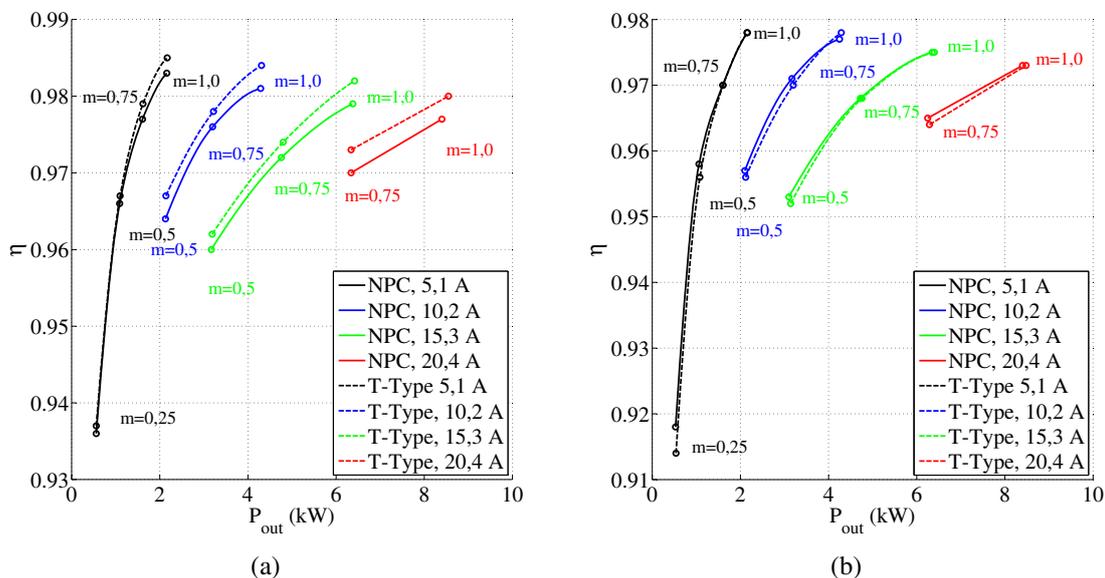


Abb. 7.32: Experimentelle Wirkungsgradergebnisse für $U_{dc} = 400\text{V}$ bei RZ-Modulation mit $L_{Last} = 0,455\text{mH}$ und R_{Last} variabel für den 3-Level-NPC und den T-Type-Wechselrichter mit LHL nach Tab. 7.4

(a) $f_p = 10\text{kHz}$

(b) $f_p = 20\text{kHz}$

Für $f_p = 20\text{kHz}$ und $U_{dc} = 400\text{V}$ (Abb. 7.32b) sind die Wirkungsgrade des 3-Level-NPC und des T-Type-Wechselrichters in allen betrachteten Betriebspunkten nahezu identisch, wobei der T-Type-Wechselrichter mit abnehmendem Modulationsgrad einen leicht geringeren Wirkungsgrad aufweist. Für $U_{dc} = 600\text{V}$ und $U_{dc} = 750\text{V}$ (Abb. 7.33b und 7.34b) hat der 3-Level-NPC durchgehend einen höheren Wirkungsgrad als der T-Type-Wechselrichter, da aufgrund der erhöhten ZK-Spannung der proportionale Anteil der Schaltverluste an den Gesamtverlusten zunimmt. Damit ist experimentell überprüft, dass der T-Type-Wechselrichter stärker von einer variablen ZK-Spannung im Vergleich zum 3-Level-NPC profitiert. Übereinstimmend zu den Simulationsergebnissen nach Kap. 7.3 wird der Wirkungsgradunterschied mit abnehmendem m größer.

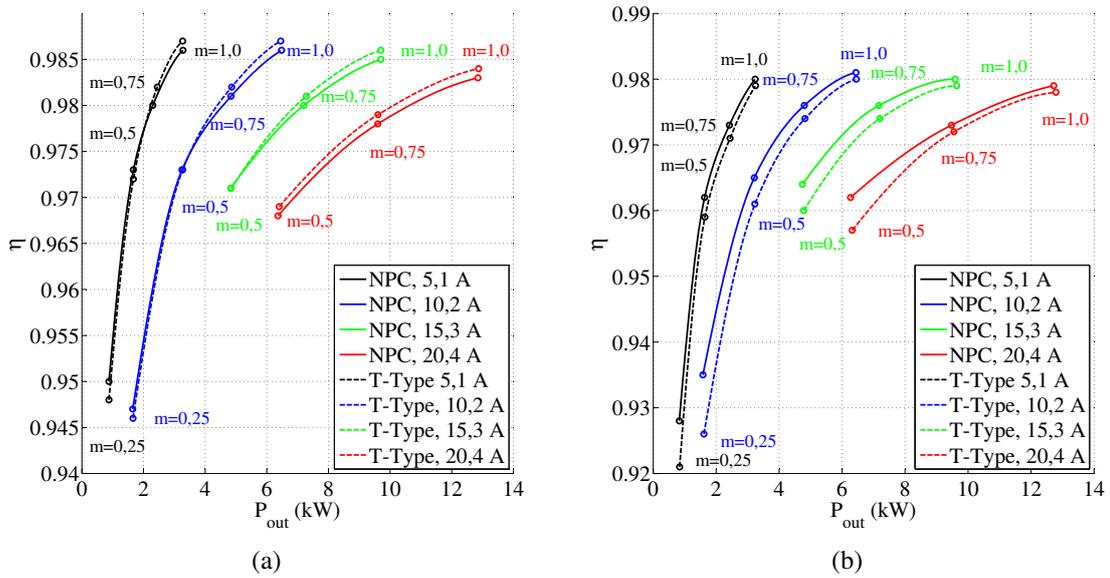


Abb. 7.33: Experimentelle Wirkungsgradergebnisse für $U_{dc} = 600\text{ V}$ bei RZ-Modulation mit $L_{Last} = 0,455\text{ mH}$ und R_{Last} variabel für den 3-Level-NPC und den T-Type-Wechselrichter mit LHL nach Tab. 7.4

(a) $f_p = 10\text{ kHz}$

(b) $f_p = 20\text{ kHz}$

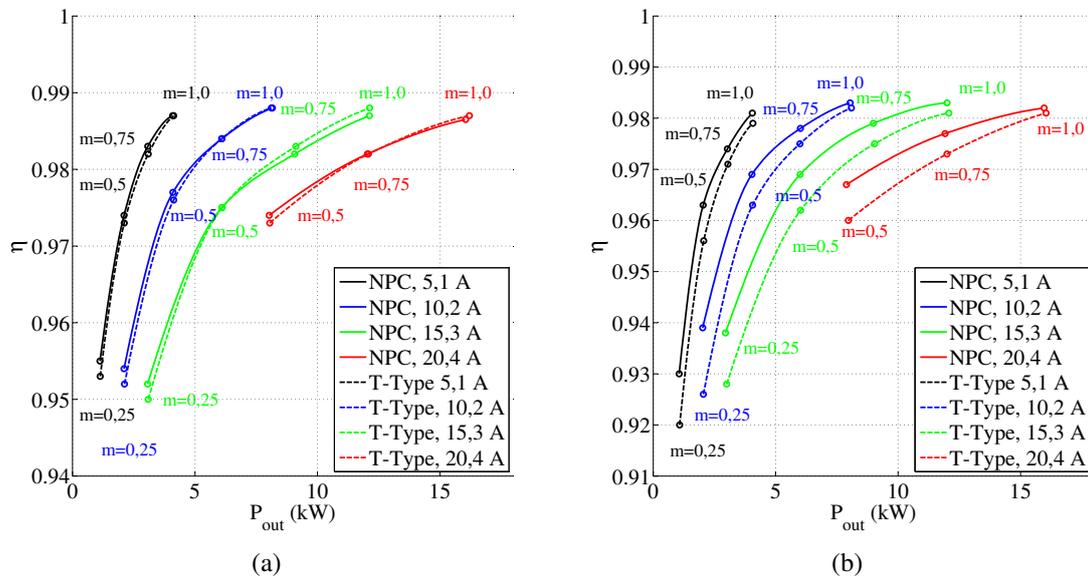


Abb. 7.34: Experimentelle Wirkungsgradergebnisse für $U_{dc} = 750\text{ V}$ bei RZ-Modulation mit $L_{Last} = 0,455\text{ mH}$ und R_{Last} variabel für den 3-Level-NPC und den T-Type-Wechselrichter mit LHL nach Tab. 7.4

(a) $f_p = 10\text{ kHz}$

(b) $f_p = 20\text{ kHz}$

Abschließend werden die auf Datenblattangaben basierenden simulativen Verluste den experimentell ermittelten Verlusten in Abb. 7.35 für $U_{dc} = 750\text{V}$ und $\cos \varphi \approx 1,0$ mit $f_p = 10\text{kHz}$ und $f_p = 20\text{kHz}$ gegenübergestellt. Für $f_p = 10\text{kHz}$ in Abb. 7.35a ist zu erkennen, dass für beide Wechselrichtertopologien die Verlustleistung $P_{v,WR}$ im Labor größer ist als in der Simulation ermittelt. Die höheren Verluste trotz größer dimensionierten LHL sind auf folgende Ursachen zurückzuführen:

- Kondensator- und Leitungsverluste sind in der Simulation nicht berücksichtigt,
- Verwendung von LHL mit einer höheren Stromtragfähigkeit im Labor,
- Verwendung von interpolierten Daten in der Simulation,
- Reduktion der Wechselrichterausgangsspannung durch Spannungsabfall an LHL in Simulation nicht berücksichtigt,
- Real höhere Schaltverluste als im Datenblatt angegeben.

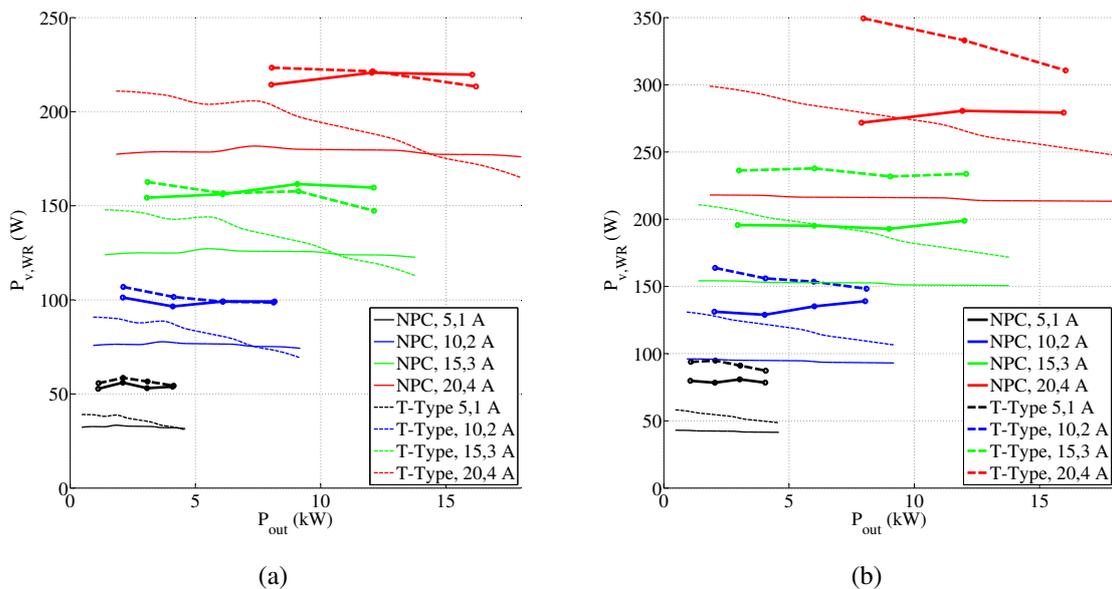


Abb. 7.35: Vergleich der simulativ bestimmten Gesamtverluste $P_{v,WR}$ mit den experimentell gemessenen Gesamtverlusten für den T-Type-Wechselrichter und den 3-Level-NPC ($U_{dc} = 750\text{V}$, $\cos \varphi \approx 1,0$ und RZ-Modulation, breite Linie mit Messpunkten: Labormessung, dünne Linie: Simulationsergebnis)

(a) $f_p = 10\text{kHz}$

(b) $f_p = 20\text{kHz}$

Sowohl die simulativen als auch die experimentellen Ergebnisse zeigen für $f_p = 10\text{kHz}$, dass die Gesamtverluste des 3-Level-NPC unabhängig vom Strom für kleine Modulationsgrade im Vergleich zum T-Type-Wechselrichter geringer sind und dass für hohe Modulationsgrade der T-Type-Wechselrichter geringere Gesamtverluste hat. Jedoch liegt der Modulationsgrad bzw. die Ausgangsleistung, ab dem der T-Type-Wechselrichter geringere Verluste als der 3-Level-NPC hat, für die experimentellen Ergebnisse im Vergleich zur Simulation bei einem kleineren m . Dies deutet darauf hin, dass die Schaltverluste des 3-Level-NPC real größer sind

als für die Simulation angenommen. Für $f_p = 20\text{kHz}$ ist $P_{v,WR}$ sowohl nach der Simulation als auch nach den experimentellen Ergebnissen in allen hier verglichenen Betriebspunkten beim T-Type-Wechselrichter größer als beim 3-Level-NPC. Die Gesamtverluste des T-Type-Wechselrichters sinken mit steigendem Modulationsgrad während die des 3-Level-NPC mit dem Modulationsgrad leicht zunehmen. Mit Ausnahme der absoluten Verlustwerte ist eine Übereinstimmung zwischen Simulation und Experiment festzuhalten.

7.4.3 Verwendung alternativer Si-basierter LHL

Der T-Type-Wechselrichter hat mit zunehmender Pulsfrequenz Nachteile im Hinblick auf die Schaltverluste insbesondere an den äußeren IGBTs V_{x1} und V_{x4} , die auch durch die Auswahl der verwendeten IGBT-Serie begründet sind. Die verwendete IGBT-Serie ist auf Durchlassverluste optimiert. Zur Untersuchung der Auswirkung einer auf Schaltverluste optimierten IGBT-Serie auf den Wirkungsgrad wird der T-Type-Wechselrichter mit den IGBTs IKW40N120H3 von Infineon für V_{x1} und V_{x4} aufgebaut und vermessen. Für die inneren LHL werden weiterhin die auf Durchlassverluste optimierten IKW75N60T von Infineon verwendet. Zu beachten ist, dass der IGBT IKW40N120H3 auf einer neueren Chiptechnologie beruht. Der T-Type-Wechselrichter mit den IGBTs IKW40N120H3 wird als T-Type 2 bezeichnet, der T-Type-Wechselrichter mit den LHL nach Tab. 7.4 als T-Type 1. Für die beiden T-Type-Wechselrichter wird eine im Vergleich zum 3-Level-NPC höhere Bauleistung verwendet.

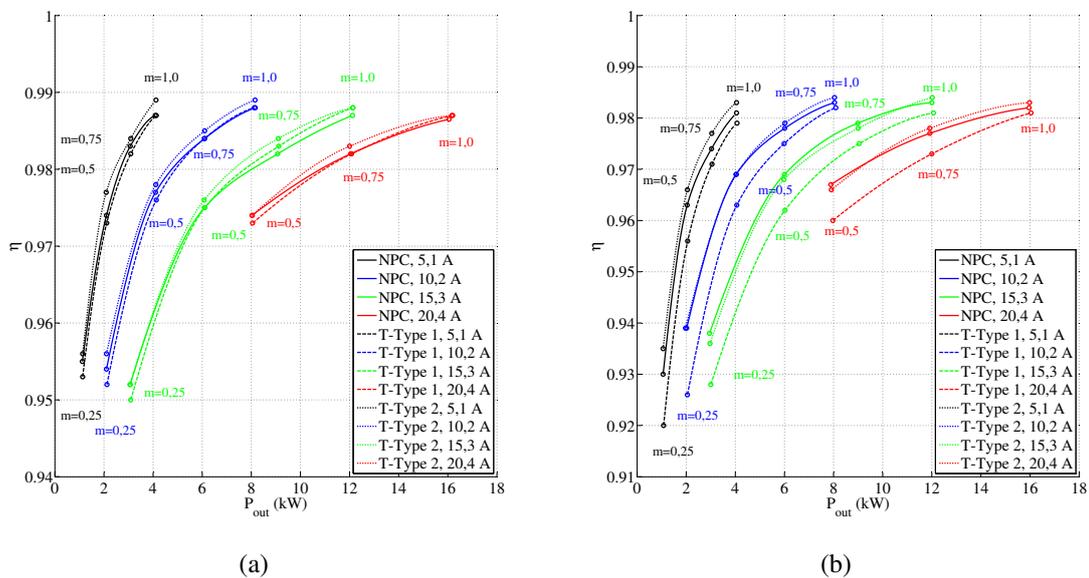


Abb. 7.36: Experimentelle Wirkungsgradergebnisse für $U_{dc} = 750\text{V}$ bei RZ-Modulation mit $L_{Last} = 0,455\text{mH}$ und R_{Last} variabel für den 3-Level-NPC, den T-Type 1 mit LHL nach Tab. 7.4 und den T-Type 2

(a) $f_p = 10\text{kHz}$

(b) $f_p = 20\text{kHz}$

Es ist zu erkennen, dass der T-Type 2 in jedem Betriebspunkt bei $U_{dc} = 750\text{ V}$ einen höheren Wirkungsgrad als der T-Type 1 mit Trenchstop-IGBTs der 1200 V-Sperrspannungsklasse bei beiden betrachteten Pulsfrequenzen hat. Im Vergleich zum 3-Level-NPC ist ebenfalls in den Betriebspunkten ein etwas besserer Wirkungsgrad gemessen, während hingegen der 3-Level-NPC bei kleinen Modulationsgraden Wirkungsgradvorteile hat. Der Nachteil des T-Types 2 ist die Verwendung von unterschiedlichen LHL-Technologien.

7.5 Auswahl geeigneter Systeme

In diesem Abschnitt wird ein qualitativer Vergleich der betrachteten Wechselrichter durchgeführt. Hierzu werden die Ergebnisse der Wechselrichter mit gleicher LHL-Technologie (Trenchstop-IGBT-Serie von Infineon) verwendet. In Tab. 7.5 sind die unterschiedlichen Eigenschaften des 2-Level-VSI, des 3-Level-NPC und des T-Type-Wechselrichters zusammengefasst. Für den Vergleich nach Tab. 7.5 wird eine konstante ZK-Spannung $U_{dc} = 750\text{ V}$ angenommen. Es werden die beiden Pulsfrequenzen $f_p = 10\text{ kHz}$ sowie $f_p = 20\text{ kHz}$ betrachtet. Die Eigenschaften des 2-Level-VSI bei $f_p = 10\text{ kHz}$ sind dabei als Vergleichsbasis gewählt und werden jeweils mit '0' bewertet.

Tab. 7.5: Qualitativer Vergleich von Wechselrichtern für $U_{dc} = 750\text{ V}$ und Trenchstop-IGBT-Serie von Infineon, Vergleichsbasis („0“): 2-Level-VSI, Bewertungsskala: „--“, „-“, „0“, „+“, „++“

f_p		LHL-Bauleistung	LHL-Bauleistung Zero-Speed	Wirkungsgrad Nennbetriebspunkt	Wirkungsgrad Teillast	Treiberaufwand	Ansteuerung	Maschinenverluste	EMV	ZK-Kapazität
10 kHz	2-Level-VSI	0	0	0	0	0	0	0	0	0
	3-Level-NPC	++	++	+	++	--	-	+	+	0/-
	T-Type	-	+	+	+	-	-	+	+	0/-
20 kHz	2-Level-VSI	--	--	--	--	0	0	0/+	0	0
	3-Level-NPC	+	++	0	+	--	-	++	+	0/-
	T-Type	--	0	-	-	-	-	++	+	0/-

Für den 3-Level-NPC wird eine geringere Bauleistung als für den T-Type-Wechselrichter benötigt. Die Wirkungsgrade beider 3-Level-Wechselrichtertopologien sind im Vergleich zum 2-Level-VSI bei gleicher Pulsfrequenz höher, wobei die Unterschiede bei hohen Modulationsgraden bei beiden betrachteten Pulsfrequenzen gering sind. Der 3-Level-NPC hat aufgrund der geringeren Schaltverluste bei niedrigen Modulationsgraden einen höheren Wirkungsgrad, da beim T-Type-Wechselrichter im Schaltzustand 0 ebenfalls zwei LHL im Strompfad liegen und damit der Vorteil des T-Type-Wechselrichters im Hinblick auf die Durchlass-

verluste nicht mehr vorhanden ist. Hervorzuheben ist, dass der 3-Level-NPC mit $f_p = 20\text{kHz}$ einen vergleichbaren Wirkungsgrad zum 2-Level-VSI mit $f_p = 10\text{kHz}$ hat und hierzu eine geringere Bauleistung notwendig ist.

Grundsätzlich verdoppelt sich der Treiberaufwand für 3-Level-Wechselrichtertopologien im Vergleich zum 2-Level-VSI. Da für den T-Type-Wechselrichter weniger isolierte Gate-Spannungsversorgungen benötigt werden (vgl. Kap. 4.4), ist die Bewertung eine Stufe besser als die des 3-Level-NPC. Die Maschinenverluste wurden in dieser Arbeit anhand von Literaturergebnissen (Kap. 2.3.3) bewertet: Bei 3-Level-Wechselrichtertopologien lassen sich im Vergleich zum 2-Level-VSI bei gleicher Stromwelligkeit zusätzlich die Eisenverluste reduzieren. Die EMV kann durch den Einsatz von 3-Level-Wechselrichtern ebenfalls verbessert werden. Die Dimensionierung der ZK-Kapazität ist bei 3-Level-Wechselrichtern grundsätzlich vergleichbar zum 2-Level-VSI (vgl. Kap. 6.2), es muss jedoch zusätzlich bei den beiden 3-Level-Wechselrichtertopologien die Balancierung des NP-Potentials betrachtet werden. Aus diesem Grund werden der 3-Level-NPC und der T-Type-Wechselrichter im Hinblick auf die ZK-Kapazität etwas schlechter als der 2-Level-VSI bewertet.

Eine Bewertung der Systemkosten, des -volumens und des -gewichts, bestehend aus dem gesamten elektrischen Antriebsstrang, erfolgt ebenfalls in qualitativer Form als Auswertung der in dieser Arbeit dargestellten Ergebnisse. Generell kann durch den Einsatz von 3-Level-Wechselrichtertopologien die Bauleistung und damit die notwendige Si-Chipfläche sowohl bei Auslegung für den Normalbetrieb als auch bei Auslegung für den Arbeitspunkt Zero-Speed signifikant reduziert und gleichzeitig der Wirkungsgrad gesteigert werden. Hierdurch ist eine Reduktion des Kühlsystems möglich, so dass entweder eine höhere Kühlmitteltemperatur bei Flüssigkeitskühlung oder eine Gewichts- und Kostenreduktion möglich sind. Der Wirkungsgrad des Motors kann ebenfalls gesteigert werden, so dass für diesen ebenfalls ein kompakteres Design möglich ist. Aufgrund des höheren Wirkungsgrades in allen Betriebspunkten ist eine Erhöhung der Reichweite bei gleicher Batteriedimensionierung erreichbar. Der Vorteil des 2-Level-VSI liegt in einem geringeren Aufwand für die Ansteuerung und dem Fehlen der NP-Balancierungsproblematik.

Bei einem Vergleich der beiden 3-Level-Wechselrichtertopologien hat der 3-Level-NPC einen etwas besseren Wirkungsgrad bei geringerer Bauleistung als der T-Type-Wechselrichter und es werden nur LHL einer Sperrspannungsklasse benötigt. Des Weiteren ist der 3-Level-NPC im Hinblick auf die Bauleistung besser für höhere Pulsfrequenzen geeignet. Beim T-Type-Wechselrichter besteht im Gegensatz zum 3-Level-NPC die Möglichkeit zum Betrieb als 2-Level-VSI mit reduzierter Leistung beispielsweise im Fehlerfall. Außerdem sind die Kosten für die Gate-Treiber beim T-Type-Wechselrichter im Vergleich zum 3-Level-NPC geringer.

Bei Verwendung eines Antriebssystems mit DC/DC-Wandler und variabler ZK-Spannung profitiert der 2-Level-VSI am stärksten im Hinblick auf den Wirkungsgrad und die Bauleistung bei einer Auslegung für den Arbeitspunkt Zero-Speed. Der 3-Level-NPC und der T-Type-Wechselrichter haben im Arbeitspunkt Zero-Speed mit der aufgezeigten Schaltreihenfolge eine geringere Anzahl an Schaltvorgängen in der Phase mit maximalem Strom. Hier-

durch sind die Schaltverluste gegenüber dem 2-Level-VSI nochmals reduziert, so dass sich die Bauleistung nur geringfügig durch eine variable ZK-Spannung bei Auslegung für den Arbeitspunkt Zero-Speed reduzieren lässt (vgl. Kap. 7.2.5). Im Hinblick auf den Wirkungsgrad profitiert der 2-Level-VSI ebenfalls am stärksten durch den Einsatz einer adaptierbaren ZK-Spannung im Vergleich zu einem System mit konstanter ZK-Spannung. Der Wirkungsgrad des T-Type-Wechselrichters kann durch eine reduzierte ZK-Spannung ebenfalls signifikant erhöht werden, so dass bei $U_{dc} = 400\text{ V}$ der Wirkungsgrad des T-Type-Wechselrichters im Vergleich zum 3-Level-NPC gleich ist oder höher wird. Eine adaptierbare ZK-Spannung hat hingegen nur eine geringe Erhöhung des Wirkungsgrades des 3-Level-NPC zur Folge.

Für eine Antriebsstrangkonfiguration mit direkter Verbindung zwischen Batterie und Fahrwechselrichter hat der 3-Level-NPC zwar weiterhin die geringste Bauleistung, jedoch ist für den 2-Level-VSI im Vergleich zur Variante mit konstanter ZK-Spannung eine geringere prozentuale Erhöhung der Bauleistung notwendig. Dieser Zusammenhang nimmt mit steigender Pulsfrequenz zu, da bei Berücksichtigung der SOC-abhängigen Batteriespannung für eine gleiche Ausgangsleistung ein höherer Phasenstrom notwendig ist. Damit bleiben die Schaltverluste in den jeweiligen Topologien nahezu unverändert, es erhöhen sich jedoch die Durchlassverluste, welche beim 3-Level-NPC die dominierenden Verluste sind. Die Bauleistung des T-Type-Wechselrichters erhöht sich prozentual etwas weniger stark als die des 3-Level-NPC.

Zusammenfassend eignet sich der 3-Level-NPC im Hinblick auf die Bauleistung und den Wirkungsgrad unter der Randbedingung der verwendeten LHL am besten für den Antriebswechselrichter im Elektrofahrzeug. Insbesondere bei einem System mit konstanter ZK-Spannung ist diese Topologie den anderen beiden betrachteten Wechselrichtersystemen überlegen. Eine konstante Spannung U_{dc} bietet dabei zusätzliche Vorteile bei der Auslegung des DC/DC-Wandlers zwischen Hoch- und Niederspannungsbordnetz. Der T-Type-Wechselrichter ist im Hinblick auf den Wirkungsgrades mit dem 3-Level-NPC vergleichbar, benötigt hierfür aber bei der verwendeten LHL-Serie eine höhere Bauleistung.

8 Zusammenfassung, Schlussfolgerung und Ausblick

8.1 Zusammenfassung

Das Ziel dieser Arbeit ist die Untersuchung der Eignung von 3-Level-Wechselrichtertopologien im Vergleich zum 2-Level-Wechselrichter für den Einsatz als Antriebswechselrichter in Elektrofahrzeugen. Für den Vergleich der Wechselrichtertopologien wurden im zweiten Kapitel die Randbedingungen definiert und gleichzeitig verschiedene Antriebsstrangkonzeppte vorgestellt sowie als Grundlage für die Arbeit ausgewählt. Hierzu wurde der Stand der Technik der einzelnen Komponenten des elektrischen Antriebsstranges aufgezeigt und Optimierungsmöglichkeiten und Forschungsschwerpunkte dargelegt.

Als wesentlicher Bestandteil leistungselektronischer Systeme sind die Leistungshalbleiter zu nennen. Der Stand der Technik von modernen Si-basierten Leistungshalbleitern ist im dritten Kapitel dargestellt. Des Weiteren wird im dritten Kapitel der aktuelle Forschungs- und Entwicklungsstand von Wide-Band-Gap-Leistungshalbleitern, basierend auf SiC und GaN, erörtert. Als weitere wichtige Komponente wird die Zwischenkreiskapazität im dritten Kapitel betrachtet.

Im vierten Kapitel sind mögliche Topologien für den Antriebswechselrichter vorgestellt. In heutigen Elektrofahrzeugen wird der klassische 2-Level-Wechselrichter mit Si-basierten Leistungshalbleitern verwendet. Für die Untersuchung und den Vergleich werden zwei 3-Level-Wechselrichtertopologien - der 3-Level-NPC und der T-Type-Wechselrichter - ausgewählt. Die Funktionsweise und die Berechnung der Schalt- und Durchlassverluste der drei Topologien werden im vierten Kapitel angegeben. Die Modulation der 3-Level-Wechselrichtertopologien wird hierbei separat im fünften Kapitel betrachtet. Es wird für alle drei Topologien sowohl der Normalbetrieb als auch das Verhalten im Arbeitspunkt Zero-Speed analysiert.

Für die beiden 3-Level-Wechselrichtertopologien ist die Balancierung des Neutralpunkt-Potentials essentiell für einen sicheren Betrieb. Die Auswirkung eines nicht-balancierten Neutralpunkt-Potentials und die Möglichkeiten zur Balancierung des Neutralpunkt-Potentials werden im sechsten Kapitel betrachtet. Hierbei ist das Ziel, eine Balancierung in jedem Betriebspunkt mit einer möglichst geringen Schwankungsbreite des Neutralpunkt-Potentials bei einer kleinen Zwischenkreiskapazität zu realisieren. Es wird ein neues Verfahren, das sogenannte Δd_M -Verfahren, zur Balancierung des Neutralpunkt-Potentials vorgestellt und dem aus der Literatur bekannten Verfahren des virtuellen Raumzeigers gegenübergestellt. Die Vor- und Nachteile des entwickelten Verfahrens werden analytisch dargestellt und die Funktionalität durch simulative und experimentelle Untersuchungen nachgewiesen.

Im siebten Kapitel ist ein umfassender Vergleich der drei Wechselrichtertopologien durchgeführt. Hierzu wird zunächst das Konzept der Bauleistung eingeführt und auf 3-Level-Wechselrichtertopologien erweitert. Des Weiteren wird das Konzept der Bauleistung für die

Betrachtung eines ausgewählten Arbeitsbereiches vorgeschlagen. Die Auslegung der Stromtragfähigkeiten der virtuellen Leistungshalbleiter der jeweiligen Topologie wird in Abhängigkeit des Modulationsgrades für Normalbetrieb und den Betriebspunkt Zero-Speed einzeln betrachtet. Hierauf aufbauend werden die Bauleistungen der drei Wechselrichtertopologien für unterschiedliche Anwendungsfälle bei verschiedenen Pulsfrequenzen diskutiert. Die Wirkungsgrade der drei ausgelegten Wechselrichtertopologien werden mit PLECS simulativ untersucht. Der 3-Level-NPC und der T-Type-Wechselrichter wurden im Labor aufgebaut und im Hinblick auf den Wirkungsgrad experimentell analysiert. Das siebte Kapitel wird durch einen Vergleich der drei Wechselrichtertopologien abgeschlossen.

8.2 Schlussfolgerung

Die in dieser Arbeit durchgeführten Analysen zur Verwendung von 3-Level-Wechselrichtertopologien mit Si-basierten Leistungshalbleitern zum Einsatz als Antriebswechselrichter haben gezeigt, dass der 3-Level-NPC und der T-Type-Wechselrichter geeignete Alternativen zum derzeit verwendeten 2-Level-Wechselrichter für ein Spannungsniveau von 750 V sind. Durch die Verwendung eines höheren Spannungsniveaus können die Komponenten des elektrischen Antriebsstranges kleiner dimensioniert werden. Des Weiteren kann bei Verwendung eines Spannungsniveaus $U_{dc} > 565 \text{ V}$ der Antriebswechselrichter zusätzlich als Netzpulstromrichter verwendet werden. Es muss jedoch aufgrund der Verwendung eines erhöhten Spannungsniveaus die Spannungssicherheit gesondert betrachtet werden.

Als Nachteil vom 3-Level-NPC und vom T-Type-Wechselrichter sind der erhöhte Ansteuer Aufwand, die größere Anzahl an Leistungshalbleitern und die hiermit verbundene höhere Anzahl an Gate-Treibern sowie die Problematik der Balancierung des Neutralpunktes anzusehen. Bei Verwendung einer permanenterregten Synchronmaschine als Fahrmotor und der hiermit verbundenen Randbedingung einer Phasenverschiebung zwischen Strom und Spannung $< 30^\circ$ können mit dem vorgestellten Neutralpunkt-Balancierungsverfahren die Zwischenkreisspannungen symmetriert werden. Durch die einfach zu realisierende Rückführung der Zwischenkreisspannungen können stationäre Abweichungen ausgeglichen und damit eine symmetrische Aufteilung im stationären und im dynamischen Betrieb sichergestellt werden. Hierbei ist insbesondere eine Balancierung bei hohen Modulationsgraden möglich. Unterschiedliche Konfigurationsmöglichkeiten, die sich in der Komplexität, der zulässigen Schwankungsbreite der Zwischenkreisspannungen und der Ausgangsstromwelligkeit unterscheiden, ermöglichen dem Entwickler einen Trade-Off zwischen der Schwankungsbreite, der Zwischenkreiskapazität und der Ausgangsperformance.

Die Kosten eines Wechselrichters sind wesentlich von der Dimensionierung der Leistungshalbleiter abhängig. Mit dem Vergleich der Bauleistung für die betrachtete Leistungshalbleiterserie wurde gezeigt, dass bei gleicher Pulsfrequenz und maximaler Junction-Temperatur der Leistungshalbleiter eine geringere Bauleistung für den 3-Level-NPC und den T-Type-Wechselrichter für höhere Pulsfrequenzen im Vergleich zum 2-Level-Wechselrichter möglich ist. Hierbei tritt die geringere Bauleistung des 3-Level-NPC bereits ab einer kleineren

Pulsfrequenzen als beim T-Type-Wechselrichter jeweils im Vergleich zum 2-Level-Wechselrichter ein. Im für die Auslegung des elektrischen Antriebssystems relevanten Betriebspunkt Zero-Speed, also im Anfahrmoment mit maximalem Phasenstrom und niedriger Ausgangsfrequenz, sind die Bauleistungen der beiden 3-Level-Wechselrichtertopologien deutlich geringer als die des 2-Level-Wechselrichters. Der Grund hierfür liegt in der Möglichkeit zur Verlustverteilung durch die Verwendung spezieller Schaltreihenfolgen, durch die die Verluste in der kritischen Phase reduziert werden können. Im Hinblick auf die Leistungshalbleiterbauleistung und den Wirkungsgrad bietet die Verwendung von 3-Level-Wechselrichtertopologien gegenüber dem 2-Level-Wechselrichter Vorteile, die den Nachteilen der 3-Level-Wechselrichtertopologien im Designprozess gegenübergestellt werden müssen.

8.3 Ausblick

Die Verwendung von 3-Level-Wechselrichtertopologien bietet signifikante Vorteile bei der Verwendung von Si-basierten Leistungshalbleitern. Die analytisch verwendeten Schaltsequenzen zur Verlustverteilung im Arbeitspunkt Zero-Speed sind im Labor zu untersuchen. Das Kriterium der Bauleistung kann für Si-basierte Leistungshalbleiter erweitert werden, in dem zusätzlich die Möglichkeit der Optimierung der Leistungshalbleiter auf Durchlass- oder Schaltverluste berücksichtigt wird und damit den unterschiedlichen Verlustanteilen in den einzelnen Wechselrichtertopologien entgegengewirkt wird. Als weitere Möglichkeit kann der Einfluss von diskontinuierlichen Modulationsverfahren in ausgewählten Betriebspunkten auf die Bauleistung der Wechselrichtertopologien analysiert werden.

Für einen Vergleich von Si-basierten und Wide-Band-Gap-Leistungshalbleitern anhand der Bauleistung muss ein geeigneter Zusammenhang zwischen den unterschiedlichen Technologien in Bezug auf die Kosten definiert werden. Für einen Vergleich der unterschiedlichen Topologien mit unterschiedlichen Leistungshalbleitertechnologien muss ein Vergleichskriterium gefunden werden, das zusätzlich die Systemkosten, die Zuverlässigkeit, den Treiber Aufwand und die EMV-Beeinflussung berücksichtigt.

Der in dieser Arbeit vorgestellte Algorithmus zur Balancierung des Neutralpunkt-Potentials verwendet nicht-symmetrische Schaltsequenzen, so dass die Abtastung oder die Berechnung des mittleren Stroms pro Pulsperiode entsprechend angepasst werden muss. Die für die Maschine kritische Gleichtaktspannung ist für die unterschiedlichen Modulationsverfahren bzw. für die unterschiedlichen Konfigurationsmöglichkeiten des Δd_M -Verfahrens zu untersuchen. Des Weiteren ist eine Anpassung der Maschinenregelung für 3-Level-Wechselrichtertopologien notwendig, um durch eine geeignete Regelung der dq-Komponenten des Stromes die Phasenverschiebung zwischen Strom und Spannung zu reduzieren und auf diese Weise die Häufigkeit der Aktivierung des vorgeschlagenen Δd_M -Verfahrens auf dynamische Vorgänge zu beschränken. Eine alternative Möglichkeit besteht darin, bei einer gewünschten Begrenzung des vorgestellten Δd_M -Verfahrens, eine Vorsteuerung der Spannungsdifferenz zu implementieren, um die Schwankungsbreite des Neutralpunkt-Potentials zu minimieren.

9 Literaturverzeichnis

- [1] Tessum, C. W., Hill, J. D. und Mashall, J. D.: *Life cycle air quality impacts of conventional and alternative light-duty transportation in the United States*. Physical Sciences - Environmental Sciences - Social Sciences - Sustainability Science, Dez. 2014.
- [2] Böcker, J. et al.: *Elektrofahrzeuge - Bedeutung, Stand der Technik, Handlungsbedarf*. Technischer Bericht, VDE Verband der Elektrotechnik Elektronik Informationstechnik e.V., 2010.
- [3] Cao, J. und Emadi, A.: *A New Battery/UltraCapacitor Hybrid Energy Storage System for Electric, Hybrid, and Plug-In Hybrid Electric Vehicles*. IEEE Trans. Power Electron., 27(1):122–132, Jan. 2012.
- [4] Estima, J.O. und Marques Cardoso, A.J.: *Efficiency Analysis of Drive Train Topologies Applied to Electric/Hybrid Vehicles*. IEEE Trans. Veh. Technol., 61(3):1021–1031, März 2012.
- [5] Khaligh, A und Li, Z.: *Battery, Ultracapacitor, Fuel Cell, and Hybrid Energy Storage Systems for Electric, Hybrid Electric, Fuel Cell, and Plug-In Hybrid Electric Vehicles: State of the Art*. IEEE Trans. Veh. Technol., 59(6):2806–2814, Juli 2010.
- [6] Han, D., Noppakunkajorn, J. und Sarlioglu, B.: *Comprehensive Efficiency, Weight, and Volume Comparison of SiC- and Si-Based Bidirectional DC/DC Converters for Hybrid Electric Vehicles*. IEEE Trans. Veh. Technol., 63(7):3001–3010, Sept. 2014.
- [7] Welchko, B.A. und Nagashima, J.M.: *The influence of topology selection on the design of EV/HEV propulsion systems*. IEEE Power Electron. Lett., 99(2):36–40, Juni 2003.
- [8] Dixon, J., Pereda, J., Castillo, C. und Bosch, S.: *Asymmetrical Multilevel Inverter for Traction Drives Using Only One DC Supply*. IEEE Trans. Veh. Technol., 59(8):3736–3743, Okt. 2010.
- [9] Choudhury, A., Pillay, P. und Williamson, S.S.: *Comparative Analysis Between Two-Level and Three-Level DC/AC Electric Vehicle Traction Inverters Using a Novel DC-Link Voltage Balancing Algorithm*. IEEE J. Emerging Sel. Topics Power Electron., 2(3):529–540, Sept. 2014.
- [10] Mayer, A., Rolff, C. und Marquardt, R.: *Control concept and stability considerations of the Modular High Frequency Converter*. In: *Proc. 16th Eur. Conf. Power Electron. Appl. (EPE)*, Seiten 1–10, Aug 2014.
- [11] Choudhury, A., Pillay, P. und Williamson, S.S.: *DC-Link Voltage Balancing for a Three-Level Electric Vehicle Traction Inverter Using an Innovative Switching Sequence Control Scheme*. IEEE J. Emerging Sel. Topics Power Electron., 2(2):296–307, Juni 2014.

-
- [12] Initiative FreedomCar 2020, U.S. Department of Energy: http://www1.eere.energy.gov/vehiclesandfuels/pdfs/mypp/3-2_hybr_elec_prop.pdf, zuletzt abgerufen: 17.08.2015.
- [13] Leistungsdaten, smart fortwo electric drive: <https://www.smart.com/de/de/index/smart-fortwo-electric-drive.html#?showme.ccindex=0>, zuletzt abgerufen: 17.08.2015.
- [14] Leistungsdaten, Nissan Leaf: <http://www.nissan.de/DE/de/vehicle/electric-vehicles/leaf/prices-and-equipment/prices-and-specifications.html>, zuletzt abgerufen: 17.08.2015.
- [15] Leistungsdaten, VW eGolf: <http://emobility.volkswagen.de/de/de/private/Autos/eGolf.html>, zuletzt abgerufen: 17.08.2015.
- [16] Leistungsdaten, Renault Zoe: <http://www.autoevolution.com/engine/renault-zoe-2013-65kw-88-hp.html>, zuletzt abgerufen: 17.08.2015.
- [17] Leistungsdaten, BMW i3: <http://www.greencarcongress.com/2013/07/bmwi3-20130710.html>, zuletzt abgerufen: 17.08.2015.
- [18] Finken, T.: *Fahrzyklusgerechte Auslegung von permanent-magneterregten Synchronmaschinen für Hybrid- und Elektrofahrzeuge*. In: *Aachener Schriftenreihe zur Elektromagnetischen Energiewandlung, Band 11*. Shaker Verlag, 2011.
- [19] Tutuianu, M., Marotta, A., Steven, H., Ericsson, E., Haniu, T., Ichikawa, N. und Ishii, H.: *Development of a World-wide Worldwide harmonized Light duty driving Test Cycle (WLTC)*. Technischer Bericht, UNECE Informal Document GRPE-68-03, 2014.
- [20] Neudorfer, H., Binder, A. und Wicker, N.: *Analyse von unterschiedlichen Fahrzyklen für den Einsatz von Elektrofahrzeugen*. e & i Elektrotechnik und Informationstechnik, 123(7-8):352–360, 2006, ISSN 0932-383X.
- [21] Morrison, P., Binder, A., Funieru, B. und Sabirin, C.: *Drive train design for medium-sized zero emission electric vehicles*. In: *Proc. 16th Eur. Conf. Power Electron. Appl.*, Seiten 1–10, Sept 2009.
- [22] Lemmens, J., Driesen, J. und Vanassche, P.: *Dynamic DC-link voltage adaptation for thermal management of traction drives*. In: *Proc. of IEEE Energy and Conversion Congr. and Exposition*, Seiten 180–187, Sept. 2013.
- [23] Haghbin, S., Khan, K., Lundmark, S., Alakula, M., Carlson, O., Leksell, M. und Wallmark, O.: *Integrated chargers for EV's and PHEV's: examples and new solutions*. In: *Proc. Int. Conf. Electrical Machines*, Seiten 1–6, Sept. 2010.
- [24] Ehsani, M., Gao, Y. und Emadi, A.: *Modern Electric, Hybrid Electric and Fuel Cell Vehicles - Fundamentals, Theory and Design*. CRC Press; 2. Auflage, 2010.
- [25] De Sousa, L., Silvestre, B. und Bouchez, B.: *A combined multiphase electric drive and fast battery charger for Electric Vehicles*. In: *Proc. IEEE Veh. Power Propulsion Conf.*, Seiten 1–6, Sept. 2010.

- [26] Haghbin, S., Lundmark, S., Alakula, M. und Carlson, O.: *An Isolated High-Power Integrated Charger in Electrified-Vehicle Applications*. IEEE Trans. Veh. Technol., 60(9):4115–4126, Nov. 2011.
- [27] Yu, C. Y., Tamura, J. und Lorenz, R.D.: *Optimum DC Bus Voltage Analysis and Calculation Method for Inverters/Motors With Variable DC Bus Voltage*. IEEE Trans. Ind. Appl., 49(6):2619–2627, Nov. 2013.
- [28] Lu, Xi und Peng, Fang Zheng: *Theoretical analysis of DC link capacitor current ripple reduction in the HEV DC-DC converter and inverter system using a carrier modulation method*. In: *Proc. of IEEE Energy and Conversion Congr. and Exposition*, Seiten 2833–2839, 2012.
- [29] Shirabe, K., Swamy, M.M., Kang, J. K., Hisatsune, M., Wu, Y., Kebort, D. und Honea, J.: *Efficiency Comparison Between Si-IGBT-Based Drive and GaN-Based Drive*. IEEE Trans. Ind. Appl., 50(1):566–572, Jan. 2014.
- [30] De Doncker, R.W.A.A., Divan, D.M. und Kheraluwala, M.H.: *A three-phase soft-switched high-power-density DC/DC converter for high-power applications*. IEEE Trans. Ind. Appl., 27(1):63–73, Jan. 1991.
- [31] Chen, W., Rong, P. und Lu, Z.: *Snubberless Bidirectional DC-DC Converter With New CLLC Resonant Tank Featuring Minimized Switching Loss*. IEEE Trans. Ind. Electron., 57(9):3075–3086, Sept. 2010.
- [32] Krismer, F. und Kolar, J.W.: *Efficiency-Optimized High-Current Dual Active Bridge Converter for Automotive Applications*. IEEE Trans. Ind. Electron., 59(7):2745–2760, Juli 2012.
- [33] Leistungsdaten, Mitsubishi i MiEV: <http://www.greencarcongress.com/2008/05/the-battery-pac.html>, zuletzt abgerufen: 17.08.2015.
- [34] Maerz, M., Eckardt, B. und Schirmanek, E.: *Leistungselektronik in Hybridfahrzeugen - Einflüsse von Bordnetztopologie und Traktionsspannungslage*. In: *Internationaler ETG Kongress*, Seiten 83–90, 2007.
- [35] Spallier, F. und Brockerhoff, P.: *Influence of dc-link bus voltage on power losses and thermal behavior of a bidirectional two-level dc-ac converter*. In: *Proc. 8th Int. Conf. Exhibit. Ecol. Veh. Renew. Energies*, Seiten 1–4, März 2013.
- [36] Einhorn, M., Conte, F.V., Kral, C. und Fleig, J.: *Comparison, Selection, and Parameterization of Electrical Battery Models for Automotive Applications*. IEEE Trans. Power Electron., 28(3):1429–1437, März 2013.
- [37] Tenner, S., Gunther, S. und Hofmann, W.: *Loss minimization of electric drive systems using a DC/DC converter and an optimized battery voltage in automotive applications*. In: *Proc. IEEE Veh. Power Propulsion Conf.*, Seiten 1–7, 2011.

- [38] Boecker, J., Huber, T., Meyer, M., Peters, P., Pohlenz, D. und Specht, A.: *Regelung elektrischer Traktionsantriebe in Elektro- und Hybridfahrzeugen*. at - Automatisierungstechnik Methoden und Anwendungen der Steuerungs-, Regelungs- und Informationstechnik. Band 58, Heft 10, Seiten 599-608, 2010.
- [39] Malloy, A.C., Martinez-Botas, R.F. und Lamperth, M.: *Measurement of Magnet Losses in a Surface Mounted Permanent Magnet Synchronous Machine*. IEEE Trans. Energy Convers., 30(1):323–330, März 2015.
- [40] Lukic, S.M., Cao, J., Bansal, R.C., Rodriguez, F. und Emadi, A.: *Energy Storage Systems for Automotive Applications*. IEEE Trans. Ind. Electron., 55(6):2258–2267, Juni 2008.
- [41] Frieske, B., Kloetzke, M. und Mauser, F.: *Trends in vehicle concept and key technology development for hybrid and battery electric vehicles*. In: *Proc. World Electric Veh. Symp. Exhib.*, Seiten 1–12, Nov. 2013.
- [42] Schlasza, C., Ostertag, P., Chrenko, D., Kriesten, R. und Bouquain, D.: *Review on the aging mechanisms in Li-ion batteries for electric vehicles based on the FMEA method*. In: *IEEE Transportation Electrification Conference and Expo*, Seiten 1–6, Juni 2014.
- [43] Ahmed, R., El Sayed, M., Arasaratnam, I., Tjong, J. und Habibi, S.: *Reduced-Order Electrochemical Model Parameters Identification and State of Charge Estimation for Healthy and Aged Li-Ion Batteries - Part II: Aged Battery Model and State of Charge Estimation*. IEEE J. Emerging Sel. Topics Power Electron., 2(3):678–690, Sept. 2014.
- [44] Breucker, S. de: *Impact of DC-DC Converters on Li-Ion Batteries*. Dissertation, Katholische Univeristät Leuven, 2012.
- [45] Krieger, E. M.: *Effects of Variability and Rate on Battery Charge Storage and Life-span*. Dissertation, Princeton University, 2013.
- [46] Shen, J., Dusmez, S. und Khaligh, A.: *Optimization of Sizing and Battery Cycle Life in Battery/Ultracapacitor Hybrid Energy Storage Systems for Electric Vehicle Applications*. IEEE Trans. Ind. Inf., 10(4):2112–2121, Nov. 2014.
- [47] Holmes, D. G. und Lipo, T. A.: *Pulse Width Modulation For Power Converters - Principles and Practive*. John Wiley & Sons; Auflage: 1. Auflage, 2003.
- [48] Pinkos, A.F. und Guo, Y.: *Automotive design challenges for wide-band-gap devices used in high temperature capable, scalable power vehicle electronics*. In: *IEEE EnergyTech*, Seiten 1–5, May 2013.
- [49] Park, R.H.: *Two-reaction theory of synchronous machines generalized method of analysis-part I*. AIEE Trans., 48(3):716–727, Juli 1929.
- [50] Ehsani, M., Rahman, K.M. und Toliyat, H.A.: *Propulsion system design of electric and hybrid vehicles*. IEEE Trans. Ind. Electron., 44(1):19–27, Feb. 1997.

- [51] Leistungsdaten, Peugeot Ion: <http://www2.peugeot.de/shared/ppdownload/download/kataloge/ion.pdf>, zuletzt abgerufen: 17.08.2015.
- [52] Kiyota, K., Sugimoto, H. und Chiba, A.: *Comparing Electric Motors: An Analysis Using Four Standard Driving Schedules*. IEEE Ind. Appl. Mag., 20(4):12–20, Juli 2014.
- [53] Santiago, J. de, Bernhoff, H., Ekergård, B., Eriksson, S., Ferhatovic, S., Waters, R. und Leijon, M.: *Electrical Motor Drivelines in Commercial All-Electric Vehicles: A Review*. IEEE Trans. Veh. Technol., 61(2):475–484, Feb. 2012.
- [54] Leistungsdaten, Renault Zoe: <http://www.springerprofessional.de/elektroauto-renault-zoe-faehrt-mit-antriebssystem-von-continental/4451610.html>, zuletzt abgerufen: 17.08.2015.
- [55] Morimoto, S., Ooi, S., Inoue, Y. und Sanada, M.: *Experimental Evaluation of a Rare-Earth-Free PMA SynRM With Ferrite Magnets for Automotive Applications*. IEEE Trans. Ind. Electron., 61(10):5749–5756, Okt. 2014.
- [56] Kim, S. I., Park, S., Park, T., Cho, J., Kim, W. und Lim, S.: *Investigation and Experimental Verification of a Novel Spoke-Type Ferrite-Magnet Motor for Electric-Vehicle Traction Drive Applications*. IEEE Trans. Ind. Electron., 61(10):5763–5770, Okt. 2014.
- [57] Boldea, I., Tutelea, L.N., Parsa, L. und Dorrell, D.: *Automotive Electric Propulsion Systems With Reduced or No Permanent Magnets: An Overview*. IEEE Trans. Ind. Electron., 61(10):5696–5711, Okt. 2014.
- [58] Pellegrino, G., Vagati, A., Boazzo, B. und Guglielmi, P.: *Comparison of Induction and PM Synchronous Motor Drives for EV Application Including Design Examples*. IEEE Trans. Ind. Appl., 48(6):2322–2332, Nov. 2012.
- [59] Schröder, D.: *Elektrischer Antriebe - Regelung von Antriebssystemen*. Springer-Verlag Berlin Heidelberg, 2009.
- [60] Bianchi, N., Bolognani, S. und Chalmers, B.J.: *Salient-rotor PM synchronous motors for an extended flux-weakening operation range*. IEEE Trans. Ind. Appl., 36(4):1118–1125, Juli 2000.
- [61] Nalepa, R. und Orłowska-Kowalska, T.: *Optimum Trajectory Control of the Current Vector of a Nonsalient-Pole PMSM in the Field-Weakening Region*. IEEE Trans. Ind. Electron., 59(7):2867–2876, Juli 2012.
- [62] Reddy, P.B., EL-Refaie, A.M., Huh, K. K., Tangudu, J.K. und Jahns, T.M.: *Comparison of Interior and Surface PM Machines Equipped With Fractional-Slot Concentrated Windings for Hybrid Traction Applications*. IEEE Trans. Energy Convers., 27(3):593–602, Sept. 2012.

-
- [63] Pellegrino, G., Vagati, A., Guglielmi, P. und Boazzo, B.: *Performance Comparison Between Surface-Mounted and Interior PM Motor Drives for Electric Vehicle Application*. IEEE Trans. Ind. Electron., 59(2):803–811, Feb. 2012.
- [64] Hassan, W. und Wang, B.: *Efficiency optimization of PMSM based drive system*. In: *Proc. 7th Int. Power Electron. Motion Control Conf.*, Band 2, Seiten 1027–1033, Juni 2012.
- [65] Yamazaki, K. und Abe, A.: *Loss Investigation of Interior Permanent-Magnet Motors Considering Carrier Harmonics and Magnet Eddy Currents*. IEEE Trans. Ind. Appl., 45(2):659–665, März 2009.
- [66] Yamazaki, K. und Ishigami, H.: *Rotor-Shape Optimization of Interior-Permanent-Magnet Motors to Reduce Harmonic Iron Losses*. IEEE Trans. Ind. Electron., 57(1):61–69, Jan. 2010.
- [67] Yamazaki, K., Fukushima, Y. und Sato, M.: *Loss Analysis of Permanent-Magnet Motors With Concentrated Windings - Variation of Magnet Eddy-Current Loss Due to Stator and Rotor Shapes*. IEEE Trans. Ind. Appl., 45(4):1334–1342, Juli 2009.
- [68] Lemmens, J., Vanassche, P. und Driesen, J.: *PMSM Drive Current and Voltage Limiting as a Constraint Optimal Control Problem*. IEEE J. Emerging Sel. Topics Power Electron., 3(2):326–338, June 2015.
- [69] Ni, R., Xu, D., Wang, G., Ding, L., Zhang, G. und Qu, L.: *Maximum Efficiency Per Ampere Control of Permanent-Magnet Synchronous Machines*. IEEE Trans. Ind. Electron., 62(4):2135–2143, April 2015.
- [70] Rabiei, A., Thiringer, T. und Lindberg, J.: *Maximizing the energy efficiency of a PMSM for vehicular applications using an iron loss accounting optimization based on nonlinear programming*. In: *Proc. 20th ICEM*, Seiten 1001–1007, Sept 2012.
- [71] Goss, J., Popescu, M., Staton, D., Wrobel, R., Yon, J. und Mellor, P.: *A comparison between maximum torque/ampere and maximum efficiency control strategies in IPM synchronous machines*. In: *Proc. of IEEE Energy and Conversion Congr. and Exposition*, Seiten 2403–2410, Sept. 2014.
- [72] Krings, A., Soulard, J. und Wallmark, O.: *PWM Influence on the Iron Losses and Characteristics of a Slotless Permanent-Magnet Motor With SiFe and NiFe Stator Cores*. IEEE Trans. Ind. Appl., 51(2):1475–1484, März 2015.
- [73] Muetze, A. und Binder, A.: *Don't lose your bearings*. IEEE Ind. Appl. Mag., 12(4):22–31, Juli 2006.
- [74] Jouanne, A. von und Enjeti, P.N.: *Design considerations for an inverter output filter to mitigate the effects of long motor leads in ASD applications*. IEEE Trans. Ind. Appl., 33(5):1138–1145, Sep. 1997.

- [75] Weis, B.: *Kompakter 690 V-Umrichter mit SiC-Schottkydioden für sinusförmige Ausgangsspannungen*. Dissertation, Technische Fakultät der Universität Erlangen-Nürnberg, 2005.
- [76] Oswald, N., Anthony, P., McNeill, N. und Stark, B.H.: *An Experimental Investigation of the Tradeoff between Switching Losses and EMI Generation With Hard-Switched All-Si, Si-SiC, and All-SiC Device Combinations*. IEEE Trans. Power Electron., 29(5):2393–2407, Mai 2014.
- [77] Sergeant, P., Vansompel, H., Dupre, L. und Bossche, A. van den: *Losses in VSI-PWM fed axial flux machines*. In: *Proc. 16th Eur. Conf. Power Electron. Appl. (EPE)*, Seiten 1–6, Aug. 2014.
- [78] Schweizer, M.: *System-oriented Efficiency Optimization of Variable Speed Drives*. Dissertation, ETH Zuerich, 2012.
- [79] Aguirre, M., Madina, P., Poza, J., Aranburu, A. und Nieva, T.: *Analysis and comparison of PWM modulation methods in VSI-Fed PMSM drive systems*. In: *Proc. 20th Int. Conf. Elect. Mach.*, Seiten 851–857, 2012.
- [80] Boglietti, A., Cavagnino, A. und Knight, A.M.: *Isolating the Impact of PWM Modulation on Motor Iron Losses*. In: *Conf. Rec. IEEE IAS Annu. Meeting*, Seiten 1–7, Oct 2008.
- [81] Rodriguez, J., Lai, J. S. und Peng, F. Z.: *Multilevel inverters: a survey of topologies, controls, and applications*. IEEE Trans. Ind. Electron., 49(4):724 – 738, Aug. 2002.
- [82] Dusmez, S., Hasanzadeh, A. und Khaligh, A.: *Comparative Analysis of Bidirectional Three-Level DC-DC Converter for Automotive Applications*. IEEE Trans. Ind. Electron., 62(5):3305–3315, Mai 2015.
- [83] Erickson, R. W. und Maksimovic, D.: *Fundamentals of Power Electronics, 2. Auflage*. Springer Science+Business Media, LLC, 2001.
- [84] Wu, Y. F., Gritters, J., Shen, L., Smith, R.P. und Swenson, B.: *kV-Class GaN-on-Si HEMTs Enabling 99 % Efficiency Converter at 800 V and 100 kHz*. IEEE Trans. Power Electron., 29(6):2634–2637, Juni 2014.
- [85] Williamson, S.S., Rathore, A.K. und Musavi, F.: *Industrial Electronics for Electric Transportation: Current State-of-the-Art and Future Challenges*. IEEE Trans. Ind. Electron., 62(5):3021–3032, Mai 2015.
- [86] Yilmaz, M. und Krein, P.T.: *Review of Battery Charger Topologies, Charging Power Levels, and Infrastructure for Plug-In Electric and Hybrid Vehicles*. IEEE Trans. Power Electron., 28(5):2151–2169, Mai 2013.
- [87] Bertoluzzo, M., Zabihi, N. und Buja, G.: *Overview on battery chargers for plug-in electric vehicles*. In: *Proc. IEEE Power Electron. Motion Control Conf.*, Seiten LS4d.1–1–LS4d.1–7, Sept 2012.

-
- [88] Subotic, I., Bodo, N. und Levi, E.: *An EV Drive-Train With Integrated Fast Charging Capability*. IEEE Trans. Power Electron., 31(2):1461–1471, Feb. 2016.
- [89] Dannehl, J.: *Regelung von Netzpulsstromrichtern mit LCL-Filter für Antriebe mit kleiner Kapazität im Zwischenkreis*. Dissertation, Universität Kiel, 2012.
- [90] Shirabe, K., Swamy, M., Kang, J. K., Hisatsune, M., Wu, Y., Kebort, D. und Honea, J.: *Advantages of high frequency PWM in AC motor drive applications*. In: *Proc. of IEEE Energy and Conversion Congr. and Exposition*, Seiten 2977–2984, 2012.
- [91] Franke, W. T.: *Vergleich von Siliziumkarbid-Leistungshalbleitern und ihre Anwendung in einem wirkungsgradoptimierten PV-Wechselrichter*. Dissertation, Christian-Albrechts Universität zu Kiel, 2013.
- [92] Schröder, D.: *Leistungselektronische Bauelemente*. Springer-Verlag Berlin Heidelberg, 2006.
- [93] Nakajima, A., Shimizu, M. und Ohashi, H.: *Power Loss Limit in Unipolar Switching Devices: Comparison Between Si Superjunction Devices and Wide-Bandgap Devices*. IEEE Trans. Electron Devices, 56(11):2652–2656, Nov. 2009.
- [94] Zhang, Z., Wang, F., Tolbert, L.M., Blalock, B.J. und Costinett, D.J.: *Evaluation of Switching Performance of SiC Devices in PWM Inverter-Fed Induction Motor Drives*. IEEE Trans. Power Electron., 30(10):5701–5711, Okt. 2015.
- [95] Gong, X., Josifovic, I. und Ferreira, J.A.: *Modeling and Reduction of Conducted EMI of Inverters With SiC JFETs on Insulated Metal Substrate*. IEEE Trans. Power Electron., 28(7):3138–3146, Juli 2013.
- [96] Volke, A. und Hornkamp, M.: *IGBT Modules - Technologies, Driver and Application*. Infineon Technologies AG, München, 2012.
- [97] Harmon, O.: *AN 2013-03: 650 V Rapid Diode for Industrial Applications*. Technischer Bericht, Infineon AG, 2013.
- [98] Wintrich, A., Nicolai, U., Trusky, W. und Reimann, T.: *Applikationshandbuch Leistungshalbleiter*. Semikron, 2010.
- [99] Mohan, N., Undeland, T. M. und Robbins, W. P.: *Power Electronics: Converter, Applications and Design*. John Wiley & Sons; Auflage: 3. Auflage, 2002.
- [100] Schweizer, M., Friedli, T. und Kolar, J.W.: *Comparison and implementation of a 3-level NPC voltage link back-to-back converter with SiC and Si diodes*. In: *Proc. IEEE Appl. Power Electron. Conf.*, Seiten 1527–1533, Feb. 2010.
- [101] Lutz, J.: *Halbleiter-Leistungsbaulemente: Physik, Eigenschaften, Zuverlässigkeit*. Springer-Verlag Berlin Heidelberg, 2006.

-
- [102] Elasser, A., Kheraluwala, M.H., Ghezze, M., Steigerwald, R.L., Evers, N.A., Kretchmer, James und Chow, T.P.: *A comparative evaluation of new silicon carbide diodes and state-of-the-art silicon diodes for power electronic applications*. IEEE Trans. Ind. Appl., 39(4):915–921, Juli 2003.
- [103] Lorenz, L., Deboy, G., Knapp, A. und Marz, N.: *COOLMOS - A new milestone in high voltage power MOS*. In: *Proc. 11th Int. Symp. Power Semicond. Devices ICs*, Seiten 3–10, 1999.
- [104] Klumpner, C., Nielsen, P., Boldea, I. und Blaabjerg, F.: *New solutions for a low-cost power electronic building block for matrix converters*. IEEE Trans. Ind. Electron., 49(2):336–344, April 2002.
- [105] Bernet, S., Matsuo, T. und Lipo, T.A.: *A matrix converter using reverse blocking NPT-IGBTs and optimized pulse patterns*. In: *Proc. Power Electron. Spec. Conf.*, Band 1, Seiten 107–113 vol.1, Juni 1996.
- [106] Grbovi, P.J., Gruson, F., Idir, N. und Le Moigne, P.: *Turn-on Performance of Reverse Blocking IGBT (RB IGBT) and Optimization Using Advanced Gate Driver*. IEEE Trans. Power Electron., 25(4):970–980, April 2010.
- [107] Calderon-Lopez, G., Forsyth, A.J., Gordon, D.L. und McIntosh, J.R.: *Evaluation of SiC BJTs for High-Power DC-DC Converters*. IEEE Trans. Power Electron., 29(5):2474–2481, Mai 2014.
- [108] Gong, X. und Ferreira, J.A.: *Comparison and Reduction of Conducted EMI in SiC JFET and Si IGBT-Based Motor Drives*. IEEE Trans. Power Electron., 29(4):1757–1767, April 2014.
- [109] Jahdi, S., Alatisse, O., Fisher, C., Ran, Li und Mawby, P.: *An Evaluation of Silicon Carbide Unipolar Technologies for Electric Vehicle Drive-Trains*. IEEE J. Emerging Sel. Topics Power Electron., 2(3):517–528, Sept. 2014.
- [110] Rabkowski, J., Pefitsis, D. und Nee, H. P.: *Design Steps Toward a 40-kVA SiC JFET Inverter With Natural-Convection Cooling and an Efficiency Exceeding 99.5%*. IEEE Trans. Ind. Appl., 49(4):1589–1598, Juli/Aug. 2013.
- [111] Wrzcionko, B., Bortis, D. und Kolar, J.W.: *A 120 °C Ambient Temperature Forced Air-Cooled Normally-off SiC JFET Automotive Inverter System*. IEEE Trans. Power Electron., 29(5):2345–2358, Mai 2014.
- [112] Kaminski, N. und Hilt, O.: *SiC and GaN Devices - Competition or Coexistence?* In: *Proc. Int. Conf. Integr. Power Electr. Syst.*, Seiten 1–11, 2012.
- [113] Lidow, A., Strydom, J., Strittmatter, R. und Zhou, C.: *GaN: A Reliable Future in Power Conversion: Dramatic performance improvements at a lower cost*. IEEE Power Electron. Mag., 2(1):20–26, März 2015.
- [114] Mishra, U. K., Parikh, P. und Wu, Y. F.: *AlGaIn/GaN HEMTs-an overview of device operation and applications*. Proceedings of the IEEE, 90(6):1022–1031, Juni 2002.

-
- [115] Jones, E.A., Wang, F. und Ozpineci, B.: *Application-based review of GaN HFETs*. In: *Proc. IEEE Workshop Wide Bandgap Power Devices Appl.*, Seiten 24–29, Okt. 2014.
- [116] Ishibashi, T., Okamoto, M., Hiraki, E., Tanaka, T., Hashizume, T., Kikuta, D. und Kachi, T.: *Experimental Validation of Normally-On GaN HEMT and Its Gate Drive Circuit*. *IEEE Trans. Ind. Appl.*, 51(3):2415–2422, Mai 2015.
- [117] Huang, X., Liu, Z., Li, Q. und Lee, F.C.: *Evaluation and Application of 600 V GaN HEMT in Cascode Structure*. *IEEE Trans. Power Electron.*, 29(5):2453–2461, Mai 2014.
- [118] Khan, M.A., Simin, G., Pytel, S.G., Monti, A., Santi, E. und Hudgins, J.L.: *New Developments in Gallium Nitride and the Impact on Power Electronics*. In: *Proc. IEEE Power Electron. Spec. Conf.*, Seiten 15–26, Juni 2005.
- [119] Uemoto, Y., Hikita, M., Ueno, H., Matsuo, H., Ishida, H., Yanagihara, M., Ueda, T., Tanaka, T. und Ueda, D.: *Gate Injection Transistor (GIT) - Normally-Off AlGaIn/GaN Power Transistor Using Conductivity Modulation*. *Electron Devices, IEEE Transactions on*, 54(12):3393–3399, Dez. 2007.
- [120] Garsed, P.J. und McMahon, R.A.: *Understanding the cascode switching process*. In: *Proc. IEEE Workshop WiPDA*, Seiten 186–189, Okt. 2013.
- [121] Aggeler, D., Biela, J. und Kolar, J.W.: *Controllable du/dt behaviour of the SiC MOS-FET/JFET cascode an alternative hard commutated switch for telecom applications*. In: *Proc. 25th IEEE Appl. Power Electron. Conf. Expo.*, Seiten 1584–1590, Feb. 2010.
- [122] GaN Systems GS66508P-E03, Preliminary Datasheet. 2014.
- [123] Jin, D. und Alamo, J.A. del: *Methodology for the Study of Dynamic ON-Resistance in High-Voltage GaN Field-Effect Transistors*. *IEEE Trans. Electron Devices*, 60(10):3190–3196, Okt. 2013.
- [124] Popovic, J., Ferreira, J.A., Wyk, J.D.van und Pansier, F.: *System Integration of GaN Converters - Paradigm Shift - Challenges and Opportunities*. In: *Proc. Int. Conf. Integr. Power Electr. Syst.*, Seiten 1–8, Feb. 2014.
- [125] Held, M., Jacob, P., Nicoletti, G., Scacco, P. und Poech, M. H.: *Fast power cycling test of IGBT modules in traction application*. In: *Proc. Int. Conf. Power Electron. Drive Syst.*, Band 1, Seiten 425–430 vol.1, Mai 1997.
- [126] Wen, H., Xiao, W., Wen, X. und Armstrong, P.: *Analysis and Evaluation of DC-Link Capacitors for High-Power-Density Electric Vehicle Drive Systems*. *IEEE Trans. Veh. Technol.*, 61(7):2950–2964, 2012.
- [127] Bierhoff, M.H. und Fuchs, F.W.: *DC-Link Harmonics of Three-Phase Voltage-Source Converters Influenced by the Pulsewidth-Modulation Strategy - An Analysis*. *IEEE Trans. Ind. Electron.*, 55(5):2085–2092, Mai 2008.

-
- [128] Bülo, T.: *Method zur Evaluation leistungselektronischer Schaltungstopologien für die Anwendung in dezentralen Netzeinspeisern kleiner Leistung*. Dissertation, Universität Kassel, 2012.
- [129] Preis, Volumen und Gewichtsangaben der EZPE Serie von Panasonic: <http://www.mouser.com>, zuletzt abgerufen: 20.02.2015.
- [130] Winkelkemper, M.: *Reduzierung von Zwischenkreiskapazitäten in Frequenzumrichtern für Niederspannungsantriebe*. Dissertation, Technische Universität Berlin, 2005.
- [131] Kolar, J.W. und Round, S.D.: *Analytical calculation of the RMS current stress on the DC-link capacitor of voltage-PWM converter systems*. Proc. IEE, 153(4):535–543, 2006.
- [132] Malesani, L., Rossetto, L., Tenti, P. und Tomasin, P.: *AC/DC/AC PWM converter with reduced energy storage in the DC link*. IEEE Trans. Ind. Appl., 31(2):287–292, März 1995.
- [133] Nguyen, T. D., Patin, N. und Friedrich, G.: *Extended Double Carrier PWM Strategy Dedicated to RMS Current Reduction in DC Link Capacitors of Three-Phase Inverters*. IEEE Trans. Power Electron., 29(1):396–406, Jan. 2014.
- [134] Sommer, C., Merkert, A. und Mertens, A.: *A new control method for minimizing the DC-link capacitor current of HEV inverter systems*. In: *Proc. of IEEE Energy and Conversion Congr. and Exposition*, Seiten 1188–1193, Sept 2014.
- [135] Merkert, A., Krone, T. und Mertens, A.: *Characterization and Scalable Modeling of Power Semiconductors for Optimized Design of Traction Inverters with Si- and SiC-Devices*. IEEE Trans. Power Electron., 29(5):2238–2245, Mai 2014.
- [136] Schweizer, M., Friedli, T. und Kolar, J.W.: *Comparative Evaluation of Advanced Three-Phase Three-Level Inverter/Converter Topologies Against Two-Level Systems*. IEEE Trans. Ind. Electron., 60(12):5515–5527, Dez. 2013.
- [137] Orfanoudakis, G.I., Sharkh, S.M., Yuratich, M.A. und Abusara, M.A.: *Loss comparison of two and three-level inverter topologies*. In: *Proc. IET PEMD*, Seiten 1–6, April 2010.
- [138] Rasilo, P., Salem, A., Abdallah, A., De Belie, F., Dupre, L. und Melkebeek, J.A.: *Effect of Multilevel Inverter Supply on Core Losses in Magnetic Materials and Electrical Machines*. IEEE Trans. Energy Convers., 30(2):736–744, Juni 2015.
- [139] Salem, A., Abdallah, A.A., De Belie, F., Dupre, L. und Melkebeek, J.: *A Comparative Study of the Effect of Different Converter Topologies on the Iron Loss of Nonoriented Electrical Steel*. Magnetics, IEEE Transactions on, 50(11):1–4, Nov 2014.
- [140] De Buck, F. G. G.: *Losses and Parasitic Torques in Electric Motors Subjected to PWM Waveforms*. IEEE Trans. Ind. Appl., IA-15(1):47–53, Jan. 1979.

-
- [141] Rodriguez, J., Bernet, S., Steimer, P.K. und Lizama, I.E.: *A Survey on Neutral-Point-Clamped Inverters*. IEEE Trans. Ind. Electron., 57(7):2219–2230, Juli 2010.
- [142] Tolbert, L.M., Peng, F.Z. und Habetler, T.G.: *Multilevel converters for large electric drives*. IEEE Trans. Ind. Appl., 35(1):36–44, Jan./Feb. 1999.
- [143] Sarrazin, B., Rouger, N., Ferrieux, J.P. und Crebier, J.C.: *Cascaded Inverters for electric vehicles: Towards a better management of traction chain from the battery to the motor?* In: *Proc. IEEE Int. Symp. Ind. Electron.*, Seiten 153–158, Juni 2011.
- [144] Pereda, J. und Dixon, J.: *23-Level Inverter for Electric Vehicles Using a Single Battery Pack and Series Active Filters*. IEEE Trans. Veh. Technol., 61(3):1043–1051, März 2012.
- [145] Baiju, M.R., Mohapatra, K.K., Kanchan, R.S. und Gopakumar, K.: *A dual two-level inverter scheme with common mode voltage elimination for an induction motor drive*. IEEE Trans. Power Electron., 19(3):794–805, Mai 2004.
- [146] Marquardt, R.: *Modular Multilevel Converter topologies with DC-Short circuit current limitation*. In: *Proc. IEEE 8th Int Power Electron. ECCE Asia*, Seiten 1425–1431, Juni 2011.
- [147] Choudhury, A., Pillay, P., Amar, M. und Williamson, S.S.: *Reduced switching loss based DC-bus voltage balancing algorithm for three-level neutral point clamped (NPC) inverter for electric vehicle applications*. In: *Proc. of IEEE Energy and Conversion Congr. and Exposition*, Seiten 3767–3773, Sept. 2014.
- [148] Sun, P., Lai, J. S., Liu, C. und Yu, W.: *A 55-kW Three-Phase Inverter Based on Hybrid-Switch Soft-Switching Modules for High-Temperature Hybrid Electric Vehicle Drive Application*. IEEE Trans. Ind. Appl., 48(3):962–969, Mai 2012.
- [149] Gekeler, M.W.: *Soft switching three level inverter (S3L inverter)*. In: *Proc. 15th Eur. Conf. Power Electron. Appl. (EPE)*, Seiten 1–10, Sept 2013.
- [150] Ehsani, M., Rahman, K.M., Bellar, M.D. und Severinsky, A.J.: *Evaluation of soft switching for EV and HEV motor drives*. IEEE Trans. Ind. Electron., 48(1):82–90, Feb. 2001.
- [151] Clarke, E.: *Circuit Analysis of A-C Power Systems*. Circuit Analysis of A-C Power Systems. J. Wiley & Sons, Incorporated, 1950.
- [152] An, S. L., Sun, X. D., Zhang, Q., Zhong, Y. r. und Ren, B. Y.: *Study on the Novel Generalized Discontinuous SVPWM Strategies for Three-Phase Voltage Source Inverters*. IEEE Trans. Ind. Inf., 9(2):781–789, Mai 2013.
- [153] Kolar, J.W., Ertl, H. und Zach, F.C.: *Influence of the Modulation Method on the Conduction and Switching Losses of a PWM Converter System*. IEEE Trans. Ind. Appl., 27(6):1063–1075, Nov./Dez. 1991.

-
- [154] Hiti, S., Tang, D., Stancu, C. und Ostrom, E.: *Zero vector modulation method for voltage source inverter operating near zero output frequency*. In: *Proc. IEEE Industry Applications Soc. Annu. Meeting*, Band 1, Seite 176, Okt. 2004.
- [155] Nabae, A., Takahashi, I. und Akagi, H.: *A New Neutral-Point-Clamped PWM Inverter*. *IEEE Trans. Ind. Appl.*, IA-17(5):518–523, Sept. 1981.
- [156] Welchko, B.A, Rossiter Correa, M. Beltrao de und Lipo, T.A: *A three-level MOSFET inverter for low-power drives*. *IEEE Trans. Ind. Electron.*, 51(3):669–674, Juni 2004.
- [157] Teichmann, R. und Bernet, S.: *A comparison of three-level converters versus two-level converters for low-voltage drives, traction, and utility applications*. *IEEE Trans. Ind. Appl.*, 41(3):855–865, Mai 2005.
- [158] Jung, J. H., Ku, H. G., Im, W. S. und Kim, J. M.: *A PWM control strategy for low-speed operation of three-level NPC inverter based on bootstrap gate drive circuit*. In: *Proc. IEEE 29th Appl. Power Electron. Conf. Expo.*, Seiten 297–302, March 2014.
- [159] Brueckner, T.: *The Active NPC Converter for Medium-Voltage Drives*. Dissertation, Technische Universitaet Dresden, 2005.
- [160] Wang, F.: *Sine-triangle versus space-vector modulation for three-level PWM voltage-source inverters*. *IEEE Trans. Ind. Appl.*, 38(2):500–506, März 2002.
- [161] Dieckerhoff, S., Bernet, S. und Krug, D.: *Power Loss-Oriented Evaluation of High-Voltage IGBTs and Multilevel Converters in Transformerless Traction Application*. *IEEE Trans. Power Electron.*, 20(6):1328–1336, Nov. 2005.
- [162] Schweizer, M. und Kolar, J.W.: *Design and Implementation of a Highly Efficient Three-Level T-Type Converter for Low-Voltage Applications*. *IEEE Trans. Power Electron.*, 28(2):899–907, Feb. 2013.
- [163] Zhang, L., Sun, K., Huang, L. und Igarashi, S.: *Comparison of RB-IGBT and normal IGBT in T-type three-level inverter*. In: *Proc. 15th Eur. Conf. Power Electron. Appl. (EPE)*, Seiten 1–7, Sept. 2013.
- [164] Choi, U. M., Lee, H. H. und Lee, K. B.: *Simple Neutral-Point Voltage Control for Three-Level Inverters Using a Discontinuous Pulse Width Modulation*. *IEEE Trans. Energy Convers.*, 28(2):434–443, Juni 2013.
- [165] Zhang, X., Boroyevich, D., Burgos, R., Mattavelli, P. und Wang, Fei: *Evaluation of alternative modulation schemes for three-level neutral-point-clamped three-phase inverters*. In: *Proc. of IEEE Energy and Conversion Congr. and Exposition*, Seiten 2131–2138, Sept. 2013.
- [166] Das, S. und Narayanan, G.: *Novel Switching Sequences for a Space-Vector-Modulated Three-Level Inverter*. *IEEE Trans. Ind. Electron.*, 59(3):1477–1487, März 2012.

-
- [167] Das, S. und Narayanan, G.: *Analytical Closed-Form Expressions for Harmonic Distortion Corresponding to Novel Switching Sequences for Neutral-Point-Clamped Inverters*. IEEE Trans. Ind. Electron., 61(9):4485–4497, Sept. 2014.
- [168] Das, S., Narayanan, G. und Pandey, M.: *Space-Vector-Based Hybrid Pulsewidth Modulation Techniques for a Three-Level Inverter*. IEEE Trans. Power Electron., 29(9):4580–4591, Sept. 2014.
- [169] Grandi, G., Loncarski, J. und Dordevic, O.: *Analysis and Comparison of Peak-to-Peak Current Ripple in Two-Level and Multilevel PWM Inverters*. IEEE Trans. Ind. Electron., 62(5):2721–2730, Mai 2015.
- [170] Bendre, A., Krstic, S., Vander Meer, J. und Venkataramanan, G.: *Comparative evaluation of modulation algorithms for neutral-point-clamped converters*. IEEE Trans. Ind. Appl., 41(2):634–643, März 2005.
- [171] Jiao, Y., Lee, F.C. und Lu, S.: *Space Vector Modulation for Three-Level NPC Converter With Neutral Point Voltage Balance and Switching Loss Reduction*. IEEE Trans. Power Electron., 29(10):5579–5591, Okt. 2014.
- [172] Holtz, J., Holtgen, M. und Krah, J.O.: *A Space Vector Modulator for the High-Switching Frequency Control of Three-Level SiC Inverters*. IEEE Trans. Power Electron., 29(5):2618–2626, Mai 2014.
- [173] Brueckner, T. und Holmes, D.G.: *Optimal pulse-width modulation for three-level inverters*. IEEE Trans. Power Electron., 20(1):82–89, Jan. 2005.
- [174] Celanovic, N. und Boroyevich, D.: *A fast space-vector modulation algorithm for multilevel three-phase converters*. IEEE Trans. Ind. Appl., 37(2):637–641, März 2001.
- [175] Seo, J.H., Choi, C. H. und Hyun, D. S.: *A new simplified space-vector PWM method for three-level inverters*. IEEE Trans. Power Electron., 16(4):545–550, Juli 2001.
- [176] Helle, L., Munk-Nielsen, S. und Enjeti, P.: *Generalized discontinuous DC-link balancing modulation strategy for three-level inverters*. In: *Proc. Power Convers.*, Band 2, Seiten 359–366 vol.2, 2002.
- [177] Wu, B.: *High-power converters and AC drives*. John Wiley & Sons, New Jersey, 2006.
- [178] Celanovic, N. und Boroyevich, D.: *A comprehensive study of neutral-point voltage balancing problem in three-level neutral-point-clamped voltage source PWM inverters*. IEEE Trans. Power Electron., 15(2):242–249, März 2000.
- [179] Steinke, J.K.: *Switching frequency optimal PWM control of a three-level inverter*. IEEE Trans. Power Electron., 7(3):487–496, Juli 1992.
- [180] Shen, J., Schroeder, S., Roesner, R. und El-Barbari, S.: *A Comprehensive Study of Neutral-Point Self-Balancing Effect in Neutral-Point-Clamped Three-Level Inverters*. IEEE Trans. Power Electron., 26(11):3084–3095, Nov. 2011.

- [181] Mohzani, Z., McGrath, B.P. und Holmes, D.G.: *The balancing properties of DC link compensation for 3-phase Neutral Point Clamped (NPC) Converter*. In: *IEEE 7th Int. Power Electron. Motion Control Conf. ECCE Asia*, Band 1, Seiten 574–579, 2012.
- [182] Chaturvedi, P., Jain, S. und Agarwal, P.: *Carrier-Based Neutral Point Potential Regulator With Reduced Switching Losses for Three-Level Diode-Clamped Inverter*. *IEEE Trans. Ind. Electron.*, 61(2):613–624, Feb. 2014.
- [183] Busquets-Monge, S., Bordonau, J., Boroyevich, D. und Somavilla, S.: *The nearest three virtual space vector PWM - a modulation for the comprehensive neutral-point balancing in the three-level NPC inverter*. *IEEE Power Electron. Lett.*, 2(1):11–15, März 2004.
- [184] Sprenger, M., Barth, T., Alvarez, R., Tannhaeuser, M. und Bernet, S.: *Experimental verification of direct dead-time Control and DC-link neutral-point balancing of a three level neutral-point-clamped (3L-NPC) VSC*. In: *Proc. of IEEE Energy and Conversion Congr. and Exposition*, Seiten 409–413, 2013.
- [185] Pou, J., Zaragoza, J., Rodriguez, P., Ceballos, S., Sala, V.M., Burgos, R.P. und Boroyevich, D.: *Fast-Processing Modulation Strategy for the Neutral-Point-Clamped Converter With Total Elimination of Low-Frequency Voltage Oscillations in the Neutral Point*. *IEEE Trans. Ind. Electron.*, 54(4):2288–2294, Aug. 2007.
- [186] Song, Q., Liu, W., Yu, Q., Xie, X. und Wang, Z.: *A neutral-point potential balancing algorithm for three-level NPC inverters using analytically injected zero-sequence voltage*. In: *Proc. IEEE 18th Appl. Power Electron. Conf. Expo.*, Band 1, Seiten 228–233 vol.1, Feb. 2003.
- [187] Pou, J., Boroyevich, D. und Pindado, R.: *New feedforward space-vector PWM method to obtain balanced AC output voltages in a three-level neutral-point-clamped converter*. *IEEE Trans. Ind. Electron.*, 49(5):1026–1034, Okt. 2002.
- [188] Kolar, J.W., Ertl, H. und Zach, F.C.: *Calculation of the Passive and Active Component Stress of Three-Phase PWM Converter Systems with High Pulse Rate*. In: *Proc. European Conf. on Power Electr. (EPE)*, Seiten 1303–1311, Aachen, 1989.
- [189] Pevere, A und Petrella, R.: *Discontinuous hybrid modulation technique for three-phase three-level neutral point clamped inverters*. In: *Proc. of IEEE Energy and Conversion Congr. and Exposition*, Seiten 3992–3999, Sept. 2013.
- [190] Choi, U. M., Blaabjerg, F. und Lee, Kyo Beum: *Method to Minimize the Low-Frequency Neutral-Point Voltage Oscillations With Time-Offset Injection for Neutral-Point-Clamped Inverters*. *IEEE Trans. Ind. Appl.*, 51(2):1678–1691, März 2015.
- [191] Tallam, R.M., Naik, R. und Nondahl, T.A.: *A carrier-based PWM scheme for neutral-point voltage balancing in three-level inverters*. *IEEE Trans. Ind. Appl.*, 41(6):1734–1743, Nov. 2005.

-
- [192] Lyu, J., Hu, W., Wu, F., Yao, K. und Wu, J.: *Variable Modulation Offset SPWM Control to Balance the Neutral-Point Voltage for Three-Level Inverters*. IEEE Trans. Power Electron., 30(12):7181–7192, Dez. 2015.
- [193] Zhang, Z., Thomsen, O.C. und Andersen, M.A.E.: *Discontinuous PWM Modulation Strategy With Circuit-Level Decoupling Concept of Three-Level Neutral-Point-Clamped (NPC) Inverter*. IEEE Trans. Ind. Electron., 60(5):1897–1906, Mai 2013.
- [194] Zaragoza, J., Pou, J., Ceballos, S., Robles, E., Ibaez, P. und Villate, J.L.: *A Comprehensive Study of a Hybrid Modulation Technique for the Neutral-Point-Clamped Converter*. IEEE Trans. Ind. Electron., 56(2):294–304, Feb. 2009.
- [195] Zhu, R. W., Wu, X. J., Jiang, X. Y und Dai, P.: *An improved neutral-point-potential balance control strategy for three-level PWM rectifier*. In: *Proc. Asia Pacific Conf. Postgrad. Res. Microelectron Electron.*, Seiten 1–4, Sept. 2010.
- [196] Busquets-Monge, S., Ortega, J.D., Bordonau, J., Beristain, J.A und Rocabert, J.: *Closed-Loop Control of a Three-Phase Neutral-Point-Clamped Inverter Using an Optimized Virtual-Vector-Based Pulsewidth Modulation*. IEEE Trans. Ind. Electron., 55(5):2061–2071, Mai 2008.
- [197] Gupta, A.K. und Khambadkone, A.M.: *A Simple Space Vector PWM Scheme to Operate a Three-Level NPC Inverter at High Modulation Index Including Overmodulation Region, With Neutral Point Balancing*. IEEE Trans. Ind. Appl., 43(3):751–760, Mai 2007.
- [198] Lewicki, A., Krzeminski, Z. und Abu-Rub, H.: *Space-Vector Pulsewidth Modulation for Three-Level NPC Converter With the Neutral Point Voltage Control*. IEEE Trans. Ind. Electron., 58(11):5076–5086, Nov. 2011.
- [199] Orfanoudakis, G.I., Yuratich, M.A. und Sharkh, S.M.: *Hybrid Modulation Strategies for Eliminating Low-Frequency Neutral-Point Voltage Oscillations in the Neutral-Point-Clamped Converter*. IEEE Trans. Power Electron., 28(8):3653–3658, Aug. 2013.
- [200] Xia, C., Shao, H., Zhang, Y. und He, X.: *Adjustable Proportional Hybrid SVPWM Strategy for Neutral-Point-Clamped Three-Level Inverters*. IEEE Trans. Ind. Electron., 60(10):4234–4242, Okt. 2013.
- [201] Maheshwari, R., Munk-Nielsen, S. und Busquets-Monge, S.: *Design of Neutral-Point Voltage Controller of a Three-Level NPC Inverter With Small DC-Link Capacitors*. IEEE Trans. Ind. Electron., 60(5):1861–1871, Mai 2013.
- [202] Biela, J., Schweizer, M., Waffler, S. und Kolar, J.W.: *SiC versus Si - Evaluation of Potentials for Performance Improvement of Inverter and DC - DC Converter Systems by SiC Power Semiconductors*. IEEE Trans. Ind. Electron., 58(7):2872 –2882, Juli 2011.

-
- [203] Alemi, P. und Lee, D. C.: *Power loss comparison in two- and three-level PWM converters*. In: *Proc. 8th Int. Conf. Power Electron. ECCE Asia*, Seiten 1452–1457, Mai 2011.
- [204] Friedli, T.: *Comparative Evaluation of Three-Phase Si and SiC AC-AC Converter Systems*. Dissertation, ETH Zürich, 2010.
- [205] Mohr, M. und Fuchs, F.W.: *Comparison of three phase current source inverters and voltage source inverters linked with DC to DC boost converters for fuel cell generation systems*. In: *Proc. Eur. Conf. Power Electron. Appl.*, Seiten 1–10, 2005.
- [206] Brueske, S., Benkendorff, B. und Fuchs, F.W.: *Analysis of the Power Semiconductor Design Rating for Three-level Neutral-Point-Clamped Inverter based on Datasheet Parameters*. In: *Proc. 17th Eur. Conf. Power Electron. Appl. (EPE)*, Seiten 1–10, Aug. 2015.
- [207] Norma LEM GmbH, A-2351 Wr. Neudorf, Palmerstraße 2, Österreich: *Wide Band Power Analyzer D6000 - Gebrauchsanweisung*, 5d Auflage.

10 Anhang

10.1 Definition des THD-Wertes

Für die Bewertung bzw. den Vergleich der Verzerrung am Ausgang des Wechselrichters können unterschiedliche Vergleichskriterien verwendet werden, die selbst miteinander verknüpft sind. Das gängigste Vergleichskriterium ist der THD-Wert, dessen Berechnung in Gl.10.1 angegeben ist, wobei \tilde{X}_1 der Effektivwert der Grundschwingung und \tilde{X}_i der Effektivwert der i -ten Harmonischen ist. Für die Untersuchungen in dieser Arbeit werden die Harmonischen bis zu 100kHz berücksichtigt.

$$THD = \frac{\sqrt{\sum_{i=2}^n \tilde{X}_i^2}}{\tilde{X}_1} \quad (10.1)$$

10.2 Bezogene Größen

Es ist gebräuchlich, für die Analyse von Wechselrichtersystemen bezogene Kenngrößen zu verwenden [177]. Unter der Annahme einer symmetrischen dreiphasigen Last mit der Basischeinleistung S_B und der Basisspannung $U_b = U_{LL,N}$ wird der Basisstrom nach Gl. 10.2 berechnet.

$$I_b = \frac{S_R}{\sqrt{3}U_b} \quad (10.2)$$

Die Basisimpedanz und die Basiskreisfrequenz ergeben sich nach Gl. 10.3 bzw. Gl. 10.4. Die Frequenz f_N ist die elektrische Frequenz im Nennbetriebspunkt der Maschine.

$$Z_b = \frac{U_b}{I_b} \quad (10.3)$$

$$\omega_b = 2\pi f_N \quad (10.4)$$

Die Basisinduktivität und die Basiskapazität des Wechselrichters werden dann nach Gl. 10.5 bzw. 10.6 berechnet.

$$L_b = \frac{Z_b}{\omega_b} \quad (10.5)$$

$$C_b = \frac{1}{\omega_b Z_b} \quad (10.6)$$

Für ein Wechselrichter mit einer Zwischenkreisspannung von 750 V, einer Maschinennennleistung von $P_N = 20\text{kW}$, einem Verschiebungsfaktor von $\cos \varphi = 0,9$ und einer Nennfrequenz von $f_N = 300\text{Hz}$ ergeben sich die in Tab. 10.1 angegebenen Basisgrößen. Hierbei wird die Nennspannung nach Gl. 10.7 berechnet.

$$U_{LL,N} = \sqrt{\frac{3}{2}} \cdot \frac{U_{dc}}{2} \quad (10.7)$$

Tab. 10.1: Bezogene Größen des auszulegenden Wechselrichters

Messmittel	Variable	Wert
Basisscheinleistung	S_B	22,2kVA
Basisleistungsfaktor	$\cos \varphi_B$	0,9
Basiswirkleistung	P_B	20kW
Basisspannung	U_b	459 V
Basisstrom	I_b	27,92 A
Basisimpedanz	Z_b	16,43 Ω
Basiskreisfrequenz	ω_b	$2\pi \cdot 300$ Hz
Basisinduktivität	L_b	8,71 mH
Basiskapazität	C_b	32,23 μ F

10.3 Verwendetes Messequipment

Tab. 10.2: Übersicht über die für die Untersuchung der NP-Balancierung verwendeten Messmittel

Messmittel	Gerätebezeichnung
Oszilloskop	Tektronix DPO 4054, 4-Kanal 500 MHz 2,5 GS/s, Vertikale Auflösung - 8 Bit (11 Bit mit Hi-Res)
Stromzange	Fluke i200s Wechselstromzange
Spannungsdifferenzastköpfe	1. Tektronix P5200 Differenzastkopf, 200 MHz, 1000 V für Messung u_{aNP} 2. Tektronix P5205 Differenzastkopf, 200 MHz, 1000 V für Messung u_{C1} und u_{C2}

10.4 Interpolierte Daten der 1200 V-Bauelemente

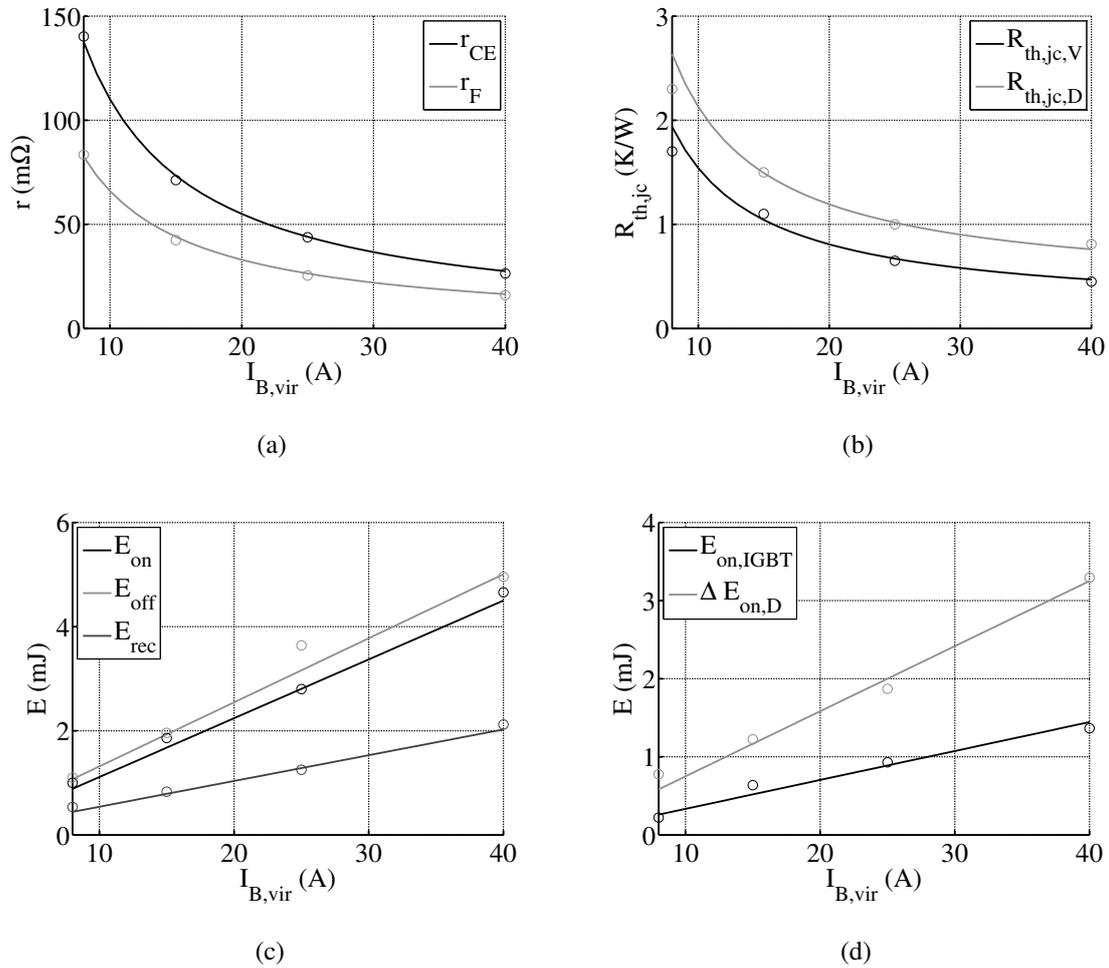


Abb. 10.1: Erwärmungskenngrößen der 1200 V-LHL-Serie von Infineon über Nennstrom, $T_j = 125^\circ\text{C}$ (Symbol: Datenblattwert, dazwischen Interpolation) (a) differentielle Widerstände (b) Wärmeübergangswiderstände zwischen Junction und Case (c) Schaltverlustenergien (d) Aufteilung der Einschaltverlustenergien des IGBTs in einen IGBT-verlustabhängigen Teil und einen diodenverlustabhängigen Teil

10.5 Verwendete Leistungshalbleiter für die simulative Untersuchung

Tab. 10.3: Verwendete LHL für die simulative Untersuchung des Wirkungsgrades für den 2-Level-VSI mit $R_{th,heat} = 0,072 \text{ K/W}$ und $T_{h,max} \approx 100^\circ\text{C}$ für $f_p = 10 \text{ kHz}$ sowie $R_{th,heat} = 0,021 \text{ K/W}$ und $T_{h,max} \approx 85^\circ\text{C}$ für $f_p = 20 \text{ kHz}$ (zwei IGBTs und zwei Dioden parallel geschaltet)

	$f_p = 10 \text{ kHz}$		$f_p = 20 \text{ kHz}$	
	$I_{B,vir}$	$I_{B,sim}$	$I_{B,vir}$	$I_{B,sim}$
V_{x1}	65,2 A	2 · 40 A	77,4 A	2 · 40 A
D_{x1}	30,6 A	2 · 25 A	25,2 A	2 · 15 A
	$\frac{P_{B,WR}}{P_N}$	$\frac{P_{B,WR}}{P_N}$	$\frac{P_{B,WR}}{P_N}$	$\frac{P_{B,WR}}{P_N}$
	29,0	37,8	32,4	34,2

Tab. 10.4: Verwendete LHL für die simulative Untersuchung des Wirkungsgrades der 3-Level-Wechselrichter mit $R_{th,heat} = 0,09 \text{ K/W}$ und $T_{h,max} \approx 100^\circ\text{C}$ für $f_p = 10 \text{ kHz}$ sowie $R_{th,heat} = 0,04 \text{ K/W}$ und $T_{h,max} \approx 85^\circ\text{C}$ für $f_p = 20 \text{ kHz}$

	$f_p = 10 \text{ kHz}$ und $0,09 \text{ K/W}$				20 kHz und $0,04 \text{ K/W}$			
	NPC		T-Type		NPC		T-Type	
	$I_{B,vir}$	$I_{B,sim}$	$I_{B,vir}$	$I_{B,sim}$	$I_{B,vir}$	$I_{B,sim}$	$I_{B,vir}$	$I_{B,sim}$
V_{x1}	28,4 A	30 A	34,4 A	40 A	22,9 A	30 A	39,8 A	40 A
V_{x2}	32,7 A	50 A	44,6 A	50 A	27,2 A	30 A	41,3 A	50 A
D_{x1}	28,1 A	30 A	26,7 A	40 A	21,3 A	30 A	24,6 A	25 A
D_{x2}	25,1 A	30 A	40,1 A	50 A	18,4 A	20 A	28,6 A	30 A
D_{x5}	35,6 A	50 A	-	-	24,2 A	30 A	-	-
	$\frac{P_{B,WR}}{P_N}$	$\frac{P_{B,WR}}{P_N}$	$\frac{P_{B,WR}}{P_N}$	$\frac{P_{B,WR}}{P_N}$	$\frac{P_{B,WR}}{P_N}$	$\frac{P_{B,WR}}{P_N}$	$\frac{P_{B,WR}}{P_N}$	$\frac{P_{B,WR}}{P_N}$
	19,0	24,3	28,8	35,1	14,8	18,0	28,8	30,6

Eigene Veröffentlichungen

S. Brueske und Fuchs, F.W.: *Active Gate Control Methods for the Turn-On of High-Voltage Power MOSFETs in Hard Switching Applications*. In: PCIM 2013, Nürnberg

S. Brueske und Fuchs, F.W.: *Comparison of Topologies for the Main Inverter of an Electric Vehicle*. In: PCIM 2014, Nürnberg

Brueske, S. und Fuchs, F.W.: *Efficiency Optimisation of a Neutral Point Clamped Inverter for Electric Vehicles by Means of a Variable DC Input Voltage and Different Power Semiconductors*. 16th European Conference on Power Electronics and Applications (EPE), 2014, Lappeenranta

Brueske, S. und Fuchs, F.W.: *Analysis of the Switching Behaviour of 650 V GaN Semiconductors and Design of a Two-Step Gate Voltage Driver*. In: PCIM 2015, Nürnberg

Brueske, S. und Fuchs, F.W.: *PWM Modulation for a Three-Level Inverter with Neutral-Point Balancing for a Permanent Magnet Synchronous Machine*. 17th European Conference on Power Electronics and Applications (EPE), 2015, Genf

Brueske, S., Benkendorr, B. und Fuchs, F.W.: *Analysis of the Power Semiconductor Design Rating for Three-level Neutral-Point-Clamped Inverter based on Datasheet Parameters*. 17th European Conference on Power Electronics and Applications (EPE), 2015, Genf

Brueske, S., Benkendorr, B., Kulpe, R. und Fuchs, F.W.: *Comparison of the Power Semiconductor Design Rating of Different Inverter Topologies for the Drive Inverter of Electric Vehicles*. Energy Conversion Congress and Exposition (ECCE), 2015, Montreal

Lebenslauf

Name: Stephan Brüske

Geburtsdatum: 24.06.1985

Geburtsort: Kiel

Staatsangehörigkeit: deutsch

Familienstand: verheiratet

Schulbildung: Abitur, Humboldtschule, Kiel, 2005

Studium: 10/2006 - 12/2011
Studium des Wirtschaftsingenieurwesens Elektro- und Informationstechnik an der Technischen Fakultät der Christian-Albrechts-Universität zu Kiel

Berufstätigkeit: 01/2012 - 12/2015
wissenschaftlicher Mitarbeiter am Lehrstuhl für Leistungselektronik der Christian-Albrechts-Universität zu Kiel