

Integrierte Mikrospulen für leistungselektronische Anwendungen

Dissertation
zur Erlangung des akademischen Grades
eines Doktors der Ingenieurwissenschaften (Dr.-Ing.)
an der Christian-Albrechts-Universität zu Kiel



in Zusammenarbeit mit dem



vorgelegt von

Malte Päsler

aus
Cuxhaven

27. Mai 2024

Doktorvater: Prof. Dr.-Ing. Holger Kapels
Zweitprüfer: Prof. Dr. rer. nat. Thomas Ebel
Disputationstermin: 15.05.2024

Erklärung

Ich erkläre an Eides statt, dass ich die Doktorarbeit zum Thema:

Integrierte Mikrospulen für leistungselektronische Anwendungen

selbständig und ohne Hilfe angefertigt habe und dass ich alle von anderen Autoren wörtlich übernommenen Stellen, wie auch die sich an die Gedankengänge anderer Autoren eng anlehnenden Ausführungen meiner Arbeit besonders gekennzeichnet und die entsprechenden Quellen angegeben habe.

Die Arbeit ist weder ganz noch zum Teil an einer anderen Stelle im Rahmen eines Prüfungsverfahrens vorgelegt bzw. veröffentlicht worden und befindet sich derzeit auch nicht in dem Prozess einer Veröffentlichung.

Mir ist bisher kein akademischer Grad entzogen worden.

Die Arbeit ist unter Einhaltung der Regeln guter wissenschaftlicher Praxis der Deutschen Forschungsgemeinschaft entstanden.

Mir ist bekannt, dass eine unter Anleitung entstandene Doktorarbeit eine Prüfungsleistung darstellt und ohne schriftliches Einverständnis des betreuenden Hochschullehrers weder kommerziell genutzt noch Dritten zugänglich gemacht werden darf.

Hamburg, den 27. Mai 2024



Malte Päsler
Haubachstraße 35
22765 Hamburg

Inhaltsverzeichnis

Erklärung	I
Inhaltsverzeichnis	II
Abstract	III
Verwendete Formelzeichen und Abkürzungen	V
1. Einleitung	1
1.1 Motivation und Einordnung des Einsatzbereichs	1
1.2 Inhalt dieser Arbeit	2
1.3 Stand der Technik	4
2. Herstellung integrierter Mikrospulen mit weichmagnetischem Pulverkern	17
2.1 Herstellungsprozess des Spulenkerns in Silizium	19
2.2 REM-Analyse des Kernmaterials und Bestimmung des Füllfaktors	22
3. Charakterisierung der agglomerierten weichmagnetischen Pulverkerne	27
3.1 Charakterisierung mittels Vibrating Sample Magnetometer	29
3.2 Bestimmung der Kernverluste	34
4. Entwicklung der Mikrospulen	42
4.1 Spulendesigns	42
4.2 Aufbau und Messverfahren mittels Impedanzanalyser	44
4.3 Analyse der UDC-Mikrospulen	45
4.4 Entwicklung der FEM-Simulationsmodelle	51
4.5 Herstellung der PCB-integrierten Mikrospulen	67
4.6 Messergebnisse der PCB-Spulen	72
4.7 Messergebnisse der VARIA-Mikrospulen	75
5. Entwicklung eines 20-30 MHz Wandlers mit Mikrospule	76
5.1 Topologie und Konzept	76
5.2 Design	78
5.3 Inbetriebnahme des Aufbaus	85
5.4 Messergebnisse des Spannungswandlers	86
6. Aktive Kühlung von integrierten Mikrospulen	91
6.1 Aufbau	91
6.2 Simulationsmodell und erwartete Ergebnisse	92
6.3 Experimentelle Ergebnisse	100
6.4 Fazit	105
7. Schaltungstechnische Integration von Mikrospulen	107
7.1 Potentiale und Herausforderungen	107
7.2 Monolithische Integration im Halbleiter	109
7.3 Vergleich und Bewertung der unterschiedlichen Mikrospulen-Konzepte	111
7.4 Entwicklung eines DC/DC Wandlers mit integrierter Mikrospule	113
8. Zusammenfassung	118
8.1 Zusammenfassung der Arbeit	118
8.2 Fazit	119
8.3 Ausblick	120
9. Literaturverzeichnis	121
10. Abbildungsverzeichnis	126
11. Tabellenverzeichnis	129
12. Anhang	130
Lebenslauf	151
Veröffentlichungen und Patente	152

Deutsche Version

Die Entwicklung von immer kleineren und effizienteren Spannungswandlern ist mit großen Herausforderungen verbunden und steht im Fokus bei Anwendungen wie Smarthomes, Internet-of-Things, Laptops, Smartphones und vielen weiteren Einsatzbereichen. Zu Grunde liegt ein schnell schaltender Spannungswandler, welcher durch den Einsatz moderner Halbleitermaterialien wie Siliziumkarbid bzw. Galliumnitrid für aktive Bauteile Frequenzen im MHz-Bereich ermöglicht. Da die passiven Bauteile in einem Spannungswandler meist einen Großteil des Bauraums in Anspruch nehmen, ist eine Erhöhung der Schaltfrequenz von großem Vorteil, da somit kleinere Induktivitäten und Kapazitäten eingesetzt werden können. Durch die erreichten Schaltfrequenzen und Größenordnung für Induktivitäten sind integrierte Mikrospulen auf MEMS Level ein realistisches Szenario. Dieses Feld bietet eine Vielzahl an Möglichkeiten und potentiellen Vorteilen. Naheliegend ist eine gemeinsame monolithische Herstellung von aktiven und passiven Bauteilen auf demselben Substrat. Dadurch werden sowohl elektrische als auch thermische Verbesserungen zu erzielen sein. Zusätzlich können automatisierte Herstellungsprozesse generiert werden und mit dem Spannungswandler in einem Chip kann auf diskrete Bauteile verzichtet werden, was wiederum Vorteile bei der Zuverlässigkeit mit sich bringen sollte.

Die Integration von weichmagnetischen Pulverkernen bei Mikrospulen auf PCB- und Silizium-Level ist noch ein neues Feld. Durch die PowderMEMS Technologie des Fraunhofer ISIT wird eine Methode eingesetzt, welche speziell für Spulen in hochfrequenten Spannungswandlern vielversprechend scheint. Schon bei der Auswahl der Pulvers als auch des Substrats sind eine Reihe von Materialien möglich. Durch den Prozess der Atomlagenabscheidung (ALD) entsteht eine dünne Oxidschicht um jedes Partikel, wobei das Pulver zu einer soliden porösen Struktur zusammenwächst. Der Prozess kann bei Temperaturen unter 100 °C durchgeführt werden und gleichzeitig bieten die hergestellten Mikrospulen eine hohe Temperaturstabilität und somit einen Einsatzbereich für Spezialanwendungen bis zu 400 °C. Auch einer komplexen Prozesskette während der Herstellung unterliegen wenig Einschränkungen, da die Wafer nach dem Einbringen der Pulverkerne noch back-end-of-line kompatibel sind und im Reinraum weiterbearbeitet werden können.

Die hergestellten Kerne und Mikrospulen werden durch eine Reihe optischer, elektrischer und thermischer Untersuchungen charakterisiert und verglichen. Zusätzlich wird die Entwicklung eines DC/DC Wandlers mit einer Schaltfrequenz von 20-30 MHz gezeigt und dessen Betrieb mit den hergestellten Mikrospulen nachgewiesen.

Die Temperatur spielt eine wesentliche Rolle bei der Integration von Bauteilen und gleichzeitiger Erhöhung der Leistungsdichte. Aus diesem Grunde wird eine aktive Luft- und Flüssigkeitskühlung durch den porösen Spulenkern entwickelt und bestätigt. Die Temperaturunterschiede von der Mikrospule mit und ohne Flüssigkeitskühlung im Betrieb des DC/DC Wandlers sind signifikant. Des Weiteren profitieren auch die umliegenden Bauteile von der aktiven Kühlung, so dass eine Erhöhung der Leistung des gesamten Wandlers möglich ist.

Die Untersuchungen der Mikrospulen und Entwicklung neuer Spulendesigns wird auf magnetischer und thermischer Ebene durch FEM-Simulationen begleitet und ist somit ein ziel führendes Tool bei der Optimierung von Prototypen.

Abschließend wird die schaltungstechnische Integration einer Mikrospule durch einen DC/DC Wandler mit in dem PCB-integrierter Mikrospule aufgezeigt.

English version

The transition to smaller and more efficient power supplies in applications like smart homes, internet-of-things, laptops, smartphones and so on, comes along with several challenges. Due to wide bandgap devices like silicon carbide or gallium nitride, modern transistors are able to reach switching frequencies in MHz range with reasonable power losses. On the basis of higher switching frequencies, smaller inductances can be used in a converter, leading to a significant reduction of their bulky volume. Therefore, MEMS fabrication technologies come into play for inductor designs opening up a variety of possibilities and advantages. Especially, a monolithic integration of active and passive components on the same substrate is quite promising to boost the electrical as well as thermal properties. Additionally, automated building processes could be set up to produce a power supply on a chip, which might bring more reliability instead of assembling these converters by discrete components.

The integration of magnetic powder cores for micro-inductors on silicon or PCB level is still a challenging topic. Due to PowderMEMS technology from Fraunhofer ISIT, a promising method is applied for the development and integration of micro-inductors in fast-switching power converters. This technology offers a wide variety of substrates and powders to use. Based on atomic layer deposition (ALD), all magnetic particles are covered by thin oxide layer leading to a solid porous structure. The process can be executed at temperatures below 100 °C but on the other hand these agglomerated powder cores can be exposed to high temperatures without degradation making them also interesting for special application in up to 400 °C. Another advantage is the back-end-of-line compatibility of the process, which allows the wafers to enter the cleanroom again after integration of the magnetic powder core. This offers a wide range for the process chain of fully integrated converters.

The produced samples of magnetic cores and micro-inductors are investigated by a row of optical, electrical and thermal tests and are compared to each other. Furthermore, the development of a DC/DC converter with a switching frequency of 20-30 MHz is presented and its operation with the produced micro-inductors is proven.

The temperature of a component is a key factor while integration and the increase of the power density come into play. Therefore, an active air and liquid cooling through the porous powder core is developed and confirmed. The liquid cooling performance is proven quite significant in an operating DC/DC converter. Additionally, all surrounding components take benefits of this cooling system allowing a higher power level for the whole converter.

In parallel to the investigations of the produced micro-inductors, FEM simulation models are generated for magnetic and thermal studies. Based on these models, new designs are developed straight forward to improve the optimization of prototypes.

Finally, the realization of a DC/DC converter on PCB level with an integrated micro-inductor proves the operation and potential of this technology regarding integrated fast-switching power converters.

Verwendete Formelzeichen und Abkürzungen

Allgemeine Schreibweisen

Allgemeine Variablendarstellung

$u(t), u$	Zeitlicher Augenblickswert
\hat{u}	Scheitelwert, Spitzenwert
\bar{u}	Durchschnittswert
U	Effektivwert
ΔU	Differenz
\vec{U}	Vektor

Tiefgestellte Indizes

AC	Wechselgrößen betreffend
C	Kondensator
DC	Gleichgrößen betreffend
K	Durchströmter Körper
Kern	Spulenkern
Ku	Kupfer
L	Spule
m	gemittelt
min	Minimalwert
max	Maximalwert
sat	Sättigung
in	Einganggröße
out	Ausgangsgröße
V	Verluste

Spezielle Formelzeichen

A	Fläche
b	Breite
B	Magnetische Flussdichte
C	Kapazität
d_a	Außendurchmesser
d_i	Innendurchmesser
d_{50}	Durchmesser des mittleren Partikels in einer Pulverschüttung
\vec{D}	Elektrische Flussdichte
D	Tastgrad
δ	Eindringtiefe im Leiter (Skin-Effekt)
E	Elektrische Feldstärke
ε	Porösität
η	Wirkungsgrad

η_{Fluid}	Dynamische Viskosität
f	Frequenz
f_{sw}	Schaltfrequenz des Wandlers
F	Füllfaktor
h	Höhe des Kerns
\hat{h}	Spitzenwert des dreieckförmigen Stroms
H	Magnetische Feldstärke
I, i	Strom
J	Magnetische Polarisierung
k	Durchlässigkeitsbeiwert
K	Permeabilität
l	Länge
L	Induktivität
m	Magnetisches Moment
M	Magnetisierung
μ	(Absolute) Permeabilität
μ_0	Magnetische Feldkonstante bzw. magnetische Permeabilität des Vakuums
μ_d	Differentielle Permeabilität
μ_r	Relative Permeabilität
N	Windungszahl
ν	die kinematische Viskosität
ϕ	Magnetischer Fluss
P	Leistung
R	Widerstand
Re	Reynoldzahl
ρ	Dichte, spezifischer Widerstand
σ	Elektrische Leitfähigkeit
t	Zeit
T	Periodendauer, Temperatur
T_L	Spulentemperatur
T_T	Transistortemperatur
T_{on}	Einschaltdauer
U, u	Spannung
v	Geschwindigkeit
V	Volumen
V_0	Hohlraum
ω	Kreisfrequenz bzw. Winkelgeschwindigkeit
Z	Impedanz

Abkürzungen

ALD	Atomlagenabscheidung (eng.: atomic layer deposition)
BEOL	Zweiter Teil der IC Fertigung (eng.: Back-End-of-Line)
CAD	Rechnerunterstütztes Konstruieren (eng.: computer aided design)
CCM	Kontinuierlicher Betrieb (eng.: conductive current mode)
CMOS	Halbleiterbauelemente aus p- und n-Kanal MOSFETs auf einem Substrat (eng.: Complementary metal-oxide-semiconductor)

CT	Computer-Tomographie
DRIE	Reaktives Ionentiefenätzen (eng.: deep reactive ion etching)
EMV	Elektromagnetische Verträglichkeit
FEM	Finite-Elemente-Methode
FET	Feldeffekttransistor
FIB	Fokussierter Ionenstrahl (eng.: Focused-Ion-Beam)
FR4	Leiterplattenmaterial aus Epoxidharz und Glasfasergewebe
GaN	Galliumnitrid
HEMT	Transistor mit hoher Elektronenbeweglichkeit (eng.: high-electron-mobility transistor)
IC	Integrierter Schaltkreis (eng.: integrated circuit)
IoT	Internet der Dinge (eng.: Internet of Things)
LDO	Linearer DC-Spannungsregler (eng.: low-dropout)
LED	Leuchtdiode (eng.: light-emitting diode)
MOSFET	Metall-Oxid-Halbleiter-Feldeffekttransistor (eng.: Metal Oxide Semiconductor Field-Effect Transistor)
MEMS	Mikrosystem (eng.: Micro-Electro-Mechanical System)
MLCC	Vielschichtkondensator (eng.: Multilayer Ceramic Capacitor)
PCB	Leiterplatte (eng.: printed circuit board)
PECVD	Plasmaunterstützte chemische Gasphasenabscheidung (eng.: plasma-enhanced chemical vapour deposition)
PDMS	Polydimethylsiloxan
PO	Pareto-optimal
PVD	Physikalische Gasphasenabscheidung (eng.: physical vapour deposition)
PWM	Pulsweitenmodulation
QFN	Gehäuseform ohne Anschlussdrähte (eng.: Quad Flat No Leads Package)
REM	Rasterelektronenmikroskop
SMD	Oberflächenmontiertes Bauelement (eng.: surface-mounted device)
THT	Durchsteckmontage (eng.: through-hole technology)
TSV	Silizium-Durchkontaktierung (eng.: Through-Silicon-Via)
VCC	Versorgungsspannung (eng.: voltage at common collector)
VSM	Vibrating Sample Magnetometer
ZVS	Spannungsloses Schalten (eng.: zero-voltage switching)

1. Einleitung

1.1 Motivation und Einordnung des Einsatzbereichs

Die Miniaturisierung von passiven Bauteilen gewinnt immer mehr an Bedeutung, um die Leistungsdichte von Netzteilen zu erhöhen. Gleichzeitig wird die Nachfrage nach kleineren Netzteilen in Anwendungen, wie Internet of Things (IoT), Smartphones, smart homes usw., immer größer. Ermöglicht wird dieser Trend durch schnell schaltende aktive Bauelemente aus Siliziumkarbid oder Galliumnitrid, welche akzeptable Verluste bei Schaltfrequenzen im MHz-Bereich mit sich bringen [1]. Für Frequenzen im Bereich von 10-50 MHz sind in typischen DC/DC Wandlern Induktivitäten von 200 nH und weniger ausreichend [2, 3]. Um Induktivitäten dieser Größenordnung herzustellen, kommen auch MEMS Prozesse in Betracht [4]. Somit ist die Vision von einem Netzteil in einem Gehäuse (eng.: power supply in a package) [5] oder einem Netzteil in einem Chip (eng.: power supply on a chip) [6] nahe der Realisierbarkeit, wenn Spulen in Silizium integriert werden können. Für die Integration von weichmagnetischen Kernen in Silizium zur Herstellung von Spulen sind bereits einige Untersuchungen gemacht und unterschiedliche Prototypen aufgebaut worden. Im Abschnitt 1.3 werden diese Veröffentlichungen diskutiert und kommerziell verfügbare Spulen und DC/DC Wandler untersucht. Bei den Spulen wird unterschieden zwischen sog. Spiral-Spulen auf der Oberfläche und 3D-Spulen, die zusätzlich das Substrat durchdringen. Des Weiteren werden neben den Spulen mit Kern auch noch separat Luftspulen betrachtet.

Ein wichtiger Aspekt von der Integration der Spulen in einem gemeinsamen Substrat mit aktiven Bauelementen und auch weiteren Bauteilen ist der Vorteil hinsichtlich der Verringerung von parasitären Größen durch direkten Anschluss. Zusätzlich ist eine bessere thermische Anbindung und eine gemeinsame Kühlung der unterschiedlichen Bauelemente möglich.

Durch die PowderMEMS Technologie des Fraunhofer ISIT [7] ist es möglich weichmagnetische Partikel durch Atomlagenabscheidung (ALD) zu verfestigen, wobei die Partikel durch eine Oxid-Schicht verbunden und fixiert werden. Damit besteht zwischen den angrenzenden Partikeln nur punktueller Kontakt, was diese Technologie speziell für Spulenkern bei hochfrequenten Anwendungen interessant macht, wenn in anderen Kernen die Wirbelströme zu großen Verlusten führen. Ein weiterer Vorteil liegt in der hohen Temperaturstabilität, welche z.B. bei Polymer gebunden Kernen sehr limitiert ist. Zusätzlich besteht die Möglichkeit die Zwischenräume des porösen Kerns mit einem kühlenden Fluid zu durchströmen, um die Spule aber auch die angrenzenden Bauelemente aktiv zu kühlen und somit höhere Leistungsdichten zu realisieren.

Speziell durch den Einsatz von FEM-Simulationen besteht die Chance den Entwicklungsprozess neuer Designs basierend auf Messergebnissen zu beschleunigen. Der Aufbau komplexer Prototypen kann somit zielgerichtet den geforderten Parametern und Anforderungen angenähert werden. Des Weiteren können komplexe Zusammenhänge zwischen elektrischen, magnetischen und thermischen Eigenschaften kombiniert, voneinander abhängig betrachtet und optimiert werden.

Um die entwickelten Spulen und Prototypen in realitätsnahen Anwendungen zu testen, ist die Entwicklung eines Spannungswandlers mit state-of-the-art Komponenten, wie modernen Treiber ICs und GaN Chips für Frequenzen bis zu 50 MHz notwendig, da kaum entsprechende Lösungen existieren. Die Auswirkungen für die passiven Bauelemente durch die moderner werdenden Schaltnetzteilen mit steigenden Schaltfrequenzen ist sehr eindrucksvoll in

Abbildung 1.1 abgebildet. Für steigende Frequenzen, auf der X-Achse dargestellt, werden die Volumina der Bauteile immer kleiner. In dieser exemplarischen Abbildung sind Schaltfrequenzen von 100 kHz bis ca. 50 MHz aufgetragen, während die Bauteile im zweistelligen MHz-Bereich ausschließlich auf MEMS-Ebene hergestellt werden. Zu den integrierten Spulen auf der rechten Seite folgen weitere Details in Kapitel 1.3 bei der Recherche aktueller Veröffentlichungen. Bei den Induktivitäten für geringere Frequenzen ist das große Volumen ein Nachteil, während bei den kleineren Spulen für hohe Frequenzen die hohe Temperatur eine Herausforderung darstellt. Zusätzlich führt die Entwicklung zu den hohen Frequenzen zu komplett neuen Herstellungsverfahren. Aus den herkömmlichen mechanischen Bauteilen werden MEMS Bauteile mit völlig anderen Prozessen und Rahmenbedingungen zur Herstellung.

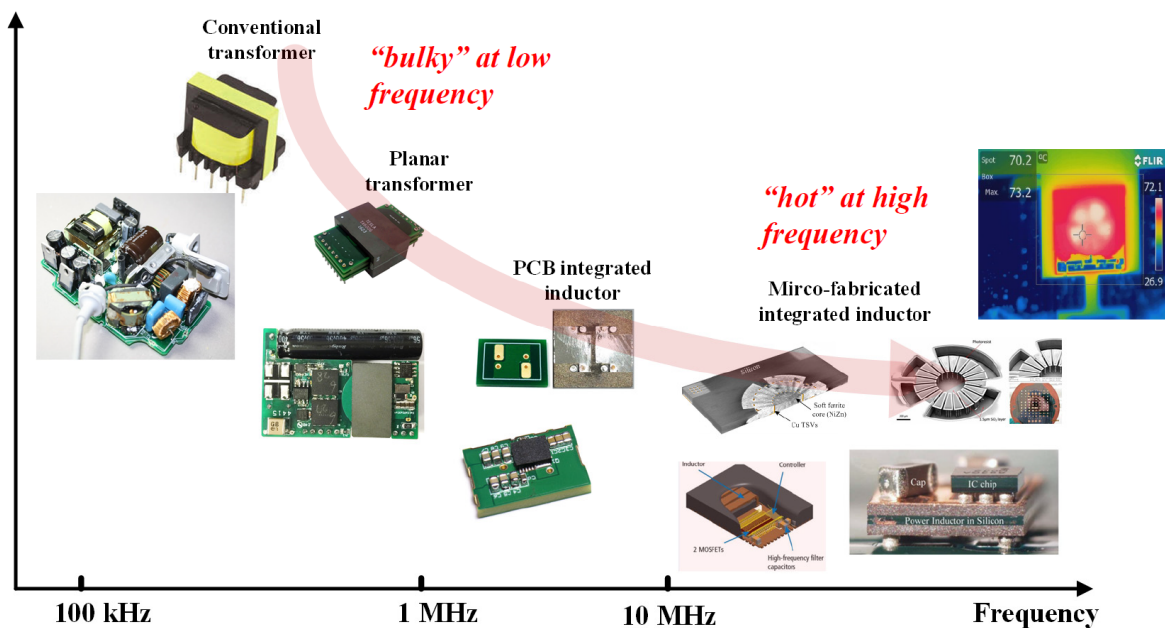


Abb. 1.1: Entwicklung passiver Bauteile aufgrund steigender Schaltfrequenzen [8]

1.2 Inhalt dieser Arbeit

Im Rahmen dieser Arbeit wird untersucht, ob die PowderMEMS Technologie gewinnbringend für die Herstellung von Mikrospulen und Integrationslösungen in Spannungswandlern eingesetzt werden kann. Zuvor war diese Technologie größtenteils für hartmagnetische Pulver verwendet worden. Somit handelt diese Arbeit von grundlegenden Pulver-, Prozess- und Charakterisierungs-Fragestellungen bis hin zur Entwicklung integrierter Spannungswandler über Bewertungen der Vor- und Nachteile der prozessierten Mikrospulen und dessen präferierten Einsatzbereiche.

Diese Arbeit beginnt im folgenden Abschnitt mit einer Untersuchung zum Stand der Technik von Mikrospulen hinsichtlich der Konzepte, Herstellung, Einsatzbereiche und Parameter. Dazu werden eine Reihe von Veröffentlichungen analysiert und in Rubriken gruppiert mit den wesentlichen Inhalten zusammengefasst. Neben der wissenschaftlichen Seite werden drei kommerzielle Mikrospulen ausgewählt und charakterisiert. Zusätzlich zu den Spulen werden integrierte Spannungswandler untersucht, um deren Komponenten, Einsatzbereiche und Anforderungen an die Spule aufzuzeigen.

Im 2. Kapitel werden die Herstellung von dem Spulenkern der Mikrospulen in Silizium und dessen Vorteile gegenüber herkömmlichen Verfahren vorgestellt. Wesentlicher Bestandteil ist die sog. PowderMEMS Technologie, um durch Agglomeration der weichmagnetischen Partikel einen verfestigten Pulverkern zu erhalten. Nach der schrittweisen Prozessbeschreibung werden einige Prototypen dargestellt und mittels Aufnahmen unterm Rasterelektronenmikroskop (REM) untersucht. Spezieller Fokus wird auch auf den Füllfaktor des verfestigten Pulverkerns gelegt. Nach der theoretischen Betrachtung wird eine Messmethode vorgestellt und deren Ergebnisse bewertet.

Das 3. Kapitel widmet sich den eingesetzten weichmagnetischen Pulvern und deren Charakterisierungen. Die Pulverproben kommen von unterschiedlichen Herstellern und bestehen auch aus verschiedenen Materialien. Für die Charakterisierung der Permeabilität und Sättigungsflussdichte der unterschiedlichen Pulver sowohl bei Raumtemperatur als auch bei erhöhten Temperaturen wird der Messaufbau des Vibrating Sample Magnetometer (VSM) und dessen Funktionsweise beschrieben. Ein weiterer Abschnitt befasst sich mit den Kernverlusten und der Entwicklung einer geeigneten Messmethode speziell für die in der Zielanwendung eingesetzten Schaltfrequenzen im MHz-Bereich, da kommerzielle Messgeräte für diesen Frequenzbereich nicht existieren.

Im 4. Kapitel wird der Entwicklungsprozess der Mikrospulen thematisiert, wobei die unterschiedlichen Designs vorgestellt werden. Ausführlich werden die Messergebnisse des Impedanzanalysers verschiedener Pulver dargelegt und gleichzeitig als Basis für die Entwicklung von FEM-Simulationsmodellen eingesetzt. Zu den Modellen wird grundlegend der Aufbau, die Funktionsweise und Methodik gezeigt. Des Weiteren werden die Auswirkungen des Skin- und Proximity-Effekts auf die Verteilung der Stromdichte in den Wicklungen vorgestellt und mit Simulationen für unterschiedliche Frequenzen verdeutlicht. Der mit dem Leiterplattenhersteller entwickelte Aufbau der PCB-Mikrospulen wird erklärt, wobei zwischen Spulen mit Bonddrähten auf der Oberseite und Flip-Chip Spulen, die aus zwei zusammengeklebten Halbspulen bestehen, unterschieden wird. Anhand dieser PCB-Mikrospulen wird der Prozess von dem Design bis zur messtechnischen Charakterisierung aufgezeigt und durch den Vergleich von Induktivität und Widerstand der simulierten und gemessenen Werten abgeschlossen. Zusätzlich werden die kommerziellen Spulen aus Kapitel 1 als Referenz herangezogen und messtechnisch mit den hergestellten Mikrospulen verglichen.

Im 5. Kapitel wird ein DC/DC Wandler für Schaltfrequenzen von 20-30 MHz so konzipiert und entwickelt, dass eine Mikrospule aus den vorherigen Kapitel als Bauteil in dem diesem Wandler eingesetzt werden kann. Als Topologie wird ein Hochsetzsteller ausgewählt und basierend auf den Spulen-Parametern ausgelegt. Passend für diese hochfrequente Anwendung werden entsprechende Bauteile vorgestellt und in einem geeigneten Schaltungsentwurf und PCB-Design eingebracht. Anschließend werden der Aufbau und die Inbetriebnahme im Labor beschrieben. Entsprechend der Auslegung werden unterschiedliche Arbeitspunkte angefahren und messtechnisch diskutiert. Neben elektrischen Messungen wird der Aufbau auch mit einer Wärmebildkamera überwacht.

Das 6. Kapitel beschäftigt sich mit thermischen Untersuchungen der Mikrospule sowohl in Simulationsmodellen als auch Experimenten im Labor. In der Simulation wird der Mikrospule analog zu der Belastung in einem DC/DC Wandler ein dreieckförmiger Strom mit hoher Frequenz eingeprägt, woraus durch Kopplung mit dem thermischen Interface die Spulentemperatur für den stationären Zustand berechnet wird. Die zur Erwärmung führenden Verluste setzen sich zusammen aus den DC-, AC- und Kernverlusten der Mikrospule. In einem zweiten Schritt wird das Thema der aktiven Kühlung der Mikrospule betrachtet. Dazu wird

die Porosität des Spulenkerns so ausgenutzt, dass ein Fluid durch den Kern gepumpt wird, um Wärme abzutransportieren. Als Kühlmedium werden Luft und eine spezielle Kühlflüssigkeit eingesetzt. Passend zu diesen Simulationen werden Experimente mit und ohne aktiver Kühlung durchgeführt, während die Mikrospule im DC/DC Wandler betrieben und mit einer Wärmebildkamera überwacht wird. Zuvor wird der Versuchsaufbau und speziell das 3D gedruckte Anschlusssystem an der Spule gezeigt.

Mit dem 7. Kapitel werden Integrationsmöglichkeiten der bisher betrachteten diskreten Mikrospulen aufgezeigt. Dabei sind die Parameter und Randbedingungen für die Herstellung der Mikrospulen auf Silizium- und Leiterplatten-Level wichtige Faktoren, um bestmögliche Designs zu entwerfen. Für die monolithische Integration in Silizium wird ein Design basierend auf den Messungen und Erkenntnissen der vorherigen Kapitel entworfen. Zum Vergleich der unterschiedlichen im Rahmen dieser Arbeit vorgestellten Prototypen und Designs werden drei Konzepte für eine 150 nH Mikrospule gegenübergestellt und dessen Vor- und Nachteile beleuchtet. Abschließend wird die Entwicklung eines DC/DC Wandlers mit integrierter Mikrospule auf PCB Level beschrieben und messtechnisch charakterisiert.

Im 8. Kapitel werden alle Themen nochmal zusammengefasst, ein Fazit gezogen und mögliche Wege und Fragestellungen zur Weiterführung dieses Projektes aufgezeigt.

1.3 Stand der Technik

Zur Analyse des Stands der Technik werden folgend aktuelle Veröffentlichungen zu vergleichbaren Forschungsthemen verglichen. Hinsichtlich der Mikrospulen wird zwischen Spiral- bzw. 3D-Spulen und Spulen mit Luftkern bzw. Spulen mit magnetischen Kern unterschieden. Folgend auf diese Literaturrecherche werden aktuell verfügbare "state-of-the-art" Spulen und DC/DC Wandler vorgestellt und untersucht.

In [9] "Review of Integrated Magnetics for Power Supply on Chip (PwrSoC)" wird aus Sicht der Tyndall National Institut (Universität College Cork) eine Übersicht zur monolithischen Integration von Spannungswandlern-Technologien gegeben. Bei dieser Integration wird die Realisierung von Mikrospulen als ein wesentlicher Aspekt identifiziert. Unterschieden wird zwischen planaren Spulen, welche mit einem magnetischen Kern umschlossen werden (sog. Spiral-Spulen oder Racetrack Spulen), und planaren magnetischen Kernen, welche in einem Mehrlagensystem von dem Leiter umgeben werden (Solenoid- bzw. Toroid-Spulen). Für die Herstellung der magnetischen Dünnschicht-Kerne werden als Herstellungsprozesse Galvanisieren, Sputtern und PVD aufgeführt, wobei eine maximale Dicke von 10 µm nicht überschritten wird.

Durchkontaktierungen in Silizium (eng.: through-silicon via (TSV))

In [10] wird die TSV-Entwicklung für 3D Spulen beschrieben. In 305 µm dicke Silizium-Wafer werden TSVs mit einem Durchmesser von 50 µm hergestellt, was einem Aspekt-Verhältnis von 6:1 zu entspricht und mit einem Via Pitch von 150 µm umgesetzt werden kann. Bevorzugt wird in dieser Veröffentlichung mit einem TSV-Durchmesser von 90 µm bei einem Pitch von 240 µm gearbeitet (Abbildung 1.2a).

In [11] werden TSVs mit sehr hohem Aspekt-Verhältnis vorgestellt. Bei einem Durchmesser von 100 µm werden 700 µm tiefe Gräben ins Silizium geätzt (Abbildung 1.2b).

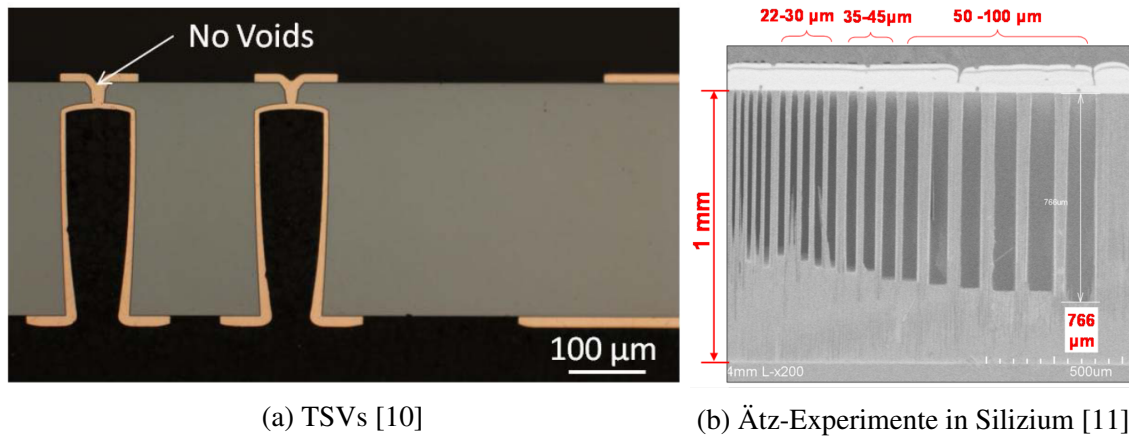


Abb. 1.2: TSVs und in Silizium geätzte Gräben mit hohem Aspekt-Verhältnis

Spiral-Spulen mit Kern

In [12] werden die Herstellung und Ergebnisse einer Spiral-Spule mit 10 Windungen auf einer Fläche von 3 mm x 3 mm dargestellt. Der magnetische Kern wird an beiden Seiten der Spule angebracht und besteht aus einem magnetischen Pulver (NiZn) in einem Polymer-Gebinde, somit wird eine Induktivität von 390 nH erreicht. Aufgrund des hohen Widerstands beträgt der Q-Faktor maximal 12 (bei 6 MHz). Bei Messungen an einem Tiefsetzsteller (Schaltfrequenz von 6 MHz) mit dieser Mikrospule werden Lastströme bis zu 0,5 A untersucht und ein Wirkungsgrad im Bereich 60-80 % erzielt (Abbildung 1.3a).

In [13] handelt es sich um eine sog. Streifenleitung (eng.: strip-line), welche von einer laminierten Dünnschicht aus Ni80Fe20 umgeben ist. Diese auf einem Siliziumchip aufgalvanisierte Kupferleitung hat eine Länge von 200-1200 µm und eine Breite von 50-150 µm. Daraus ergeben sich Induktivitäten im Bereich 5-25 nH mit einem maximalen Q-Faktor von 3 bei 10 MHz (Abbildung 1.3b).

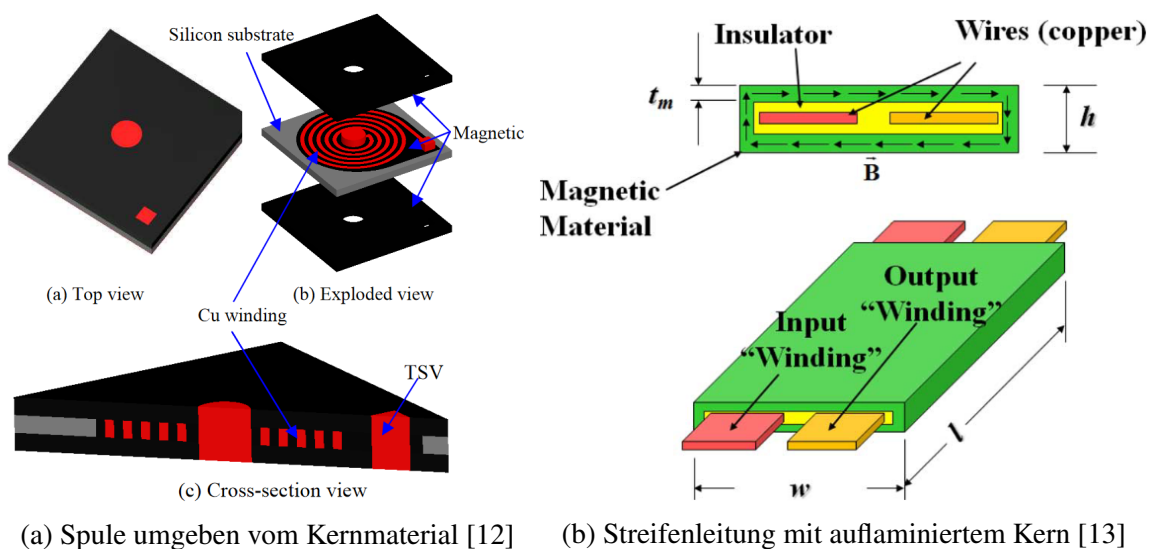
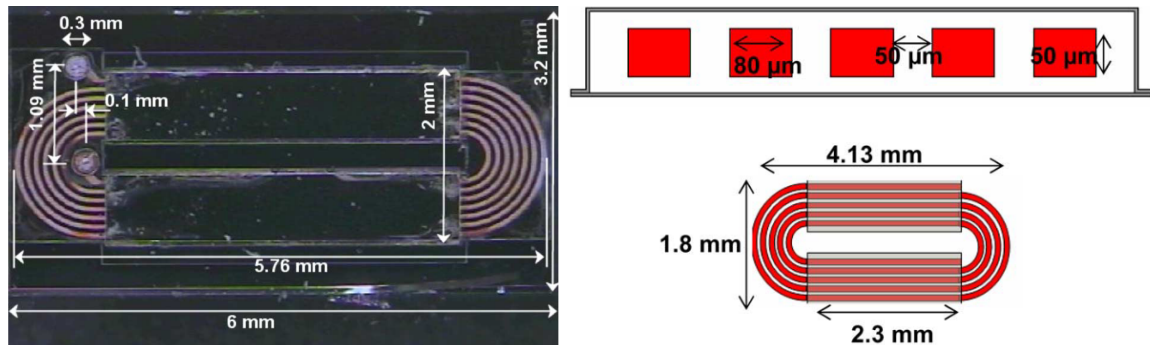


Abb. 1.3: Spiral-Spulen mit Kern (1)

In [14] wird eine Spiral-Spule im Racetrack-Design mit 7 Windungen auf eine Fläche von 6 mm x 3,2 mm entwickelt. Als Kernmaterial wird Ni45Fe55 mit einer Höhe von 4,2 μm aufgalvanisiert, somit erzielt diese Mikrospule eine Induktivität von 440 nH (Abbildung 1.4a). Da der Widerstand R stark mit der Frequenz ansteigt und bei 10 MHz schon bei $R = 3 \Omega$ liegt, erreicht der Q-Faktor sein Maximum von 12 bei 5,5 MHz.

In [2], [6] werden Dünnschicht-Spiral-Spulen mit 5 Windungen vorgestellt, welche eine Induktivität von 150 nH und einen Widerstand von 1,8 Ω bei 20 MHz erreichen, somit beträgt das Maximum des Q-Faktor 4 bei 8 MHz. Die Bauteilgröße liegt bei 4,1 mm x 1,8 mm (Abbildung 1.4b).



(a) Racetrack-Design mit 7 Windungen [14]

(b) Racetrack-Design mit 5 Windungen [2]

Abb. 1.4: Spiral-Spulen mit Kern (2)

In [5] werden Spiral-Spulen im Racetrack-Design mit 3 Windungen auf einer Fläche von 3-6 mm² aufgebaut. Die Windungen und das magnetische Kern-Material werden auf das Silizium-Substrat galvanisiert (Abbildung 1.5a). Die Induktivitäten dieser Prototypen liegen im Bereich von 50-70 nH. Beim Einsatz in einem DC/DC Wandler mit einer Schaltfrequenz von 20 MHz wird ein maximaler Wirkungsgrad von 74,2 % erreicht.

In [15] wird der Einsatzbereich von Luftspulen und Spulen mit magnetischem Kern für integrierte Spannungswandler im Frequenzbereich bis 100 MHz verglichen. Als Zielgröße wird eine Induktivität von 36 nH definiert. Nach dieser Studie sind Spulen mit magnetischem Kern für Frequenzen bis 50 MHz zu bevorzugen, wobei bei höheren Frequenzen die Wirbelströme des Kernmaterials dominant werden und somit Luftspulen eine höhere Performance versprechen (Abbildung 1.5b).

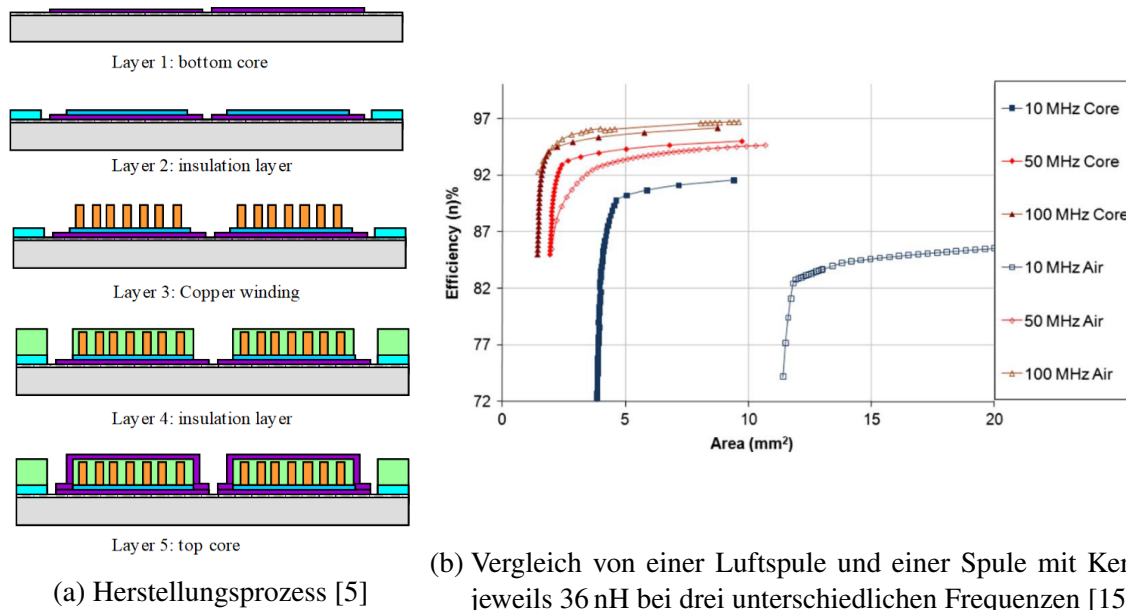


Abb. 1.5: Spiral-Spulen mit Kern (3)

3D-Spulen mit Luft-Kern

In [16] werden zwei CMOS kompatible Prozesse zur Herstellung von 3D-Spulen schrittweise beschrieben. Im ersten Ansatz handelt es sich um Embedding in Silizium basierend auf Lithografie. Als Ausgangsmaterial wird ein Silizium-Wafer mit einer Dicke von 500 μm eingesetzt, in den ein 300 μm tiefer Graben geätzt wird. Basierend auf Lithografie werden die Kupferwindungen sowohl horizontal als auch vertikal durch Galvanisierung erzeugt, während ein SU-8 Mold in den Graben gegossen wurde und oberseitig mit Kupferleitungen versehen wurde, um die Windungen der Spule zu schließen. Der zweite Embedding Ansatz basiert auf einer Schattenmaske, hierbei kann die Prozesszeit im Vergleich zum Lithografie-Ansatz aufgrund der Einsparung von Prozessschritten und Einsatz der formlosen Galvanisierung reduziert werden. Die hergestellten 3D-Spulen in Ringform mit 25 Windungen haben einen Innendurchmesser von 2 mm und einen Außendurchmesser von 6 mm bei einer Höhe von 400 μm . Diese Luftspule hat eine Induktivität von 60 nH und einen maximalen Q-Faktor von 17 bei 70 MHz.

In [17] wird die MEMS Technologie zur Herstellung von 3D-Luftspulen als Bauteil von hochfrequenten Spannungswandlern vorgestellt. Der Prozess ist skalierbar und bietet große Freiheiten hinsichtlich der Geometrie. Die Spulen sind im Silizium eingebettet, wobei die Leiterbahnen auf Ober- und Unterseite durch Durchkontaktierungen (TSVs) verbunden sind. Die TSVs wurden mit einem Durchmesser von 30 μm in Siliziumsubstraten mit einer Dicke von 280 μm und 350 μm hergestellt. Des Weiteren wurden TSVs mit einem Durchmesser von 50 μm in einem Siliziumsubstrat von 500 μm entwickelt. Diese Technologie bringt weitere Vorteile bei der Integration im Vergleich zu den Durchkontaktierungen im SU-8 aus [16]. Die Spulenparameter liegen in einem ähnlichen Bereich mit Induktivitäten von 34,2-44,6 nH bei 20-25 Windungen und einem Q-Faktor von 10-13 bei 30-72 MHz. Die Bauteile benötigen eine Fläche von 4-16 mm^2 und wurden in einem Hochsetzsteller mit der Schaltfrequenz von 33 MHz getestet. Der Wirkungsgrad des Wandlers liegt zwischen 60-70 %.

In einer weiteren Veröffentlichung [18] der Technical University of Denmark (DTU Danchip) werden die Arbeiten aus [17] weiter fortgeführt. Es wird eine Spule mit 20 Windungen und einer Induktivität von 44,6 nH für den 33 MHz-Hochsetzsteller ausgewählt (Abbildung 1.6). Um einen höheren Q-Faktor zu erreichen, wurde das Silizium innerhalb der Windungen entfernt. In dem resonanten Klasse-E Hochsetzsteller wird ein 65 V GaN FET in dem Modus des spannungslosen Schaltens (eng.: zero-voltage switching (ZVS)) betrieben. Der maximale Wirkungsgrad von 77 % wird bei einer Eingangsspannung von 6,5 V und einer Ausgangsleistung von 6,1 W erreicht. Mit einer Wärmebildkamera wurden Spulen-Temperaturen bis 100 °C gemessen. Obwohl das Silizium eine gute Wärmeleitfähigkeit hat, führten die Messungen der Luftspule zu geringeren Temperaturen, da der AC-Widerstand der Spule ohne Silizium im Kern deutlich kleiner ist.

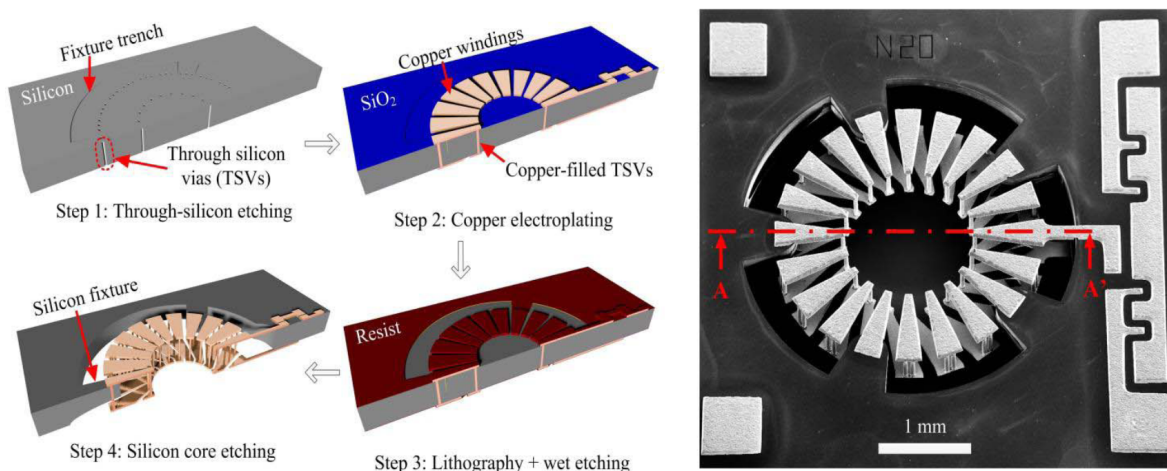


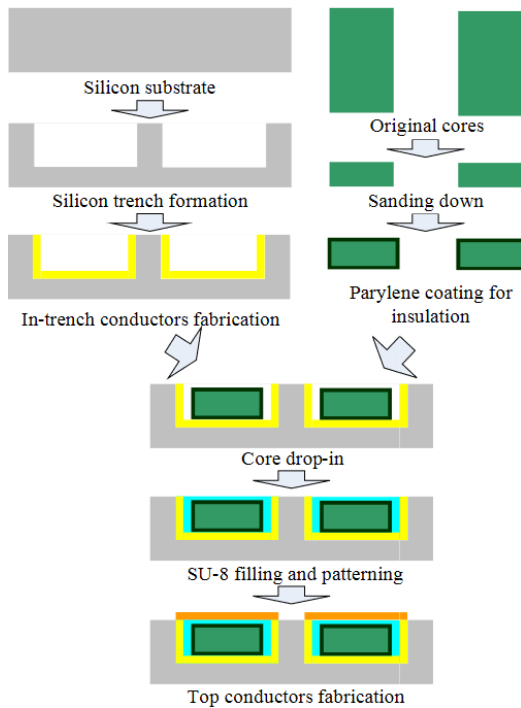
Abb. 1.6: 3D-Spule mit Luft-Kern [18]

3D-Spulen mit magnetischem Kern

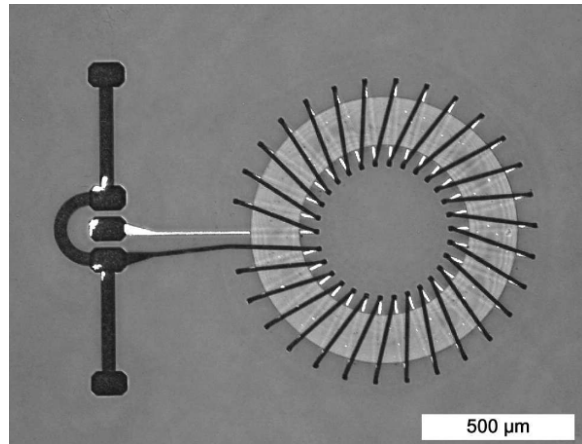
In [4] wird eine 3D-Ringspule mit magnetischen Kern vorgestellt. Der integrierte magnetische Kern wird durch Abschleifen eines Original-Eisenpulverkerns von 1,78 mm auf ca. 200-250 µm hergestellt. In dem Silizium wird entsprechend dieses Ringkerns ein Graben geätzt, um den abgeschliffenen Kern mittels Epoxid einzukleben (Abbildung 1.7a). Je nach Design werden 23-42 Windungen vorgesehen, um eine Induktivität von 300 nH bzw. 600 nH zu erzielen. Bei 30 MHz wird ein Q-Faktor von 24 erreicht.

In [19] werden sehr kleine 3D-Ringspulen auf einem Glassubstrat hergestellt. Der Spulen-kern besteht abwechselnd aus Polymerlagen und nanostrukturierten Legierungen aus FeNiCo und FeCo, welche durch Sputtern erzeugt worden und eine Dicke von bis zu 50 nm erreichten. Die Ringspule hat einen Durchmesser von 1 mm und erzielt eine Induktivität von 6 nH (Abbildung 1.7b).

In [20] wird eine 3D-Ringspule mit einem Komposit-Kern aus magnetischem Pulver und Polymer beschrieben. Als Kernmaterial wird ein gesintertes NiZn-Pulver eingesetzt, welches auf eine Partikelgröße von 1-3 µm gemahlen wird, bevor es mit dem PDMS Polymer gemischt wird (Abbildung 1.8a). Die Windungen bestehen aus 200 µm tiefen TSVs und 60 µm dicken Kupfer-Leiterbahnen auf der Ober- und Unterseite des Siliziums. Der Silizium-Chip hat eine Größe von 13x13x0,32 mm³ und erreicht eine Induktivität von 160 nH mit einem maximalen Q-Faktor von 10 bei 14 MHz.



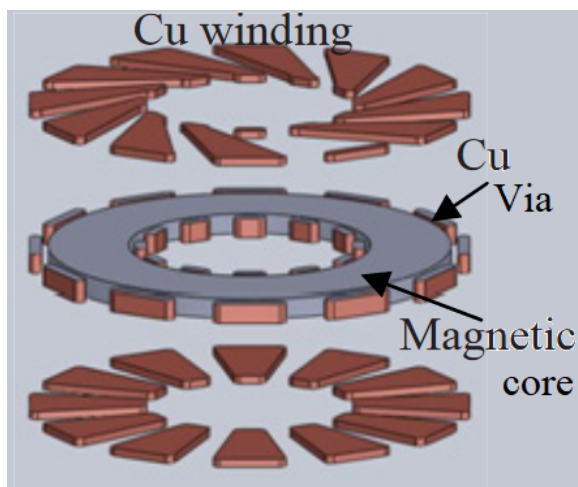
(a) Herstellungsprozess [4]



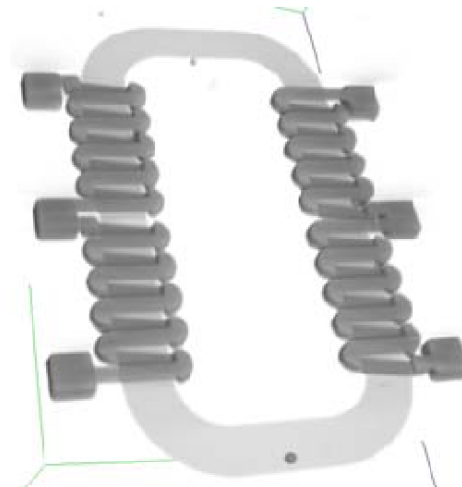
(b) 6 nH Spule auf Glassubstrat mit gesputtertem Kern aus Polymerlagen und nanostrukturierten Legierungen [19]

Abb. 1.7: 3D-Spulen mit magnetischem Kern (1)

In [3] wird ein Mikro-Transformator in einem QFN Gehäuse mit 4 mm x 4 mm, bestehend aus zwei primären und zwei sekundären Wicklungen, vorgestellt. Diese 4 Wicklungen á 5 Windungen befinden sich auf einem gemeinsamen Toroidkern aus CoFe, wobei eine Windung 60 μm breit und 20 μm hoch ist. Die Windungen und der 10 μm hohe magnetische Kern werden durch Galvanisierung hergestellt. Die vier in Reihe verschalteten Spulen ergeben eine Induktivität von 60 nH und einen DC-Widerstand von 350 m Ω (Abbildung 1.8b). Der maximale Q-Faktor von 11 wird bei 70 MHz erreicht. Der Einsatz dieses Mikro-Transformators in einem DC/DC Wandler führt bei einer Schaltfrequenz von 27 MHz zu einem Wirkungsgrad von 65 %.



(a) Spule mit eingesetztem Kern [20]



(b) Spule aus 4 Wicklungen [3]

Abb. 1.8: 3D-Spulen mit magnetischem Kern (2)

In [21], [22], [23] wird der Ansatz der sequentiellen Ablagerung von Metall- und Polymer-Schichten für die Herstellung des Kernmaterials vorgestellt (Abbildung 1.9). Durch die Schichtung mit dem Polymer sollen die Wirbelströme in dem Kern speziell bei hohen Frequenzen unterdrückt werden. Die Induktivität der Ringspule beträgt um die 400 nH und hat einen maximalen Q-Faktor von 10 bei 5 MHz.

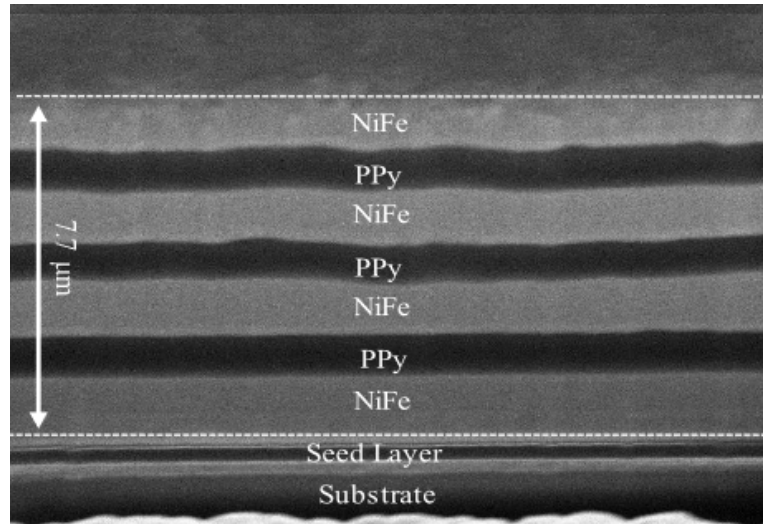
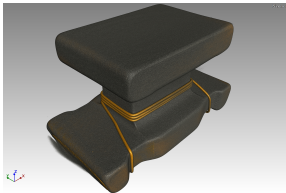
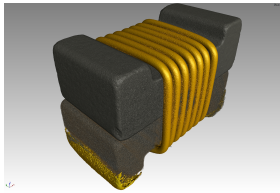
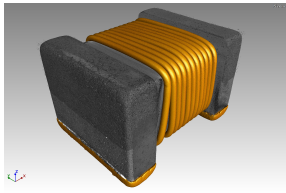


Abb. 1.9: Aufbau des gestapelten Kerns [23]

Referenzspulen

Die folgenden drei kommerziell erhältlichen Spulen werden in dieser Arbeit als Referenz zu den am ISIT hergestellten Mikrospulen mit Pulver-basiertem Kern herangezogen. Als Zielwert ist eine Induktivität von $L = 150 \text{ nH}$ angestrebt. In Tabelle 1.1 werden die wesentlichen Parameter der drei ausgewählten Spulen von Murata, Coilcraft und Würth vorgestellt.

			
	Spule Ref1	Spule Ref2	Spule Ref3
Hersteller	Murata	Coilcraft	Würth
Bauteilnr.	LQH31MNR15K03L	0603LS-151XJLB	744762215A
Kernmaterial	Ferrit	Keramik/Ferrit	Keramik
DC-Widerstand	390 mΩ	150 mΩ	220 mΩ
Max. Strom	0,25 A	1,3 A	0,8 A
Max. Temperatur	85 °C	85 °C	125 °C
Größe [mm]	3,2 x 1,6 x 1,8	1,8 x 1,17 x 1,12	2,6 x 2,1 x 1,9
Kernvolumen [mm ³]	4,87	0,48	5,08

Tab. 1.1: Parameter der Referenzspulen (Datenblatt-Angaben)

Das Kernvolumen der Referenzspulen wird basierend auf den CT-Aufnahmen in Abbildung

1.10 und 1.11 berechnet. Ausgehend von der Vorder- und Seitenansicht wird das Gesamtvolumen des Kerns durch Addition der Teilquader angenähert. Speziell für die Berechnung der Magnetisierung in Kapitel 3.1 bei den VSM-Messungen ist die Kenntnis des Kernvolumen nötig.

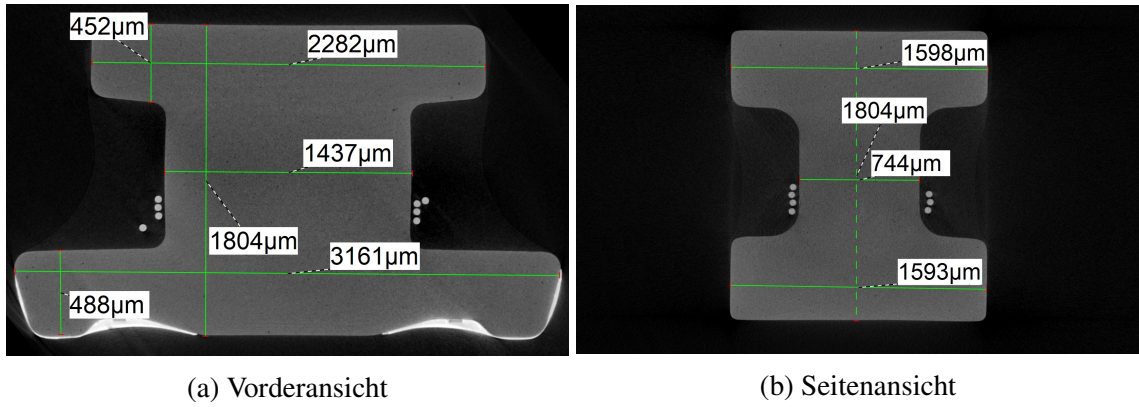


Abb. 1.10: CT-Aufnahme mit Maßketten der Referenzspule Ref1

Der Kern der Referenzspule Ref1 besitzt ein Volumen von

$$V_{Ref1} = 4,87 \text{ mm}^3. \quad (1.1)$$

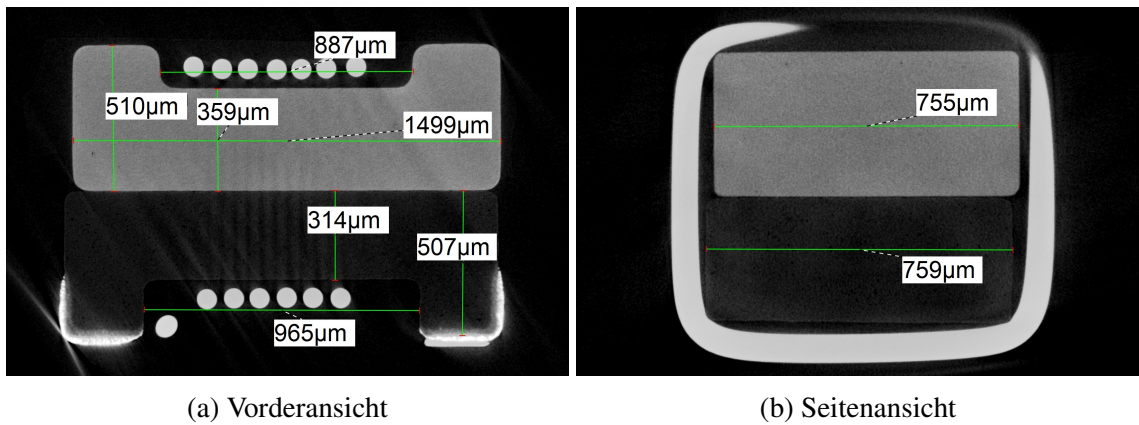


Abb. 1.11: CT-Aufnahme mit Maßketten der Referenzspule Ref2

Für den weichmagnetischen Kern (grauer Körper in Abbildung 1.11) der Referenzspule Ref2 ergibt sich ein Volumen von

$$V_{Ref2} = 0,48 \text{ mm}^3. \quad (1.2)$$

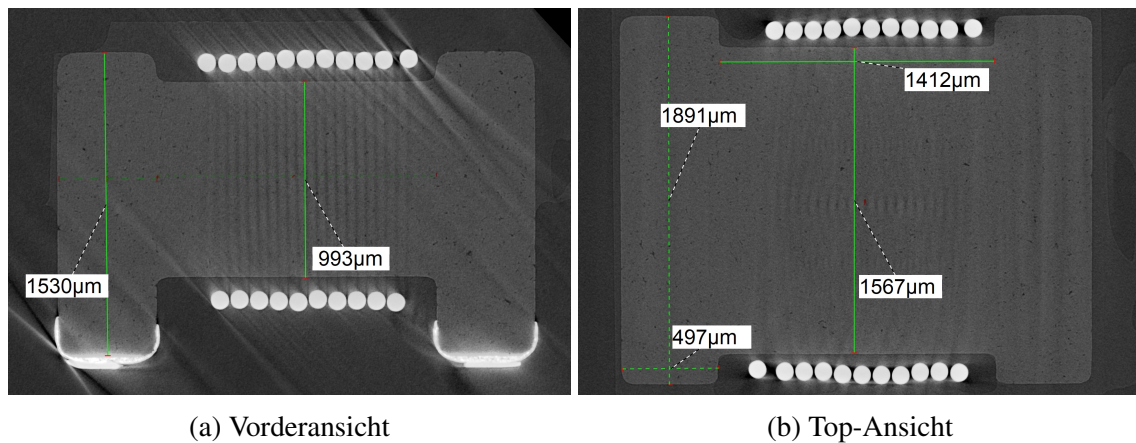


Abb. 1.12: CT-Aufnahme mit Maßketten der Referenzspule Ref3

Der Keramik-Kern der Referenzspule Ref3 ergibt ein Volumen von

$$V_{Ref3} = 5,08 \text{ mm}^3. \quad (1.3)$$

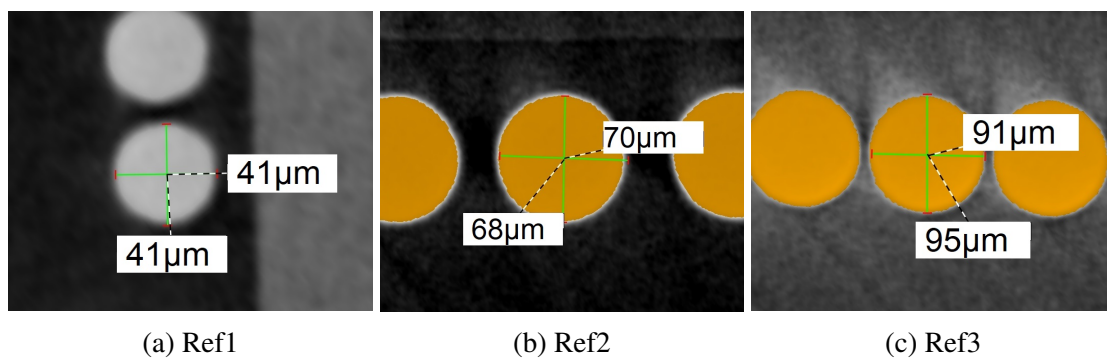


Abb. 1.13: Bestimmung des Drahtdurchmesser mittels CT-Aufnahmen

Der Drahtdurchmesser von den Windungen der Spule beträgt bei

- der Referenzspule Ref1 41 µm,
- der Referenzspule Ref2 70 µm und
- der Referenzspule Ref3 95 µm.

Stand der Technik von aktuellen DC/DC Wandlern

Auf dem Markt sind eine Reihe von on-chip DC/DC Wandlern verfügbar. In Abbildung 1.14 sind Wandler der Firma Würth unterschiedliche Packages und Leistungsklassen abgebildet.

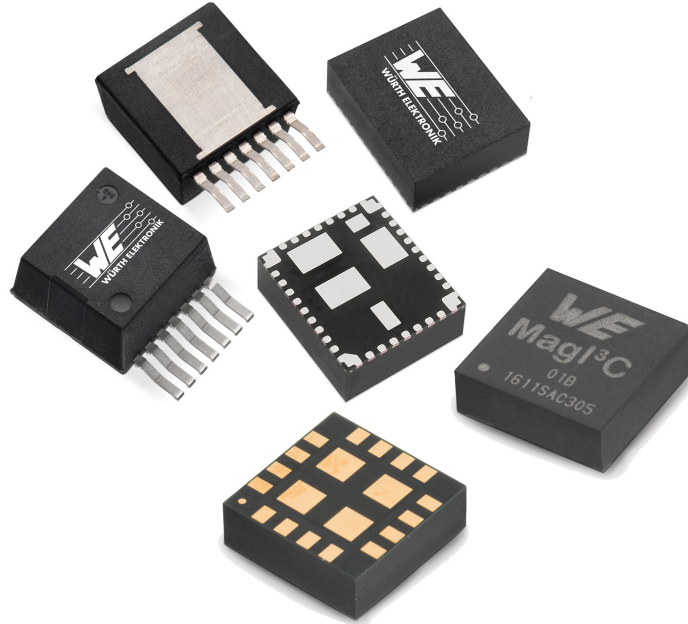


Abb. 1.14: Auf dem Markt verfügbare integrierte Spannungswandler [24]

Tabelle 1.2 zeigt zwei Bauteile mit Bezeichnung und Dimensionen, welche folgend genauer untersucht werden.

Bauteil	L [mm]	B [mm]	H [mm]
MagI3C Power Module 171012401 (TO263-7EP)	13,77	10,16	4,57
MagI3C Power Module 171021501 (BQFN-41)	11,00	9,00	2,85

Tab. 1.2: Dimension der ausgewählten Bauteile für das Reverse Engineering

MagI3C Power Module 171012401

Bei diesem Bauteil handelt es sich um einen Tiefsetzsteller, der aus Eingangsspannungen von 6-42 V eine Ausgangsspannung in dem Bereich 5-24 V generiert. Der Ausgangsstrom ist auf 1 A limitiert, wobei die maximale Ausgangsleistung auf 36 W begrenzt ist. Das Bauteil darf eine maximale Temperatur von 125 °C nicht überschreiten und wird mit einer variablen Schaltfrequenz im Bereich von 200-800 kHz betrieben. In dem Datenblatt wird ein Wirkungsgrad von bis zu 97 % beziffert, wobei in ungünstigen Arbeitspunkten nur 80 % erreicht werden. Dieser voll-integrierte Tiefsetzsteller mit Induktivität ist in einen TO263-7EP Gehäuse verbaut, welches mittels CT durchleuchtet wurde und in Abbildung 1.15 dargestellt ist. Es ist deutlich zu erkennen, dass die Spule einen wesentlichen Anteil (29 %) an dem Gesamtvolumen hat und aus 23 Windungen besteht. Die vertikale Ausrichtung der Spulen führt mit einer Länge von 2,93 mm zur beachtlichen Höhe des Gehäuse von 4,57 mm.

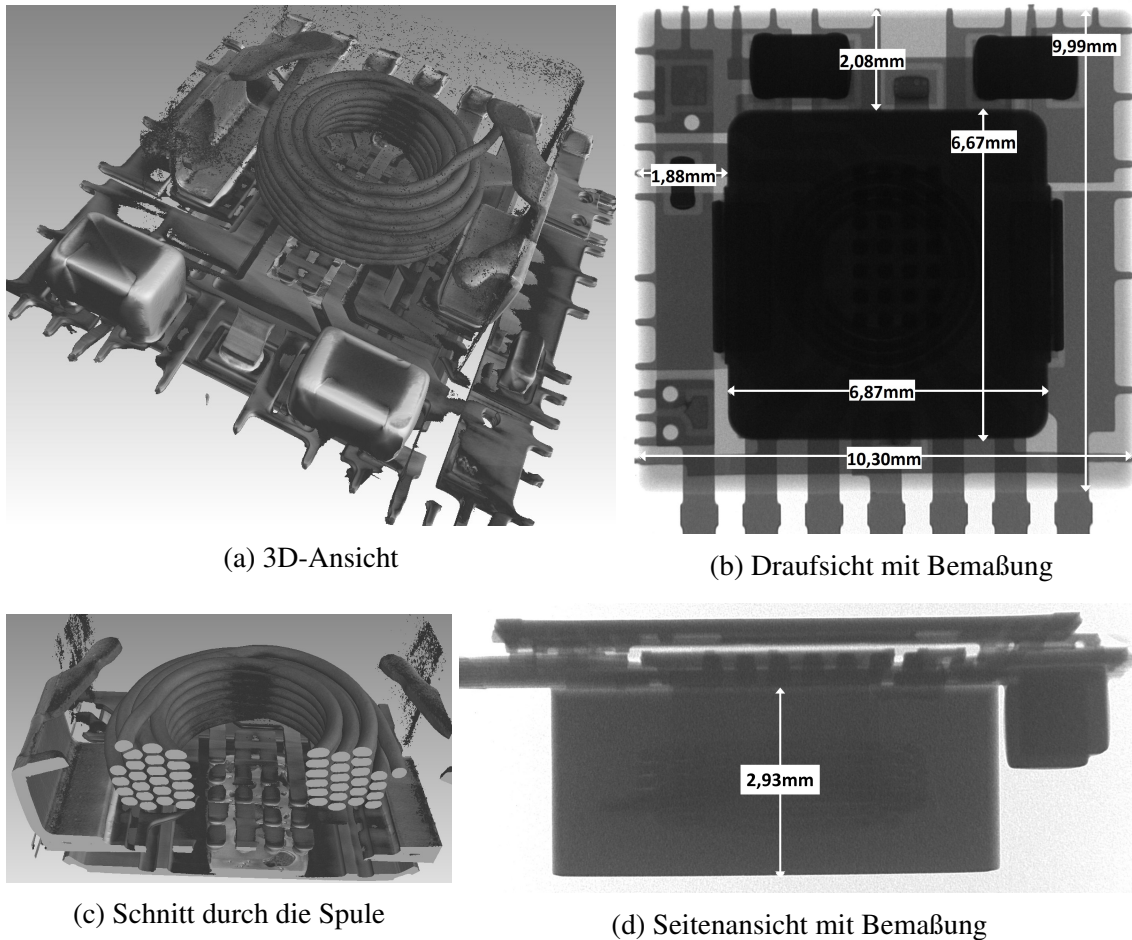


Abb. 1.15: CT-Bilder und Bemaßung des MagI3C Power Module 171012401

MagI3C Power Module 171021501

Bei diesem Bauteil handelt es sich ebenfalls um einen voll-integrierten Tiefsetzsteller mit Spule in dem Gehäuse. Der Eingangsspannungsbereich ist relativ groß von 7-50 V, während die Ausgangsspannungen im Bereich von 2,5-15 V liegen können. Der maximale Ausgangsstrom beträgt 2,5 A und eine kontinuierliche Ausgangsleistung von bis zu 37,5 W kann bei einer maximalen Chip-Temperatur von 105 °C abgegeben werden. Der Wandler arbeitet mit einer Schaltfrequenz von 0,3-1 MHz und erreicht laut Datenblatt einen Wirkungsgrad von bis zu 96 %, wobei dieser bei geringen Strömen auf 55 % fällt. Dieser Tiefsetzsteller inklusive Spule ist in einem BQFN-41 Gehäuse aufgebaut, welches mittels CT untersucht wurde und in Abbildung 1.16 dargestellt ist. Im Vergleich zu dem MagI3C Power Module 171012401 fällt diese Spule etwas kleiner aus und ist vor allem mit eine Höhe von 1,88 mm flacher.

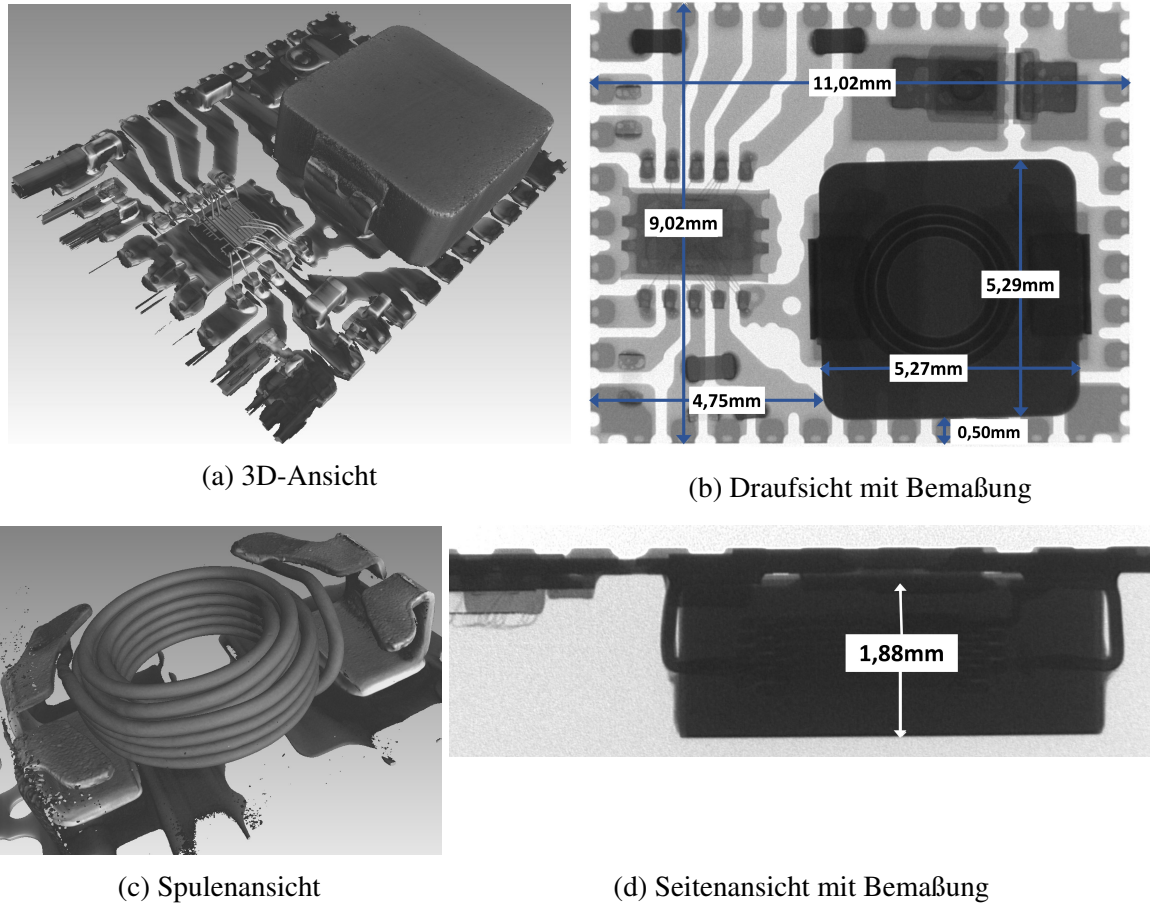


Abb. 1.16: CT-Bilder und Bemaßung des MagI3C Power Module 171021501

Vermessung der Spulen der MagI3C Power Module 171012401 und 171021501

Zur Analyse der Spulen aus den beiden vorgestellten MagI3C Power Modulen wurden die Gehäuse so angeschlossen, dass an die Enden der Spulen ein kurzer Draht angelötet werden konnte. Auf diese Weise konnten die Induktivität (Abbildung 1.17a) und der Widerstand (Abbildung 1.17b) auf dem Impedanzanalyser bestimmt werden. Die Induktivität des MagI3C Power Moduls 171021501 liegt relativ konstant bei $4,8 \mu\text{H}$ in dem Frequenzbereich von 0,1-4 MHz. Wohingegen bei dem MagI3C Power Moduls 171012401 die Induktivität

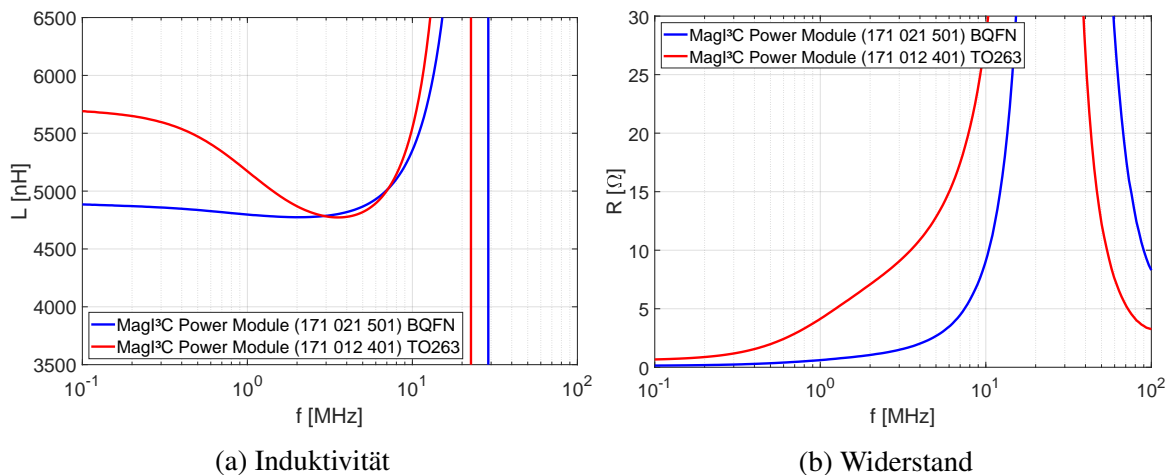


Abb. 1.17: Messergebnisse der Spulen aus den MagI3C Power Modulen

von $5,7 \mu\text{H}$ bei 100 kHz auf $4,7 \mu\text{H}$ bei 4 MHz abfällt. Bei der Betrachtung des Widerstands wird deutlich, dass die größere Spule des MagI3C Power Moduls 171012401 ab 300 kHz deutlich schneller ansteigt und bei 1 MHz schon einen Widerstand von fast 5Ω aufweist. Wohingegen bei dem MagI3C Power Modul 171021501 ein Widerstand von 5Ω erst bei $7,5 \text{ MHz}$ erreicht wird.

Aktive Kühlung

In der Leistungselektronik werden immer höhere Leistungsdichten angestrebt, somit entstehen auch höhere Temperaturen für die Bauteile und folglich wird eine aktive Kühlung notwendig, wenn nicht auf Leistung verzichtet werden soll. Typischerweise wird ein Kühlkörper an einem thermischen Pad des Wandler-Gehäuses montiert, dieser dient zur passiven bzw. aktiven Kühlung, wenn er z.B. durch einen Lüfter umströmt wird. Neben Luft-Kühlung wird auch Wasser- bzw. Flüssigkeitskühlung eingesetzt, um größere Wärmemengen abführen zu können und höhere Leistungen zu erreichen.

In [25] und [26] wird eine aktive Luft-Kühlung durch eine poröse Struktur aus Phosphor-Pulver ($d_{50} = 14 \mu\text{m}$) beschrieben. Diese durch ALD verfestigte Pulverstruktur wird mittels eines Lasers zum Leuchten angeregt, dabei wird im Zentrum eine Temperatur von fast 300°C erreicht und durch einen aktiven Luftstrom durch diese poröse Struktur wird eine Kühlung um 40°C nachgewiesen.

2. Herstellung integrierter Mikrospulen mit weichmagnetischem Pulverkern

In diesem Kapitel wird der Herstellungsprozess für die weichmagnetischen Kerne und Spulen auf Silizium basierend auf der PowderMEMS Technologie beschrieben. Der Prozess lässt sich allgemein an der schematischen Abbildung 2.1 verdeutlichen. Als Substrat sind eine Reihe an Materialien denkbar, in dieser Arbeit jedoch wird ausschließlich Silizium und das Leiterplatten-Material FR4 verwendet. In diesem Substrat können auf der Oberseite Geometrien mit beliebiger lateraler Ausdehnung erzeugt werden. Üblicherweise haben diese Kavitäten eine laterale Dimension im Bereich von 30-6000 μm und eine Tiefe von 30-1000 μm . In Silizium lassen sich diese Kavitäten durch Ätzprozesse erzeugen und in Leiterplatten werden diese Strukturen gefräst.

Als Pulver werden trockene weichmagnetische Pulver mit Partikelgrößen von 1-80 μm eingesetzt. Diese werden manuell oder mit einer Maschine automatisiert in die Kavitäten gefüllt. Hierbei wird eine vollständige Füllung der Kavität mit einem möglichst hohen Füllfaktor angestrebt. Das Substrat befüllt mit den losen Partikeln wird in eine Kammer für den Prozess der Atomlagenabscheidung (eng.: atomic layer deposition (ALD)) eingebracht.

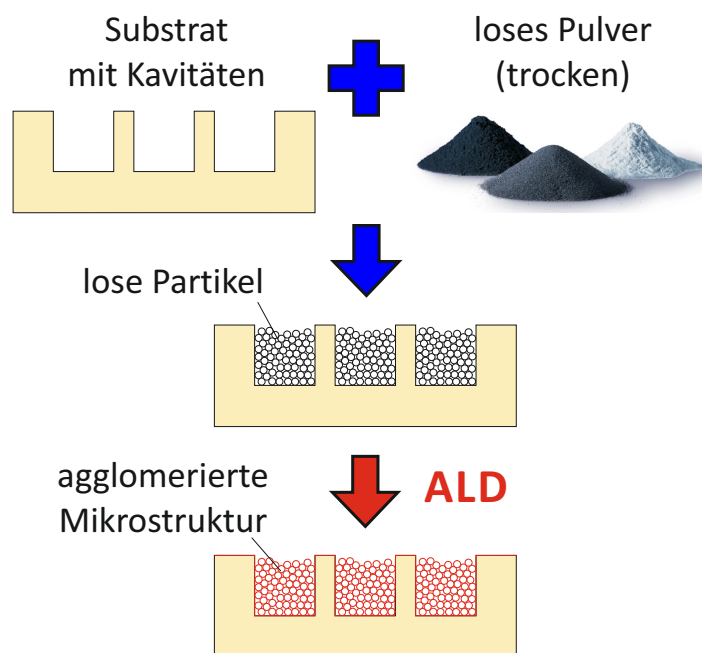


Abb. 2.1: Schematischer Herstellungsprozess

Der ALD-Prozess findet je nach Material bei einer Temperatur von 75-200 $^{\circ}\text{C}$ statt. Grundsätzlich wird dieses Verfahren zur Abscheidung von extrem dünnen Schichten auf einem Ausgangsmaterial eingesetzt, bei dem das abzuscheidende Material in chemischer Form in ein oder mehreren Trägergasen, den sog. Präkursoren gebunden ist. Diese Präkursoren werden zeitlich versetzt in die Reaktionskammer geleitet und reagieren dort mit dem Substrat und Pulver. Folglich wird der gebundene Stoff in dem Gas auf dem Substrat und Pulver abgeschieden. Dieser Vorgang kann solange wiederholt werden bis die gewünschte Schichtdicke erreicht ist. Der Vorteil dieses Verfahrens liegt darin, dass die Präkursoren in die Pulverschüttung bis zum Boden der Kavität eindringen und somit jedes Pulverpartikel von der abgeschiedenen

Schicht umschlossen wird. Schlussendlich entsteht eine starre poröse Struktur, welche ohne organische Bindemittel zusammengehalten wird. Die Partikel berühren sich untereinander nur punktuell, wobei durch die Oxidschicht am Umfang die elektrische Leitfähigkeit der Partikel einschränkt wird. In den Zwischenräumen der starren porösen Struktur befindet sich Luft. Speziell für die Weiterverarbeitung solcher Strukturen im Reinraum ist von Vorteil, dass dieser Prozess Back-End-of-Line (BEOL) kompatibel ist. Nach dem ALD-Prozess lassen sich die ungewollt verfestigten Partikel außerhalb der Kavitäten mit entsprechenden Reinigungsprozessen entfernen.

Neben dieser sog. PowderMEMS Technologie sind auch weitere Verfahren denkbar, um Pulverkerne herzustellen. In Abbildung 2.2 werden zum Vergleich typische Verfahren, wie Galvanik/Sputtern, Pulver mit Polymerbinder und Sintern, anhand wichtiger Eigenschaften gegenübergestellt. Als Galvanik wird die elektrochemische Abscheidung metallischer Materialien auf dem Substrat in einem elektrolytischen Bad bezeichnet, hierzu wird eine Gleichspannung mittels zwei Elektroden in dem Bad angelegt. Hingegen wird Sputtern als physikalisches Verfahren bezeichnet, da Atome durch energiereiche Ionen aus einem Target herausgelöst werden und in eine Gasphase übergeben. Anschließend schlägt sich dieses Material auf dem Substrat nieder und bildet somit eine Schicht. Mittels Polymerbindern werden Pulver komplett in ihrer Kavität verklebt. Entsprechend der eingesetzten Materialien sind unterschiedliche Bindemittel auszuwählen, um eine zuverlässige Verbindung zu erzielen.

	Powder MEMS	Galvanik, Sputtern etc.	Pulver mit Polymerbinder	Sintern
Strukturdrücken bis 600 μm	+	-	+	+
Große Materialauswahl	+	○	+	+
Prozess-Temperatur unter 300 $^{\circ}\text{C}$	+	+	+	-
Strukturgröße ab 20 μm	+	+	-	-
Weiterverarbeitung bis zu 400 $^{\circ}\text{C}$	+	+	-	+
Poröse Struktur (Mikrofluidik)	+	-	-	○
100 % Füllfaktor	-	+	○	+

Abb. 2.2: Vergleich unterschiedlicher Herstellungsprozesse

Als wesentlicher Nachteil der Galvanik bzw. des Sputterns ist die geringe Schichtdicke zu nennen, so dass sich magnetische Kerne nur von wenigen Mikrometer Dicke aufbauen lassen. Bei Pulvern mit Polymerbindern besteht in der Regel eine Temperaturbeschränkung zwischen 100 $^{\circ}\text{C}$ und 150 $^{\circ}\text{C}$, so dass der Einsatzbereich solcher Spulen beschränkt ist. Beim Sinter-Prozess wird eine hohe Temperatur benötigt, welche ggf. für Komponenten und Strukturen in der Umgebung auf dem Wafer problematisch sein könnten. Des Weiteren würden durch das Zusammenpressen des Pulvers hohe Kräfte auch auf das Substrat ausgeübt. Bei der PowderMEMS Technologie ist aus magnetischer Sicht der Füllfaktor von 40-70 % ein Nachteil, wobei die Zwischenräume der magnetischen Partikel im Gegenteil zu der Polymerbinder-Variante mit Luft gefüllt sind. Diese poröse Struktur ermöglicht Vorteile im Bereich der aktiven Kühlung durch den Kern mit Luft oder einer Kühlflüssigkeit.

2.1 Herstellungsprozess des Spulenkerns in Silizium

In dieser Arbeit werden zwei Varianten (Abbildung 2.3) mit Pulverkern in Silizium hergestellt. Die ersten Schritte beider Varianten sind identisch und zum Abschluss werden bei dem VARIA-Design (Abbildung 2.3b noch zusätzliche Prozessschritte ausgeführt. Als Substrat werden 8-inch (20 cm) Silizium Wafer mit einer Dicke von $725\text{ }\mu\text{m}$ eingesetzt. Im Folgenden wird die Prozessierung des Kern genauer beschrieben. Abschließend kann um den Silizium-Chip mit verfestigtem Pulverkern händisch ein Kupferdraht gewickelt werden (wie dargestellt), um eine Mikrospule zu erhalten.

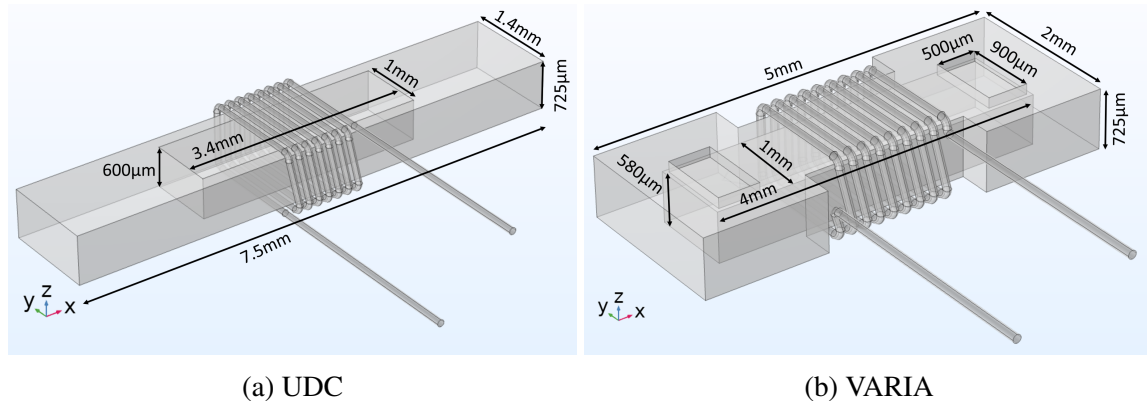


Abb. 2.3: Zwei Designs der Mikrospulen mit Pulverkern in Silizium

Der Herstellungsprozess wird schematisch in Abbildung 2.4 beschrieben. In diesem Schnitt sind das Silizium in weiß, die Oxid-Schichten in grau, der Fotolack in grün und die ALD-Schicht in rot dargestellt. Nach der Oxidation und dem ersten Lithografie-Schritt wird eine Kavität mittels reaktivem Ionentiefenätzen (eng.: deep reactive ion etching (DRIE)) ins Silizium geätzt (Abbildung 2.4a). Bei den aufgebauten Samples hat die Kavität eine Größe von $3,4\text{ mm} \times 1\text{ mm}$ bzw. $4\text{ mm} \times 1\text{ mm}$ und eine Tiefe von ca. $600\text{ }\mu\text{m}$. Anschließend wird der Wafer gereinigt, bevor er manuell mit dem weichmagnetischen Pulver gefüllt wird. Durch eine spezielle Rakeltechnik werden die Kavitäten mit den mikrometergroßen Partikeln trocken gefüllt (Abbildung 2.4b). Zur Verfestigung dieses losen Pulvers wird ein ALD-Prozess bei einer Temperatur von $75\text{ }^{\circ}\text{C}$ eingesetzt, wodurch auch die Partikel in der Kavität und deren Grenzflächen von einer ca. 75 nm dünnen Al_2O_3 Schicht umschlossen werden [27]. Wie in Abbildung 2.4c durch die rote Umrandung gezeigt, entsteht eine verfestigte poröse Struktur auf der gesamte Tiefe des Pulvers, somit besteht zwischen den einzelnen Partikel immer nur eine kleine Kontaktfläche. Im nächsten Schritt wird der Wafer gereinigt, wobei die Unterseite geschliffen und poliert wird, um Pulverreste zu entfernen. Die Oberseite wird mit O_2 Plasma bearbeitet, um den Fotolack und ebenfalls Pulverreste zu beseitigen. Die Prozessierung des UDC-Samples endet an dieser Stelle und die folgenden Herstellungsschritte beziehen sich auf die VARIA-Samples, welche für Untersuchungen mit aktiver Kühlung durch den porösen Kern genutzt werden.

In Abbildung 2.4d ist auf der Oberseite eine $3\text{ }\mu\text{m}$ dicke Schicht aus Siliziumoxid zu sehen, welche durch plasmaunterstützte chemische Gasphasenabscheidung (eng.: plasma-enhanced chemical vapour deposition (PECVD)) bei $300\text{ }^{\circ}\text{C}$ aufgebracht wurde, um die Oberseite abzudichten. Nun folgt ein weiterer Lithografie-Schritt auf der Unterseite, um mittels DRIE Öffnungen ins Silizium bis zur Al_2O_3 Schicht zu ätzen, so dass der verfestigte poröse Kern auf beiden Seiten einen Zugang hat (Abbildung 2.4e). Zum Abschluss wird nur noch diese

Al_2O_3 Schicht weggeätzt, so dass ein Fluid auch in den porösen Kern gelangen kann (Abbildung 2.4f). Abschließend wird der Wafer so zersägt, dass die Einzel-Chips entnommen werden können.

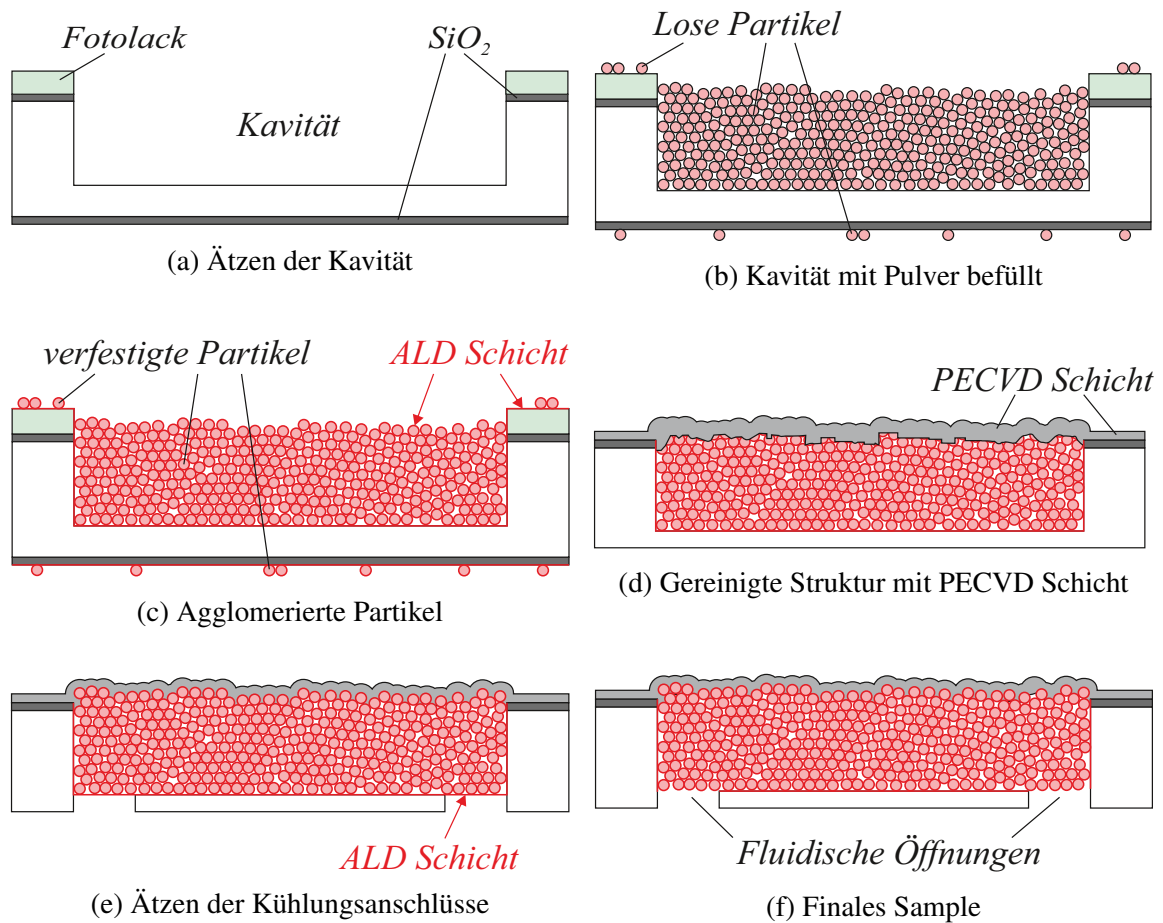


Abb. 2.4: Schematische Darstellung des Herstellungsprozesses

Diese sog. PowderMEMS Technik lässt sich auch auf deutlich komplexere Geometrien anwenden und ermöglicht aufgrund der back-end-of-line Kompatibilität weitere Bearbeitungsschritte in Reinraum-Umgebung [28]. Nachgewiesen wurden diese Prozesse z.B. an einem Energy Harvester mit integrierten Neodym-Eisen-Bor Magneten [29]. Des Weiteren wurde dieses Verfahren auch mit Phosphor-Partikeln für Licht-Anwendungen umgesetzt [26].

In Abbildung 2.5 ist eine Querschnitts-Aufnahme mittels eines Mikroskops mit fokussiertem Ionenstrahl (eng.: Focused-Ion-Beam (FIB)) dargestellt, um die magnetischen Partikel und die umhüllende ALD-Schicht zu untersuchen. Bei den Pulverpartikeln handelt es sich um Neodym-Eisen-Bor mit einem mittleren Durchmesser (d_{50}) von ca. $5\text{ }\mu\text{m}$. Die dunkle Umrandung zeigt die 75 nm dicke ALD-Schicht aus Aluminiumoxid an jedem Partikel. Die Abbildung zeigt deutlich, dass alle Partikel durch den ALD-Prozess erreicht worden sind und somit eine vollständige Agglomeration des Pulvers erzielt worden ist. Zusätzlich sind hohlen Zwischenräume der porösen Struktur zwischen den Partikeln zu sehen.

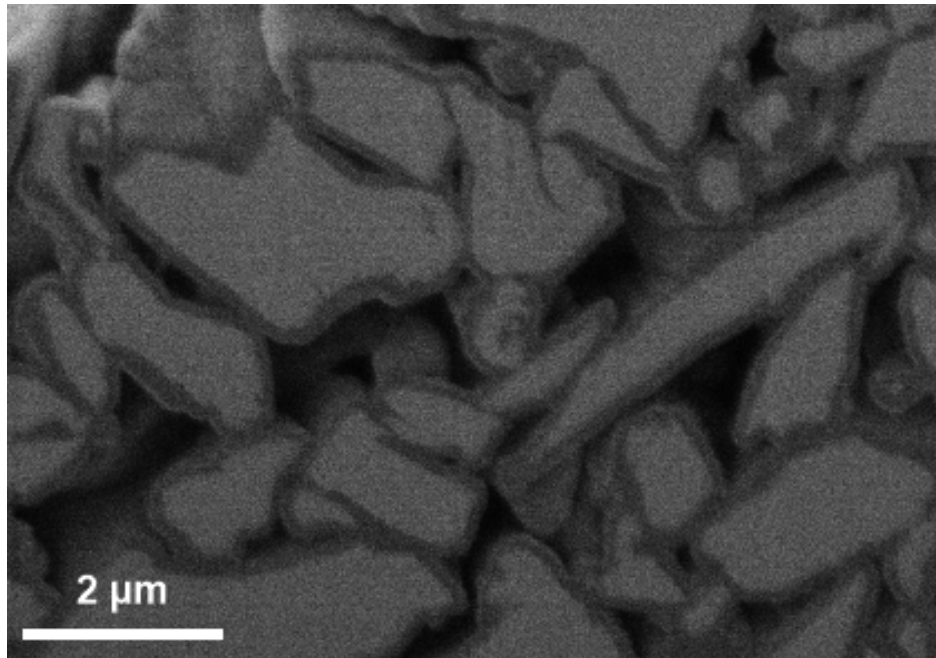


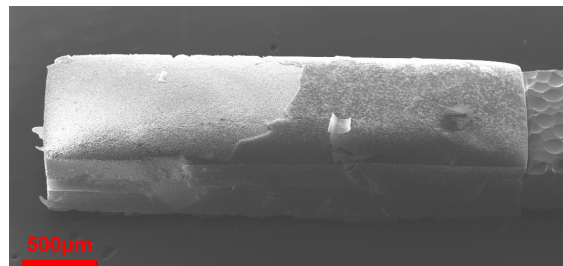
Abb. 2.5: FIB-Aufnahme zur Analyse der umhüllenden ALD-Schicht der Pulver-Partikel

Untersuchung der hergestellten UDC-Samples

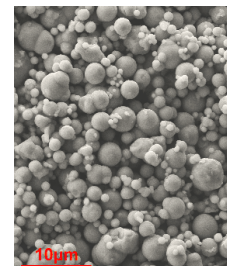
In Abbildung 2.6a ist ein Foto des UDC-Samples nach dem beschriebenen Herstellungsprozess. Zur Untersuchung des verfestigten Kerns unter dem Rasterelektronen-Mikroskop (REM) wurde zuerst das Silizium mittels XeF_2 -Gasphase entfernt. Abbildung 2.6b zeigt das Sample nach der Silizium-Freilegung. Auf der rechten Seite des Kerns lässt sich noch die umhüllende ALD-Schicht erkennen, wohingegen diese auf der linken Seite schon entfernt wurde. Da die Partikel des porösen Kerns (Carbonyl-Eisenpulver) aber durch die ALD-Schichten im gesamten Volumen verfestigt sind, bleibt der Kern auch ohne diese äußere Hülle stabil. In der stark vergrößerten Aufnahme aus Abbildung 2.6c sind die einzelnen kugelförmigen Partikel mit einem Durchmesser von 2-8 µm entsprechend des Datenblatts zu erkennen. Die Al_2O_3 ALD-Schicht, welche die Partikel einhüllt, ist allerdings bei dieser Vergrößerung nicht zu sehen. Stattdessen wurde in Abbildung 2.5 für Neodym-Eisen-Bor bereits mittels einer FIB-Aufnahme die ALD-Schicht identifiziert.



(a) Foto



(b) REM-Aufnahme des freigelegten Kerns



(c) REM des Kerns

Abb. 2.6: Silizium Chip mit Pulverkern

Untersuchung der hergestellten VARIA-Samples

In Abbildung 2.7 werden die Ober- und Unterseite der prozessierten VARIA-Samples in REM-Aufnahmen gezeigt. Die Oberseite ist vergleichbar zu dem zuvor beschriebenen UDC-Sample, einzig die "Knochenform" des Siliziums ermöglicht eine bessere Handhabung bei den gewickelten Spulenwindungen mit einem Kupferdraht. Auf der Unterseite sind die beiden 0,9 mm x 0,5 mm großen Öffnungen durch das Silizium bis zum Kernmaterial zu sehen. Abbildung 2.8 zeigt einen Querschnitt durch den VARIA-Sample. Im 6. Kapitel wird die Kühlung durch den Kern dieses Designs simulativ und messtechnisch weiter untersucht. Entsprechend wird auch die Verklebung mit einem 3D gedruckten Anschlusssystem vorgestellt, so dass ein Fluid zur aktiven Kühlung in die Öffnung des Silizium Chips geführt wird. Nach dem Durchströmen des Kernmaterials tritt das Fluid aus der zweiten Öffnung der Unterseite wieder aus.

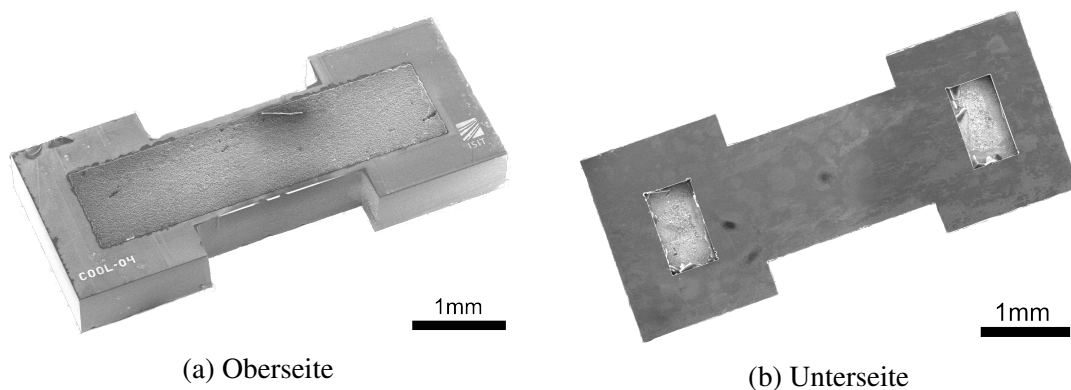


Abb. 2.7: REM Aufnahmen des Silizium Chips mit Pulverkern und Kühlöffnungen

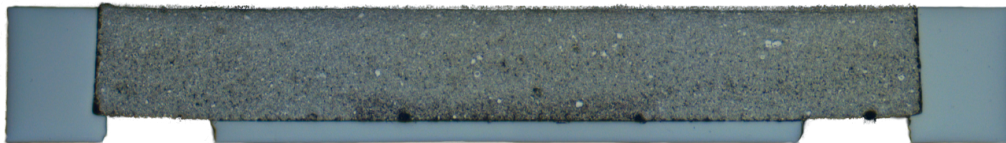


Abb. 2.8: REM Aufnahme des Querschnitts durch den Silizium Chip aus Abbildung 2.7

2.2 REM-Analyse des Kernmaterials und Bestimmung des Füllfaktors

Der Füllfaktor des verfestigten Pulverkerns ist ein wichtiger Parameter. Einerseits ist eine hohe Menge an weichmagnetischem Material im Kern erwünscht. Andererseits ist durch die Kugelform der einzelnen Partikel, wie bereits in Abbildung 2.6c gezeigt, aus geometrischer Sicht keine vollständige Füllung des quaderförmigen Kerns möglich. Bei einer Kugelpackung ist im Idealfall ein Füllfaktor von

$$F_{ideal} = \frac{\pi}{3 \cdot \sqrt{2}} \approx 74\% \quad (2.1)$$

möglich, wobei alle Partikel den gleichen Radius haben. In der Realität wird die Verteilung der Partikelgröße eines Pulvers durch eine Gaußsche Glockenkurve mit Werten für 10 %, 50 % und 90 % beschrieben [30] [31]. Bei der Herstellung und Siebung des Pulvers entscheidet sich somit, wie groß die Streuung bei der Partikelgröße ist.

Wie in [32] beschrieben, gibt es bei der kubisch-dichtesten Kugelpackung zwei Arten von Zwischenräumen. Die Tetraederlücke bildet sich zwischen 4 angrenzenden Kugeln (Abbildung 2.9a) und die Oktaederlücke liegt zwischen 6 angrenzenden Kugeln (Abbildung 2.9b).

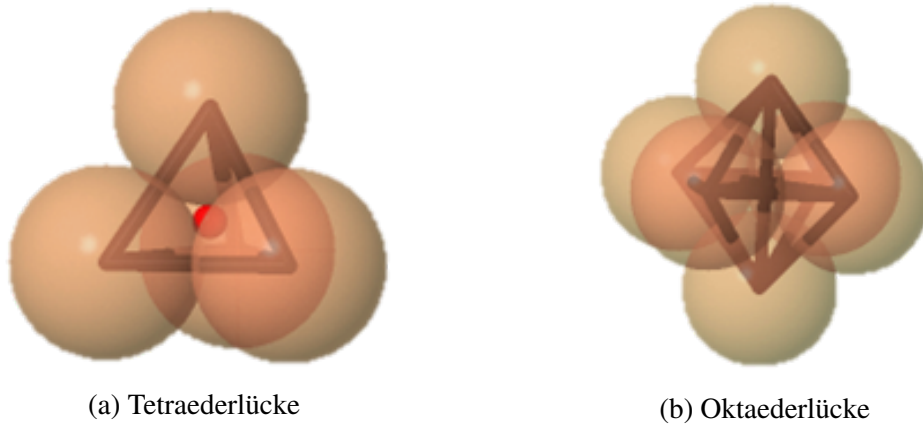


Abb. 2.9: Darstellung der kubisch-dichtesten Kugelpackung mit Zwischenräumen [32]

Aus theoretischer Sicht ist eine Mischung von kleinen und großen Partikeln denkbar, um einen höheren Füllfaktor zu erzielen. Angenommen das eingesetzte Pulver mit n Partikeln hat einen Radius r , dann entstehen bei der idealen kubisch-dichtesten Kugelpackung sogenannte Tetraederlücken, in die $2 \cdot n$ Kugeln mit dem Radius $0,225 \cdot r$ passen, was wiederum 1,7 % des quaderförmigen Kernvolumens entspricht. Des Weiteren bilden sich zwischen den Hauptpartikeln n Oktaederlücken mit einem Radius von $0,414 \cdot r$, was 5,3 % des Gesamtvolumens sind [33]. Somit wäre bei perfekter Anordnung der drei idealen Partikelgrößen in entsprechender Anzahl ein Füllfaktor von

$$F_{ideal,gemischt} = 74 \% + 1,7 \% + 5,3 \% \approx 81 \% \quad (2.2)$$

zu erreichen.

Zur Bestimmung des Füllfaktors gibt es unterschiedliche Möglichkeiten. Einerseits könnte durch Messungen der Masse des verfestigten Pulverkerns bei bekannter Dichte des Materials und Messung des Volumens eine Abschätzung des Füllfaktors vorgenommen werden. Bei den vorliegenden Pulverproben war dies allerdings nicht der Fall und auch Gewichtsmessungen vor und nach der ALD sind bei Prozessierung auf Wafer-Level nicht akkurat durchzuführen.

Daher wird in diesem Fall ein optisches Verfahren zur Bestimmung des Füllfaktors angewendet. Dazu werden fertig prozessierte Silizium Chips mit Pulverkern nach dem UDC-Design ohne Windungen so bearbeitet, dass Schliffbilder unter dem REM erzeugt werden können. Durch geeignete Einstellung der Beleuchtung und Intensität der Bilder sind Partikel der vorderen Ebene gut abzugrenzen zu den Hohlräumen und dunkleren Partikeln im Hintergrund. Diese Bilder werden mittels eines Matlab Scripts und der Image Processing Toolbox in Partikel (weiß) und Hohlräume bzw. Partikel im Hintergrund (schwarz) klassifiziert. Abbildung 2.10 zeigt auf linken Seite das Original-REM-Bild des Pulvers P04 und das zugehörige klassifizierte Bild auf der rechten Seite. Die drei bunten Marker in beiden Bildern sind nachträglich zur besseren Orientierung und Vergleichbarkeit der Strukturen hinzugefügt worden.

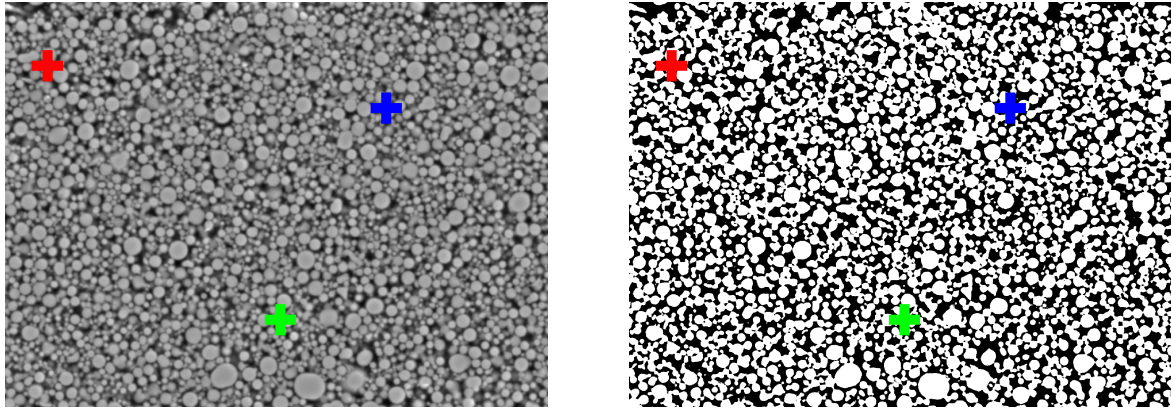


Abb. 2.10: REM-Aufnahme (links) und klassifiziertes Bild (rechts) von einer Schnittaufnahme eines verfestigten Pulverkerns der UDC-Mikrospule mit Pulver P04

Auch bei dieser Methode zeigte sich, dass keine perfekte Bestimmung des Füllfaktors möglich ist, da sich die Pixelintensität von Partikeln aus der untersuchten Ebene und der Partikel im Hintergrund nicht immer eindeutig abgrenzen lässt. Dementsprechend wird der bestimmte Füllfaktor dieser Probe mit einem Bereich von

$$F_{P04} = 57 - 62 \% \quad (2.3)$$

angegeben.

In Abbildung 2.11a und 2.11b sind weitere REM-Aufnahmen von Pulver P05 und dem Mischpulver P35 dargestellt. Mit Pulver P05 wird eine Probe mit deutlich größeren Partikeln ($d_{50} = 29,4 \mu\text{m}$) untersucht. Bei der Betrachtung des Bildes zeigt sich neben großen Partikeln auch eine deutlich größere Streuung der Partikelgrößen im Vergleich zu dem Pulver P04 aus Abbildung 2.10. Der hier ermittelte Füllfaktor mit $F_{P05} = 59,5 \%$ liegt im vergleichbaren Rahmen zu den Ergebnissen des Pulvers P04.

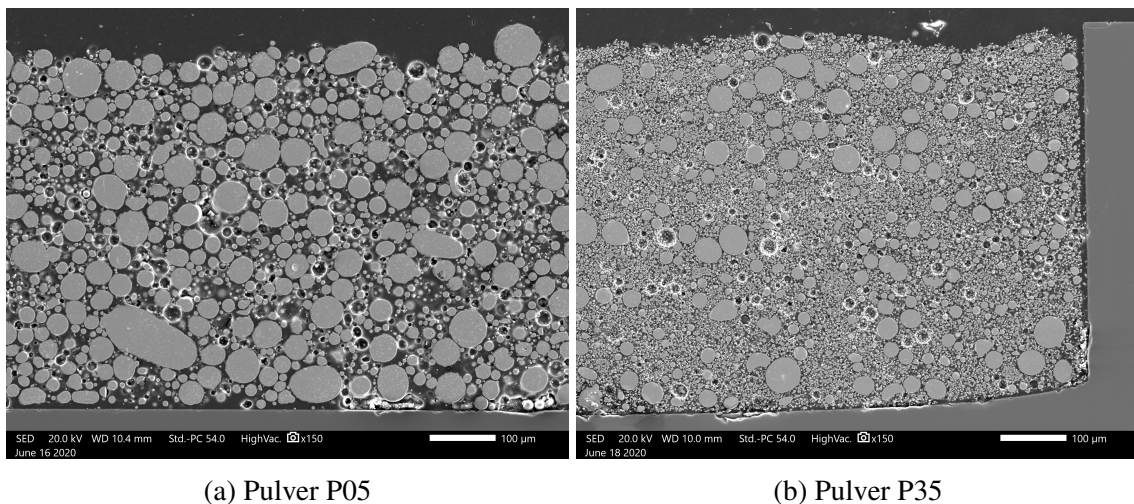


Abb. 2.11: REM-Schnittaufnahmen der UDC-Mikrospulen ohne Windungen

Mit dem Mischpulver P35 wird ein Pulver, bestehend aus den Pulvern P04 ($d_{50} = 4,3 \mu\text{m}$) und P05 ($d_{50} = 29,4 \mu\text{m}$), untersucht und in Abbildung 2.11b dargestellt. Anhand der unterschiedlichen Partikelgrößen sind die jeweiligen Pulver gut zu unterscheiden. Über das

gesamte Volumen zeigt sich eine relativ gute Durchmischung der beiden Pulver. Neben den Bereichen mit punktuelltem Kontakt des größeren Partikel sind auch Bereiche zu erkennen, welche ausschließlich aus dem Pulver mit den kleineren Partikeln bestehen. Abschließend lässt sich sagen, dass Mischpulver gut realisierbar sind, aber weit von der geometrisch perfekten Anordnung entfernt sind und keinen Vorteil hinsichtlich des Füllfaktors mit sich bringen, was durch die Bestimmung des Füllfaktors von 59-61 % bestätigt wird.

In Abbildung 2.12 wird nochmal der theoretisch erreichbare Füllfaktor der perfekten Kugelpackung mit und ohne Mischpulver dargestellt. Ein weiterer nicht zu vernachlässigender Effekt ist, dass am Rand eines Quaders Hohlräume entstehen, wenn nur ein Bruchteil des Partikeldurchmessers zwischen der letzten Kugel und der Seitenwand überbleibt. Dieser Effekt wird vernachlässigbar, wenn die Partikelgröße signifikant kleiner als die Abmessungen des Quaders sind. In Abbildung 2.12 sind die Anzahl der Kugeln pro Richtung des Kern-Quaders aufgetragen. Ab 200 Kugeln sind diese Randeffekte kaum noch festzustellen.

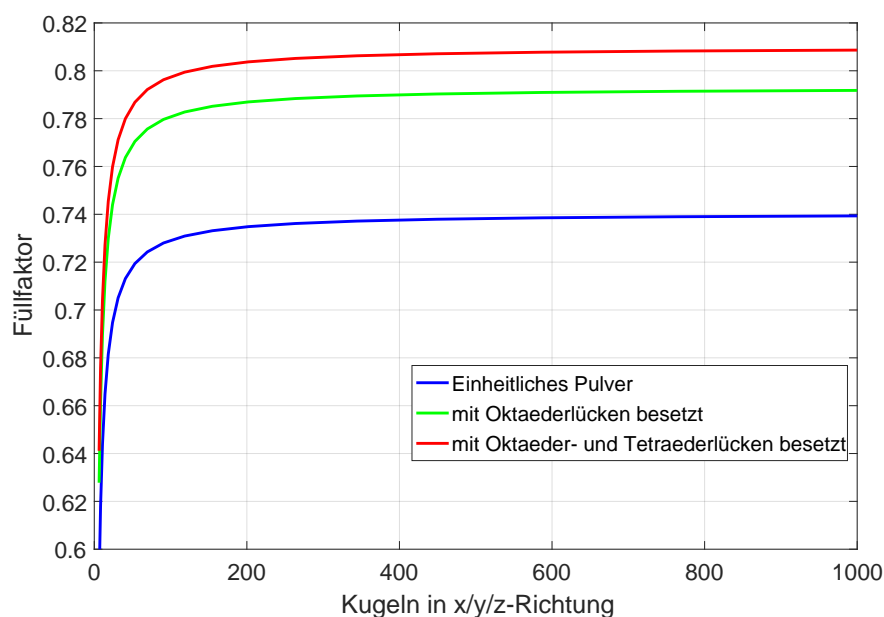


Abb. 2.12: Theoretische Betrachtung des Füllfaktors für Kugeln

In [34] wird der Einfluss der Partikelgröße auf die späteren Eigenschaften des Pulververbundwerkstoffs untersucht. Als weichmagnetisches Pulver wird Somaloy 1P mit Partikelgrößen von 0-315 μm eingesetzt. Nach dem Verpressen und Wärmebehandeln weisen alle Proben eine annähernd gleiche Dichte auf. Es zeigt sich, dass bei den Proben mit kleineren Partikelgrößen der spezifische Widerstand größer ist und somit bei hohen Frequenzen geringere Wirbelströme auftreten, was zu weniger Eisenverlusten führt. Begründet wird dieser Effekt durch die größere Anzahl an isolierenden Übergängen zwischen den Partikeln mit kleinerem Durchmesser. Bei der Betrachtung der Permeabilität wird der gegensätzliche Effekt festgestellt. Die Proben mit großen Partikelgrößen weisen eine höhere Permeabilität auf, da die Blochwände bei ihrer Bewegung weniger behindert werden, so dass eine Ummagnetisierung leichter abläuft.

Im Zuge dieser REM-Untersuchungen wurde auch eine VARIA-Mikrospule mit dem Pulver P04 hinsichtlich der ALD-Verfestigung auf voller Volumentiefe untersucht. Dazu wurde das Sample in der Mitte quer durchgesägt und anschließend auf dem REM untersucht. In Abbildung 2.13 ist eine Aufnahme des durchgesägten Samples abgebildet.

Es ist deutlich zu erkennen, dass das Pulver über den kompletten Querschnitt verfestigt ist und trotz mechanischem Stress auch nicht herausfällt. Durch den Sägevorgang wirkt das Bild an einzelnen Stellen etwas "verschmiert", abgesehen davon ist die Pulverstruktur aber gut erkennbar.

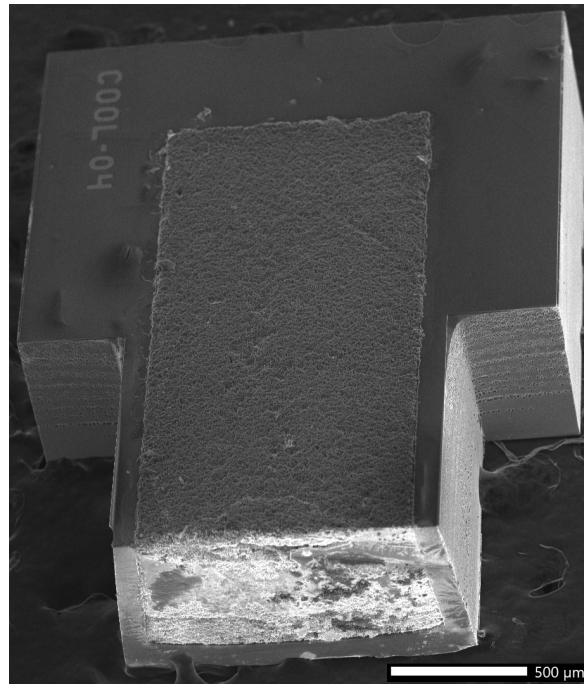


Abb. 2.13: REM-Aufnahme: Schnitt durch VARIA-Mikrospule

3. Charakterisierung der agglomerierten weichmagnetischen Pulverkerne

In diesem Kapitel werden die Spulenkern mit unterschiedlichen weichmagnetischen Pulvern basierend auf dem Herstellungsprozess des vorherigen Kapitels untersucht. Zunächst werden die magnetischen Eigenschaften auf einem VSM gemessen. Hierfür wird die Funktionsweise eines VSM vorgestellt und zusätzlich wird die Messmethode für Bauteiltemperaturen bei bis zu 400 °C beleuchtet. Neben dem Vergleich der Pulver untereinander werden auch Referenzspulen charakterisiert.

Zusätzlich zu den magnetischen Eigenschaften sind die Kernverluste eine wichtige Größe bei der Auslegung und dem Design einer Mikrospule für hochfrequente Spannungswandler. Da kommerziell verfügbare Messgeräte nur bis zu einer Schaltfrequenz von 5 MHz arbeiten, wird in diesem Kapitel anhand einer Veröffentlichung ein Messaufbau und Verfahren vorgestellt, dass Messungen bis zu 100 MHz ermöglicht.

Insgesamt stehen 21 Pulver von vier unterschiedlichen Herstellern und 8 Mischpulver für die Charakterisierung zur Verfügung. Die folgenden Tabellen 3.1 und 3.2 geben einen Überblick zu den Bezeichnungen, dem Hersteller und der mittleren Partikelgröße (d50). Als Grundmaterialien werden Carbonyl-Eisenpulver, Mangan-Zink-Ferrite, Eisensilicid oder eine Legierung aus Barium-Zink-Kupfer-Kobalt-Ferrit eingesetzt. Die Partikelgrößen variieren von 1,1-83,8 µm.

Nr.	Hersteller	Bezeichnung	d50 [µm]
P01	PMCTec	Carbonyl Iron Powder YTF-01M (Std)	3,9
P02		Carbonyl Iron Powder YTF-06 (Fein)	1,4
P03		Carbonyl Iron Powder YTF-HY2 (Std,geglüht, reduziert)	5,8
P04		Carbonyl Iron Powder YTF-HY3 (Fein, geglüht, reduziert)	4,3
P05		Alloy Powder QFeSi6.5 (gasverdüstes Fe-6,5% Si Pulver)	29,4
P06	Tridelta	MnZnP Ferritpulver Nano 2105	1,1
P07		Pulver 2077 BB2	6,7
P08		Pulver 2077 BB6	7,4
P09		Pulver 2077 BB9	6,5
P10		Pulver 2077 BB12	6,7
P11		Pulver 2077 BB2	7,8
P12		MnZnP Ferritpulver 0502 MF 196 d < 20 µm	13,3
P13		MnZnP Ferritpulver 0502 MF 196 d < 45 µm	12,6
P14		MnZnP Ferritpulver 0502 MF 196 d < 71 µm	12,3
P15		MnZnP Mf 102 d < 71 µm	59,8
P16		MnZnP Mf 102 d = 71 - 90 µm	77,2
P17		MnZnP Mf 197 d < 71 µm	56,0
P18		MnZnP Mf 197 d = 71 - 90 µm	83,8
P19	Gredemann	NPX081701 NPX Insultating Powder FeSi	15,7
P20	Ferroxcube	FMS 0,010 Aufgemahlene MnZn-Kerne	3,7
P21		FMS 7B10 BaZnCuCo-Ferrit	2,8

Tab. 3.1: Verwendete Pulver

Bei den durchgestrichenen Pulvern führte der Herstellungsprozess zu keinem Erfolg, so dass die Pulver nach dem ALD-Prozess nur zum Teil oder überhaupt nicht verfestigt waren und aus den Kavitäten herausfielen. Des Weiteren werden diese durchgestrichenen Pulver nicht weiter betrachtet.

Wie bereits im vorherigen Kapitel beschrieben, könnte die Mischung aus Pulvern mit unterschiedlichen Partikel-Durchmessern zu einem höheren Füllfaktor führen, wenn dadurch die Zwischenräume besser ausgenutzt werden. Die Mischpulver P30-P32 bestehen aus den Original-Pulvern P01 und P02, welche aus dem gleichen Grundmaterial sind, wobei die Partikelgröße (d_{50}) von P01 um das 2,8-fache größer ist. Wie in Tabelle 3.2 beschrieben, unterscheiden sich die Pulver P30-P32 aus unterschiedlichen Mischverhältnissen der Grundpulver. Die Mischpulver P33-P37 setzen sich aus Mischungen unterschiedlicherer Grundmaterialien und Partikelgrößen zusammen.

Nr.	Mischpulver (Anteil in %)
P30	P01 (75 %) : P02 (25 %)
P31	P01 (50 %) : P02 (50 %)
P32	P01 (25 %) : P02 (75 %)
P33	P04 (75 %) : P05 (25 %)
P34	P04 (50 %) : P05 (50 %)
P35	P04 (25 %) : P05 (75 %)
P36	P04 (75 %) : P06 (50 %)
P37	P05 (75 %) : P06 (50 %)

Tab. 3.2: Verwendete Mischpulver

Die magnetischen Eigenschaften des Materials werden durch Messungen der magnetischen Flussdichte unter unterschiedlichen Parametern durchgeführt. Die Messung der Hystereseschleife (Abbildung 3.1) ist von großer Bedeutung und stellt somit den Zusammenhang zwischen der magnetisierenden Feldstärke H und dem im Material erzeugten magnetischen Fluss ϕ her. Dieser ist als Summe aller Flusslinien auf einer Fläche definiert und gilt als Maß der magnetischen Flussdichte B durch eine in dem Magnetfeld befindliche Fläche [35].

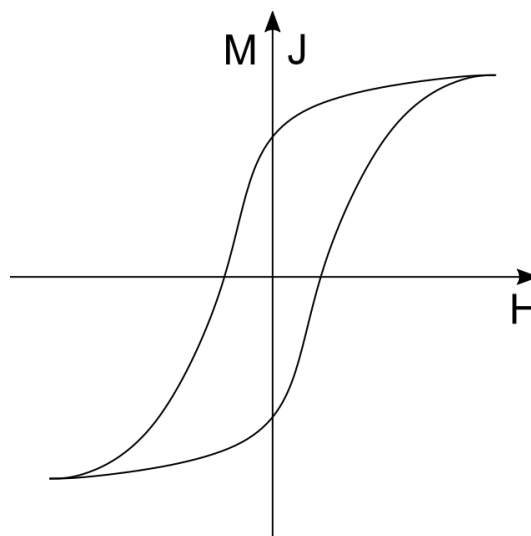


Abb. 3.1: Hystereseschleife

In einem homogenen Magnetfeld gilt, dass der magnetische Fluss ϕ gleich dem Produkt aus der magnetischen Flussdichte B und der ebenen Fläche A ist

$$\phi = \int_0^A B \cdot dA. \quad (3.1)$$

Sind die Flusslinien homogen verteilt vereinfacht sich die Gleichung 3.1 zu

$$B = \frac{\phi}{A}, \quad (3.2)$$

wobei die magnetische Flussdichte als Maß für Stärke des Magnetfelds interpretiert werden kann, da sie die Menge der Flusslinien pro Fläche beschreibt. Für die magnetische Flussdichte in einem Luftspalt gilt

$$B = \mu_0 \cdot H. \quad (3.3)$$

Mit der relativen Permeabilität μ_r wird der Einfluss des magnetisierten Materials auf die magnetische Flussdichte ausgedrückt

$$\mu_r = \frac{B}{\mu_0 \cdot H}. \quad (3.4)$$

Durch die magnetische Polarisation J wird die Materialeigenschaft ohne den Luftflussanteil wie folgt beschrieben

$$J = B - (\mu_0 \cdot H), \quad (3.5)$$

welche wiederum durch Division mit der magnetischen Feldkonstante μ_0 die Magnetisierung M definiert

$$M = \frac{1}{\mu_0} \cdot J. \quad (3.6)$$

3.1 Charakterisierung mittels Vibrating Sample Magnetometer

Das Vibrating Sample Magnetometer (VSM) ist ein Gerät zum Messen des magnetischen Moments einer Probe. Durch die Messungen auf dem VSM werden die grundlegenden magnetischen Eigenschaften, wie die magnetische Sättigungsflussdichte und die maximale Permeabilität, der unterschiedlichen Pulverproben verglichen. Verwendet wurde das LakeShore VSM 7400 System (Abbildung 3.2a), bei dem die zu untersuchende Probe auf das Ende eines Stabs geklebt wird (Abbildung 3.2d). Dieser Stab wird vertikal in dem VSM-Kopf eingespannt, so dass die Probe zwischen den beiden sog. Polschuhen ein magnetisches Feld erfährt.

Vor Beginn der Messungen werden einige Kalibrierungsschritte durchlaufen, damit die Probe mittig zwischen den vier sog. Pickup-Spulen positioniert ist (Abbildung 3.2c). Zusätzlich verfügt der VSM-Kopf über eine Drehvorrichtung, so dass der Stab rotiert werden kann, um das durch die beiden Polschuhe erzeugte magnetische Feld und die bevorzugte Richtung des Kerns auszurichten.

Für die Messung wird der Stab mit einer Frequenz von 80 Hz in der vertikalen Achse bewegt, während zwischen den Polschuhen eine definierte magnetische Feldstärke H herrscht. Währenddessen messen die Pickup-Spulen das von der Probe ausgehende magnetische Moment m mit der Einheit emu. Aus diesem berechnet sich die Magnetisierung M in A/m unter

Zuhilfenahme des Volumen des magnetischen Kerns V_{Kern} in cm^3 zu

$$M = 10^3 \cdot \frac{m}{V_{Kern}}. \quad (3.7)$$

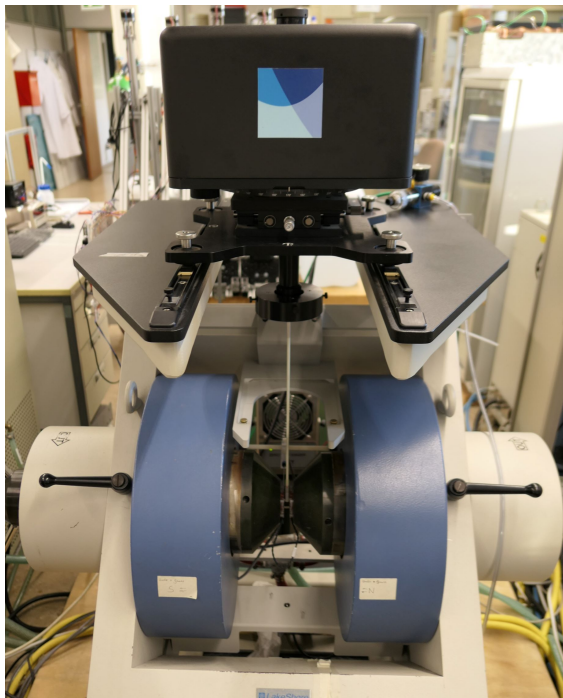
Die magnetische Flussdichte B in T berechnet sich mit Hilfe der magnetischen Feldkonstante bzw. der magnetischen Permeabilität des Vakuums $\mu_0 = 4 \cdot \pi \cdot 10^{-7} \text{N/A}^2$ zu

$$B = (M + H) \cdot \mu_0. \quad (3.8)$$

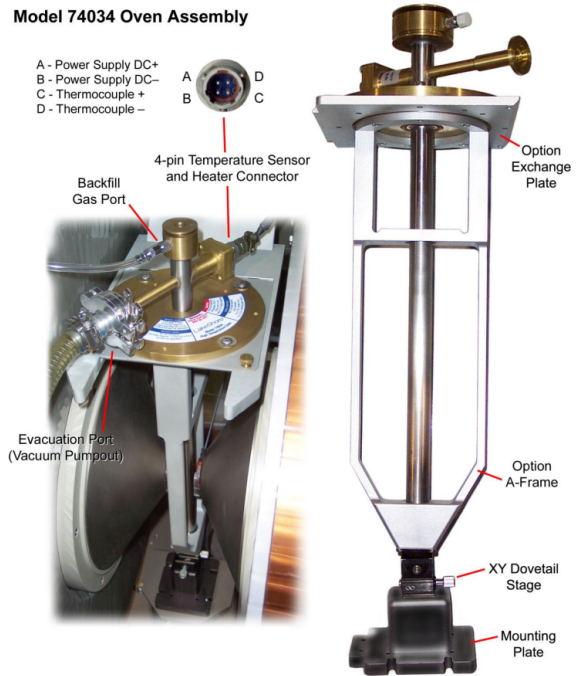
Typischerweise wird in den BH-Kurven die magnetische Feldstärke H in A/m angegeben, somit muss die Ausgabe des Messgeräts, welche in der Einheit Gauß ist, mit dem Faktor

$$k_1 = \frac{10^3}{4\pi} \quad (3.9)$$

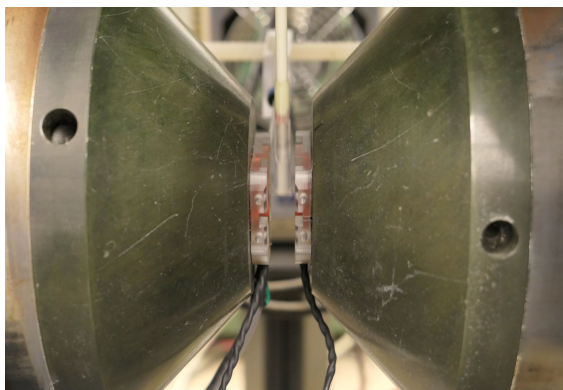
multipliziert werden.



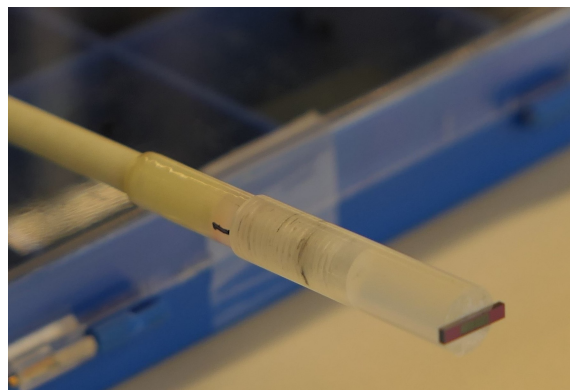
(a) Messgerät mit eingespannter Probe



(b) Vakuum-Ofen-Einschub (Foto-Quelle: [36])



(c) Pickup-Spulen am Ende der Polschuhe



(d) Probenhalter mit UDC-Sample

Abb. 3.2: LakeShore VSM 7400 System

Für die folgenden Untersuchungen wurden komplette Hystereseschleifen aufgezeichnet. Beginnend bei der maximalen Feldstärke H_{max} , wird diese schrittweise verringert und wieder mit entgegengesetzter Polarität aufgebaut bis $-H_{max}$ erreicht ist. Anschließend wird die Feldstärke bis auf H_{max} hochgefahren, um die Hystereseschleife zu vervollständigen. Bei sorgfältiger Kalibrierung sollte sich eine zum Ursprung punktsymmetrische Hystereseschleife ergeben. Mit den gewählten Messpunkten und Schrittweiten dauerte die Messung für einen Umlauf ca. 6-10 min. In Abbildung 3.3 sind die Messergebnisse aller Pulverproben aufgezeichnet. Für die Umrechnung wird das Volumen des weichmagnetischen Kerns V_{Kern} der UDC-Samples mit

$$V_{Kern} = l \cdot b \cdot h = 3,4 \text{ mm} \cdot 1 \text{ mm} \cdot 0,6 \text{ mm} = 2,04 \text{ mm}^3 \quad (3.10)$$

berücksichtigt. Die differentielle Permeabilität μ_d [37] ergibt sich aus

$$\mu_d = \lim_{\Delta H \rightarrow 0} \frac{1}{\mu_0} \cdot \frac{\Delta B}{\Delta H} = \frac{1}{\mu_0} \cdot \frac{\partial B}{\partial H}. \quad (3.11)$$

Nach der Definition der Permeabilitätszahl $\mu_r = \frac{\mu}{\mu_0}$ gilt für die maximale Permeabilität

$$\mu_{max} = \max \left\{ \frac{1}{\mu_0} \cdot \frac{\Delta B}{\Delta H} \right\}. \quad (3.12)$$

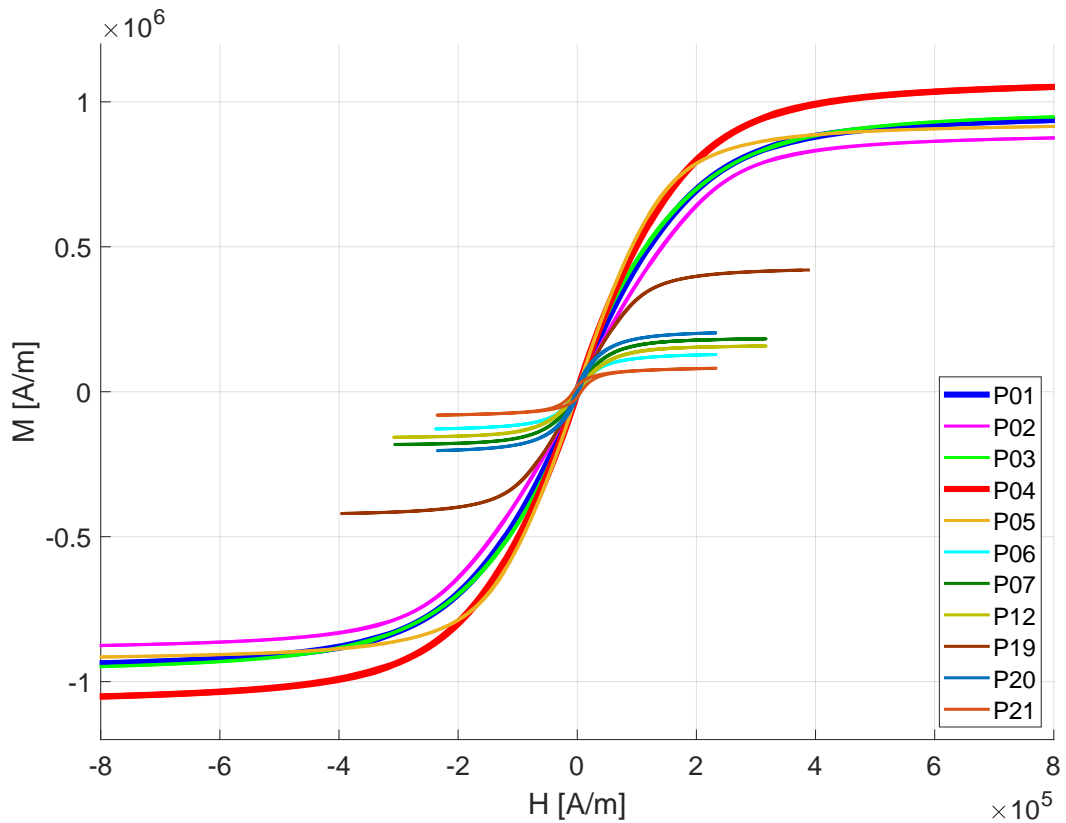


Abb. 3.3: VSM-Messergebnisse: Magnetisierungskurven der verfügbaren Pulverproben

Die Messergebnisse zeigen sehr schmale Hystereseschleifen, so dass die eingeschlossene Fläche, welche äquivalent zur benötigten Energie zum Ummagnetisieren ist, ebenfalls sehr

klein ist. In der Tabelle 3.3 sind für alle untersuchten Pulver in den UDC-Samples die magnetische Sättigungsflussdichte B_{sat} und die maximale Permeabilität μ_{max} aufgelistet. In den

Sample	B_{sat} [T]	μ_{max}	Sample	B_{sat} [T]	μ_{max}
P01	1,93	6,0	P30	1,87	6,1
P02	1,80	5,0	P31	1,71	5,4
P03	1,95	6,9	P32	1,61	4,7
P04	2,16	6,8	P33	1,59	4,7
P05	1,87	7,2	P34	0,67	3,5
P06	0,26	3,4	P35	1,99	7,3
P07	0,39	4,6	P36	1,86	4,1
P12	0,34	4,0	P37	0,72	6,0
P19	0,86	5,2			
P20	0,41	5,1			
P21	0,17	2,6			

Tab. 3.3: Messergebnisse der unterschiedlichen Pulverproben auf dem VSM

folgenden Kapitel wird mittels Simulationen auch die magnetische Flussdichte B im Kernmaterial der Spulen betrachtet und erreicht in den vorgesehenen Anwendungen einen maximalen Wert von 30 mT, was deutlich innerhalb der Sättigungsflussdichte aller gemessenen Pulver liegt. Bei der Permeabilität zeigen sich deutliche Unterschiede mit Werten von 2,6-7,3.

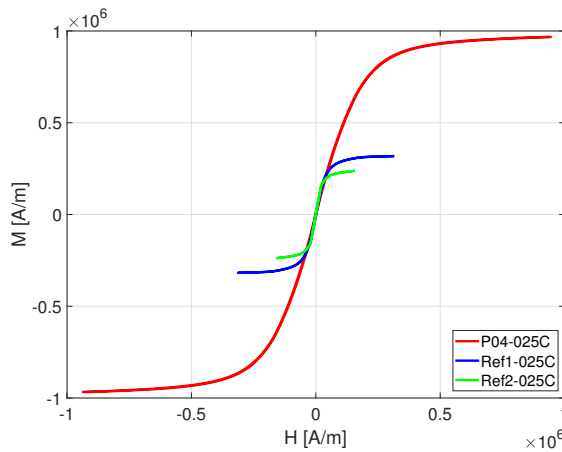
Untersuchungen bei hohen Bauteil-Temperaturen

Neben den bisher vorgestellten VSM-Messungen bei Raumtemperatur werden folgend Messungen bei Bauteil-Temperaturen von bis zu 400 °C mittels des Vakuum-Ofen-Einschubs (Abbildung 3.2b) diskutiert. Da bei der Kernherstellung durch die PowderMEMS Technik keine organische Materialien eingesetzt werden, wird für diese Samples ein größerer Anwendungsbereich im Vergleich zu den kommerziellen Referenzspulen (Tabelle 1.1) erwartet. Vor allem in Spezialanwendungen, wie z.B. LED-Treibern, müssen alle Komponenten hohe Temperaturen aushalten. Zur Bestimmung der Performance wurden das UDC-Sample mit Pulver P04 und die beiden Referenzspulen Ref1 und Ref2 bei 25 °C, 100 °C, 150 °C, 300 °C und 400 °C gemessen. Ein kompletter Mess-Zyklus für ein Bauteil benötigt ca. 7 Stunden.

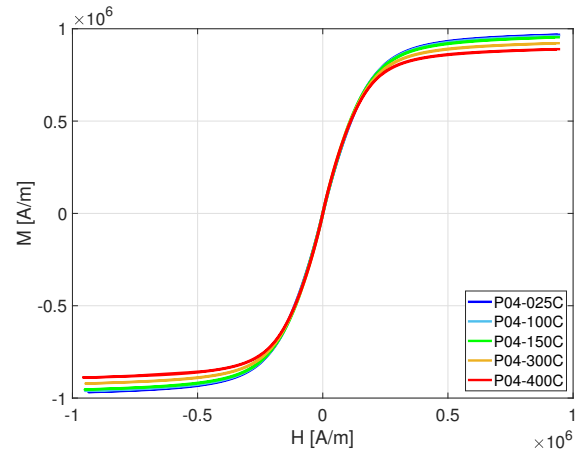
Vor dem Start der VSM-Messungen wurden die drei Samples auf einer Heizplatte auf Degradation und Gasentwicklung, welche die Vakuum-Röhre des Ofen-Einschubs verschmutzen würde, getestet. Das UDC-Sample mit Pulver P04 zeigt keine optischen Veränderungen bei bis zu 400 °C. Wohingegen die Referenzspulen aufgrund der Windungen und Isolation eine Rauchentwicklung zeigten. Daher wurden bei neuen Bauteilen dieses Typs mittels rauchender Salpetersäure die Windungen, Isolationen und Weichvergüsse entfernt. Die Samples wurden mit einem speziellen Epoxyd-Kleber auf dem temperatur-resistenten Probenhalter befestigt.

Nach der Ausrichtung des Ofens zwischen den Polschuhen wird der Probenhalter in den Ofen eingeführt und im VSM-Kopf verankert. Nach erfolgreicher Kalibrierung wird eine Kontrollmessung bei 25 °C durchgeführt (Abbildung 3.4a). Die Ergebnisse des UDC-Samples

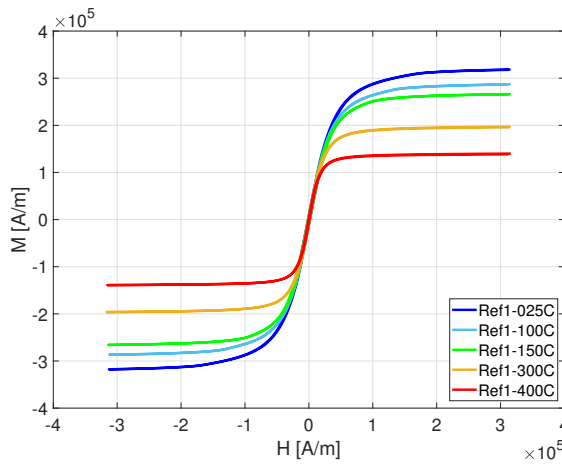
mit Pulver P04 bei den erhöhten Temperaturen in Abbildung 3.4b zeigen kaum Veränderung der magnetischen Charakteristik. Der grundlegende Verlauf der Hystereseschleife sieht sehr ähnlich aus und die Sättigungsflussdichte ist bei 400 °C lediglich um 5 % reduziert. In Abbildung 3.4c sind die Ergebnisse der Referenzspule 1 dargestellt. Über 150 °C ist eine deutliche Degradation zu erkennen und die Sättigungsflussdichte ist schon um 10 % bei 150 °C verringert. Bei der Messung der Referenzspule 2 (Abbildung 3.4d) wird schon bei 100 °C eine deutliche Degradation festgestellt und bei 150 °C nimmt die grüne Kurve eine deutlich abweichende Form ein. Somit weicht die Permeabilität stark von dem ursprünglichen Wert ab und folglich würde die Spule in ihrer Anwendung mit stark abweichender Induktivität Probleme erzeugen. Die magnetische Sättigungsflussdichte ist bei 100 °C bereits um 26 % eingebrochenen.



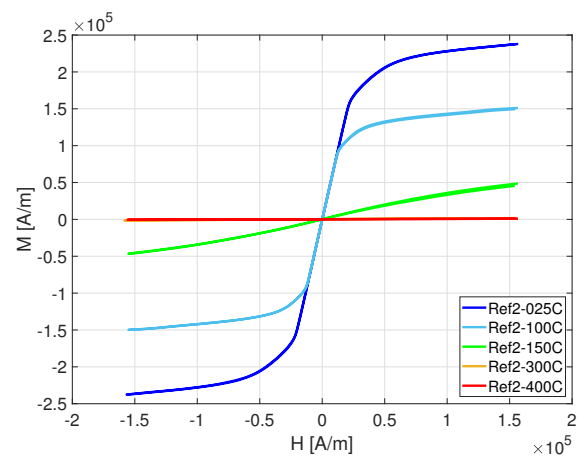
(a) Messung der drei Samples bei 25 °C



(b) UDC-Sample mit Pulver P04



(c) Referenzspule 1



(d) Referenzspule 2

Abb. 3.4: Messergebnisse der VSM-Temperatur-Untersuchungen

Die Veränderung der magnetischen Sättigungsflussdichte bei steigender Temperatur wird in Abbildung 3.5 für die drei untersuchten Samples verglichen. Das Sample P04 (rot) basierend auf der PowderMEMS Technologie zeigt über den gesamten Temperaturbereich eine gute Performance, wobei die Einsatzbereiche für die Referenzspulen Ref1 und Ref2 eingeschränkt sind.

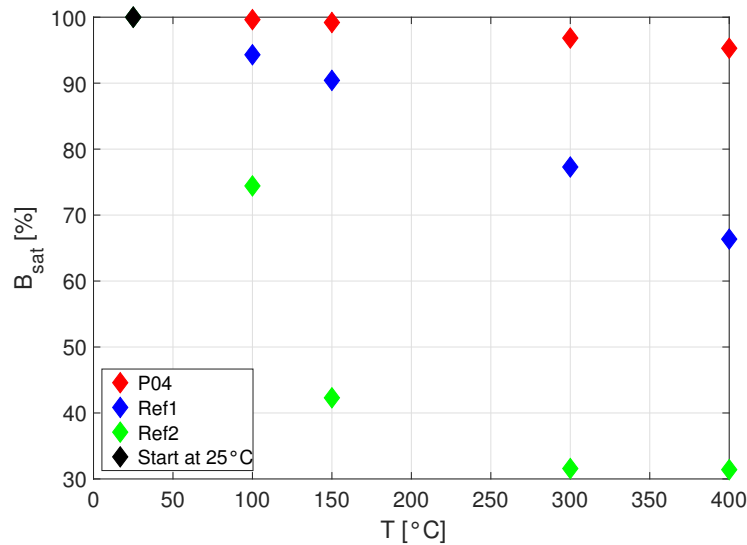


Abb. 3.5: Degradation der magnetischen Sättigungsflussdichte

3.2 Bestimmung der Kernverluste

Typischerweise werden die weichmagnetischen Eigenschaften der Spulenkerne auf einem BH Analyzer charakterisiert. Neben der Permeabilität und Sättigungsflussdichte sind die Kernverluste, bestehend aus Hysteres- und Wirbelstromverlusten, bei der Ummagnetisierung ein wichtiger Parameter. Kommerzielle Geräte wie z.B. der B-H Analyzer SY-8218 sind auf eine maximale Frequenz von 5 MHz begrenzt. Da für die geplante Anwendung Schaltfrequenzen um die 20-30 MHz geplant sind, wird folgend die Messmethode nach [38] vorgestellt und umgesetzt. Die grundlegende Idee besteht darin, die zu untersuchende Spule mit einem Kondensator in Reihe zu schalten und diese mit einer sinusförmigen Spannung bei Resonanzfrequenz anzuregen, während die Eingangs- und Ausgangsspannung gemessen werden, um die Kernverluste zu berechnen. In Abbildung 3.6a ist der entsprechende Schaltplan dargestellt, wobei die Spule mit ihren parasitären Größen (grüner Kasten), wie Kupferverlusten R_{Ku} und Kernverlusten R_{Kern} , und der Resonanz-Kondensator (blauer Kasten) mit der Kapazität C und dem Serien-Widerstand R_C dargestellt sind. Der rote Kasten symbolisiert eine hochfrequente Spannungsversorgung.

Das Leiterplatten-Design dieser Messplatine wird in Abbildung 3.6b gezeigt. Als Sample für die Spule wird hier ein grauer Ringkern dargestellt, dessen Wicklung auf den zwei vorgesehenen Kontakt-Flächen angelötet werden wird.

Für den Resonanz-Kondensator sind drei parallele Anschlüsse vorgesehen, so dass die gewünschte Kapazität aus bis zu 3 parallelen Kondensatoren eingestellt werden kann. Die Spannungsmessungen von U_{in} (auf der Unterseite) und U_{out} erfolgen über die U.FL. Buchsen direkt mit einem Koaxialkabel und werden mittels passiver Tastköpfe mit dem Oszilloskop verbunden.

Der graue Kasten auf der linken Seite ist der Impedanz Transformator AVX-M4-S von Avtech. Dieser transformiert die Impedanz des Eingangssignal von 50Ω auf 3Ω , um somit eine bessere Anpassung mit weniger Reflexionen zu erreichen. Des Weiteren sorgt der Transformator zu einer Vervielfachung des Strom, während die Ausgangsspannung ein Viertel der Eingangsspannung beträgt.

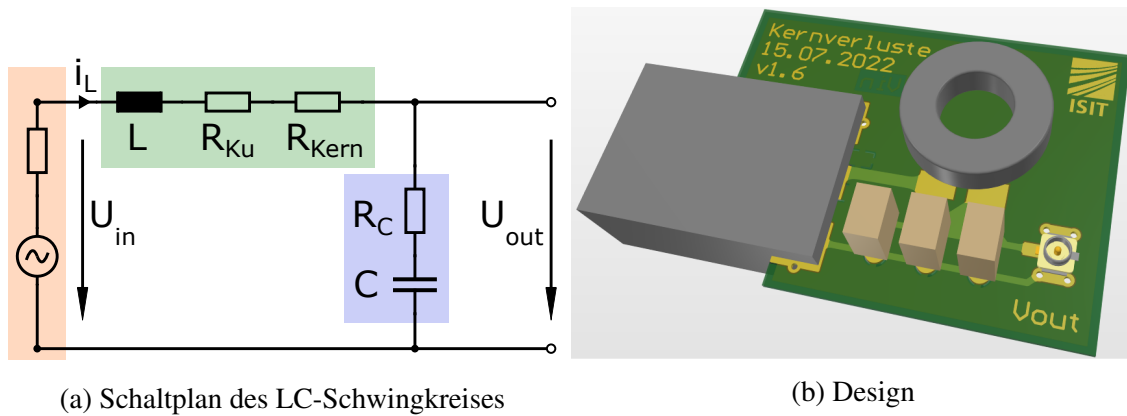


Abb. 3.6: Entwicklung der Messplatine

Die Spannungsamplitude und Frequenz der Sinusspannung werden auf dem Funktionsgenerator (Tektronix AFG31152) eingestellt und durch den Leistungsverstärker (Pasternack PE15A5028F) verstärkt, welcher mittels eines Labornetzteils (EA-PS 2342-10B) mit einer Gleichspannung von 28 V versorgt wird. Um den Leistungsverstärker nicht durch Reflexionen des Testaufbaus zu zerstören, ist zusätzlich das 6 dB Dämpfungsglied (Pasternack PE7357-6) zwischengeschaltet. Der komplette Aufbau ist in Abbildung 3.7 gezeigt.

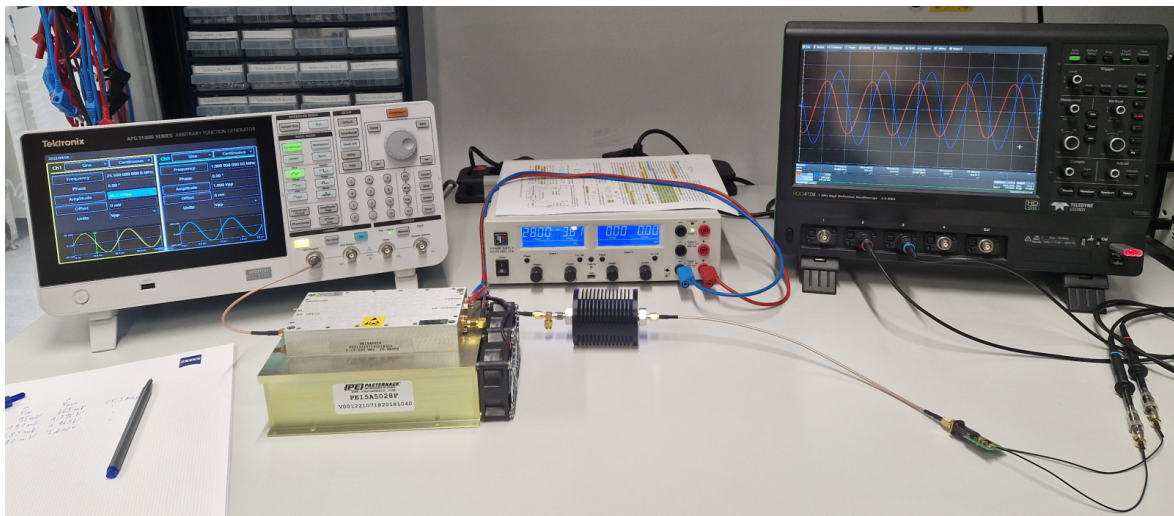


Abb. 3.7: Messaufbau zur Bestimmung der Kernverluste

Für den Messaufbau werden folgende Geräte eingesetzt:

- Funktionsgenerator von Tektronix AFG31152 (bis zu 150 MHz)
- Leistungsverstärker von Pasternack PE15A5028F (max. 25 W, 0,15-230 MHz)
- Labornetzgerät EA-PS 2342-10B (max. 42 V, max. 10 A)
- Dämpfungsglied von Pasternack PE7357-6 (max. 25 W, max. 18 GHz)
- Impedanz Transformator von Avtech AVX-M4-S ($50 \Omega : 3 \Omega$)
- HDO4104 Oszilloskop von LeCroy (2,5 GS/s)
- Passive Tastköpfe PP019 von LeCroy mit Koaxialkabel an U.F.L. Buchsen

Zur Charakterisierung des Pulver P04 wird eine Ringspule auf PCB-Level eingesetzt (Abbildung 3.8). Die Herstellung dieser Mikrospulen auf PCB-Level wird detailliert in Kapitel 4.5 vorgestellt. In dem hier gezeigten Design befinden sich die blauen Leiterbahnen auf der Unterseite und werden durch Vias auf die PCB-Oberseite geführt. Die roten Verbindungen schließen die Windungen auf der Oberseite durch jeweils 4 parallele Aluminium-Bondbrhte mit einem Durchmesser von 25 μm . In grn ist der Ringkern des verfestigten Pulverkerns dargestellt. Auf der Unterseite befinden sich die Anschlusspads (blaue Rechtecke), um die Spule auf die Messplatine (Abbildung 3.6b) aufzulten.

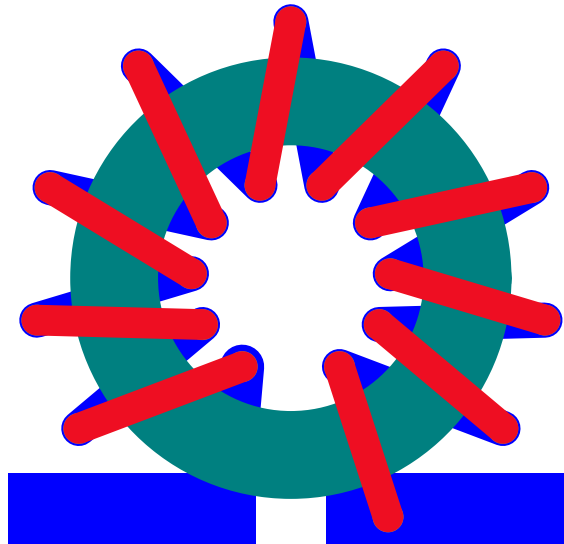


Abb. 3.8: Design der Ringspule auf PCB-Level

Diese Spulengeometrie wurde sowohl mit als auch ohne Pulverkern auf dem Impedanzanalyser vermessen, um die Induktivitt und den Widerstand ber die Frequenz aufzuzeichnen. Die wesentlichen Parameter sind in Tabelle 3.4 zusammengefasst.

Windungszahl	N	10
Auendurchmesser	d_a	5 mm
Innendurchmesser	d_i	3 mm
Kernhhe	h	350 μm
Kernvolumen	V_{Kern}	$4,4 \cdot 10^{-9} \text{ m}^3$
Induktivitt mit P04	L	48,5 nH
Induktivitt als Luftspule	$L_{\text{Luftspule}}$	24 nH

Tab. 3.4: Parameter der Ringspule

Messverfahren

Nach Auswahl der Messfrequenz f berechnet sich fr die zu untersuchende Spule mit der Induktivitt L die Kapazitt des Resonanz-Kondensators C nach

$$f = \frac{\omega}{2\pi} = \frac{1}{2\pi\sqrt{LC}} \Leftrightarrow C = \frac{1}{4\pi^2 \cdot f^2 \cdot L}. \quad (3.13)$$

Anschließend wird die Amplitude der benötigten Ausgangsspannung \hat{U}_{out} in Abhängigkeit des Spulenstroms \hat{i}_L bzw. der magnetischen Flussdichte \hat{B} nach den Gleichungen 3.14 und 3.15 berechnet.

$$\hat{U}_{out} = \frac{\hat{i}_L}{2\pi f \cdot C} \quad (3.14)$$

Für \hat{i}_L gilt basierend auf den Spulenparametern und der magnetischen Flussdichte

$$\hat{i}_L = \frac{\pi(d_a + d_i)\hat{B}}{2\mu_R\mu_0 N}. \quad (3.15)$$

In der Versuchsdurchführung wird die Eingangsspannung auf dem Funktionsgenerator so eingestellt, dass die gemessene Ausgangsspannung der nach Gleichung 3.14 berechneten Ausgangsspannung entspricht. Anschließend wird die Frequenz der Eingangsspannung minimal erhöht bzw. verringert bis die gemessene Eingangsspannung ihr Minimum für die geforderte Ausgangsspannung erreicht, somit ist gewährleistet, dass der Resonanzfall vorliegt. Eventuell bedarf die Amplitude der Eingangsspannung noch eine kleine Anpassung, um die Ausgangsspannung zu erreichen. Die Abbildung 3.9 zeigt die Messergebnisse für $f = 38 \text{ MHz}$ mit Spannungsamplituden von $\hat{U}_{in} = 0,603 \text{ V}$ und $\hat{U}_{out} = 4,57 \text{ V}$.

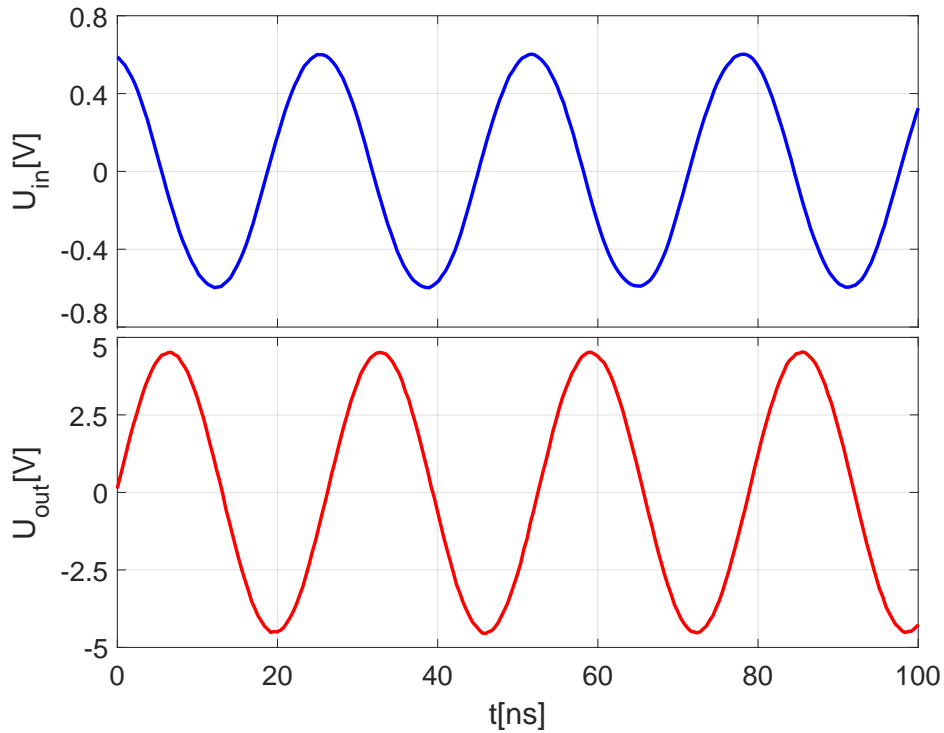


Abb. 3.9: Messergebnisse der Ein- und Ausgangsspannung für die Ringspule bei 38 MHz

Dieses Vorgehen wurde für eine Reihe von unterschiedlichen Eingangsspannungen für die Frequenzen $f = \{20 \text{ MHz}; 25,5 \text{ MHz}; 31 \text{ MHz}; 38 \text{ MHz}\}$ mit dem Pulver P04 durchgeführt.

Der serielle Widerstand des Kondensator wurde auf dem Impedanzanalyser gemessen und beträgt in diesem Frequenzbereich ca. $R_C = 1 \text{ m}\Omega$. Der Widerstand für die Kupferverluste R_{Ku} wurde mit der gleichen Spule ohne Spulenkern auf dem Impedanzanalyser bestimmt und wird in Tabelle 3.5 für die angewendeten Frequenzen aufgelistet.

Frequenz	R_{Ku}
20 MHz	48 mΩ
25,5 MHz	49 mΩ
31 MHz	55 mΩ
38 MHz	55 mΩ

Tab. 3.5: Kupferverluste der Ringspule ohne Kern

Somit berechnet sich der Widerstand für die Kernverluste nach

$$R_{Kern} = \frac{2\pi f \cdot L \cdot \hat{U}_{in}}{\hat{U}_{out}} - R_C - R_{Ku}. \quad (3.16)$$

Mithilfe des Spulenstroms i_L aus Gleichung 3.15 und dem Volumen des Pulverkerns V_L lässt sich die Verlustenergie pro Volumen für das untersuchte Pulver nach

$$P_V = \frac{\hat{i}_L^2 \cdot R_{Kern}}{2V_{Kern}} \quad (3.17)$$

bestimmen.

Messergebnisse

Das vorgestellte Messverfahren wird an der Ringspule aus Abbildung 3.8 durchgeführt. Die Messergebnisse für Pulver P04 bei 20 MHz sind in der Tabelle 3.6 aufgeführt.

\hat{U}_{in} [V]	\hat{U}_{out} [V]	\hat{B} [mT]	\hat{i}_L [A]	R_{Kern} [Ω]	P_V [mW/mm ³]
0,096	0,52	1,83	0,138	1,06	2,28
0,192	1,02	3,61	0,272	1,07	9,02
0,280	1,56	5,52	0,416	1,02	20,07
0,371	2,06	7,29	0,549	1,03	35,13
0,470	2,57	9,09	0,685	1,04	55,56
0,569	3,07	10,86	0,818	1,06	80,40
0,669	3,55	12,56	0,946	1,08	109,40
0,760	4,15	14,69	1,106	1,04	145,09
0,870	4,63	16,39	1,233	1,07	185,52
0,960	5,16	18,26	1,375	1,06	228,04
1,130	5,57	19,71	1,484	1,16	290,86
1,300	5,96	21,09	1,588	1,25	359,10
1,400	6,68	23,64	1,780	1,20	432,75

Tab. 3.6: Messergebnisse der Kernverluste von Pulver P04 bei 20 MHz

In Tabelle 3.7 sind die Messergebnisse für Pulver P04 bei 25,5 MHz zusammengefasst.

\hat{U}_{in} [V]	\hat{U}_{out} [V]	\hat{B} [mT]	\hat{i}_L [A]	R_{Kern} [Ω]	P_V [mW/mm ³]
0,095	0,67	1,79	0,135	1,03	2,15
0,191	1,30	3,49	0,264	1,07	8,43
0,285	1,97	5,29	0,400	1,05	19,07
0,380	2,61	7,03	0,531	1,05	33,78
0,479	3,24	8,72	0,659	1,07	52,89
0,580	3,99	10,74	0,812	1,05	78,80
0,680	4,62	12,44	0,940	1,07	107,04
0,770	5,26	14,16	1,070	1,06	137,97
0,890	5,87	15,80	1,194	1,10	178,25
1,010	6,46	17,39	1,314	1,13	222,92
1,140	7,02	18,90	1,428	1,18	273,87
1,270	7,60	20,46	1,546	1,22	330,71

Tab. 3.7: Messergebnisse der Kernverluste von Pulver P04 bei 25,5 MHz

Für eine Frequenz von 31 MHz sind die Messergebnisse von Pulver P04 in der Tabelle 3.8 aufgelistet.

\hat{U}_{in} [V]	\hat{U}_{out} [V]	\hat{B} [mT]	\hat{i}_L [A]	R_{Kern} [Ω]	P_V [mW/mm ³]
0,100	0,73	1,55	0,118	1,20	1,89
0,221	1,54	3,27	0,249	1,26	8,86
0,314	2,25	4,78	0,364	1,22	18,37
0,440	3,10	6,59	0,501	1,24	35,50
0,556	3,89	8,27	0,629	1,25	56,31
0,665	4,74	10,07	0,766	1,23	82,00
0,819	5,64	11,98	0,912	1,27	120,35
0,952	6,42	13,64	1,038	1,30	159,38
1,040	7,30	15,51	1,180	1,25	197,64
1,220	7,92	16,83	1,280	1,35	252,38
1,290	8,75	18,59	1,415	1,29	294,28
1,420	9,53	20,25	1,541	1,31	352,98
1,580	10,22	21,72	1,652	1,36	421,84
1,740	10,95	23,27	1,770	1,40	498,29

Tab. 3.8: Messergebnisse der Kernverluste von Pulver P04 bei 31 MHz

Die Messergebnisse für Pulver P04 bei 38 MHz sind in Tabelle 3.9 dargestellt.

\hat{U}_{in} [V]	\hat{U}_{out} [V]	\hat{B} [mT]	\hat{i}_L [A]	R_{Kern} [Ω]	P_V [mW/mm ³]
0,125	0,91	1,60	0,122	1,49	2,50
0,246	1,81	3,18	0,242	1,47	9,78
0,363	2,71	4,76	0,362	1,45	21,60
0,484	3,65	6,41	0,488	1,43	38,77
0,603	4,57	8,03	0,611	1,42	60,47
0,734	5,47	9,61	0,731	1,45	88,16
0,838	6,36	11,18	0,850	1,42	116,95
0,960	7,22	12,69	0,965	1,44	152,14
1,070	7,95	13,97	1,063	1,45	186,81
1,220	8,77	15,41	1,173	1,51	235,26
1,370	9,53	16,75	1,274	1,56	287,43
1,450	10,59	18,61	1,416	1,48	337,44
1,570	11,45	20,12	1,531	1,48	395,06

Tab. 3.9: Messergebnisse der Kernverluste von Pulver P04 bei 38 MHz

Zur Veranschaulichung der gemessenen Werte sind für die 4 Frequenzen die Kernverluste P_V über die magnetische Flussdichte B in Abbildung 3.10 aufgetragen. Erwartungsgemäß nehmen die Kernverluste bei gleicher magnetischer Flussdichte B mit steigender Frequenz zu. Die durchgeführten Messungen decken den Bereich der magnetischen Flussdichte von 1-24 mT ab. Beim Vergleich der Kernverluste für 20 MHz und 38 MHz ergibt sich eine Steigerung von ca. 35 % für eine magnetische Flussdichte von $B = 20$ mT.

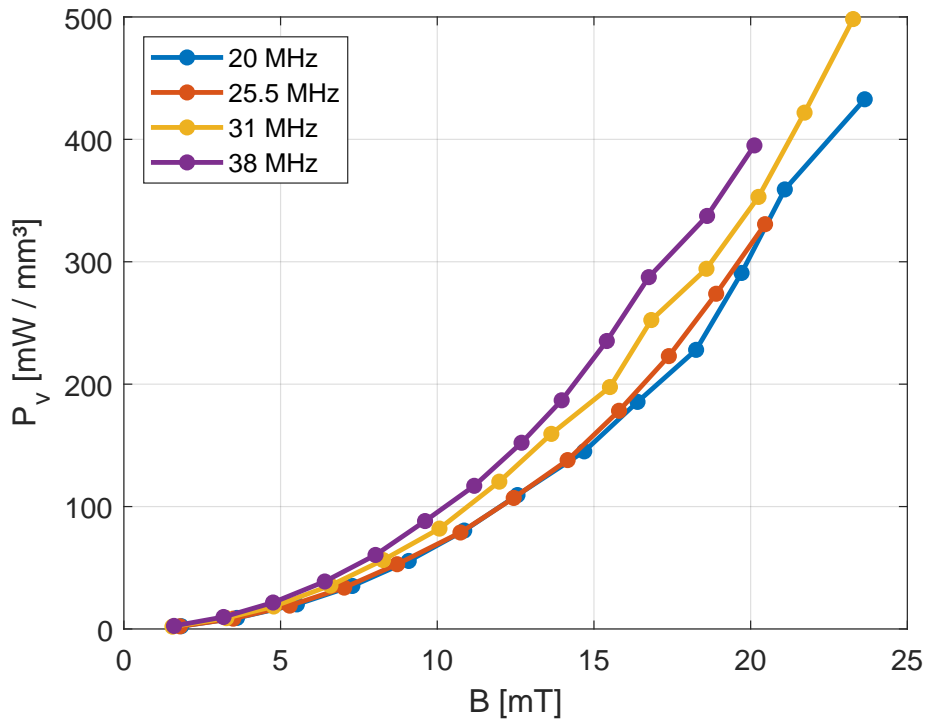


Abb. 3.10: Messergebnisse der Kernverluste für Pulver P04

Angenommen die Mikrospule nach dem UDC-Design (Abbildung 2.3a) mit Pulver P04 würde in einem Wandler mit der Schaltfrequenz von 20 MHz mit einer Flussdichte von 15 mT betrieben werden. Diese Spule besitzt ein Kernvolumen von

$$V = l \cdot b \cdot h = 3,4 \text{ mm} \cdot 1 \text{ mm} \cdot 0,6 \text{ mm} = 2,04 \text{ mm}^3. \quad (3.18)$$

Somit ergeben sich Kernverluste von

$$P_{V,UDC} = 150 \text{ mW/mm}^3 \cdot 2,04 \text{ mm}^3 = 306 \text{ mW}. \quad (3.19)$$

Auf diese Weise lässt sich mit dieser Methode eine Abschätzung der Kernverluste vornehmen, welche den wesentlichen Bestandteil neben den DC- und AC-Verluste einer Spule bedeuten. Durch die Normierung der Verluste auf das Volumen sind bei Geometrieänderungen des Spulenkerns die absolut zu erwartenden Kernverluste zu bestimmen.

4. Entwicklung der Mikrospulen

In diesem Kapitel werden eine Reihe von Mikrospulen, basierend auf dem zuvor vorgestellten Kern-Herstellungsprozess, entwickelt und untersucht. Im ersten Abschnitt wird eine Übersicht der unterschiedlichen Spulendesigns mit dem jeweiligen thematischen Schwerpunkt gegeben.

Zur Charakterisierung werden Induktivität und Widerstand der Spulen auf dem Impedanzanalyser über einen breiten Frequenzbereich gemessen. Hierfür wird zunächst der Messaufbau und das Verfahren beschrieben. Die Messergebnisse werden für unterschiedliche weichmagnetische Pulver verglichen und diskutiert. Zusätzlich wird der Einfluss der Wicklung hinsichtlich Windungsanzahl und Durchmesser des Drahts betrachtet. Abschließend wird die Mikrospule nach der PowderMEMS Technik mit dem favorisierten Pulver mit kommerziell verfügbaren Spulen verglichen.

Ein wichtiger Bestandteil bei der Entwicklung von den Mikrospulen ist der Einsatz von FEM-Simulationsmodellen in Comsol Multiphysics. In diesem Abschnitt werden die Grundlagen und angewendeten Verfahren zum Einsatz der FEM Software vorgestellt. Passend zu der theoretischen Betrachtung werden die Stromverdrängung durch die physikalischen Effekte des Skin- und Proximity-Effekts erklärt und mit Simulationsergebnissen für einen runden Draht mit 100 µm Durchmesser für einen weiten Frequenzbereich veranschaulicht. Analog zu den beschriebenen Impedanzmessungen wird die Geometrie der Spule nachgebildet und den Messergebnissen gegenübergestellt. Als Ergebnis dieser Untersuchung entsteht ein Parameter-Set für den hergestellten weichmagnetischen Pulverkern in Material-Bibliothek.

Basierend auf dem neu angelegten Parameter-Set werden neue Designs für die PCB-Spulen und integrierten Wandlern entwickelt. Für die PCB-Spulen wird zunächst die Herstellungsmethode als auch eine Übersicht der entwickelten Designs und erwarteten Parameter vorgestellt. Anstelle der handgewickelten Drähte bestehen diese Spulen aus Kupfer-Leiterbahnen, Vias und Bonddrähten. Daher wird auch durch einen Vergleich mit 3 bzw. 4 parallelen Bonddrähten pro Windung der Einfluss auf die elektrischen Eigenschaften untersucht. Zum Abschluss dieses Kapitels werden die Messergebnisse der PCB-Spulen diskutiert und mit den zuvor simulierten Designs abgeglichen. Zusätzlich werden die Samples mittels optischer Untersuchungen analysiert, um die Herstellungsmethoden zu bewerten.

4.1 Spulendesigns

Im Rahmen dieser Arbeit sind unterschiedliche Spulen-Designs entsprechend der jeweiligen Zielsetzung entstanden. In Abbildung 4.1 sind die vier wesentlichen Spulen-Varianten abgebildet. Die UDC-Spule (Abbildung 4.1a) bildet den Startpunkt mit einer einfachen Struktur in einem 725 µm dicken Silizium-Wafer. Wie in dem vorherigen Kapitel bereits beschrieben, sind mit dieser Variante unterschiedliche weichmagnetische Pulver auf dem VSM charakterisiert und miteinander verglichen worden. Der in dem Silizium-Chip verfestigte Pulverkern hat eine Größe von 3,4 mm x 1 mm x 0,6 mm, was einem Volumen von $V_{Kern} = 2,04 \text{ mm}^3$ entspricht. Um eine Spule zu erhalten, wird ein Kupferdraht mit einem Durchmesser von 100 µm um den Kernbereich gewickelt und mit Sekundenkleber fixiert. Der Kupferdraht ist

mit einem Isolationslack überzogen, so dass zwischen den Windungen kein Kurzschluss entsteht. Dieser Lack wurde an den beiden Enden entfernt, um Messungen durchführen zu können. Auf diese Weise konnten die Spulen mit unterschiedlichen Pulverkernen auch auf dem Impedanzanalyser (Kapitel 4.2) untersucht werden.

Die VARIA-Spule aus Abbildung 4.1b ist sehr ähnlich zu der UDC-Spule. Diese Spule ist ebenfalls auf einem Silizium-Wafer mit einer Stärke von $725\text{ }\mu\text{m}$ hergestellt worden und besitzt auch handgewickelte Windungen aus dem $100\text{ }\mu\text{m}$ dicken Kupferdraht. Die „Knochenform“ des Silizium-Chips erleichtert das Anbringen der Windungen in der Mitte des Kerns und bietet zusätzlich ausreichend Platz auf der anderen Seite, auf der zwei Öffnungen von $900\text{ }\mu\text{m} \times 500\text{ }\mu\text{m}$ in das Silizium geätzt sind. Diese Öffnungen führen bis zu dem Pulverkern in der Mitte des Chips. Diese Spule wurde speziell für die Untersuchung einer aktiven Kühlung mittels Luft oder Flüssigkeit durch den porösen Kern entwickelt und wird detaillierter im 6. Kapitel beschrieben.

Anstelle von Silizium sind die PCB-Spule (Abbildung 4.1c) und die Flip-Chip Spule (Abbildung 4.1d) auf Leiterplatten-Material aufgebaut. Als Leiterplatte wird $410\text{ }\mu\text{m}$ starkes FR4 Basismaterial eingesetzt, in welches $300\text{ }\mu\text{m}$ tiefe Kavitäten geätzt sind, um mit dem Pulverkern gefüllt zu werden. Die laterale Ausdehnung ($c \times d$) des verfestigten Pulverkerns als auch die Windungsanzahl wurde über eine Reihe von unterschiedlichen Designs variiert, um Induktivitäten von $50\text{--}300\text{ nH}$ herzustellen. Genaue Dimensionen und Parameter folgen mit simulativen Untersuchungen in dem Kapitel 4.4 und werden durch Messergebnisse des Kapitels 4.6 verifiziert. Prinzipiell wird die Oberseite der PCB-Spulen durch zwei unterschiedliche Konzepte geschlossen. Wie in Abbildung 4.1c dargestellt werden auf der Oberseite Bonddrähte zwischen den offenen Pads angebracht. Wohingegen bei der Flip-Chip Spule in Abbildung 4.1d eine weitere Halbspule andersherum mit elektrisch leitfähigem Kleber aufgebracht wird.

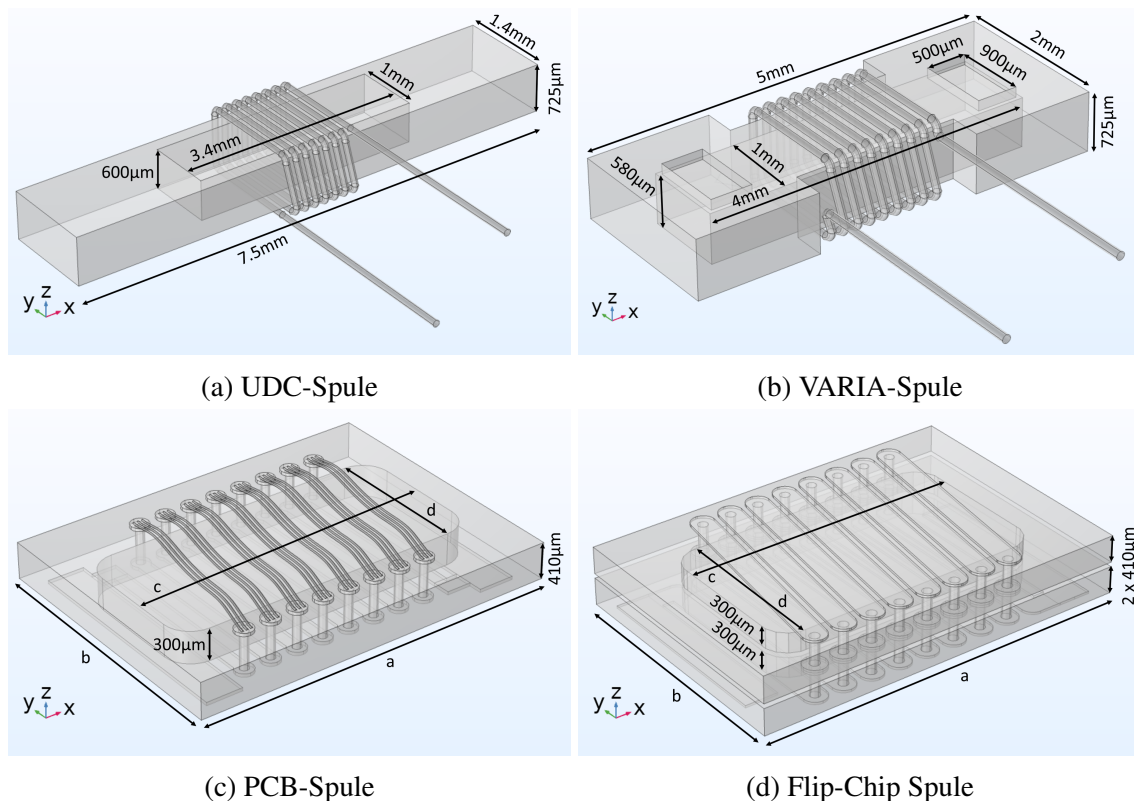


Abb. 4.1: Design-Varianten

Dadurch verdoppelt sich die Aufbauhöhe und das Kernvolumen, so dass auch deutlich größere Induktivitäten erreicht werden können. Beide Designs haben auf der Unterseite zwei Anschluss pads, um in einen DC/DC Wandler oder auf eine Messplatine gelötet zu werden. Da diese Pads auf der Unterseite sind und nicht hervorstehen, wird beim Auflöten mit Lötpaste und einem Heißluft-Fön gearbeitet. Die Leiterbahnen zwischen den Pads auf der Unterseite haben eine Breite von 350 µm und sind mit dem typischen Lötstopp-Lack überzogen, so dass keine Kurzschlüsse entstehen können. Da die Vias einen Pitch von 450 µm haben, bleibt somit ein Abstand zwischen den Leiterbahnen von 100 µm.

4.2 Aufbau und Messverfahren mittels Impedanzanalyser

Mittels eines Impedanzanalyser wird der komplexe Widerstand Z eines Bauteils über die Frequenz f gemessen. Durch Unterteilung in Real- und Imaginärteil lassen sich z.B. auch die Induktivität L und der Widerstand R einer Serienschaltung dieser beiden Größen zu

$$Z = R + j\omega L \quad \Leftrightarrow \quad R = \operatorname{Re}\{Z\}, \quad L = \frac{\operatorname{Im}\{Z\}}{2\pi f} \quad (4.1)$$

angeben. Für die folgenden Messungen wird der Precision Impedance Analyzer 4294A von Agilent mit dem Aufsatz 16047E verwendet. Als Anregung wird eine Sinusspannung mit einer Amplitude von 500 mV ohne Offset eingesetzt, während der Frequenzbereich von 0,1-100 MHz betrachtet wird. Diese Anregung wird genutzt, um das Kleinsignalverhalten der Bauteile zu charakterisieren. Abbildung 4.2 zeigt das Messgerät mit einem eingespannten Sample des UDC-Designs, wobei auf dem Display die Induktivität in gelb und der Widerstand in blau dargestellt werden. Über die logarithmisch aufgetragene Frequenz (X-Achse) werden für 201 Messpunkte die Induktivität und der Widerstand gespeichert. Die beiden Drahtenden der UDC-Spulen werden jeweils zwischen zwei Platten des Aufsatzes eingeschaubt. Vor Beginn der Messung ist allerdings eine Kalibrierung notwendig, dafür werden eine Kurzschluss- und Leerlaufmessung durchgeführt. Für die beiden handgewickel-

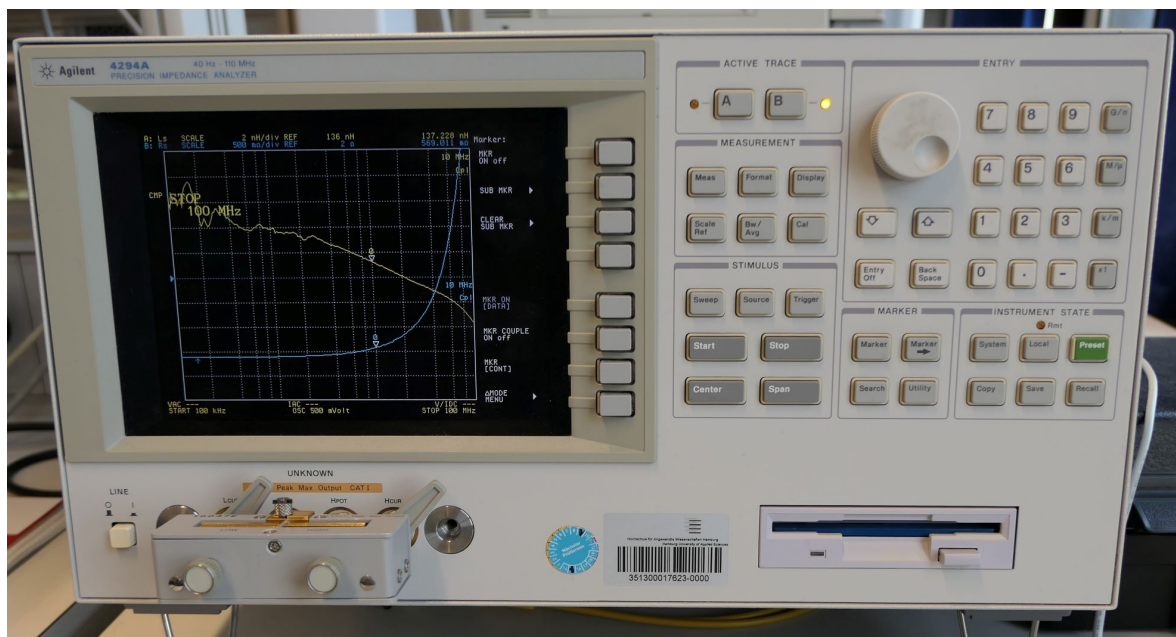


Abb. 4.2: Impedanzanalyser mit UDC-Spulen Sample

ten Spulen wird bei der Leerlauf-Kalibrierung der Aufsatz unbestückt gelassen und für die Kurzschluss-Kalibrierung wird der Original Agilent Einsatz eingeschraubt.

Für die Messungen der PCB- und Flip-Chip Spulen wird eine kleine Adapterplatine genutzt, auf welche die Spule aufgelötet wird (Abbildung 4.3a). Um den Einfluss dieser zusätzlichen Messplatine auf die Messergebnisse auszugleichen, werden die Kalibrierungen mit zwei speziellen PCBs für die Kurzschluss- (Abbildungen 4.3b) und Leerlaufkalibrierung (Abbildung 4.3c) vorab durchgeführt.

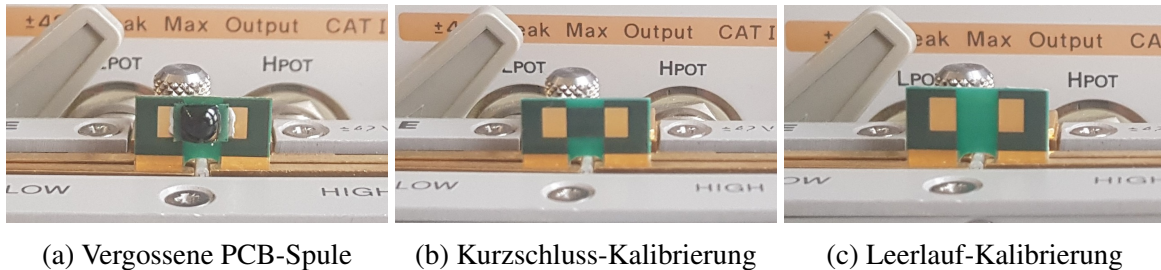


Abb. 4.3: Mess-PCBs für die PCB-Spulen auf dem Impedanzanalyser

Diese Adapterplatten gibt es in den drei Größen S, M, L für die entsprechende Größe der unterschiedlichen Designs der PCB-Mikrospulen.

4.3 Analyse der UDC-Mikrospulen

Für die Untersuchungen der Mikrospulen im UDC-Design (Abbildung 4.1a) auf dem Impedanzanalyser werden 8 Windungen mit einem $100\text{ }\mu\text{m}$ dicken Kupferdraht ausgeführt, wenn nicht explizit abweichend angegeben. Der Draht ist mit Klebstoff gegen das Verrutschen auf dem Kern fixiert ist. Im Folgenden werden die Ergebnisse der unterschiedlichen Pulver vorgestellt und miteinander verglichen.

Vergleich der unterschiedlichen weichmagnetischen Pulver

Der Fokus dieser Messungen liegt auf dem Vergleich der unterschiedlichen Pulverproben, da die magnetischen Eigenschaften für diese Materialien in Kombination mit der Herstellungsmethode des Kern unbekannt waren. Typischerweise werden aus diesen Pulvern Spulenkerne durch Sinterprozesse erzeugt, wobei sich die magnetischen Eigenschaften ausbilden. Hierfür ist eine Menge Energie nötig, um die lose Pulverschüttung unter Druck und Wärme zu einer mehr oder weniger porenfreien Materie aufzufüllen [33].

Durch den ALD-Prozess bleiben die Pulver allerdings in ihrer Rohform und werden durch die aufgebrachte Oxidschicht nur zur einer porösen verfestigten Struktur gehalten. Als Ziel wird eine Induktivität von ca. 150 nH mit einem möglichst hohen Q-Faktor bei $10\text{--}40\text{ MHz}$ definiert, um später in einem DC/DC Wandler mit entsprechender Schaltfrequenz eingesetzt zu werden. Die bereits bekannten Pulver aus Tabelle 3.1 zeigten folgende Ergebnisse bei Messungen auf dem Impedanzanalyser. In Abbildung 4.4a sind die gemessenen Induktivitäten der UDC-Spulen für den Frequenzbereich von $0,1\text{--}100\text{ MHz}$ aufgetragen. Entsprechend sind in Abbildung 4.4b der Widerstand und in Abbildung 4.4c der Q-Faktor dargestellt.

Die Pulver P03, P04 und P05 zeigten schon bei den VSM-Messungen (Kapitel 3.1) die höchste Permeabilität mit Werten um 7. Folglich werden bei den Spulen mit diesen Pulvern die größten Induktivitäten (150-165 nH) gemessen, wohingegen die Spulen P06 und P21 nur 80-90 nH erreichen. Den höchsten Q-Faktor von 43 bei 30 MHz liefert die Spule P02, welcher auf dem kleinen Widerstand basiert, wobei die Induktivität mit knapp unter 130 nH nur im mittleren Bereich liegt. Speziell für die Frequenz von 20 MHz sind in Abbildungen 4.4d die gemessenen Spulen mit Induktivität und Widerstand aufgetragen. Zusätzlich wird eine UDC-Spule ohne Pulverkern zum Vergleich gemessen. Diese Luftspule erreicht eine Induktivität von 60 nH bei einem Widerstand von 0,31 Ω .

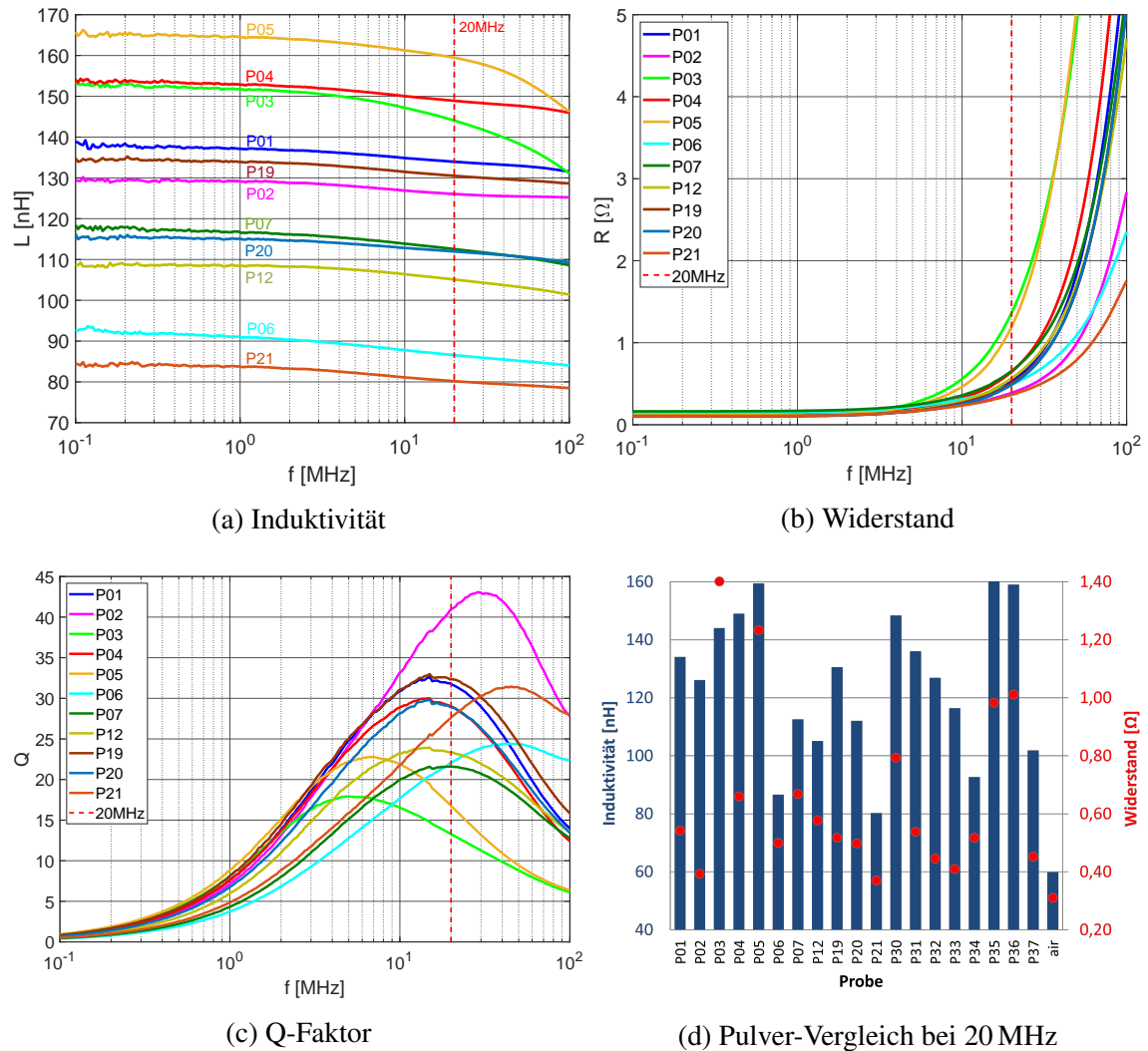


Abb. 4.4: Messergebnisse des Impedanzanalysers für die verfügbaren Pulverproben

Um eine Spule mit geeignetem Pulver für die Anwendung in einem DC/DC Wandler bei 20 MHz auszuwählen, wird die Methode der Pareto-Front [39] angewendet. Dazu werden die Messergebnisse der unterschiedlichen Pulver in ein Diagramm aus Widerstand und inverser Induktivität (Abbildung 4.5a) aufgetragen. Somit sind Pulverproben Richtung Ursprung des Diagramms den anderen Proben gegenüber zu bevorzugen, da diese einen kleineren Widerstand und eine größere Induktivität aufweisen. Die rot eingekreisten Pulver werden als „pareto-optimal“ bezeichnet, während die übrigen Pulver sowohl in Bezug auf Widerstand als auch Induktivität von mindestens einem pareto-optimalen Pulver dominiert werden. Abhängig von der Anwendung sollte eines dieser 7 pareto-optimalen Pulver ausgewählt werden.

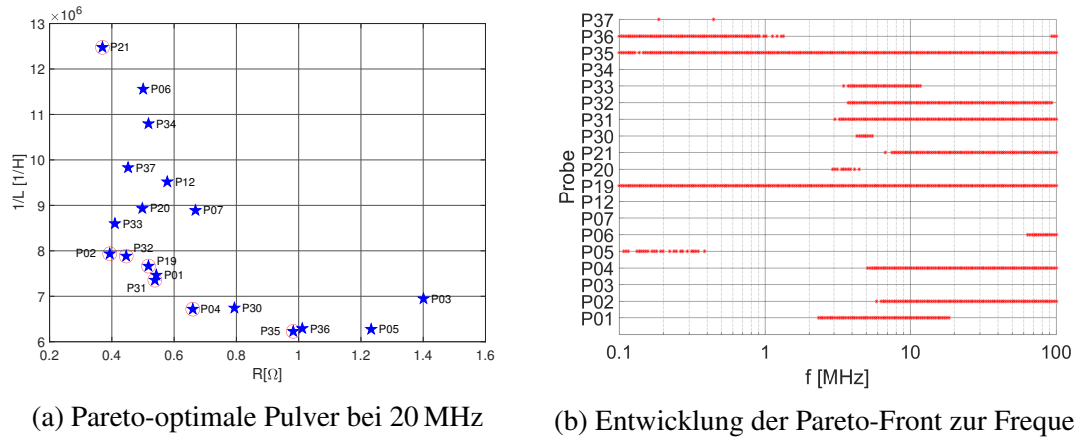


Abb. 4.5: Betrachtung der pareto-optimalen Pulver

Das Pulver P04 stellt einen guten Kompromiss bei 150 nH und akzeptablen Widerstand dar und wird somit in den folgenden Kapiteln mit den DC/DC Wandlern eingesetzt.

Dieses Verfahren zur Identifizierung der Pareto-Front kann für alle 201 gemessenen Frequenzen durchgeführt werden. Durch die roten Kreuze in Abbildung 4.5b wird übersichtlich dargestellt, welches Pulver in welchem Frequenzbereich Teil der Pareto-Front ist. Pulver P19 ist somit für den gesamten Frequenzbereich von 0,1-100 MHz eine Option, wohingegen Pulver P04 erst ab 5 MHz zur Pareto-Front gehört. Mit Hilfe dieser Abbildungen lässt sich somit schon ein Auswahl geeigneter Pulver entsprechend der Anwendung und des zu erwartenden Frequenzbereichs auswählen.

In Tabelle 4.1 werden die gemessenen Werte für alle Samples bei 20 MHz zusammengefasst. Analog zu Abbildung 4.5a werden in der Spalte PO die Samples entsprechend ihrer Zugehörigkeit zu der Pareto-Front gelistet. Zusätzlich sind die Werte der drei Referenzspulen aus Tabelle 1.1 aufgetragen. Bei 20 MHz gehört nur die Referenzspule Ref1 zur Pareto-Front, da die anderen beiden Referenzspulen durch andere Bauteile dominiert werden.

Sample	L [nH]	R [mΩ]	PO	Sample	L [nH]	R [mΩ]	PO
P01	133,9	543	nein	P30	148,3	794	nein
P02	126,0	393	ja	P31	136,0	538	ja
P03	144,4	1401	nein	P32	126,8	446	ja
P04	148,9	645	ja	P33	116,3	410	nein
P05	159,4	1233	nein	P34	92,6	518	nein
P06	86,5	501	nein	P35	160,6	983	ja
P07	112,5	669	nein	P36	158,9	1012	nein
P12	105,1	578	nein	P37	101,7	452	nein
P19	130,5	518	ja	Ref1	152,2	579	ja
P20	111,9	498	nein	Ref2	147,8	1085	nein
P21	80,2	370	ja	Ref3	150,8	820	nein

Tab. 4.1: Messergebnisse der Proben auf dem Impedanzanalyser bei 20 MHz

Einfluss des Drahtdurchmessers und der Windungszahl

In den vorangegangenen Messungen hatten die Mikrospulen unterschiedliche Pulverproben bei gleichem Drahtdurchmesser von 100 μm und der gleichen Windungszahl N . In den folgenden Messungen werden bei gleichem magnetischen Pulverkern der Einfluss des Drahtdurchmessers und der Windungszahl auf die Induktivität und den Widerstand der Mikrospule untersucht. Die Induktivität L ergibt sich aus der Windungszahl N , dem magnetischen Fluss ϕ und dem Strom i nach [40] zu

$$L = \frac{N\phi}{i}. \quad (4.2)$$

Variation des Drahtdurchmessers

Für diese Untersuchung werden Spulen nach dem UDC-Design mit Pulver P07 eingesetzt. Neben den bereits durchgeführten Messungen mit dem 100 μm Kupferdraht werden die Samples auch mit einem 50 μm - und 200 μm dicken Draht mit gleicher Windungszahl umwickelt und auf dem Impedanzanalyser vermessen. Die Messergebnisse sind in Abbildung 4.6 dargestellt.

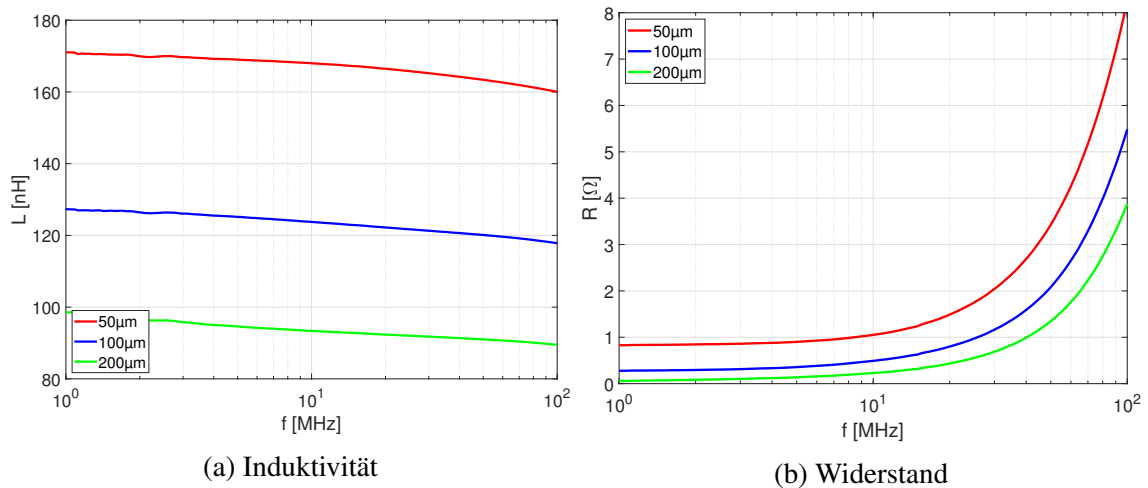


Abb. 4.6: Variation des Drahtdurchmesser beim UDC-Sample mit Pulver P07

Erwartungsgemäß zeigen die Mikrospulen mit dickeren Drahtwicklungen eine kleine Induktivität und einen kleineren Widerstand über den kompletten Frequenzbereich. Bei 20 MHz liegen die Induktivitäten für den 200 μm -, 100 μm - bzw. 50 μm dicken Kupferdraht bei 92 nH, 122 nH bzw. 166 nH. Die Reduktion des Drahtdurchmesser von 100 μm auf 50 μm führt zu einem Anstieg der Induktivität von ca. 36 %. Vergleichbar dazu wird durch die Erhöhung des Drahtdurchmesser von 100 μm auf 200 μm eine Verringerung der Induktivität um ca. 35 % erreicht.

Bei der Betrachtung der gemessenen Widerstände (Abbildung 4.6b) sind zwei Effekte zu beobachten. Erstens lässt sich bei der Frequenz von 1 MHz der Einfluss des DC-Widerstands erkennen, da hier der Skin-Effekt noch zu vernachlässigen ist. Die größte Querschnittsfläche hat der 200 μm Draht und somit zeigt die Messung den kleinsten Widerstand von ca. 58 m Ω , während die Widerstände beim 100 μm - und 50 μm dicken Kupferdraht bei 277 m Ω und 828 m Ω liegen. Ab ca. 8 MHz ist ein exponentieller Anstieg des Widerstands aufgrund von

Skin- und Proximityeffekt zu erkennen. Bei 100 MHz ergeben sich größere Widerstands-Deltas als bei 1 MHz, somit hat der Drahtdurchmesser auch einen Einfluss auf den AC-Widerstand. Durch Skin- und Proximity-Effekt entsteht aus einer homogenen Stromverteilung im Leiter ein erhöhter Stromfluss auf dem Umfang, welcher größer bei Drähten mit größerem Durchmesser ist. Der Widerstand bei 100 MHz beträgt $3,88 \Omega$ für den $200 \mu\text{m}$ dicken Draht und vergrößert sich für die Drahtdurchmesser von $100 \mu\text{m}$ bzw. $50 \mu\text{m}$ auf $5,48 \Omega$ bzw. $8,25 \Omega$.

Variation der Windungszahl

Für diese Untersuchung werden Spulen nach dem UDC-Design mit Pulver P04 eingesetzt. Neben den bereits durchgeführten Messungen mit dem $100 \mu\text{m}$ Kupferdraht und der Windungszahl $N = 8$ wird bei den Mikrospulen die Windungszahl N schrittweise bis zu $N = 3$ reduziert und auf dem Impedanzanalyser vermessen. Die Messergebnisse sind in Abbildung 4.7 dargestellt und für 20 MHz in Tabelle 4.2 aufgelistet. Die Aufzeichnung des Widerstand für $N = 5$ fehlt aufgrund einer beschädigten Messdatei.

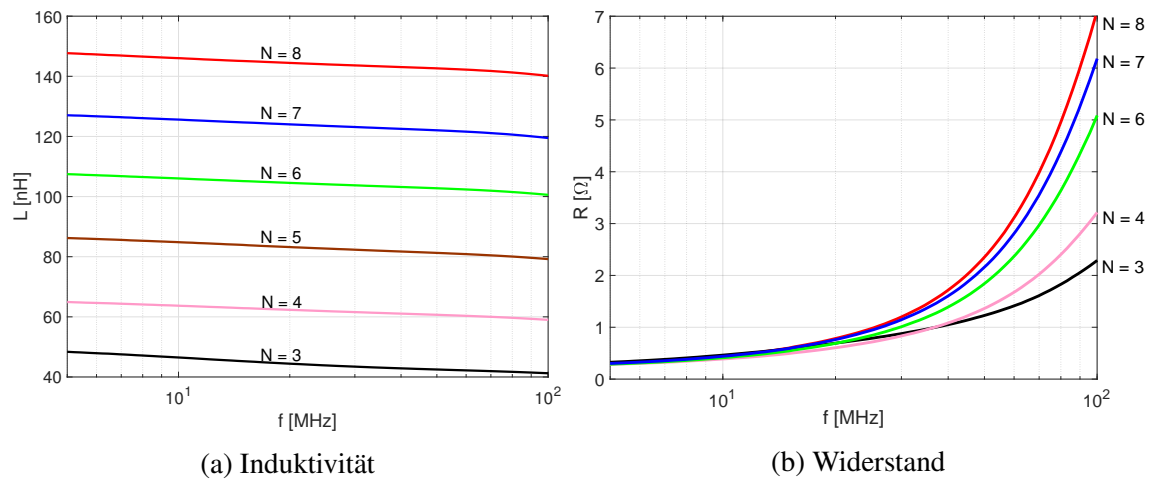


Abb. 4.7: Variation der Windungszahl beim UDC-Sample mit Pulver P04

Die gemessenen Induktivitäten (Abbildung 4.7a) verlaufen annähernd parallel zueinander für den gezeigten Frequenzbereich von 5-100 MHz, während die Induktivität über den Frequenzverlauf um ca. 7 nH abnimmt. Durch eine zusätzliche Windung nimmt die Induktivität im Bereich von 18-22 nH zu. Für die verschiedenen Windungszahlen wird der gleiche Draht eingesetzt, somit gibt es keine Längenänderung und es ergibt sich der gleiche DC-Widerstand. Folglich ist in Abbildung 4.7b bei den niedrigen Frequenzen kaum ein Unter-

N	L^* [nH]	R^* [m Ω]
3	44	687
4	62	601
5	82	-
6	104	683
7	124	755
8	145	775

Tab. 4.2: Messergebnisse der UDC-Spulen für $N = 3 - 8$ (* bei 20 MHz)

schied zwischen den Messkurven zu erkennen. Mit steigender Frequenz wächst der Einfluss des AC-Widerstands, der bei hoher Windungszahl größer ist. Bei 100 MHz beträgt der Widerstand für die Spule mit $N = 4$ Windungen $3,15 \Omega$, wohingegen der Widerstand für die Spule mit $N = 8$ um mehr als das Doppelte auf 7Ω angestiegen ist. Die Widerstandsmessung für $N = 3$ wirkt für den unteren Frequenzbereich unerwartet hoch. Möglicherweise war der Kontakt zwischen Draht und Messgerät verunreinigt.

Vergleich zu den Referenzspulen

Im Vergleich zu der UDC-Mikrospule mit Pulver P04 werden die drei Referenzspulen aus Tabelle 1.1 auf dem Impedanzanalyser gemessen. Die Ergebnisse werden in Abbildung 4.8 für den Frequenzbereich von 100 kHz bis 100 MHz gegenübergestellt.

In Abbildung 4.8a wird zunächst die Induktivität dargestellt. Alle gemessenen Kurven zeigen Werte nahe der 150 nH bei 20 MHz. Betrachtet über den gesamten Frequenzbereich zeigt sich bei den Spulen Ref2 und Ref3 mit steigender Frequenz ein größerer Abfall der Induktivität von 17 nH bzw. 14 nH. Wohingegen die Spule Ref1 und die UDC-Mikrospule mit Pulver P04 deutlich stabiler sind mit einem Induktivitätsabfall von 6 nH bzw. 8 nH.

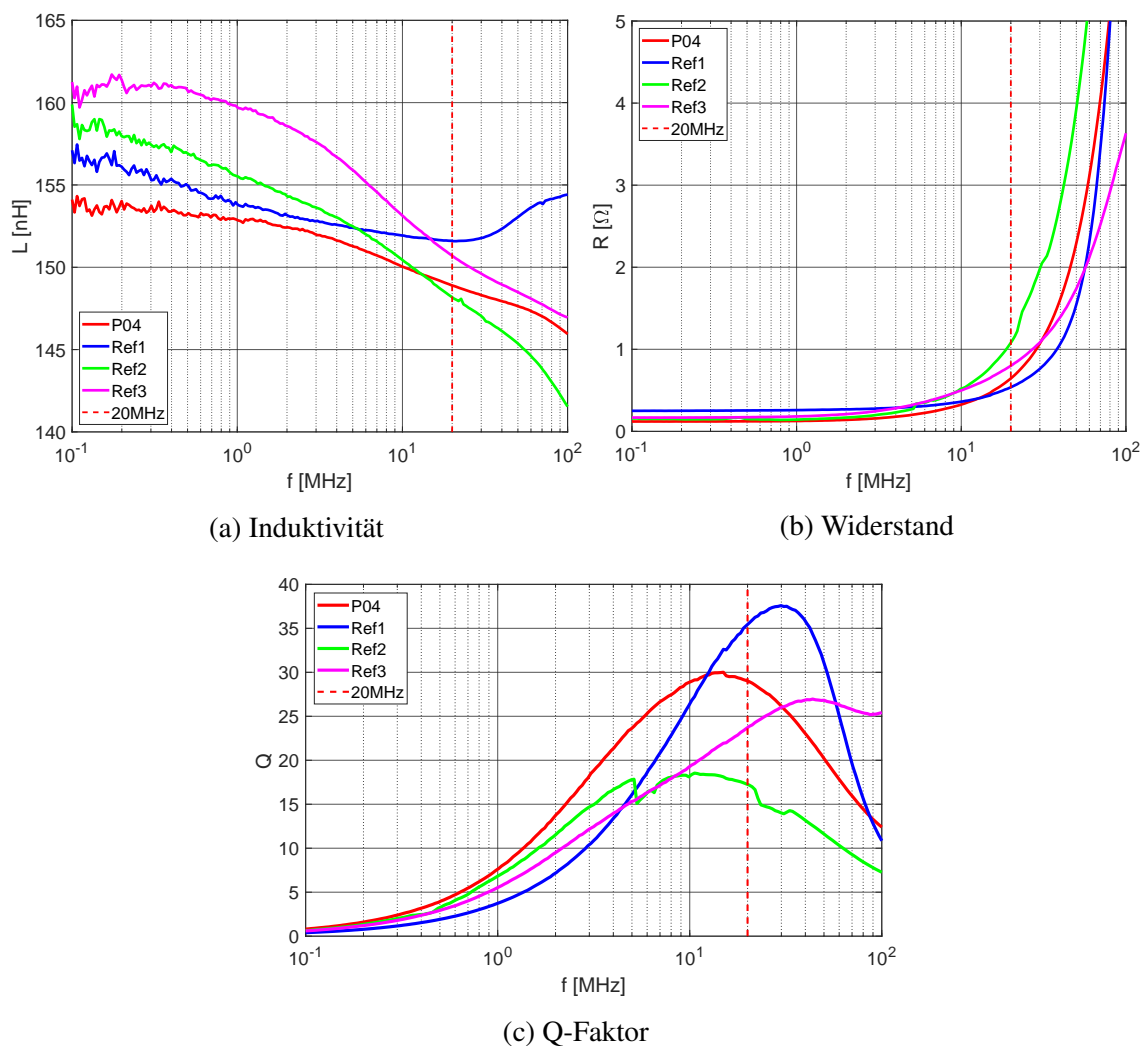


Abb. 4.8: Vergleich der UDC-Mikrospule mit Pulver P04 zu den Referenzspulen

In Abbildung 4.8b zeigt sich, dass die Spule Ref1 den höchsten DC-Widerstand und Spule Ref2 den schnellsten Anstieg des Widerstands ab 10 MHz besitzt. Wohingegen Spule Ref3 mit der Luftspule erwartungsgemäß den geringsten Anstieg des Widerstands hat.

Abschließend lässt sich an Abbildung 4.8c erkennen, dass Spule Ref1 den höchsten Q-Faktor mit 37 bei 28 MHz erreicht, gefolgt von der UDC-Mikrospule mit Pulver P04, die einen maximalen Q-Faktor von 30 hat. Der geringste Q-Faktor ergibt sich für Spule Ref2 mit einem Wert von 18 bei 10 MHz. Wie erwartet hat die Luftspule Ref3 ihren maximalen Q-Faktor bei der höchsten Frequenz von 45 MHz, allerdings liegt der absolute Q-Faktor mit 26 unterhalb der Werte von den UDC-Mikrospule und der Spule Ref1.

4.4 Entwicklung der FEM-Simulationsmodelle

Ein wichtiger Bestandteil in dieser Entwicklung von den Mikrospulen ist der Einsatz von Comsol Multiphysics als FEM-Software, so dass parallel zu der Prototypen-Entwicklung weitere Simulationsmodelle zeit-effizient untersucht und optimiert werden können. Speziell in dem Austausch mit Herstellung und Fertigung lassen sich Auswirkungen der Prozess-Randbedingungen, Einschränkungen gewisser Materialien und Methoden objektiv analysieren, um Vor- und Nachteile gegenüberzustellen. In diesem Kapitel werden die elektromagnetischen Untersuchungen diskutiert und in Kapitel 6.2 folgen thermische Experimente basierend auf den entwickelten elektro-magnetischen Modellen.

Dazu startet der erste Abschnitt mit einer Einführung hinsichtlich der Funktionsweise der FEM-Software und dem Aufbau der Simulationsmodelle. Im zweiten Abschnitt wird die Stromverdrängung im Leiter durch Skin- und Proximityeffekt erklärt und mit Simulationsergebnissen passend zu den folgenden Anwendungen veranschaulicht. Im nächsten Teil wird die Generierung der Material-Parameter für den verfestigten weichmagnetischen Pulverkern P04 beschrieben. Hierfür wird die Geometrie der untersuchten Mikrospulen nachgebaut und mit Parametern von den bekannten Materialien versehen. Durch Parameter-Studien und eine iterative Näherung konnten die unbekannten Parameter des verfestigten Pulverkerns bestimmt werden. Basierend auf diesem Datensatz können in dem folgenden Abschnitt neue PCB-Mikrospulen mit dem Kernmaterial P04 designt werden. Es werden Modelle für die PCB-Mikrospulen mit Bonddrähten auf der Oberseite als auch die Flip-Chip Spulen aus zwei zusammengeklebten Halbspulen vorgestellt und verglichen.

Einführung

Bei der verwendeten FEM-Software Comsol Multiphysics besteht ein typisches Modell aus

- den Definitionen,
- der Geometrie,
- den Materialien,
- der Physik,
- dem Netz,
- der Studie und
- den Ergebnissen.

Im Folgenden werde diese sog. Knoten des Simulationsmodells erläutert. Üblicherweise werden diese Knoten chronologisch auch in dieser Reihenfolge bei der Erstellung und Untersuchung von Simulationsmodellen bearbeitet.

Unter dem Knoten Definitionen werden Parameter, Variablen und mathematische Funktionen entwickelt und festgelegt. Zusätzlich können an dieser Stelle einzelne Geometrieobjekte zusammengefasst und benannt werden (z.B. Windungen der Spule). Für die abschließende Ergebnisdarstellung können auch Operatoren, wie min-, max-Werte, Flächen- und Volumenintegrale, auf definierte Körper angewendet werden. Prinzipiell können auf diese Funktionen und Definitionen von allen anderen Knotenpunkten zugegriffen werden. Von einfachen Parametern, wie z.B. einer Verlustleistung $P_V = 20 \text{ W}$, bis zu langen Gleichungen z.B. als Stromanregung für eine Spule, gibt es an dieser Stelle eine große Vielfalt an Möglichkeiten.

Der Knoten Geometrie ermöglicht den Aufbau von Körpern aus Quadern, Zylindern usw. und deren Verknüpfung durch z.B. boolesche Operationen. Mittels Skizzen und Arbeitsebenen lassen sich vergleichbar zu CAD Programmen auch komplexere Geometrien aufbauen. Alternativ können hier auch Geometrien aus anderen Softwares importiert werden. In diesem Fall wurden z.B. die PCB-Mikrospulen in Altium Designer erzeugt und nach Comsol importiert. Die finalen Designs in Altium Designer können in eine geeignete Herstellungsdatei für den Leiterplattenhersteller exportiert werden. Zuvor wurde durch einige Iterationsschritte das Design angepasst und wieder simuliert, so dass die designten Mikrospulen auch die gewünschte Induktivität erreichten. Abschließend sollten noch Reparatur- und Vereinigungsschritte durchgeführt werden, so dass kleine Kanten bzw. Flächen vermieden werden. Diese führen meistens nur zu größerem Rechenaufwand ohne Kenntnisgewinn und können im ungünstigsten Fall auch dazu führen, dass das Modell nicht konvergiert und somit vom Löser nicht erfolgreich beendet werden kann.

In dem Knoten Materialien werden in der fertiggestellten Geometrie jedem Körper ein gewisses Material mit entsprechenden Parametern zugewiesen. Die Standard-Bibliothek verfügt über eine große Auswahl an vordefinierten Materialien mit den bekannten Parametern. Zusätzlich können neue Materialien angelegt und definiert werden. Neben diskreten Werten sind auch Funktionen hinterlegt, so dass z.B. temperaturabhängige Widerstandskurven abgebildet werden können. In solchen Fällen sucht sich die Simulation iterativ den entsprechenden Wert für einen Parameter während der Lösung des Simulationsmodells. Für die folgenden Simulationen werden alle Materialien bis auf den Pulverkern aus der Standard-Bibliothek genutzt. Anstelle von festen Werten kann auch ein Parameter der Material-Eigenschaft zugewiesen werden, um z.B. Parameterstudien wie im folgenden Abschnitt „Generierung der Kernmaterial-Parameter“ durchzuführen. Die Tabelle 4.3 zeigt die eingesetzten Materialien mit den zugehörigen Parametern für die elektro-magnetischen Simulationen.

Material	Permeabilität	Permittivität	Elektrische Leitfähigkeit [S/m]
Luft	1	1	1
Kupfer	1	1	$5,96 \cdot 10^7$
Aluminium	1	1	$3,65 \cdot 10^7$
Silizium	1	11,7	$1 \cdot 10^{-12}$
FR4	1	4,5	0,004

Tab. 4.3: Parameterliste der eingesetzten Materialien

Unter dem Knoten Physik wird der Anwendungsfall mit den zugrunde gelegten physikalischen Gleichungen definiert. Zusätzlich können bzw. müssen Randbedingungen gesetzt werden, so dass die physikalischen Gleichungen gelöst werden können. Dazu gehören z.B. Flächen bzw. Volumen die als Quelle oder Senke elektrische Ströme oder Wärmeenergie einprägen können. Für die elektro-magnetischen Untersuchungen der Spulen-Designs wird die Physik magnetische Felder (mf) angewendet. Diese basiert auf den Maxwell Gleichungen [40] [41] und besitzt ein spezielles Spulen-Feature, um die Induktivität und den DC- bzw. AC-Widerstand zu bestimmen. Innerhalb des Spulen-Knotens werden die Windungen ausgewählt und eine Eingangs- und Ausgangsfläche für den Strom definiert. Abhängig von der gewählten Studie wird ein Gleichstrom für stationäre Felder oder ein sinusförmiger Strom für frequenzabhängige Studien eingepreßt. Da die Mikrospule auch von magnetischen Feldern umgeben ist, wird diese von einem Luft-Quader umschlossen. Durch iterative Schritte wurde die Größe bestimmt, so dass Induktivität und der Widerstand der Spule konvergieren und gleichzeitig der Rechenaufwand des Modells nicht zu groß wird.

Die 1. Maxwell Gleichung verknüpft die elektrische Flussdichte \vec{D} mit der Quelle des elektrischen Feldes die sog. Ladungsdichte ρ nach

$$\text{div } \vec{D} = \vec{\nabla} \cdot \vec{D} = \rho. \quad (4.3)$$

Die 2. Maxwell Gleichung besagt, dass die magnetische Flussdichte \vec{B} quellenfrei ist

$$\text{div } \vec{B} = \vec{\nabla} \cdot \vec{B} = 0. \quad (4.4)$$

Die 3. Maxwell Gleichung beschreibt die Abhängigkeit der elektrischen Feldstärke \vec{E} zu der Änderung der magnetischen Flussdichte \vec{B} durch

$$\text{rot } \vec{E} = \vec{\nabla} \times \vec{E} = -\frac{\partial \vec{B}}{\partial t}. \quad (4.5)$$

Die 4. Maxwell Gleichung definiert als Durchflutungsgesetz den Zusammenhang zwischen der magnetischen Feldstärke \vec{H} und der Leitungsstromdichte \vec{J} nach

$$\text{rot } \vec{H} = \vec{\nabla} \times \vec{H} = \vec{J} + \frac{\partial \vec{D}}{\partial t}. \quad (4.6)$$

In dem Knoten Netz findet die Verknüpfung der Geometrie und den physikalischen Gleichungen statt. Zur Lösung der Simulationsaufgabe wird die Geometrie in viele kleine Teile durch ein sog. Netz zerlegt und auf jedes dieser Netzelemente werden die physikalischen Gleichungen mittels spezieller Lösungsverfahren angewendet. Das Ziel bei der Netzerstellung besteht darin, möglichst wenige Elemente zu benötigen, um den Rechenaufwand zu minimieren, aber gleichzeitig das physikalische Problem möglichst genau abzubilden.

Neben automatisch generierten Dreieck-Netzen besteht auch die Möglichkeit manuell ein Netz aus unterschiedlichen Komponenten anzulegen, um spezielle Bereiche besser aufzulösen und z.B. in für den Skin-Effekt wichtigen Randschichten höhere Genauigkeiten zu erzielen. Bei langen Leiterbahnen oder Windungen kann es sinnvoll sein ein in Stromrichtung extrudiertes Netz anzuwenden. Da die Stromverteilung sich in dem Leiter nicht signifikant ändert, können auf diese Weise einige Netzelemente eingespart werden. Wohingegen der Querschnitt des Leiter fein aufgelöst ist und anschließend in Stromrichtung extrudiert wird.

In Abbildung 4.9 ist die Vernetzung der UDC-Mikrospule dargestellt. Speziell in Abbildung 4.9a sind die Bereiche mit extrudiertem Netz der Windungen markiert. Die Unterteilung in mehrere Sektionen spart eine Menge an Netzelementen ein ohne dabei die Qualität der simulierten magnetischen Felder zu verschlechtern. Die Verteilung der Stromdichte in Richtung Umfang bei diesen hohen Frequenzen wird durch die in Abbildung 4.9b dargestellten Randschichten gut aufgelöst. Parallel zum Umfang sind 4 kleine Schichten erkennbar, während das Tetraedernetz im Inneren des Leiters eher durch größere Elemente erstellt wird.

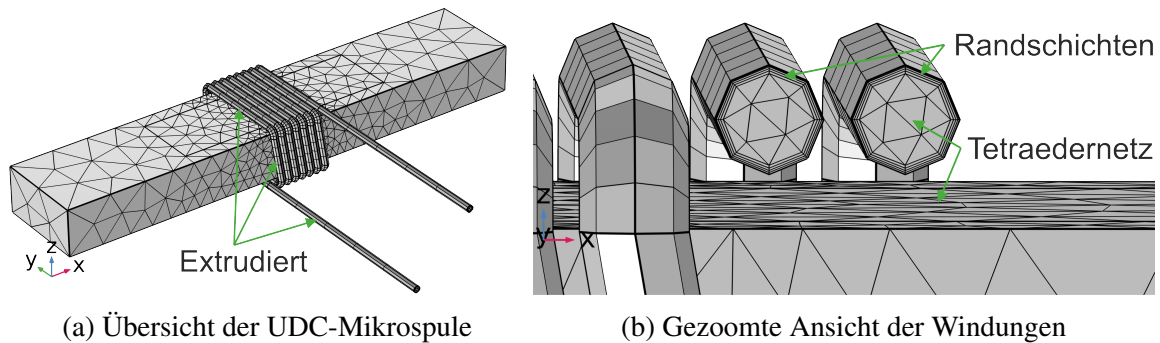


Abb. 4.9: Vernetzung der UDC-Mikrospule mit Randschichten und extrudiertem Netz

In Abbildung 4.10 wird das Netz der PCB-Mikrospule L5 für die Windungen dargestellt und die gröber aufgelösten Körper, wie das PCB- und Kernmaterial, sind aus Gründen der Übersichtlichkeit ausgeblendet. Prinzipiell werden die gleichen Ansätze zur Netz-Generierung angewendet. Die Vias werden durch extrudierte Netze in drei Sektionen aufgeteilt, während die Windungen in Form der Leiterbahnen auf der Unterseite und den Bonddrähten auf der Oberseite in jeweils 5-15 Sektionen je nach Design aufgeteilt werden (Abbildung 4.10a). Der Anschluss dieser langen Leiterbahnen an die vertikalen Vias wird durch ein feines Tetraedernetz realisiert und innerhalb der Leiter werden wieder Randschichten-Netze implementiert (Abbildung 4.10b), um die Stromverteilung in den hohen Frequenzen gut aufzulösen. Für die feinen Tetraedernetze können explizit Werte für die minimale bzw. maximale Elementgröße angegeben werden.

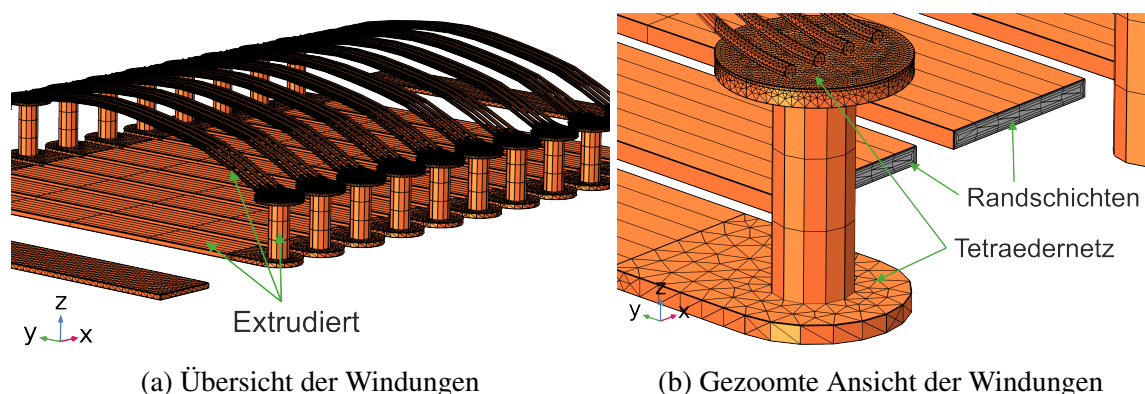


Abb. 4.10: Vernetzung der PCB-Mikrospule mit Randschichten und extrudiertem Netz

Zur Berechnung dieser rechenintensiven 3D-Geometrien mit relativ vielen Netzelementen werden Hochleistungsrechner mit vielen Prozessorkernen und großem Arbeitsspeicher eingesetzt. Theoretisch lassen sich zur Berechnung einer Lösung auch parallele Jobs erzeugen, wenn die Aufgabe auf mehrere PCs aufgeteilt werden soll. In Tabelle 4.4 werden die Anzahl

der Freiheitsgrade und die zugehörige Rechendauer des jeweiligen Simulationmodells auf dem Hydra8-PC (24 Prozessorkerne und 256 GB RAM) vom Instituts-Rechnerpool zusammengefasst.

Simulationsmodell	Freiheitsgrade	Simulationsdauer
UDC-Spule	836.251	01min 48s
PCB-Spule L5	10.227.949	41min 09s

Tab. 4.4: Vernetzung und Simulationsdauer der Modelle

In dem Knoten Studie wird die Aufgabe und das Lösungsverfahren der Simulation definiert. Des Weiteren wird der Studie eine oder mehrere Physik-Interfaces zugeordnet, welche durch diesen Studienschritt gelöst werden sollen. Zur Bestimmung des DC-Widerstands der Spule wird eine stationäre Studie verwendet und für die Untersuchung der frequenzabhängigen Induktivität und des AC-Widerstands findet eine frequenzabhängige Studie Anwendung. In beiden Studien wird das sog. Spulen-Feature implementiert, da unter dem Knoten der magnetischen Felder eine Spule definiert ist. Des Weiteren bietet dieses Feature Vorteile bei der Auswertung und Ergebnisdarstellung. Bei den frequenzabhängigen Studien können sowohl spezielle Frequenzen als auch Frequenzdurchläufe von z.B. 0,1-100 MHz ausgewählt werden. Als Anregung wird ein sinusförmiger Strom der entsprechenden Frequenz an dem Ende der Windungen eingebracht, während das andere Ende auf Masse liegt. Somit ergibt sich für die Spule ein komplexer Widerstand nach

$$Z = R + j\omega L, \quad (4.7)$$

aus diesem ergeben sich der ohmsche Widerstand R und die Induktivität L wie folgt

$$R = \text{real}\{Z\}, \quad L = \frac{\text{Im}\{Z\}}{2\pi f}. \quad (4.8)$$

In den Einstellungen der Studie wird die Auswahl zwischen direkten oder iterativen Lösern, deren Abbruchbedingungen und unterschiedlichen Näherungsverfahren getroffen. Abhängig von dem physikalischen Problem können gewisse Löser die Aufgabe gar nicht oder nur sehr langsam lösen. Auch die vorhandene Rechenkapazität spielt eine Rolle bei der Auswahl der richtigen Löserkonfiguration.

Eine weitere hilfreiche Funktion innerhalb der Studie ist der Einsatz von Parameter-Studien, um das gleiche Modell mehrmals z.B. mit Änderung einer Material- oder Geometrie-eigenschaft lösen zu lassen. Auf diese Weise werden eigentlich einzelne Simulationsaufgaben zu einer Parameter-Simulation zusammen gefasst, um Rechenzeit zu sparen und in der Ergebnisauswertung Vergleiche der Modelle durch die Parameter-Variation gut darzustellen.

Der letzte Knoten beinhaltet die Ergebnisse bzw. deren Darstellung und Auswertung. Sobald die Simulationsberechnung für das gesamte Modell die Konvergenz-Bedingungen erfüllt hat und erfolgreich abgeschlossen ist, lassen sich im Ergebnis-Knoten die Lösungen darstellen. Zur Darstellung der Ergebnisse gibt es unterschiedliche Möglichkeiten. Einerseits lassen sich 2D- bzw. 3D-Grafiken mit Volumen-, Oberflächen- oder auch Schnittdarstellungen anzeigen, als auch in Tabellenform oder als Plot. In dieser Form können alle berechneten Parameter für die jeweilige Studie ausgegeben werden.

In Abbildung 4.11 wird die magnetische Flussdichte der UDC-Mikrospule mittels Volumen- und Pfeil-Feature in einem 3D Plot dargestellt. Dieses Ergebnis resultiert aus einer frequenzabhängigen Studie bei der ein sinusförmiger Strom mit einer Amplitude von 1 A und einer Frequenz von 20 MHz eingeprägt wird. Wie erwartet bildet sich in der Region des Pulverkerns ein starkes Magnetfeld mit einer magnetischen Flussdichte bis zu 30 mT aus, wohingegen die magnetische Flussdichte im Silizium mit einer Permeabilität von $\mu = 1$ zu vernachlässigen ist. Innerhalb der Windungen zeigt sich das Maximum und ist abnehmend in Richtung der Enden des Pulverkerns.

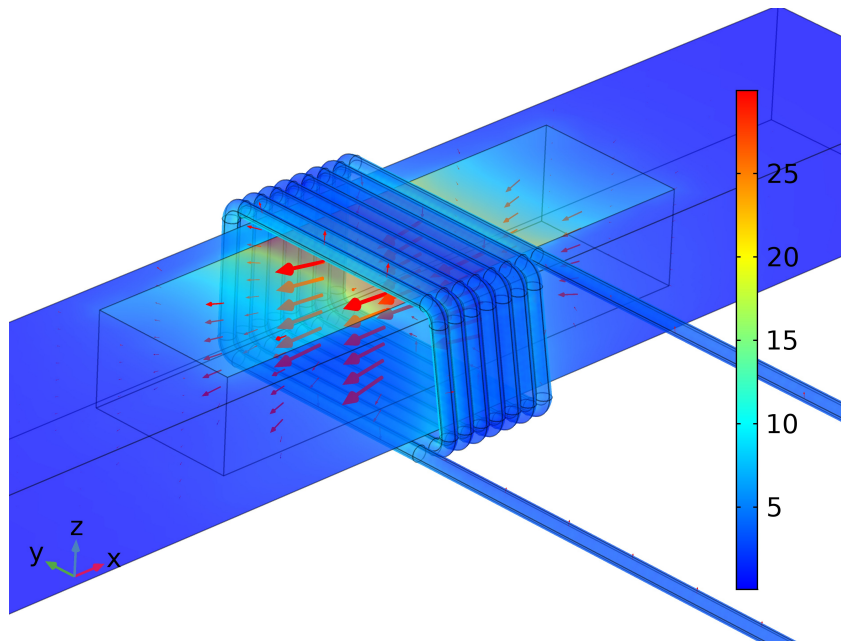


Abb. 4.11: Darstellung der magn. Flussdichte (in mT) von der UDC-Spule bei 20 MHz

In Abbildung 4.12 ist die Stromdichte der PCB-Spule L5 bei 20 MHz geplottet. An den Leiterbahnen auf der Unterseite ist deutlich die Auswirkung des Skin-Effektes zu erkennen, so dass der Strom fast ausschließlich auf dem Umfang fließt. Zusätzlich wird aufgrund

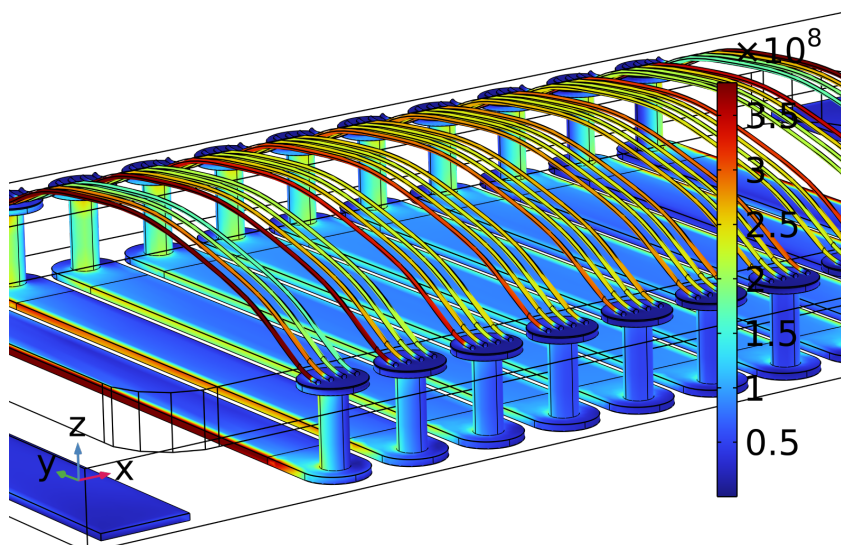


Abb. 4.12: Darstellung der Stromdichte (in A/m²) von der PCB-Spule L5 bei 20 MHz

des Proximity-Effekts sichtbar, dass die Strombelastung auf den äußeren Windungen stärker im Vergleich zu den Windungen in der Mitte von der Spule ist. Insgesamt zeigt sich, dass die höchste Stromdichte in den Bonddrähten erreicht wird. Auch hier gibt es ein deutliches Gefälle hinsichtlich der Stromdichte bei den vier Bonddrähten einer Windung. Wegen des Proximity-Effekts ergibt sich für den äußersten Bonddraht der äußeren Windung die höchste Stromdichte und gleichzeitig herrscht bei dem innersten Bonddraht der äußeren Windung die geringste Stromdichte. Bei Betrachtung der mittleren Windung wird deutlich, dass die äußeren beiden Bonddrähte eine höhere Stromdichte als die beiden inneren Bonddrähte haben. Gleichzeitig ist aber auch der Unterschied zwischen diesen beiden Extremen signifikant geringer als bei den äußeren Windungen.

Frequenzabhängige Simulationen zur Untersuchung des Skin- und Proximity-Effekts

Wie im vorherigen Abschnitt erwähnt, ist die Stromverteilung im Leiter bei hohen Frequenzen aufgrund des Skin- und Proximity-Effekts nicht gleich verteilt. Daher werden die beiden Effekte in diesem Abschnitt detaillierter beschrieben und mit Simulationsergebnissen dargestellt.

In [42] wird der Skin-Effekt als Stromverdrängungs-Effekt beschrieben, so dass bei hochfrequentem Wechselstrom in einem elektrischem Leiter, die Stromdichte in der Mitte des Leiters geringer als im äußeren Bereich ist. Als Ursache gelten die durch den stromdurchflossenen Leiter hervorgerufenen magnetischen Wechselfelder, welche sich nicht nur um den Leiter herum ausbilden, sondern auch im Inneren des Leiters auftreten. Diese Felder generieren Wirbelströme im Leiter und führen somit zur frequenzabhängigen Stromverdrängung. Als Maß für die Stromverdrängung gilt die Eindringtiefe δ , welche den stromdurchflossenen Bereich vom Rand Richtung Mittelpunkt beschreibt und durch

$$\delta = \sqrt{\frac{2\rho}{\omega\mu}} \quad (4.9)$$

angenähert wird, wobei ρ die elektrische Leitfähigkeit des Leiters, ω die Kreisfrequenz und μ die absolute Permeabilität des Leiters sind. Für einen Leiter aus Kupfer ergibt sich somit für $\rho = 0,017 \cdot 10^{-6} \Omega\text{m}$ und $\mu = 1,257 \cdot 10^{-6} \text{N/A}^2$ die in Tabelle 4.5 aufgeführten Eindringtiefen δ für Frequenzen von 0,1-100 MHz.

Frequenz f	Eindringtiefe δ
100 kHz	207,0 μm
1 MHz	65,6 μm
3 MHz	37,9 μm
5 MHz	29,3 μm
10 MHz	20,7 μm
20 MHz	14,7 μm
50 MHz	9,3 μm
100 MHz	6,6 μm

Tab. 4.5: Eindringtiefe des Stroms aufgrund des Skin-Effektes vom Rand aus betrachtet

Basierend auf der UDC-Mikrospule mit einem Kupferdraht von $100\,\mu\text{m}$ Durchmesser ist die folgende Simulation konzipiert worden. Sie zeigt die 2D-Simulationsergebnisse mit der Stromverdrängung durch den Skin-Effekt in einem einzelnen zylinderförmigen Leiter ohne Einflüsse von benachbarten Windungen. Schrittweise werden Ergebnisse aus dem gesamten Frequenzbereich der Simulation von 0,1-100 MHz vorgestellt.

Wie in der Abbildung 4.13 dargestellt, wird bei Frequenzen von 100 kHz und 1 MHz passend zu den Werten aus Tabelle 4.5 keine signifikante Stromverdrängung festgestellt und es findet eine nahezu homogener Stromfluss in dem Leiter statt.

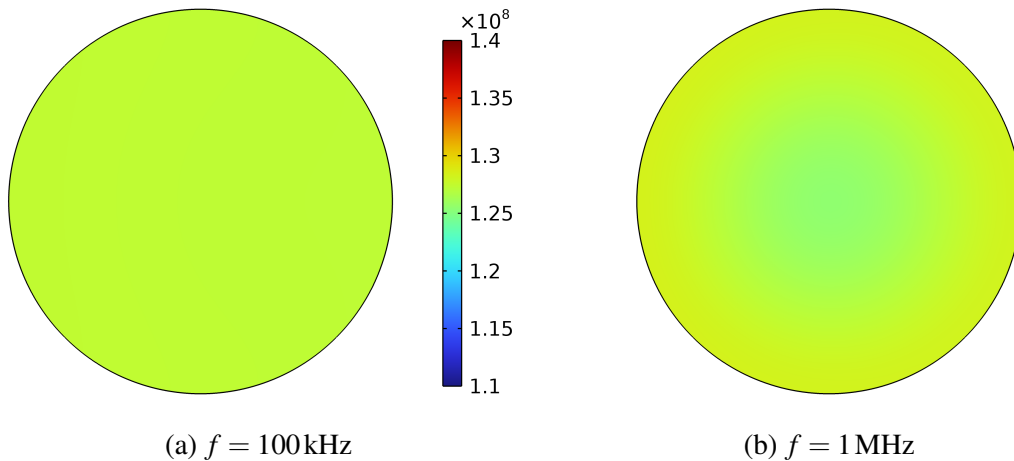


Abb. 4.13: Simulationsergebnisse Skin-Effekt (1): Stromdichte in A/m^2

Ab einer Frequenz von 3 MHz (Abbildung 4.14a) ist bei diesem Leiterquerschnitt eine Stromdichteverteilung erkennbar und wird in Abbildung 4.14b für 5 MHz noch signifikanter sichtbar. Nach der Näherungsgleichung 4.9 verteilt sich der Stromfluss auf die äußeren $37,9\,\mu\text{m}$ bzw. $29,3\,\mu\text{m}$.

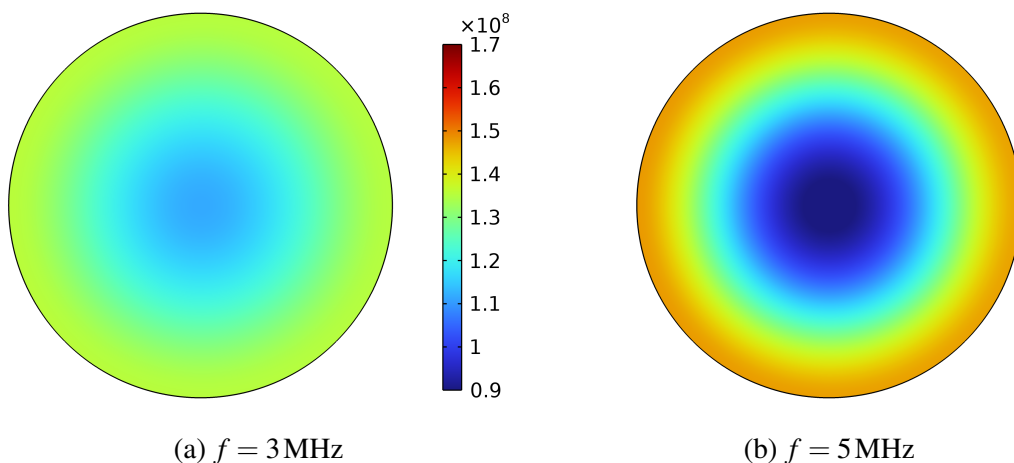


Abb. 4.14: Simulationsergebnisse Skin-Effekt (2): Stromdichte in A/m^2

In Abbildung 4.15 werden die Simulationsergebnisse für 10 MHz und 20 MHz mit einer genäherten Eindringtiefe von $20,7\text{ }\mu\text{m}$ bzw. $14,7\text{ }\mu\text{m}$ dargestellt.

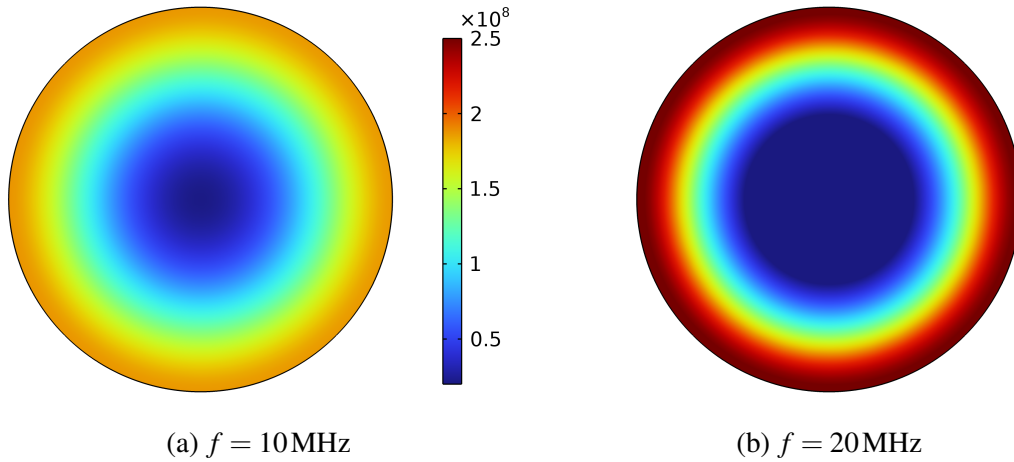


Abb. 4.15: Simulationsergebnisse Skin-Effekt (3): Stromdichte in A/m^2

Noch deutlicher wird die Stromverdrängung bei $f = 50\text{ MHz}$ (Abbildung 4.16a) und $f = 100\text{ MHz}$ (Abbildung 4.16b). Bei diesen hohen Frequenzen zeigt sich, dass im Inneren des Leiters kaum noch ein Strom fließt, wohingegen die Stromdichte nahe des Umfangs extrem ansteigt.

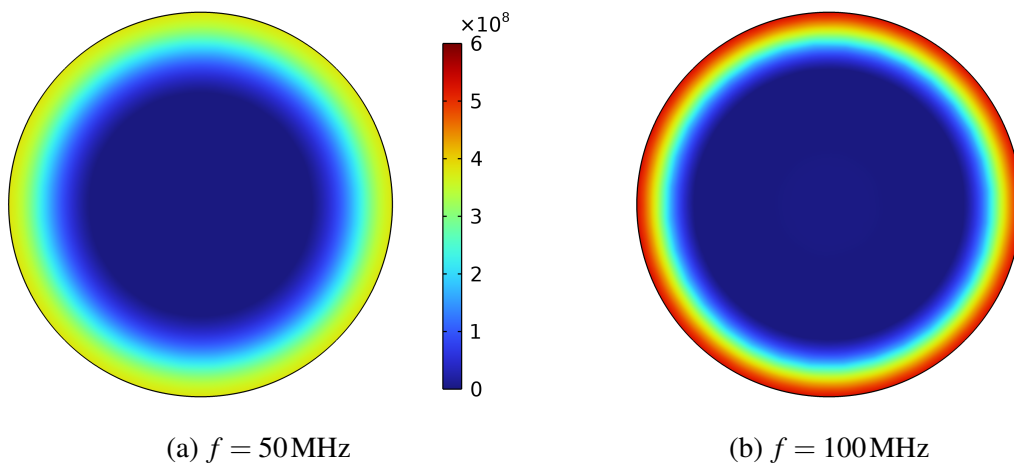


Abb. 4.16: Simulationsergebnisse Skin-Effekt (4): Stromdichte in A/m^2

Zur besseren Vergleichbarkeit wurde quer durch den Leiter inkl. Mittelpunkt eine Linie gelegt, entlang der die Stromdichte der unterschiedlichen Frequenzen aufgezeichnet und in Abbildung 4.17 dargestellt ist. Der Mittelpunkt des Leiters liegt somit bei $50\text{ }\mu\text{m}$ und der Umfang wird bei $0\text{ }\mu\text{m}$ bzw. $100\text{ }\mu\text{m}$ erreicht. Es zeigt sich deutlich, wie die Inhomogenität des Stroms mit steigender Frequenz zunimmt. Zum Einen steigt der Strom am Umfang immer weiter und im Inneren des Leiters fällt der Strom immer stärker ab.

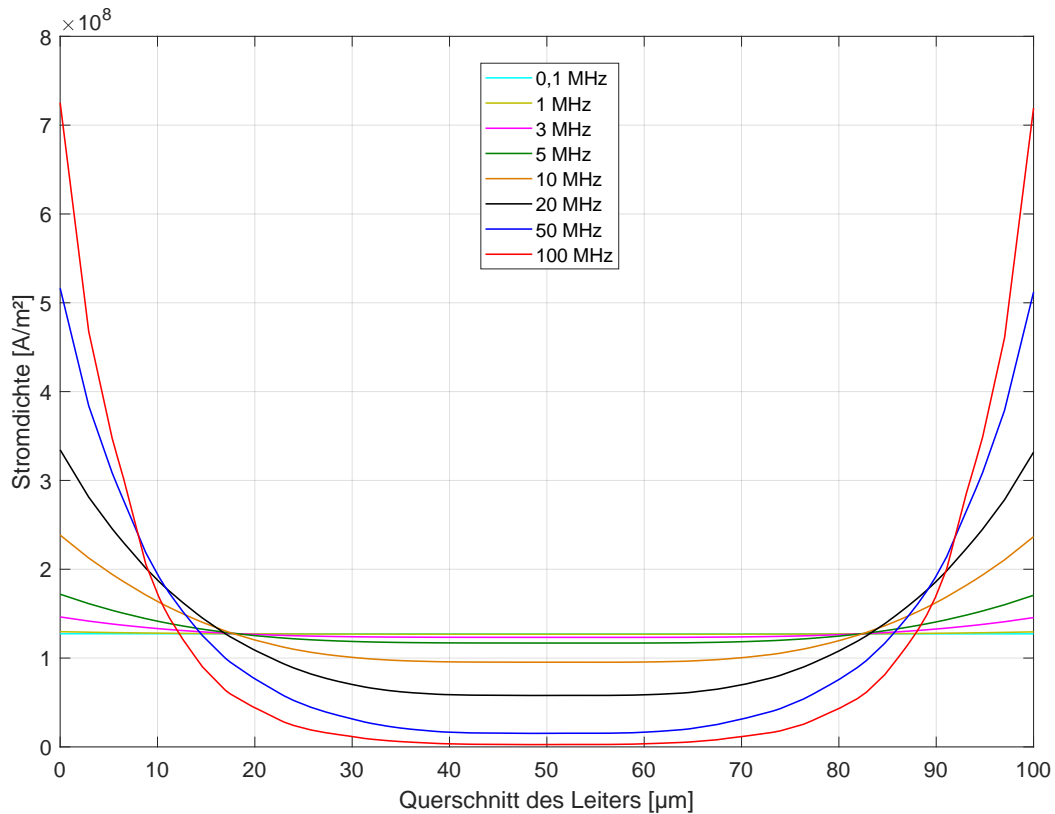


Abb. 4.17: Stromdichteverteilung entlang des Durchmessers im Leiter

Neben dem Skin-Effekt tritt zusätzlich der Proximity-Effekt bei hohen Frequenzen und nebeneinander verlaufenden Windungen auf, da die Streufelder von einer Windung zu Wirbelströmen in der nächsten Windung führen. Ein weitere Ursache sind Luftspalte in dem magnetischen Kern, welche z.B. in einem Stabkern groß sind. Zur genaueren Betrachtung des Effektes wird in der Simulation der UDC-Mikrospule eine Fläche in XZ-Ebene gelegt (Abbildung 4.18), um die Stromverteilung in den Windungen für einen Frequenzbereich von 0,1-100 MHz zu vergleichen.

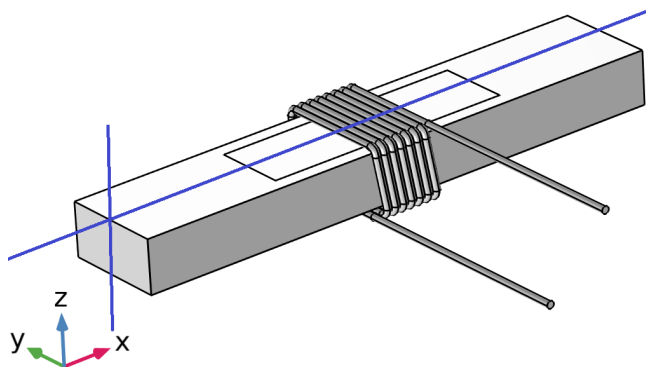


Abb. 4.18: Geometrie mit Schnittfläche

In den folgenden Abbildungen mit den Simulationsergebnissen sind der Spulenkern und Teile der Windungen ausgeblendet, so dass zur besseren Übersicht nur die Stromdichte in den Windungen in y-Richtung ober- und unterhalb des Kerns betrachtet werden kann. Zur besseren Vergleichbarkeit der Ergebnisse wird auf alle Abbildungen die gleiche Farbskala

angewendet. Für die Frequenzen von 100 kHz und 1 MHz in Abbildung 4.19 ist die Stromdichte in den Windungen noch annähernd homogen auf den kompletten Leiterquerschnitt verteilt.

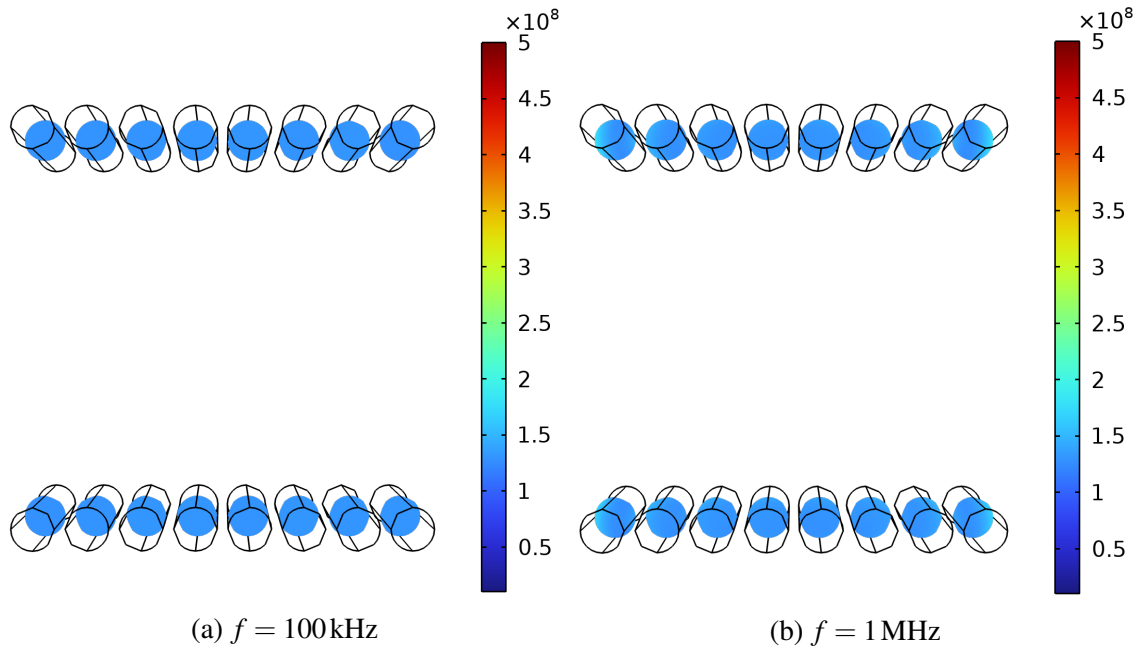


Abb. 4.19: Simulationsergebnisse (1): Stromdichte in A/m^2

In Abbildung 4.20 zeigen die Ergebnisse für 3 MHz und 5 MHz, dass der Skin-Effekt den Strom aus dem Inneren des Leiters in Richtung Umfang verdrängt und gleichzeitig aufgrund des Proximity-Effekts die Stromverteilung der Windungen unterschiedlich ist. Die Windungen in der Mitte führen einen geringeren Strom, der relativ homogen verteilt ist. Wohingegen die äußere Windung auf dem nach außen gerichteten Umfang eine steigende Stromdichte zeigt.

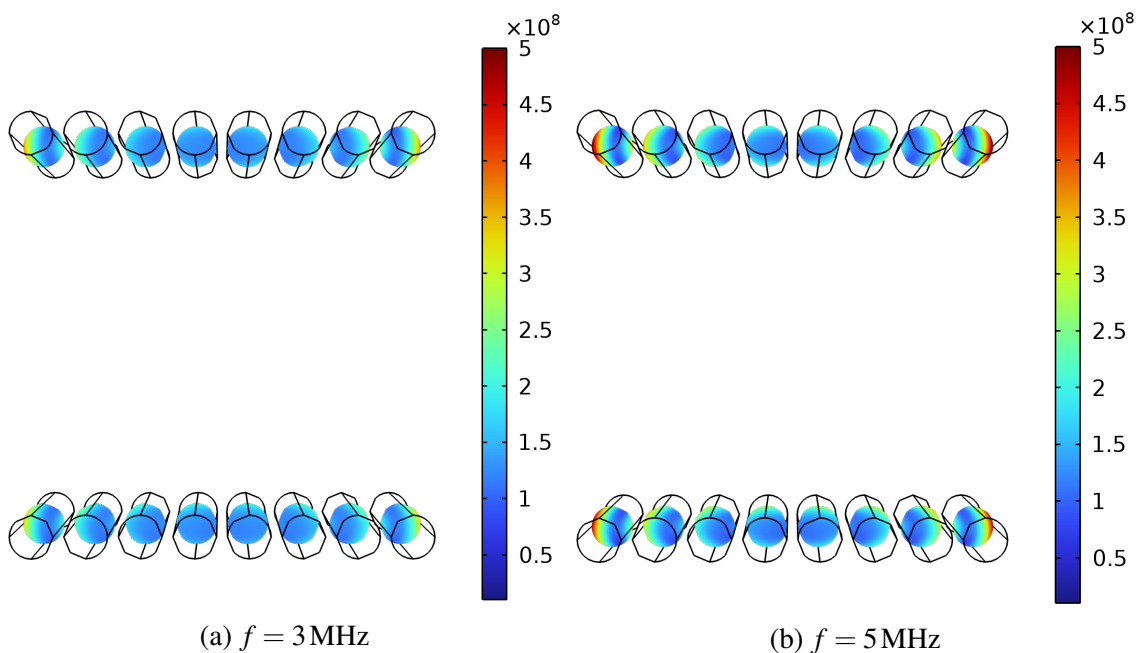


Abb. 4.20: Simulationsergebnisse (2): Stromdichte in A/m^2

Dieser Effekt verstärkt sich weiter für 10 MHz und 20 MHz in Abbildung 4.21. Zusätzlich zu der äußersten Windung übernehmen auch die 2. und 3. Windung von außen mehr Strom auf dem nach außen gerichteten Umfang. Wie bereits in der vorherigen Untersuchung herausgestellt, wird die Eindringtiefe durch den Skin-Effekt geringer, was sich ebenfalls in Abbildung 4.21 zeigt. In diesem Frequenzbereich ist somit ein gleichmäßiges Überlagern des Skin- und Proximity-Effekts festzustellen. Für die noch höheren Frequenzen $f = 50$ MHz

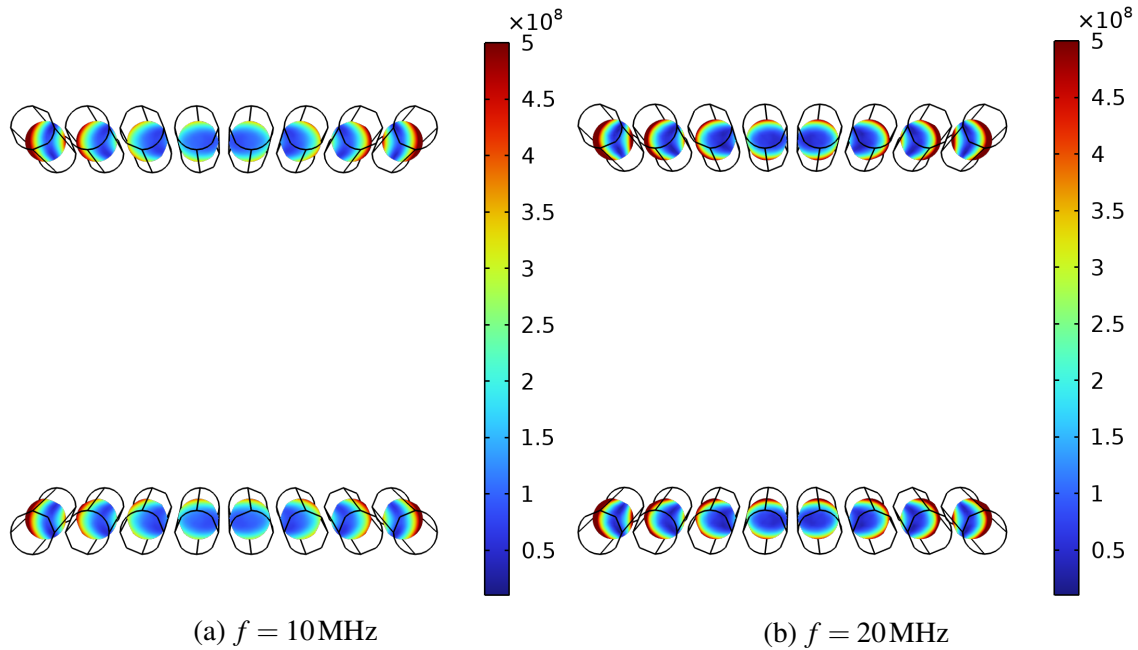


Abb. 4.21: Simulationsergebnisse (3): Stromdichte in A/m²

bzw. $f = 100$ MHz in Abbildung 4.22 wird deutlich, dass der Einfluss des Skin-Effekts überwiegt, da die Stromdichte über den kompletten Umfang auf allen Windungen steigt, wobei die Differenz zwischen den äußeren und mittleren Windungen abnimmt.

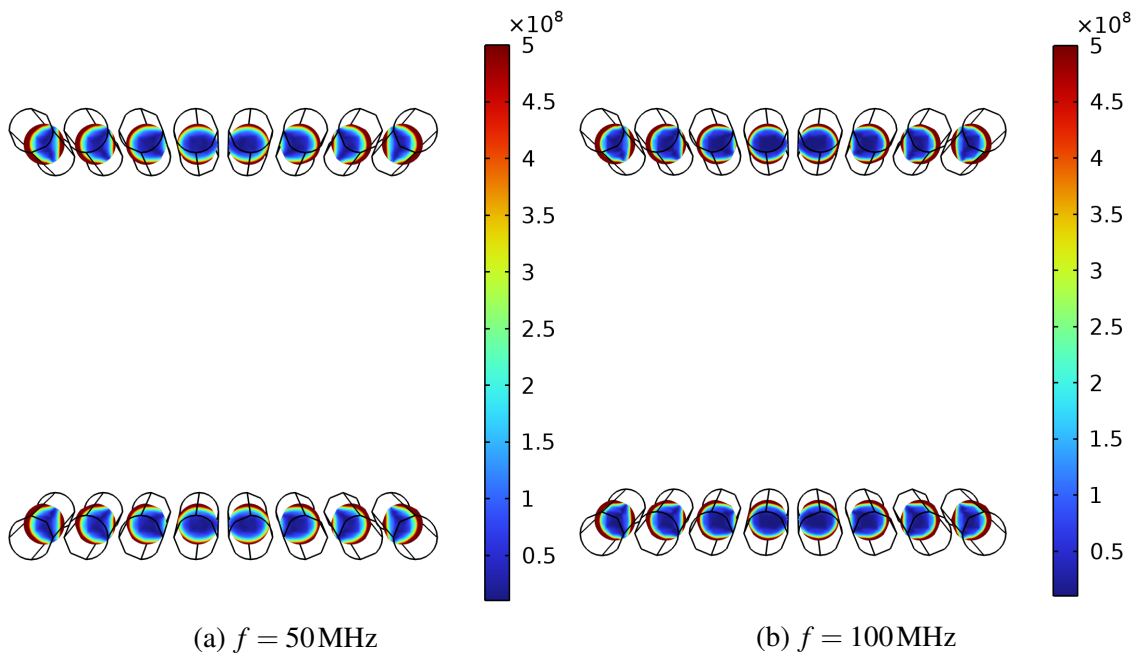


Abb. 4.22: Simulationsergebnisse (4): Stromdichte in A/m²

Abschließend lässt sich festhalten, dass Skin- und Proximity-Effekt eine wichtige Rolle bei der Konzeption der Ziellanwendung mit 20-30 MHz haben. Durch die Reduktion des stromdurchflossenen Querschnitts steigen die ohmschen Verluste in den Windungen und führen somit zu einer Erhöhung der Temperatur. Abhängig von der thermischen Anbindung der Windungen können aufgrund dieser Effekte auch unterschiedliche Temperaturen hervorgerufen werden, welche bei der Auslegung berücksichtigt werden sollten. Die hier eingesetzten einlagigen Wicklungen erlauben keine großen Variationen, allerdings existieren speziell für mehrlagige Wicklungen gewisse Konzepte um die Auswirkungen des Proximity-Effekts zu verringern.

Generierung der Kernmaterial-Parameter

Die Messergebnisse der UDC-Mikrospule mit dem verfestigten Pulver P04 auf dem Impedanzanalyser dienen als Grundlage und werden durch das Simulationsmodell nachgebildet. Für den verfestigten Pulverkern sollen geeignete Werte für die Permeabilität und elektrische Leitfähigkeit gewählt werden, um den Verlauf der Induktivität und des Widerstands für den Frequenzbereich von 0,1-100 MHz näherungsweise abzubilden. Aus den VSM-Messungen (Kapitel 3.1) wird für die Permeabilität ein Wert von 6-7 erwartet. In Abbildung 4.23 werden die Simulationsergebnisse für Permeabilitäten im Bereich von $\mu = 2$ bis $\mu = 10$ bei einer fixen elektrischen Leitfähigkeit von $\sigma = 1300 \text{ S/m}$ dargestellt. Analog dazu zeigt Abbildung 4.24 die Simulationsergebnisse bei variiert elektrischer Leitfähigkeit von $\sigma = 1 - 6000 \text{ S/m}$ bei einer fixen Permeabilität von 7.

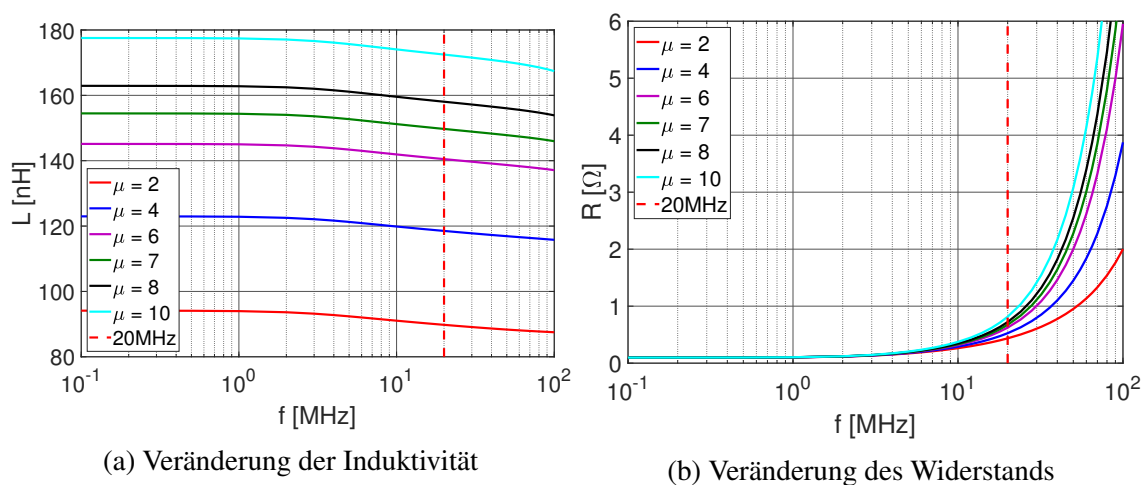


Abb. 4.23: Variation der Permeabilität des Kernmaterials

Eine steigende Permeabilität führt zur Zunahme der Induktivität über den gesamten Frequenzbereich. Diese parallele Verschiebung ist in Abbildung 4.23a zu erkennen. Der Widerstand nimmt ebenfalls mit steigender Permeabilität zu, allerdings besteht hier eine Frequenzabhängigkeit, so dass erst ab 5 MHz Unterschiede erkennbar sind (Abbildung 4.23b).

Eine steigende elektrische Leitfähigkeit führt zur Abnahme der Induktivität (Abbildung 4.24a) und zur Zunahme des Widerstands (Abbildung 4.24b) für Frequenzen größer 5 MHz. Durch iteratives Anpassen der beiden Pulverkern-Parameter, Permeabilität und elektrische Leitfähigkeit, ergeben sich die Werte, wie in Tabelle 4.6 dargestellt. Die Permittivität hat in diesem Fall keinen Einfluss auf die Induktivität und den Widerstand und wurde somit bei 1 belassen.

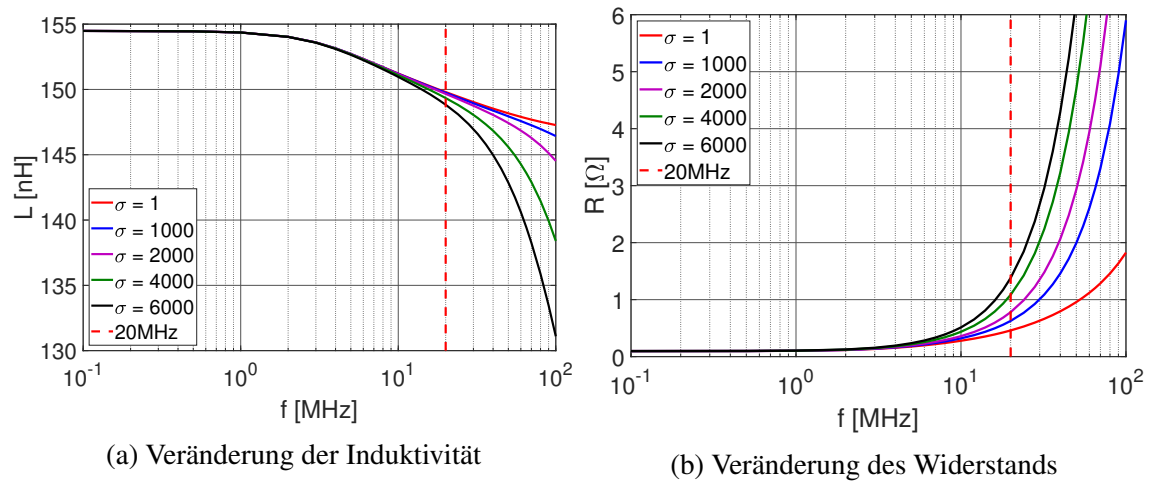


Abb. 4.24: Variation der Leitfähigkeit des Kernmaterials

Material	Permeabilität	Permittivität	Elektrische Leitfähigkeit [S/m]
Pulverkern P04	6,98	1	1495

Tab. 4.6: Parameter für den verfestigten Pulverkern P04

In Abbildung 4.25 werden die gemessenen (rot) und simulierten (blau) Induktivitäten und Widerstände für den kompletten Frequenzbereich dargestellt und zeigen eine gute Übereinstimmung. Basierend auf diesen Material-Parametern werden im folgenden Abschnitt einige neue Designs für die PCB-Mikrospulen entworfen.

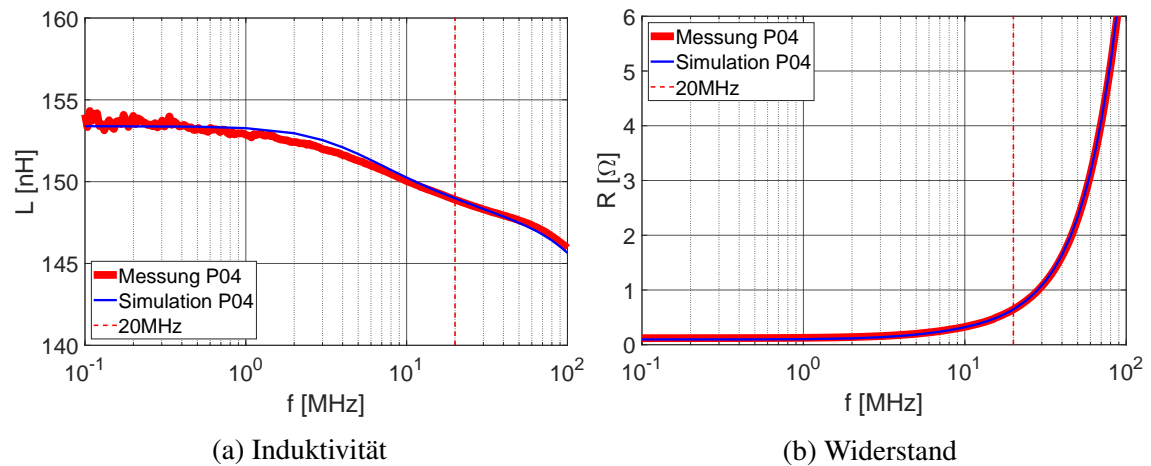


Abb. 4.25: Vergleich von Messung und Simulation des UDC-Samples mit Pulver P04

Design der PCB-Spulen

In Kooperation mit einem Leiterplattenhersteller wurde das gemeinsame Ziel definiert, Mikrospulen mit in PCB integriertem Pulverkern zu entwickeln. Zu Beginn der Entwicklung lag der Schwerpunkt auf der Festlegung der technisch realisierbaren Randbedingungen. Parallel dazu wurde mittels FEM-Simulationen überprüft, welche Spulenparameter erreicht werden

können und welche Parameter den größten Einfluss haben. Für die Modellierung konnten die für den Pulverkern gewonnenen Materialparameter aus dem vorherigen Kapitel herangezogen werden. Bei einer PCB Dicke von $410\text{ }\mu\text{m}$ wird für die Vias der minimale Bohrdurchmesser von $150\text{ }\mu\text{m}$ verwendet, um den kleinstmöglichen Via-Pitch von $450\text{ }\mu\text{m}$ bei einem Via-Paddurchmesser von $350\text{ }\mu\text{m}$ zu erreichen. Die FEM-Simulationen zeigen, dass ein größerer Via-Pitch zu kleineren Induktivitäten und Q-Faktor führen, da der Streufluss zwischen den Windungen ansteigt. Bei der Galvanisierung der Bohrung wird eine $25\text{ }\mu\text{m}$ dicke umlaufende Kupferschicht angenommen, welche auf der Ober- und Unterseite mit dem minimalen produzierbaren Paddurchmesser von $350\text{ }\mu\text{m}$ abgeschlossen wird. Abbildung 4.26 zeigt die Grundform der designten PCB-Mikrospulen, bestehend aus einem rechteckförmigen Kern mit abgerundeten Ecken, Leiterbahnen auf der Unterseite und Bonddrähten auf der Oberseite zum Schließen der Windungen. Pro Windung werden vier parallele Alu-Bonddrähte mit einem Durchmesser von $25\text{ }\mu\text{m}$ auf den Pads oberhalb der Vias angebracht.

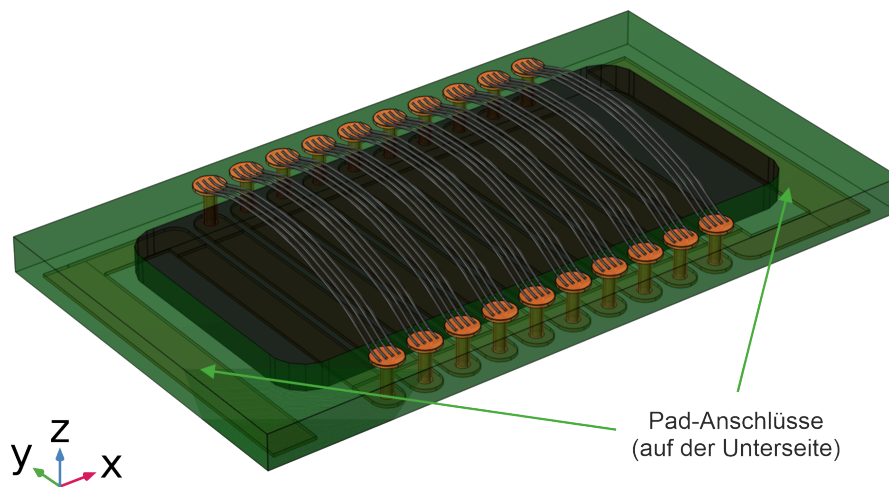


Abb. 4.26: Grund-Design der PCB-Mikrospule

In Tabelle 4.7 ist eine Übersicht der entwickelten Spulen-Designs, bestehend aus drei grundsätzlichen PCB- bzw. Kerngrößen, wobei innerhalb der jeweiligen Rubrik die Windungszahl N variiert wird.

Design	L^* [nH]	R^* [Ω]	Q^*	N	PCB [mm]	Kern [mm]	Via-Pitch [μm]
L1	50	0,31	20,2	4	5,7 x 3,9	4,2 x 2,5	450
L2	77	0,46	20,9	6			450
L3	103	0,63	20,4	8			450
L4	135	0,73	23,4	8	7,8 x 4,4	6,2 x 3,0	450
L4a	119	0,69	21,6	8			550
L4b	105	0,67	19,8	8			650
L5	173	0,91	23,9	10			450
L6	207	1,09	23,9	12	9,0 x 5,4	8,0 x 4,0	450
L7	175	0,91	24,2	8			450
L8	278	1,36	25,6	12			450
L9	327	1,60	25,8	14			450

Tab. 4.7: Design-Übersicht der PCB-Mikrospulen (* bei 20 MHz)

Mit den designten PCB-Mikrospulen soll ein Induktivitätsbereich von 50-327 nH abgedeckt werden, wobei ein Q-Faktor von 20-25 erwartet wird.

Entsprechend der Abbildung 4.27 ist für jede der drei Kern-Größen auch eine Mikrospule im Flip-Chip Design entwickelt worden. Die Flip-Chip Spule besteht aus zwei aufeinander geklebten Halbspulen und benötigt somit keine Bonddrähte. Die zweite Ziffer der Flip-Chip Spulen-Designs gibt an aus welchen Halbspulen der Designs L1-L9 die Flip-Chip Spule besteht.

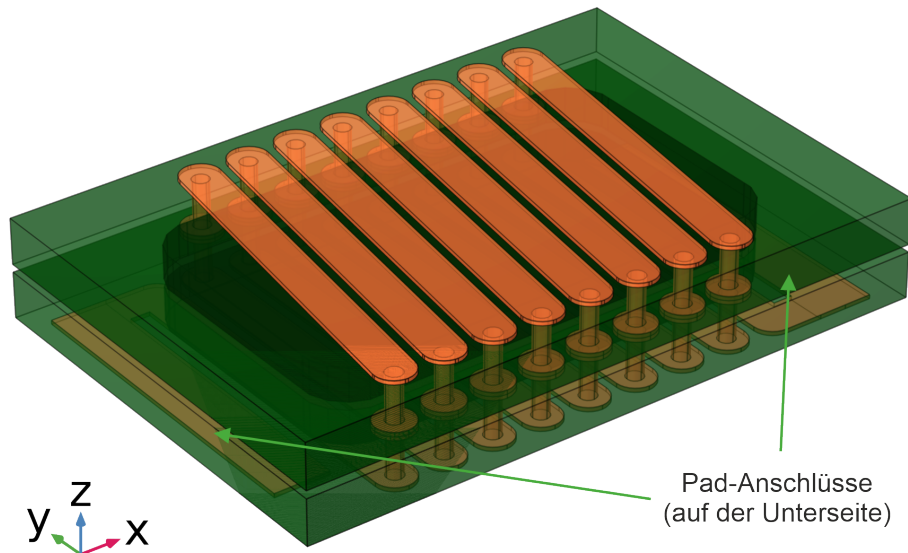


Abb. 4.27: Grund-Design der PCB-Flip-Chip Mikrospule

Die zugehörigen Parameter und Simulationsergebnisse sind in Tabelle 4.8 zusammengefasst. Beim Vergleich der Q-Faktoren erzielen die PCB-Flip-Chip Spulen bessere Ergebnisse, da sich durch die 25 μm Bonddrähte bei den PCB-Mikrospulen deutlich höhere Widerstandswerte ergeben.

Design	L^* [nH]	R^* [Ω]	Q^*	N	PCB [mm]	Kern [mm]
L13	150	0,45	42	8	5,7 x 3,9	4,2 x 2,5
L16	311	0,81	48	12	7,8 x 4,4	6,2 x 3,0
L18	421	1,03	51	12	9,0 x 5,4	8,0 x 4,0

Tab. 4.8: Design-Übersicht der Flip-Chip Spulen (* bei 20 MHz)

4.5 Herstellung der PCB-integrierten Mikrospulen

Die Integration von Mikrospulen in PCBs ist ein bekanntes Feld, jedoch wird in diesem Kapitel eine komplett neue Herstellungsmethode basierend auf der PowderMEMS Technik vorgestellt. Derzeit werden bei eingebetteten Spulen auf PCBs oft die Windungen lateral in einer Lage ausgeführt und das Kernmaterial wird auf oder durch die Leiterplatte montiert. Der in dieser Arbeit verfolgte Ansatz zielt ab auf in der Leiterplatte integrierte Kerne umgeben von Leiterbahnen, Vias und Bonddrähten (Abbildungen 4.28 und 4.29). Die Leiterplatte ist grün dargestellt und hat in der Mitte den eingelassenen Pulverkern (in schwarz). Die Leiterbahnen auf der Unterseite und die Vias sind in orange dargestellt, während die Aluminium-Bonddrähte auf der Oberseite in grau abgebildet sind.

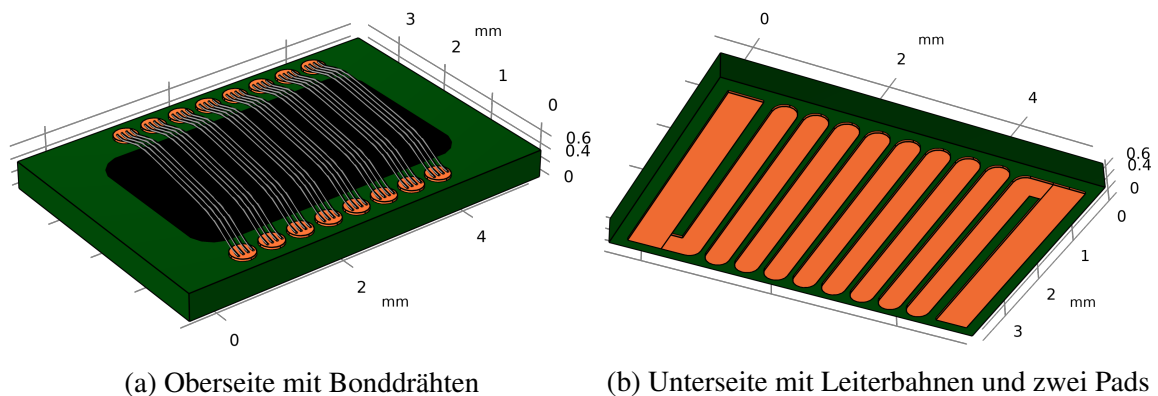


Abb. 4.28: Spulendesign auf PCB-Level

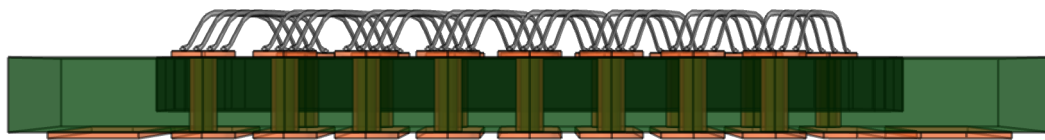


Abb. 4.29: Querschnitt des Spulendesigns aus Abbildung 4.28

Dazu werden im ersten Schritt von einem Leiterplattenhersteller PCBs mit einer Stärke von $410\,\mu\text{m}$, mit Leiterbahnen auf der Unterseite und von oben $300\,\mu\text{m}$ tief gefrästen Kavitäten hergestellt. Neben der Kavität auf den Enden der Leiterbahnen werden Vias mit einem Lochdurchmesser von $150\,\mu\text{m}$ zur Oberseite geführt. Das am Umfang der Bohrung auf galvanisierte Kupfer hat eine Stärke von ca. $25\,\mu\text{m}$ und der verbleibende Hohlraum wird mit einem Epoxyd vergossen, so dass die Ober- und Unterseite mit einem kupfer-gefüllten Pad (Durchmesser $350\,\mu\text{m}$) abgeschlossen werden können. Ein wichtiges Detail ist, dass vor dem Fräsen der Kavitäten eine $50\,\mu\text{m}$ dicke selbstklebende Schutzfolie aus wärmebeständigem Kapton auf die komplette Oberseite geklebt wird und somit die Pads auf der Oberseite abdeckt. Diese Schutzfolie verhindert, dass z.B. durch den ALD-Prozess die Pad-Flächen verunreinigt werden und damit den Bondprozess erschweren würden.

Die Fertigung beim Leiterplatten-Hersteller findet auf einem Nutzen von $460\,\text{mm} \times 305\,\text{mm}$ statt (Abbildung 4.30a). Bei der Erstellung des Designs wurde eine große Auswahl an Mikrospulen und DC/DC Wandlern mit integrierten Spulen untergebracht, um möglichst effizient verschiedene Prototypen-Serien herzustellen. Bei den Wandler-Designs sind die Pads für weitere SMD Bauteile ebenfalls unter der Kapton-Folie geschützt. In Kapitel 7.4 wird

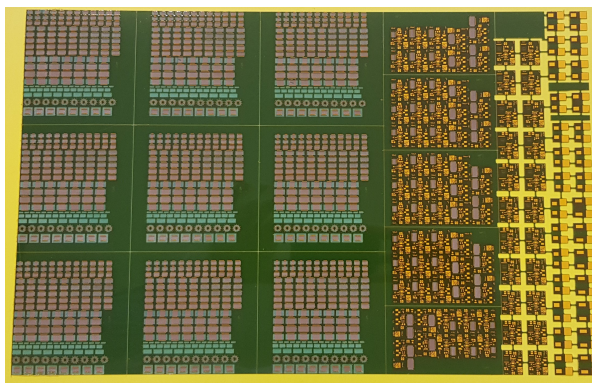
die Auslegung, das Design und die Inbetriebnahme des DC/DC Wandlers mit integrierter Mikrospule ausführlich beschrieben.

Der gesamte Leiterplatten-Nutzen lässt sich in kleinere Teile von ca. 95 mm x 85 mm zerbrechen. Diese Abschnitte werden auf einen Glas-Wafer geklebt, so dass die Kavitäten von oben mit dem weichmagnetischen Pulver durch eine Rakelmethode gefüllt werden können. Anschließend werden die Wafer zum Prozessieren in die ALD Kammer gelegt. Nach dem erfolgreichen ALD Prozess wird die Schutzfolie abgezogen und auch verbleibende Kleberest auf der Unterseite werden entfernt. Abbildung 4.30b zeigt diesen PCB-Abschnitt mit diversen Mikrospulen-Designs und dem bereits verfestigten Pulverkern.

Im nächsten Schritt wird das PCB zersägt, so dass die vereinzelt Halbspulen weiter bearbeitet werden können (Abbildung 4.30c). Für den Sägeprozess wurden im Design bereits kleine Kupfer-Flächen an den vier Ecken des Bauteils untergebracht, um die Schnittkanten des Bauteils zu definieren.

Zum Schließen der Windungen auf der Oberseite werden pro Windung vier Aluminium-Bonddrähte mit einem Durchmesser von 25 μm auf den Pads aufgebracht und relativ flach über den Pulverkern geführt (Abbildung 4.30d).

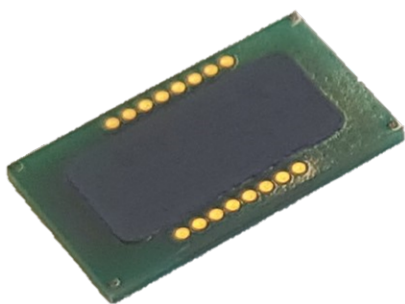
Damit die Bonddrähte bei den Untersuchungen und Charakterisierungen der Spule nicht beschädigt werden, wurde dieser Bereich mit einem Hartverguss aus thermisch leitfähigem Epoxidharz versehen (Abbildung 4.30e).



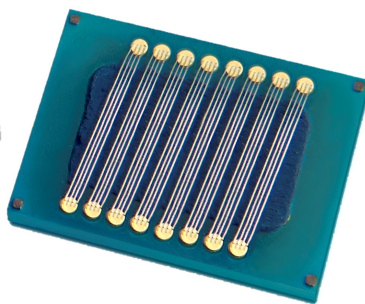
(a) Leiterplatten-Nutzen



(b) Spulen-PCB-Abschnitt nach ALD



(c) Vereinzelt Halbspule



(d) Gebondete Mikrospule



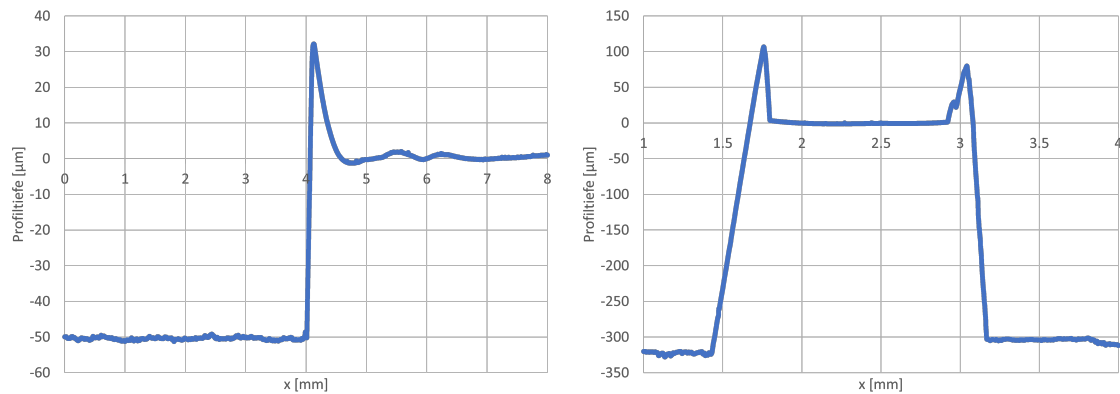
(e) Vergossene Mikrospule

Abb. 4.30: Herstellungsprozess der PCB-Spulen

Vermessung der PCBs mit dem Profilometer

Es wurde das DektakXT Profilometer der Firma Bruker eingesetzt, um die Herstellungsprozesse bzw. Toleranzen des unbearbeiteten Leiterplatten-Nutzen aus Abbildung 4.30a zu kontrollieren. Abbildung 4.31a zeigt die Messergebnisse am Übergang von PCB-Oberfläche zur aufgetragenen Kapton-Schutzfolie (Datenblatt im Anhang 12.). Bei Vernachlässigung des Übergangsbereichs lässt sich deutlich ein Höhenunterschied von $50\text{ }\mu\text{m}$ feststellen, was den Datenblatt-Angaben der Folie sehr gut entspricht.

Des Weiteren wurde die Tiefe der gefrästen Kavitäten untersucht. Hierzu wird von Oberseite der Folie bis auf den Boden der Kavität gemessen. Abbildung 4.31b zeigt einen Höhenunterschied von $300\text{--}325\text{ }\mu\text{m}$, entsprechend der Spezifikationen des Leiterplattenherstellers.



(a) Profilverlauf am Folienübergang

(b) Profilverlauf Kavität-Steg-Kavität

Abb. 4.31: Messergebnisse der gelieferten Leiterplatten auf dem Profilometer

REM-Analyse der Schichten einer Halbspule

Die Halbspule aus Abbildung 4.30c wurde quer durchgesägt und unter dem Rasterelektronen-Mikroskop analysiert. Der komplette Querschnitt ist in Abbildung 4.32 abgebildet, der verfestigte Pulverkern hat eine Breite von $2,54\text{ mm}$. Auf der rechten Seite ist ein aufgeschnittenes Via mit den Kupfer gefüllten Pads auf Ober- und Unterseite und aufgefülltem Epoxydharz in der Mitte zu sehen. In diesem Schnitt sind von dem FR4-Basismaterial die unterschiedlichen Webrichtungen der Glasfaser zu erkennen. An der Unterseite ist von einer Windung die Leiterbahn in Querrichtung sichtbar, während auf der linken Oberseite nur ein Teil des Pads der nächsten Windung abgebildet ist.

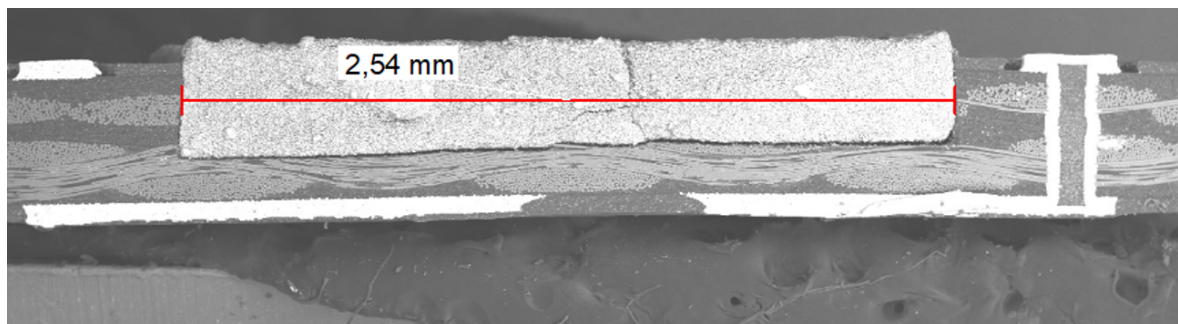
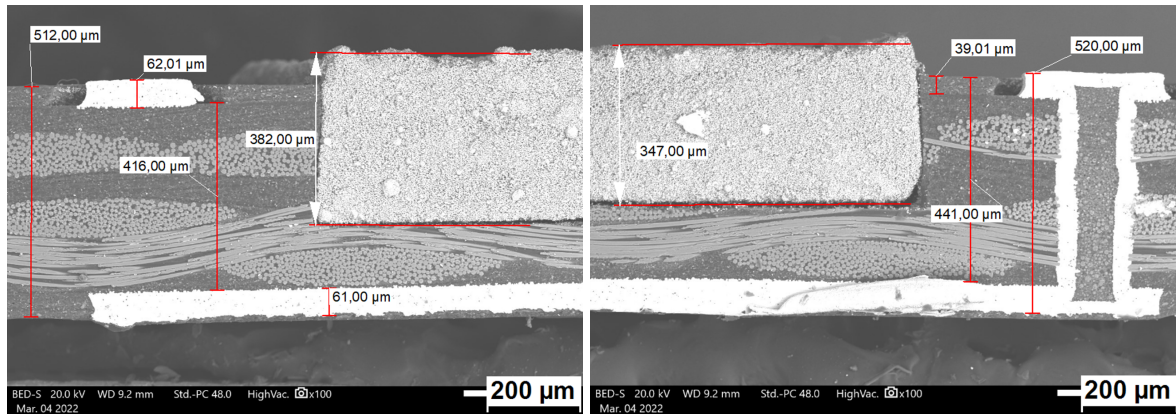


Abb. 4.32: REM Schnitt: Übersicht des PCBs mit Pulverkern, Leiterbahn und Via

In den vergrößerten REM-Aufnahmen in Abbildung 4.33 können die jeweiligen Schichtdicken bestimmt werden. Das FR4-Basismaterial wurde mit einer Dicke von $410\text{ }\mu\text{m}$ ausgewählt und wird durch die Messung von $416\text{ }\mu\text{m}$ annähernd bestätigt. Die Leiterbahndicke des Kupfers auf Ober- und Unterseite beträgt $61\text{--}62\text{ }\mu\text{m}$ und die Höhe des Pulverkerns liegt im Bereich von $347\text{--}382\text{ }\mu\text{m}$. Wie auf den Abbildungen zu erkennen, ist die Schutzfolie bereits abgezogen und der verfestigte Pulverkern ragt leicht nach oben aus dem PCB hervor.



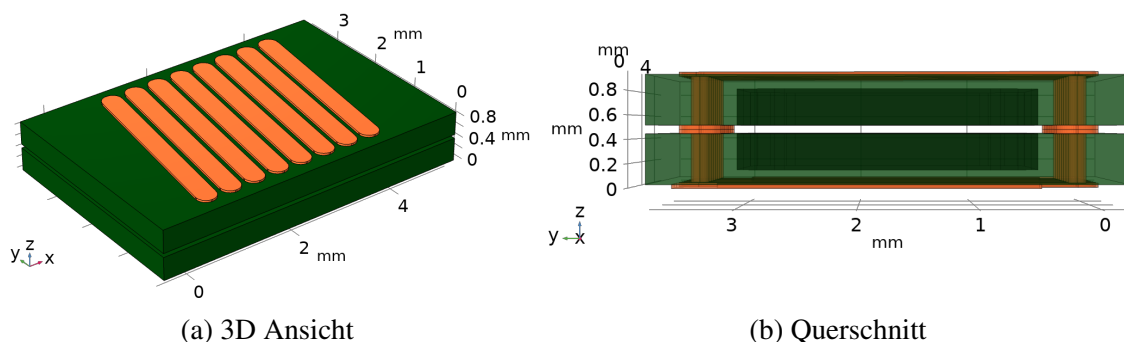
(a) PCB mit Pulverkern (linker Rand)

(b) PCB mit Pulverkern (rechter Rand)

Abb. 4.33: REM-Querschnitts-Aufnahmen (gezoomt mit Maßketten)

Flip-Chip Aufbau

Anstelle des Schließens der Halbspule mit Bonddrähten wird folgend noch ein weiterer Aufbau beschrieben. Diese sog. Flip-Chip Spulen bestehen aus zwei Halbspulen, die aufeinander geklebt werden. Dazu wird die obere Halbspule um 180° gedreht, so dass die Pads der beiden Halbspulen in der Mitte zueinander kommen und durch einen in z-Richtung elektrisch leitfähigen Kleber verbunden werden können (Abbildung 4.34). Die untere Halbspule ist identisch mit den zuvor beschriebenen Halbspulen, wohingegen bei der oberen Halbspule das Design etwas angepasst wurde, da die Pads und Leiterbahnen gespiegelt werden mussten und keine großen Anschluss pads nach außen notwendig sind.



(a) 3D Ansicht

(b) Querschnitt

Abb. 4.34: Mikroschule aus zwei aufeinander gebondeten Halbspulen

Auf dem Foto in Abbildung 4.35 sind zwei hergestellte Flip-Chip Spulen gezeigt. Wie im Kapitel 4.4 beschrieben, sind auch Flip-Chip Spulen mit unterschiedlichen Kerngrößen und Windungszahlen designt worden. Die linke Flip-Chip Spule gehört zu der kleinen Kategorie und liegt in dem Foto auf dem Kopf, so dass die Anschluss pads der Unterseite sichtbar sind.

Wohingegen die rechte Flip-Chip Spule der mittleren Größen-Kategorie von oben betrachtet wird.

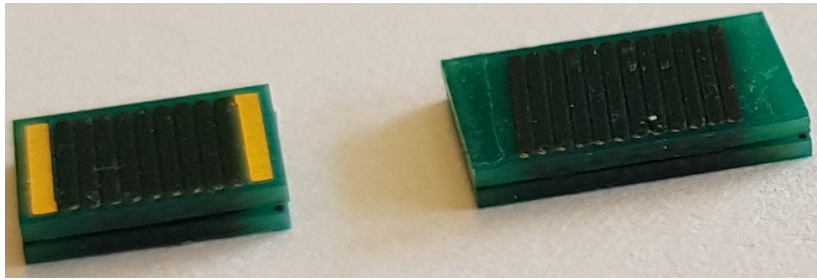
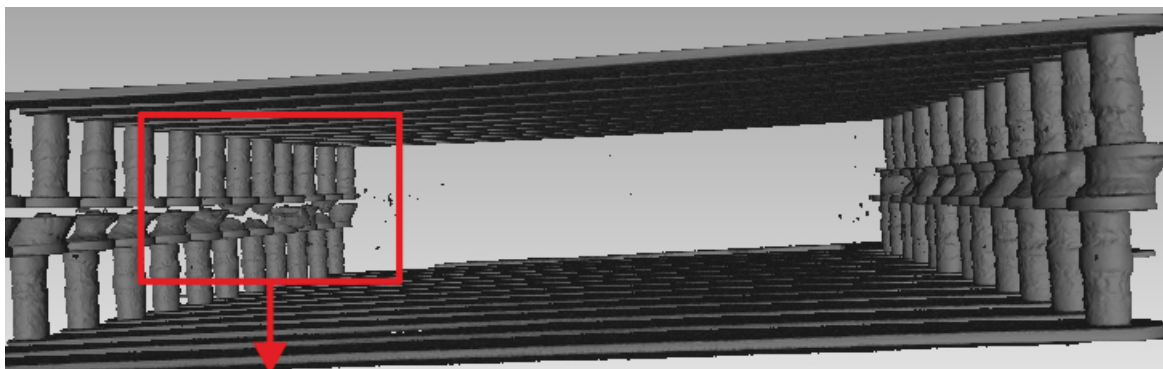


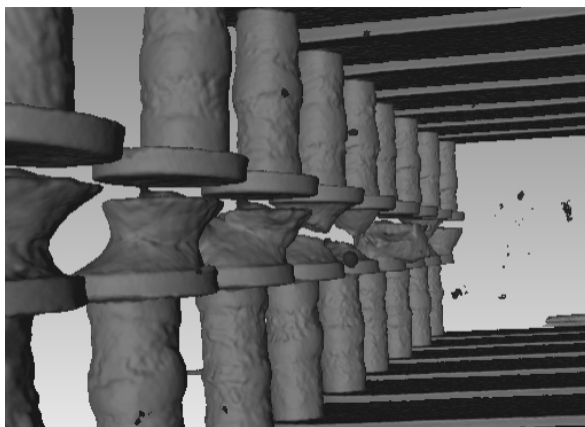
Abb. 4.35: Foto von zwei aufgebauten Flip-Chip Spulen

Röntgen CT-Analyse der Flip-Chip Aufbauten

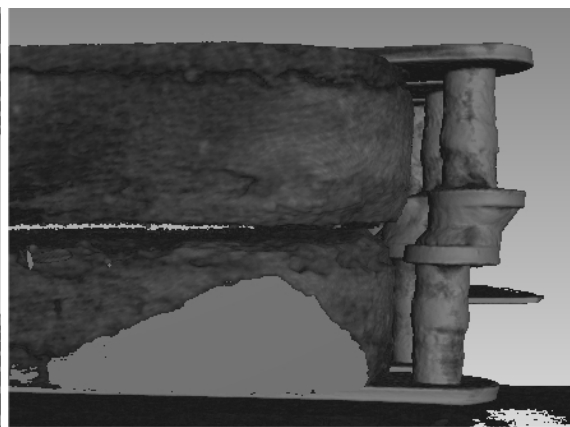
Bei den vorgestellten Flip-Chip Spulen zeigte sich trotz einiger Iterationsschritte in der Herstellung, dass die Messungen auf dem Impedanzanalyser keine Induktivität und einen hochohmigen Widerstand ergaben. Somit wurden die Samples in einem Röntgen CT untersucht, um mögliche Defekte zu ermitteln. In Abbildung 4.36 sind die Aufnahmen der mittelgroßen Flip-Chip Spule L16 dargestellt. Wie sich in der Seitenansicht (Abbildung 4.36a) deutlich



(a) Seitenansicht der zwei zusammengeklebten Halbspulen mit ausgeblendeten Kernen



(b) Vergrößerte Ansicht der defekten Klebeverbindungen (roter Kasten)



(c) Vergrößerte Ansicht der erfolgreichen Klebeverbindungen mit eingeblendeten Kernen

Abb. 4.36: CT-Aufnahmen der Flip-Chip Mikrospule L16

erkennen lässt, sind die Klebeverbindungen der beiden Halbspulen auf der rechten Seite erfolgreich gewesen. Wohingegen die Verbindungen mit dem elektrisch leitfähigem Kleber auf der linken Seite und vergrößert in Abbildung 4.36b nicht funktioniert haben. Prinzipiell ist Kleber zwischen den beiden Pads zu sehen, jedoch scheint dieser wieder auseinander gebrochen zu sein. Zum jetzigen Zeitpunkt ist nicht klar, ob diese Fehler bei der Herstellung, dem Aushärten oder dem Hantieren danach entstanden sind. Allerdings konnte keine der 8 mit z.T. unterschiedlichen Parametern aufgebauten Flip-Chip Spulen fehlerfrei gemessen werden.

4.6 Messergebnisse der PCB-Spulen

Die auf dem Impedanzanalyser gewonnenen Messergebnisse der PCB-Mikrospulen werden in diesem Abschnitt diskutiert, während der verwendete Messaufbau bereits in Kapitel 4.2 beschrieben wurde. Die untersuchten PCB-Mikrospulen mit den Designs L1 bis L9 sind durch Simulationen, wie im vorherigen Abschnitt beschrieben, entwickelt worden, wobei die Bandbreite sehr groß gewählt ist mit Induktivitäten von 50-300 nH. In den Abbildungen von 4.4 sind die gemessenen Induktivitäten bzw. Widerstände der 9 erwähnten Designs für den Frequenzbereich von 0,1-100 MHz gezeigt. Für jedes Design sind drei Bauteile gemessen worden und die gezeigten Kurven resultieren jeweils aus dem Durchschnitt der drei Messungen. In Tabelle 4.9 ist u.a. die Varianz σ der drei Messergebnisse für jedes Design angegeben. Die durchschnittliche Varianz der Induktivität von $\bar{\sigma} = 4,67\%$ zeigt trotz manueller Herstellungsprozesse eine sehr gute Toleranz der Bauteile. Die Induktivitäten in Abbildung 4.37a zeigen über dem gemessenen Frequenzbereich relativ konstante Werte, so dass die entwickelten Bauteile auch in weitem Arbeitsbereich eingesetzt werden können. Wie in den Designschritten vorgesehen, nimmt die Induktivität vom Design L1 bis zum Design L9 zu aufgrund steigender Kerngröße bzw. Erhöhung der Windungszahl. Bei detaillierter Betrachtung der gemessenen Widerstände (Abbildung 4.37b) lässt sich bis zur Frequenz von 5 MHz ein relativ konstanter Verlauf erkennen, bevor ein exponentieller Anstieg aufgrund von Skin- und Proximity-Effekt auftritt. Vergleichbar zu den Induktivitäten nehmen die Widerstände wie erwartet vom Design L1 bis zum Design L9 zu, da die Gesamtlänge der Windungen bzw. das Volumen des Kerns zunehmen. Der Graph der Q-Faktoren in Abbildung 4.38a zeigt maximale Werte von knapp über 20 in dem Frequenzbereich von 20-40 MHz, was dem verwendeten Anwendungsbereich als Bauteil in dem DC/DC Wandler (Kapitel 5. und 7.) entspricht.

Der Standard-Abstand zwischen den Vias beträgt 450 μm und ist zugleich der kleinstmöglich produzierbare Loch-zu-Loch Abstand von dem Leiterplattenhersteller bei dem Bohrdurchmesser von 150 μm . Die Simulationen zeigten bereits, dass eine Erhöhung des Pitches zu einer Verringerung der Induktivität und des Q-Faktors führen. Diese Simulationsergebnisse werden durch die Messungen der Designs L4 (Pitch von 450 μm), L4a (Pitch von 550 μm) und L4b (Pitch von 650 μm) bei gleicher Kerngröße und Windungszahl bestätigt. In den Abbildungen 4.37c und 4.37d sind die gemessenen Induktivitäten und Widerstände der drei Designs dargestellt. Beim Widerstand sind die gemessenen Unterschiede sehr gering, wohingegen die Induktivität von L4 zu L4a um 10 nH und von L4a zu L4b um weitere 13 nH abfällt. Dieser Performance-Verlust wird in Abbildung 4.38b anhand des Q-Faktors der drei Designs verdeutlicht.

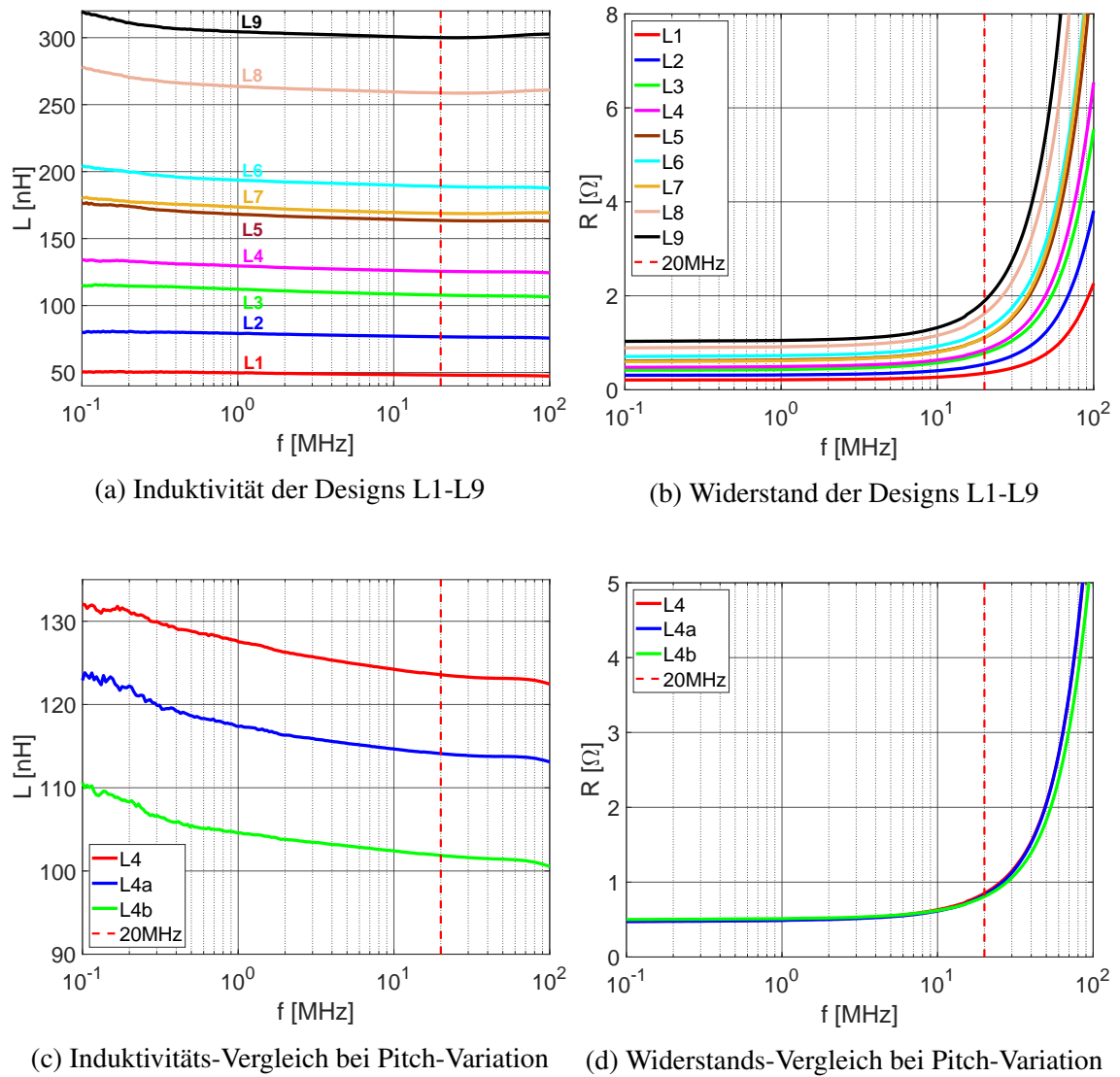


Abb. 4.37: Messergebnisse der PCB-Mikropulen auf dem Impedanzanalyser

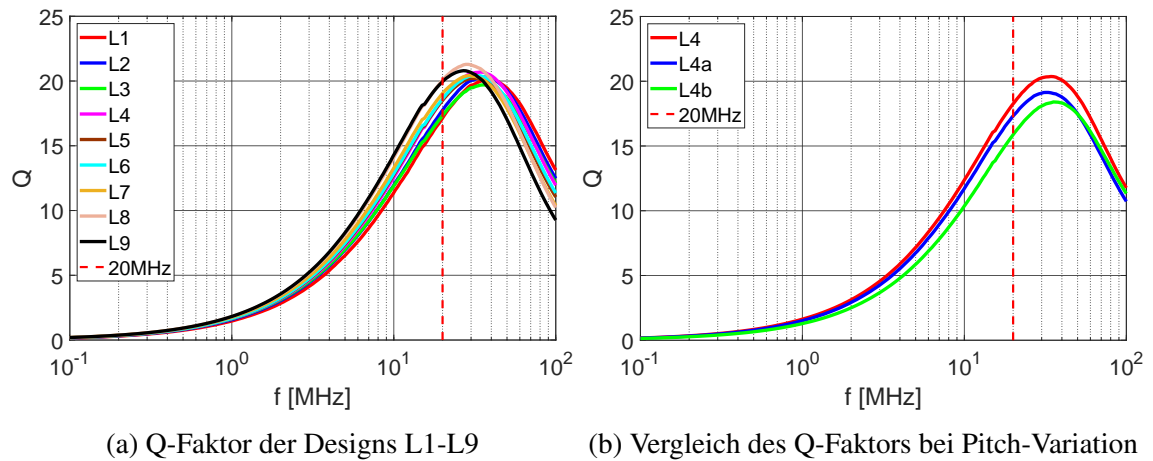


Abb. 4.38: Betrachtung des Q-Faktors der PCB-Mikropule

Zur besseren Quantifizierung der vorherigen Plots werden die diskutierten Größen der untersuchten Designs in der Tabelle 4.9 mit den Werten bei der Frequenz von 20 MHz zusammengefasst.

Design	L [nH]	σ [%]	R [m Ω]	Q	Design	L [nH]	σ [%]	R [m Ω]	Q
L1	48,1	7,4	353	17,1	L5	163,5	3,8	1111	18,5
L2	76,7	0,9	543	17,8	L6	188,9	6,3	1275	18,6
L3	107,8	8,3	781	17,3	L7	168,8	3,2	1114	19,0
L4	125,6	5,4	851	18,5	L8	258,7	4,1	1621	20,1
L4a	114,1	nan	829	17,3	L9	300,0	3,1	1889	20,0
L4b	101,9	4,2	805	15,9					

Tab. 4.9: Messergebnisse der PCB-Mikrospulen auf dem Impedanzanalyser bei 20 MHz

Bei dem Vergleich der Tabellen 4.7 und 4.9 zeigt sich eine gute Übereinstimmung zwischen den Simulations- und Messergebnissen der PCB-Mikrospulen. Bei den Induktivitäten liegt die durchschnittliche Abweichung bei 4,2 % und die größte Abweichung (Design L6) beträgt 8,7 %. Die gemessenen Widerstände sind im Durchschnitt 19,2 % höher als von der Simulation erwartet. Dadurch sind auch die Q-Faktoren etwas niedriger. Ein Grund für diese Abweichung liegt möglicherweise bei den Bonddrähten und der zu ideal angenommenen Verbindung zu den Pads in dem Simulationsmodell. Des Weiteren kann bei der Messung durch die zusätzliche Mess-PCB, auf der die Samples aufgelötet sind (Abbildung 4.3), trotz der ausgeführten Kalibrierung eine gewisse Ungenauigkeit entstanden sein.

Während der Design-Entwicklung war noch nicht klar, ob 3 oder 4 parallele Bonddrähte pro Windung auf der Oberseite aufgebracht werden können. Aus den Simulation ergab sich eine bessere Performance je mehr Bonddrähte verwendet werden können. Um diese Beobachtung zu bestätigen, werden PCB-Mikrospulen der Designs L1 und L2 jeweils mit 3 oder 4 parallelen Bonddrähten pro Windung aufgebaut und auf dem Impedanzanalyser charakterisiert. In Abbildung 4.39 werden die Messergebnisse für 3 Bonddrähte (rot) und 4 Bonddrähte (blau) gezeigt. Bei der Induktivität (Abbildung 4.39a) lässt sich kein signifikanter Unterschied zwi-

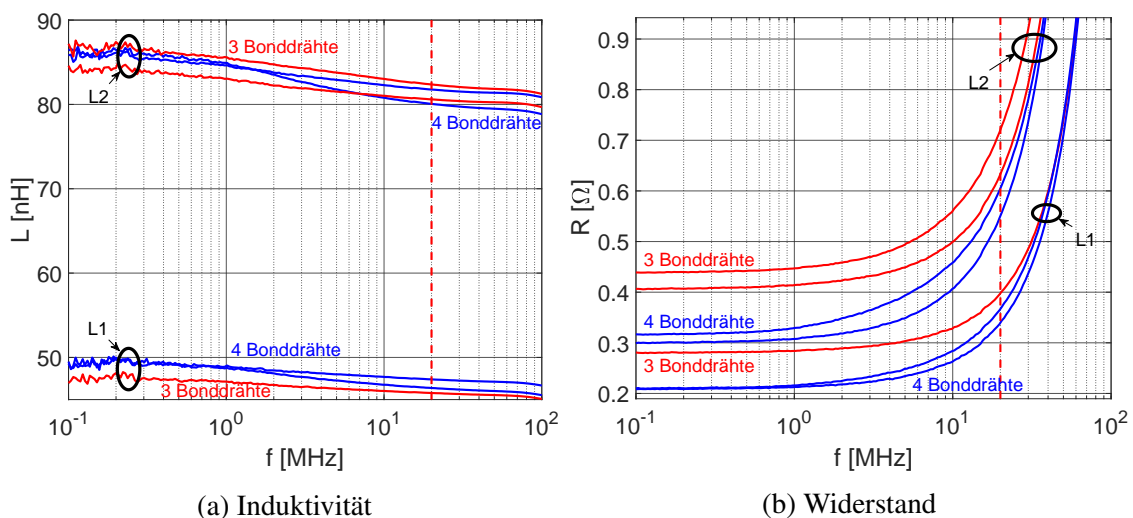


Abb. 4.39: Messergebnisse der PCB-Spulen L1 und L2 mit 3 vs. 4 Bonddrähten pro Windung

schen den Varianten erkennen. Wohingegen Abbildung 4.39b einen deutlich geringeren Widerstand bei der Variante mit 4 parallelen Bonddrähten pro Windung zeigt. Der zusätzliche Bonddraht führt zu einer Erhöhung der Querschnittsfläche von 33 % für die Windung auf der Oberseite und hat somit speziell für den DC-Widerstand und AC-Widerstand für Frequenzen unterhalb von 5 MHz einen großen Einfluss. Dieser Effekt verringert sich mit steigender Frequenz, da Strom aufgrund des Proximity-Effekts immer stärker auf den äußeren Bonddraht verschoben wird (Abbildung 4.12).

4.7 Messergebnisse der VARIA-Mikrospulen

Die Messergebnisse der VARIA-Mikrospule sind sehr ähnlich zu den Ergebnissen der UDC-Mikrospule. Allerdings hat die VARIA-Mikrospule einen etwas größeren Spulenkern mit 4 mm x 1 mm x 0,58 mm. Gleichzeitig besitzt die VARIA-Mikrospule eine Windung mehr, wobei die Abstände zwischen den Windungen etwas größer sind. Abbildung 4.40 zeigt die Messungen der Induktivität und des Widerstands von VARIA-Mikrospule mit Pulver P04 auf dem Impedanzanalyser. In Tabelle 4.10 werden die Induktivität und der Widerstand für drei Frequenzen beziffert.

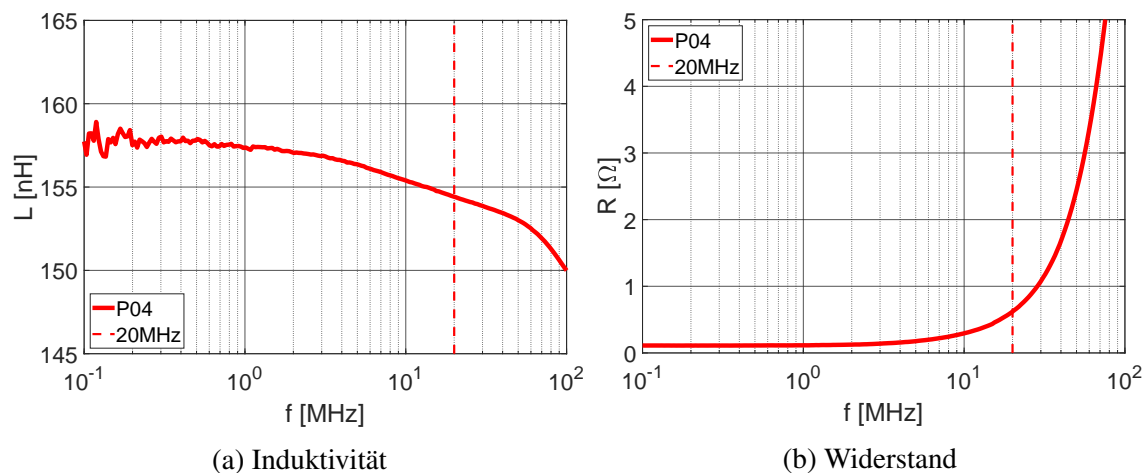


Abb. 4.40: Messergebnisse der VARIA-Mikrospulen mit Pulver P04

Frequenz	L [nH]	R [m Ω]
20 MHz	154,4	621
25 MHz	154,1	831
30 MHz	153,9	1075

Tab. 4.10: Messergebnisse der VARIA-Mikrospule (Pulver P04) auf dem Impedanzanalyser

Diese Werte werden bei der Auslegung des Wandlers mit aktiver Kühlung in Kapitel 6. verwendet.

5. Entwicklung eines 20-30 MHz Wandlers mit Mikrospule

In diesem Kapitel wird ein DC/DC Wandler entwickelt, um die bereits hergestellten Mikrospulen in dem UDC- und VARIA-Design zu testen. Grundlegend ist hierfür die Auswahl einer Topologie mit passender Auslegung und geeigneten Bauteilen für den Aufbau und die Inbetriebnahme mit den anvisierten Parametern. Ausgehend von den theoretischen Zusammenhängen werden zwei Auslegungen hergeleitet und beschrieben. Die Funktionen der Bauteile und deren Einsatz wird ausführlich gezeigt. Spezielles Augenmerk verlangt das Design des DC/DC Wandlers und die Auswahl des Messequipments, um bei Schaltfrequenzen von 20-30 MHz valide Ergebnisse erzielen zu können. Dementsprechend wird das Platinenlayout mit einem möglichst nieder-induktiven Ansatz diskutiert, wobei die Kommutierungspfade aufgezeigt werden. Des Weiteren wird eine Plattform und Ansteuerung entwickelt, um in einem Laboraufbau zielgerichtet gewünschte Arbeitspunkte anfahren und notwendige Größen messen zu können.

5.1 Topologie und Konzept

Als Topologie wird ein Hochsetzsteller (Abbildung 5.1) im kontinuierlichen Betrieb (eng.: conductive current mode (CCM)) ausgewählt. Folglich wird die Spule als magnetischer Energiespeicher eingesetzt, um aus einer Eingangsspannung U_{in} eine größere Ausgangsspannung U_{out} zu generieren ($U_{out} > U_{in}$). Zur Glättung der Spannungen werden am Eingang und Ausgang die Kondensatoren C_{in} und C_{out} genutzt. Neben den passiven Bauteilen wird aufgrund der hohen Schaltfrequenzen ein Transistor T aus Galliumnitrid (GaN) für diese Anwendung als zielführend identifiziert. Als Diode D wird ein möglichst schnelles Bauteil mit geringer Vorwärtsspannung benötigt, folglich wird eine Schottky-Diode eingesetzt.

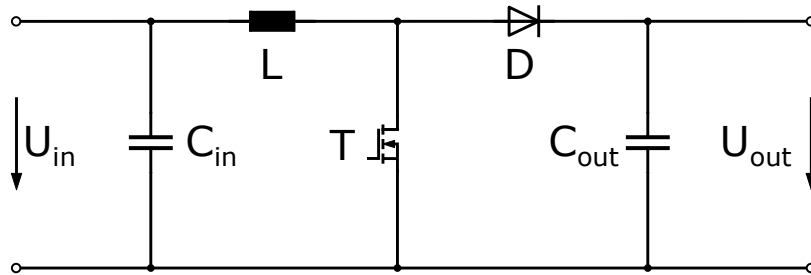


Abb. 5.1: Schematischer Schaltkreis eines Hochsetzstellers

Durch das Ein- und Ausschalten des Transistors ergibt sich der Tastgrad D aus der Einschalt-dauer T_{on} und der Periodendauer T nach

$$D = \frac{T_{on}}{T}. \quad (5.1)$$

Mittels des ausgewählten Tastverhältnisses D berechnet sich die Ausgangsspannung des Hochsetzsteller bei vorgegebener Eingangsspannung U_{in} aus

$$U_{out} = U_{in} \cdot \frac{1}{1-D}. \quad (5.2)$$

Während des eingeschalteten Zustands fließt der Strom vom Eingang durch die Spule und den Transistor zur Masse, somit steigt der Strom durch die Spule i_L näherungsweise linear an. Nach dem Ausschalten des Transistors fließt der Strom aus der Spule in gleicher Richtung weiter durch die Diode und den Ausgang zur Masse. In diesem Zeitraum sinkt der Spulenstrom i_L wieder näherungsweise linear ab. Dieser sog. Stromripple $\Delta i_L = i_{L,max} - i_{L,min}$ berechnet sich nach

$$\Delta i_L = \frac{U_{in} \cdot D}{f_{sw} \cdot L}, \quad (5.3)$$

wobei f_{sw} die Schaltfrequenz des Transistors und L die Induktivität der Spule ist. Der Eingangsstrom I_{in} entspricht dem durchschnittlichen Spulenstrom \bar{I}_L und lässt sich mittels des Tastgrads D und dem Wirkungsgrad η des Hochsetzstellers auf den Ausgangsstrom I_{out} beziehen.

$$\bar{I}_L = I_{in} = \frac{I_{out}}{(1-D)\eta} \quad (5.4)$$

Das LaunchPadXL von Texas Instruments (rote Platine in Abbildung 5.2) ist ein Entwicklungsboard mit umfangreicher Peripherie. Die verwendete F28379D-Serie verfügt über eine 200 MHz dual CPU und eine für diese Anwendung gut geeignete hochauflösende PWM mit bis zu 50 MHz. Es ist mittels USB mit einem PC für Spannungsversorgung und Programmierung verbunden. In dem C-Code wird hauptsächlich die Einschaltdauer T_{on} und die Schaltfrequenz f_{sw} des Transistors programmiert. Der C-Code befindet sich im Anhang (12. Kapitel). Auf dieses Entwicklungsboard wird der DC/DC Wandler mit Treiberschaltung usw. aufgesteckt (grüne Platine in Abbildung 5.2). Im folgenden Abschnitt wird das Design und die Auslegung ausführlich beschrieben. An der Schnittstelle wird neben dem PWM-Signal noch eine 5 V Versorgungsspannung übergeben und optional ist eine Rückführung von zwei Spannungsmessung mittels AD-Eingängen vorgesehen, um eine Regelung auf die Ausgangsspannung in dem Controller zu implementieren. In der folgenden Inbetriebnahme wird mit einer Steuerung gearbeitet, so dass ein fester Tastgrad vorgegeben wird und sich dementsprechend die elektrischen Größen und Bauteil-Temperaturen ergeben und analysiert werden können.

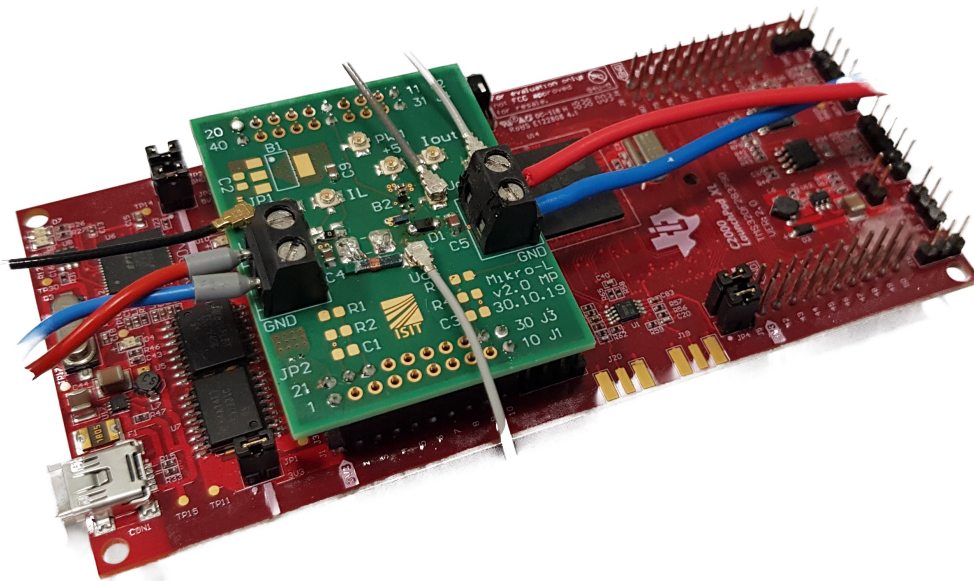


Abb. 5.2: LaunchPadXL (rote PCB) mit aufgestecktem DC/DC Wandler (grüne PCB)

5.2 Design

In diesem Abschnitt wird die Entwicklung der aufgesteckten grünen PCB aus Abbildung 5.2 beschrieben. Zunächst werden in der Auslegung die elementaren Parameter definiert, gefolgt von der Bauteilauswahl und dem Entwurf des Schaltplans, welcher anschließend in ein Leiterplattendesign aus 4 Lagen überführt wird. Als Software wird Altium Designer 20 für die Entwicklung von Schaltplänen und PCB-Layouts eingesetzt.

Auslegung 1

Als Zielanwendung soll ein DC/DC Wandler für Spannungen unter 50 V konzipiert werden. Bei der Auslegung für den maximalen Strom und folglich der Leistung des Wandlers besteht große Abhängigkeit von der Schaltfrequenz. Während der Charakterisierung der Mikrospeulen (Abbildung 4.4) zeigte sich der exponentielle Anstieg des Widerstands für Frequenzen oberhalb von 5 MHz. Andererseits ist mindestens eine Schaltfrequenz von 20 MHz notwendig, um den Hochsetzsteller bei Induktivitäten von 150 nH im kontinuierlichen Betrieb betreiben zu können. Die Auslegung erfolgt schrittweise mit der Grundlage, dass eine Eingangsspannung von $U_{in} = 15 \text{ V}$ und einem Tastgrad $D = 0,4$ angenommen wird. Somit ergibt sich nach der Gleichung 5.2 für die Ausgangsspannung

$$U_{out} = 15 \text{ V} \cdot \frac{1}{1 - 0,4} = 25 \text{ V}. \quad (5.5)$$

Bei der Betrachtung von Gleichung 5.3 wird deutlich, dass bei der Auswahl der Mikrospeule der Fokus mehr auf einer hohen Induktivität statt eines kleinen Widerstands liegt. Wie bereits in Abbildung 4.5a im Rahmen der Pareto-Analyse bestimmt wurde, bietet die Spule mit dem Pulver P04 den besten Kompromiss für diese Anwendung. Somit ergibt sich bei einer Schaltfrequenz von $f_{sw} = 20 \text{ MHz}$ und der gewählten Induktivität von $L = 150 \text{ nH}$ der Stromripple

$$\Delta i_L = \frac{15 \text{ V} \cdot 0,4}{20 \text{ MHz} \cdot 150 \text{ nH}} = 2 \text{ A}. \quad (5.6)$$

Wenn der Spulenstrom I_L mit dem Stromripple $\Delta i_L = 2 \text{ A}$ zwischen 0 V und 2 V verläuft, beträgt der durchschnittliche Spulen bzw. der Eingangsstrom $\bar{I}_L = I_{in} = 1 \text{ A}$. In der Literatur werden Wandler dieser Schaltfrequenzen und Kenngrößen mit Wirkungsgraden im Bereich 70-80 % beziffert. Somit gilt nach Gleichung 5.4 für den Ausgangsstrom

$$I_{out} = \bar{I}_L \cdot (1 - D) \cdot \eta = 1 \text{ A} \cdot (1 - 0,4) \cdot 0,8 \approx 0,5 \text{ A}. \quad (5.7)$$

Folglich ergibt sich nach

$$R_{Last} = \frac{U_{out}}{I_{out}} = \frac{25 \text{ V}}{0,5 \text{ A}} = 50 \Omega, \quad (5.8)$$

so dass am Ausgang ein Widerstand mit 50Ω anzuschließen ist, um den gewünschten Arbeitspunkt zu erreichen. Für den Widerstand ist ein entsprechender Kühlkörper vorzusehen, da eine Ausgangsleistung von

$$P_{out} = U_{out} \cdot I_{out} = 25 \text{ V} \cdot 0,5 \text{ A} = 12,5 \text{ W} \quad (5.9)$$

zu erwarten ist.

Um die ausgewählte Mikrospule in diesem Arbeitspunkt nicht zu zerstören, wird folgend eine grobe Abschätzung der zu erwartenden Verluste im Betrieb vorgenommen. Hierzu werden zunächst die DC- und AC-Verlustleistungen der Spule basierend auf den Kleinsignalanalysen auf dem Impedanzanalyser berechnet.

$$P_{V,DC} = I_{DC}^2 \cdot R_{DC} = (1 \text{ A})^2 \cdot 0,11 \Omega = 110 \text{ mW} \quad (5.10)$$

$$P_{V,AC} = \left(\frac{\hat{I}_{AC}}{\sqrt{3}} \right)^2 \cdot R_{AC} = \left(\frac{1 \text{ A}}{\sqrt{3}} \right)^2 \cdot 0,64 \Omega = 220 \text{ mW} \quad (5.11)$$

Nach [38] sind die Kernverluste stark vom Spulenstrom bzw. der magnetischen Flussdichte im Kern abhängig. Nach den Simulationen wird eine durchschnittliche magnetische Flussdichte von 15 mT erwartet. Wie am Ende des Kapitels 3.2 für die UDC-Mikrospule angenommen, ergeben sich in diesem Fall Kernverluste von $P_{v,Kern} = 306 \text{ mW}$. Folglich summieren sich die Gesamtverluste für die Mikrospule zu

$$P_{V,Spule} = P_{V,DC} + P_{V,AC} + P_{V,Kern} = 636 \text{ mW}. \quad (5.12)$$

In Tabelle 5.1 sind die Parameter der vorgestellten Auslegung zusammengefasst.

Parameter	Beschreibung	Wert
U_{in}	Eingangsspannung	15 V
D	Tastgrad	0,4
R_{Last}	Last-Widerstand	50 Ω
f_{sw}	Schaltfrequenz	20 MHz
L	Induktivität der UDC-Mikrospule	150 nH
R_L	Widerstand der UDC-Mikrospule bei 20 MHz	0,64 Ω
U_{out}	Ausgangsspannung	25 V
P_{out}	Ausgangsleistung	12,5 W

Tab. 5.1: Design-Parameter (Auslegung 1) des Hochsetzstellers

Auslegung 2

Analog zu der Auslegung 1 wird in diesem Abschnitt für die gleiche Topologie eine Auslegung für eine Schaltfrequenz von 25 MHz mit variabler Eingangsspannung bei konstantem Tastgrad $D = 0,5$ und gleicher Last $R_{Last} = 50 \Omega$ vorgenommen. Neben den Messungen der elektrischen Größen liegt der Fokus ebenfalls auf den thermischen Messungen der Spule und des GaN Transistors. Daher wurden zum Vergleich unterschiedliche Schaltfrequenzen in Auslegung 1 und 2 gewählt. Durch die Variation der Eingangsspannung arbeitet der Wandler in unterschiedlichen Leistungsbereichen und ermöglicht so eine weite Datenaufzeichnung der Bauteiltemperaturen und des Wirkungsgrads. Der Stromripple aus Auslegung 1 (Gleichung 5.6) wird aufgrund der höheren Schaltfrequenz verringert zu

$$\Delta I_L = \frac{12 \text{ V} \cdot 0,5}{25 \text{ MHz} \cdot 154 \text{ nH}} \approx 1,56 \text{ A}. \quad (5.13)$$

In Tabelle 5.2 sind die Parameter der Auslegung 2 zusammengefasst.

Parameter	Beschreibung	Wert
U_{in}	Eingangsspannung	5-12 V
D	Tastgrad	0,5
R_{Last}	Last-Widerstand	50 Ω
f_{sw}	Schaltfrequenz	25 MHz
L	Induktivität der VARIA-Mikrospule	154 nH
R_L	Widerstand der VARIA-Mikrospule bei 25 MHz	0,84 Ω
U_{out}	Ausgangsspannung	10-24 V
P_{out}	Ausgangsleistung	2-11,5 W

Tab. 5.2: Design-Parameter (Auslegung 2) des Hochsetzstellers

BauteilAuswahl und Schaltungsentwurf

Dieser Abschnitt zeigt die Entwicklung des DC/DC Wandlers und die Auswahl bzw. Funktionsweise der Bauteile zur Realisierung eines Hochsetzstellers mit einer Schaltfrequenz von 20-30 MHz. Folgend zu den vorgestellten Auslegungen ist eine Induktivität von 150 nH notwendig, somit wird die UDC- bzw. VARIA-Mikrospule mit Pulver P04 als Bauteil des DC/DC Wandlers festgelegt. Für diese handgewickelten Mikrospulen werden auf der PCB des DC/DC Wandlers zwei Pads vorgesehen, so dass die Enden der Wicklung aufgelötet und ggf. ausgetauscht werden können.

Um einen passenden GaN Transistor zu finden, werden die Portfolios der bekannten Hersteller, wie GaN Systems und EPC, durchsucht. Die maximale Drain-Source Spannung sollte im Bereich 40-80 V liegen und eine maximale Stromtragfähigkeit von 3 A bis 5 A erscheint sinnvoll, um genug Sicherheitsabstand zu haben. Bei der gewählten Topologie soll ein einfacher Schalter verwendet werden und im Freilaufzweig wird auf eine Schottky-Diode gesetzt. In Kapitel 7.4 hingegen wird eine GaN Halbbrücke als Bauteil eingesetzt, anstelle der hier beschriebenen Kombination aus GaN Einzelschalter und Schottky-Diode. Am besten erfüllt der EPC8009 Enhancement Mode Power Transistor, dessen wesentliche Parameter in Tabelle 5.3 zusammenfasst sind, die gewünschten Anforderungen (Datenblatt-Auszug im Anhang 12. Kapitel).

Parameter	Beschreibung	Wert
U_{ds}	Drain-Source Spannung	65 V
I_D	Drain-Strom	4 A
U_{gs}	Gate-Source Spannung (max)	6 V
U_{gs}	Gate-Source Spannung (min)	-4 V
T_j	Chip-Temperatur	150 °C
$R_{DS(on)}$	Drain-Source Widerstand (max)	130 m Ω

Tab. 5.3: Maximale Datenblatt-Werte des EPC8009 GaN-Chips

In Abbildung 5.3 ist die Unterseite des GaN Chips mit Lötkegeln dargestellt. Der Chip hat eine Fläche von 2,05 mm x 0,85 mm und besitzt neben den typischen Drain (D), Gate (G) und

Source (S) - Anschlüssen einen weiteren sog. Hilfs-Source (HS) - Anschluss für den Gate-Zweig, um einen möglichst nieder-induktiven Aufbau zu ermöglichen und dadurch eine hohe Schaltgeschwindigkeit erzielen zu können.

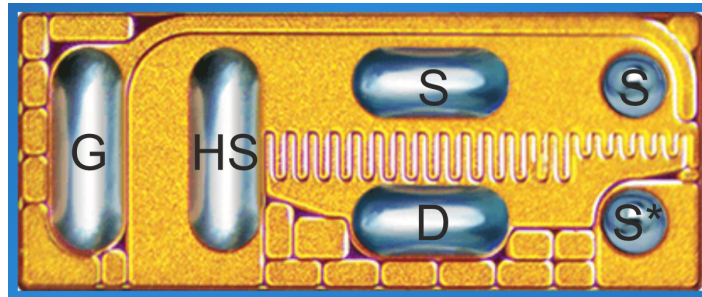


Abb. 5.3: EPC8009 Chip mit Padbelegung (2,05 mm x 0,85 mm) [43]

Für die Ansteuerung dieses GaN Transistors ist ein schneller low-side Gate-Treiber notwendig, der die PWM-Signale des LaunchPadXL verarbeitet. Für die vorliegende Anwendung hat sich der LMG1020 Treiber IC von Texas Instruments (Abbildung 5.4) als besonders geeignet erwiesen. Dieser Chip ist speziell für GaN FETs in hochfrequenten Anwendungen entwickelt worden und erreicht Schaltfrequenzen bis zu 60 MHz. Des Weiteren hat er eine Anstiegs- und Fallzeit von 400 ps und kann in der Spitze bis zu 7 A als Quelle bzw. 5 A als Senke bereitstellen. Für die Spannungsversorgung sind 5 V anzulegen. Wie in Abbildung 5.4b zu erkennen ist, beinhaltet dieser 6 Pin IC die wesentlichen Funktionen. Der Ausgang ist gesplittet für den high und low Pegel, so dass ggf. auch unterschiedliche Gate-Vorwiderstände zwischen Treiber und GaN FET eingesetzt werden können, um die Schaltvorgänge separat einstellen zu können.

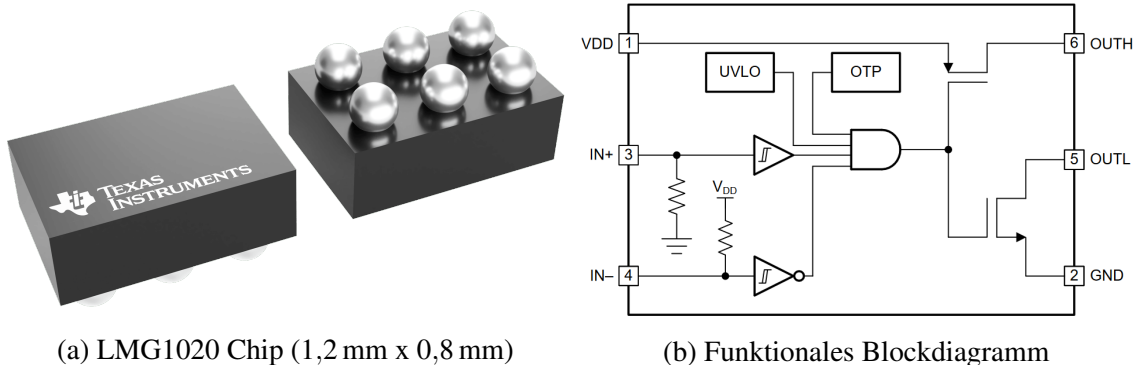


Abb. 5.4: LMG1020 Low-side Gate-Treiber IC von Texas Instruments [44]

Wie im kompletten Schaltplan (siehe 12. Anhang) zu entnehmen, wird die Versorgungsspannung von 5 V zwischen Pin 1 (VDD) und Pin 2 (GND) angelegt und mit zwei MLCC Kondensatoren ($C6a = 1 \mu\text{F}$, $C6b = 0,1 \mu\text{F}$) gepuffert. In dem Leiterplatten-Design sind zwei Optionen für die Versorgungsspannung vorgesehen. In der ersten und verwendeten Variante werden die 5 V von dem LaunchpadXL über Pin 21 der Buchse X1 bezogen. Alternativ könnte diese Verbindung durch das Entfernen der Jumper JP2 und JP3 getrennt werden und gleichzeitig müsste der Jumper JP1 geschlossen werden, um die Eingangsspannung des Hochsetzstellers auch für die Spannungsversorgung des Treibers zu verwenden. Diese Eingangsspannung wird durch einen LDO-Spannungsregler (NCP1117ST50T3G) auf 5 V angepasst, dabei muss die Eingangsspannung in dem Bereich von 6,5-20 V liegen. Pin 4 (IN-)

wird auf Masse (GND) gezogen, so dass das PWM-Signal des LaunchPadXL an Pin 3 (IN+) eingespeist werden kann. Ist die Spannung an diesem Pin größer als 1,8 V wird an dem Pin 6 (OUTH) die Versorgungsspannung VDD (in diesem Fall 5 V) durchgeschaltet und Pin 5 (OUTL) ist offen. Wenn die Spannung an Pin 3 (IN+) unterhalb von 1,8 V liegt, wird Pin 5 (OUTL) auf Masse (GND) geschaltet und Pin 6 (OUTH) bleibt offen.

Als Diode wird die DB2W40200L von Panasonic in diesem Hochsetzsteller eingesetzt. Die Schottky-Diode erscheint als gut geeignet, da sie eine schnelle Umkehrerholungszeit und geringe Durchlassspannung besitzt. Tabelle 5.4 fasst die wesentlichen Parameter des Bauteils zusammen.

Parameter	Wert
DC-Rückwärtsspannung (max)	40 V
Strom-Mittelwert (max)	2 A
Durchlassspannung bei 2 A	470 mV
Umkehrerholungszeit (t_{rr})	15 ns
Chip-Temperatur (max)	150 °C

Tab. 5.4: Datenblatt-Werte der DB2W40200L Schottky-Diode

Für die Strommessungen werden Shunt-Widerstände der LVK-Serie (Abbildung 5.5a) von der Firma Ohmite benutzt. Diese hochpräzisen Stromsensoren verfügen über 4 Anschlüsse, so dass der Strom durch zwei gegenüberliegenden Pads fließt, während der Spannungsabfall an den anderen beiden Pads gemessen werden kann. Für diese Anwendungen werden Widerstände mit 75 mΩ eingesetzt. Diese Messspannung über dem Shunt-Widerstand als auch alle weiteren zu messenden Spannungen werden auf Koaxial-Steckverbinder des Typs U.FL. (Abbildung 5.5b) geführt. An diese kleinen Stecker werden direkt Koaxialkabel angeschlossen, um Messsignale mit bestmöglicher Qualität auf dem Oszilloskop darzustellen. Da bei der Messung des Spulenstroms eine anderer Bezugspunkt als die Masse bei der Eingangs- bzw. Ausgangsspannung benutzt wird, ist an dieser Stelle ein differentieller Tastkopf nötig, wie auch folgend bei den Messungen beschrieben.



(a) Shunt-Widerstand (3,2 mm x 1,6 mm) [45] (b) Koaxial-Stecker (2,6 mm x 2,6 mm) [46]

Abb. 5.5: SMD-Bauteile für Strom- und Spannungsmessung auf der Platine

In der Tabelle 5.5 werden die ausgewählten Bauteile aufgelistet.

Bauteil	Bezeichnung
GaN FET	EPC8009 von EPC, max. 65 V, 4 A
Schottky Diode	DB2W40200L von Panasonic, max. 40 V, 2 A
Low-side GaN Treiber	LMG1020 von Texas Instruments, max. 60 MHz
Spule	UDC-Mikrospule mit Pulver P04, 150 nH
Shunt-Widerstand	LVK-Serie von Ohmite, 75 mΩ
Spannungsregler (LDO)	NCP1117ST50T3G von onsemi, $U_{in} = 6,5 - 20 \text{ V}$, $U_{out} = 5 \text{ V}$
Entwicklungsboard	LaunchPadXL (F28379D) von Texas Instruments

Tab. 5.5: Bauteile des DC/DC Wandlers

Platinenlayout

Basierend auf dem Schaltplan (siehe 12. Anhang) wird ein PCB Layout für den DC/DC Wandler mit den zugehörigen Anschlüssen entwickelt. Abgesehen von zwei Shunt-Widerständen und den beiden 20-poligen Buchsen zum Anstecken des LaunchPadXL sind alle Bauteile auf der Oberseite der Platine positioniert. Um ein möglichst nieder-induktives und EMV unempfindliches Layout zu designen, werden 4 Kupfer-Lagen, welche jeweils voneinander durch dielektrisches FR-4 bzw. Prepreg getrennt sind, eingesetzt. Dabei werden die meisten Signalleitungen auf der obersten Lage untergebracht und einzelne Leitungen befinden sich noch auf der unteren Lage, die ansonsten wie die 2. Lage auf Masse (GND) gezogen ist, um die Signalfade abzuschirmen und einen guten Rückfluss des Stroms zu ermöglichen. Die 3. Lage besitzt ein großes Polygon mit der Versorgungsspannung von +5 V. Wie in Tabelle 5.6 aufgelistet, werden die Ober- und Unterseite noch mit einer dünnen Lötstopp-Schicht und einer Beschriftungs-Schicht überzogen.

Lage	Bezeichnung	Typ	Dicke
	Top-Beschriftung	Positionsdruck weiß	
	Top-Lötstopp	Lötstopp grün	10 μm
1	Top	Signal	35 μm
	Dielektrikum	Prepreg	71 μm
2	GND	Signal	35 μm
	Dielektrikum	FR-4	1,55 mm
3	+5 V	Signal	35 μm
	Dielektrikum	Prepreg	71 μm
4	Bottom	Signal	35 μm
	Bottom-Lötstopp	Lötstopp grün	10 μm
	Bottom-Beschriftung	Positionsdruck weiß	

Tab. 5.6: Lagenaufbau der Platine

In Abbildung 5.6a ist die Oberseite des Platinendesigns in Altium Designer abgebildet. Die entworfene Platine hat eine Größe von 40 mm x 52 mm, wobei sich ein Großteil der Fläche für Peripherie und den Anschluss an das LaunchPadXL ergibt. An der Buchse auf der linken Seite wird die Eingangsspannung V_{in} angeschlossen, während sich auf der rechten Seite die Buchse mit der Ausgangsspannung V_{out} befindet. Im Hintergrund ist das LaunchPadXL

Vorwiderstände lassen sich zwar die Schaltvorgänge verlangsamen und folglich die Schwingungen reduzieren. Andererseits werden sich dadurch die Schaltverluste erhöhen und somit zu höheren Bauteiltemperaturen führen, was wiederum Einschränkungen in der Stromtragfähigkeit erfordern kann.

5.3 Inbetriebnahme des Aufbaus

Der entwickelte DC/DC Wandler mit dem LaunchPadXL wird schrittweise in Betrieb genommen. Abbildung 5.7 zeigt den Aufbau im Labor. Als Netzteil für die Bereitstellung der Eingangsspannung des Hochsetzstellers wird das NGL202 von Rohde&Schwarz eingesetzt. Das LaunchPadXL ist via USB mit einem Laptop verbunden, um die Software inklusive PWM-Frequenz, Tastgrad usw. an den Mikrocontroller zu übertragen. Gleichzeitig ist der Laptop mit der Wärmebildkamera verbunden, um die Bauteiltemperaturen des DC/DC Wandlers im Betrieb zu überwachen. Die Pumpe im Hintergrund wird erst bei den Untersuchungen der aktiven Kühlung im 6. Kapitel eingesetzt.

Sobald das LaunchPadXL und die aufgesteckte DC/DC Wandler Platine via USB mit dem Laptop verbunden ist, besteht die 5 V Versorgung für den Treiber IC und der GaN Transistor wird aktiv ausgeschaltet, solange kein PWM-Signal empfangen wird. Nach dem erfolgreichen Flashen des Mikrocontrollers mit der entsprechenden Software wird das PWM-Signal an den Treiber IC gesendet und dieser beginnt die zugehörigen Gate-Source-Spannungen bereitzustellen.

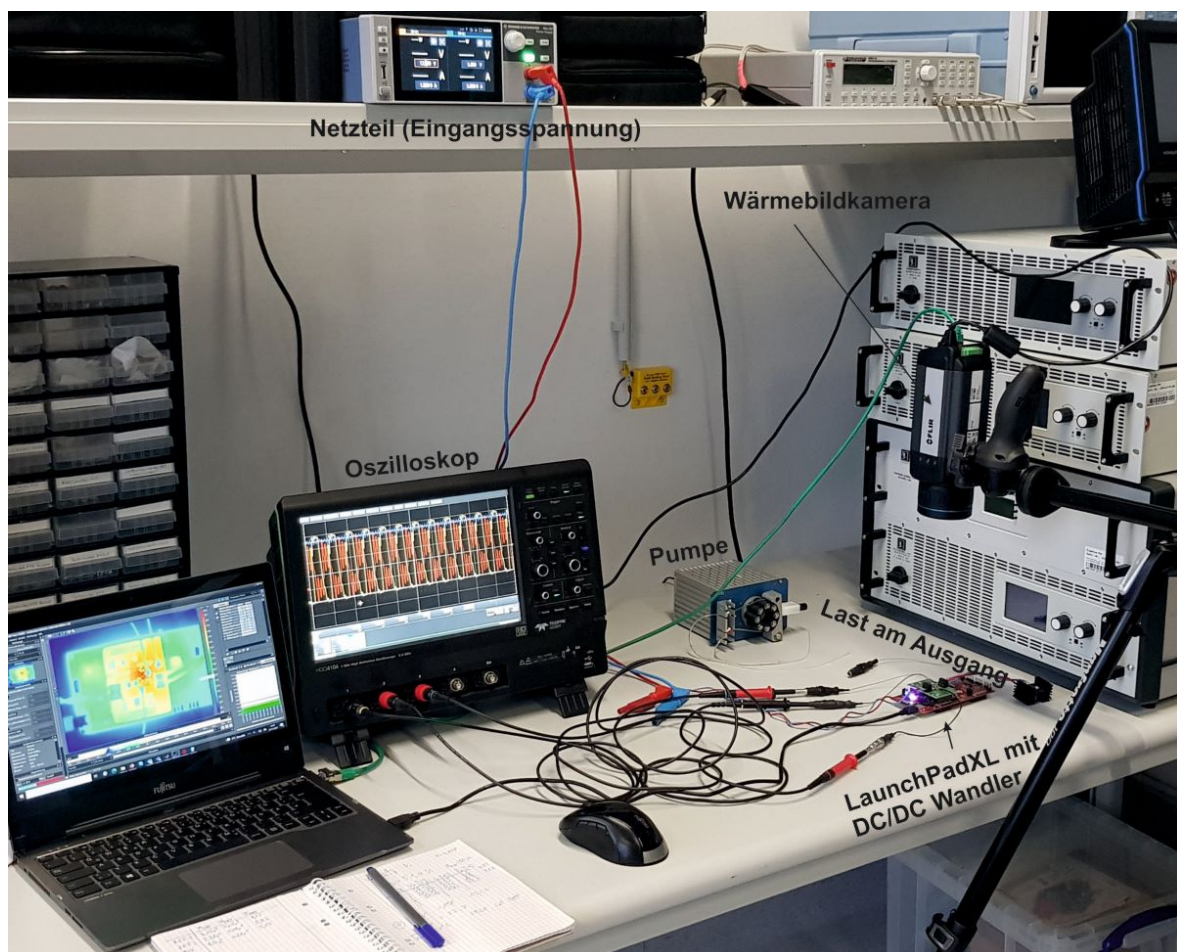


Abb. 5.7: Messaufbau im Labor

Im nächsten Schritt wird die Eingangsspannung des Hochsetzstellers durch Aktivieren des Netzteils eingeschaltet, somit ist der Betriebszustand mit der Steuerung durch einen festen Tastgrad erreicht und der Prototyp ist im vollen Betrieb. Auf dem Oszilloskop können die elektrischen Größen überwacht werden und die Wärmebildkamera detektiert die Erwärmung der einzelnen Bauteile. Sobald die gemessenen Bauteiltemperaturen einen stationären Wert eingenommen haben, werden die relevanten elektrischen und thermischen Messgrößen aufgezeichnet. Während des Betriebs kann die Eingangsspannung am Netzteil variiert werden, um weitere Datenpunkte zu generieren. Für Variationen in der Schaltfrequenz und des Tastgrads sind Anpassungen in der Software notwendig, welche nach dem Compilieren wieder in den Mikrocontroller übertragen werden müssen.

Zusammengefasst wird folgende Labor-Ausrüstung zur Untersuchung und Vermessung des Prototypen eingesetzt:

- Netzteil NGL202 von Rohde&Schwarz (max. 20 V, 120 W)
- HDO4104 Oszilloskop von LeCroy (2,5 GS/s)
- Passive Tastköpfe PP019 von LeCroy mit Koaxialkabel an U.FL. Buchsen
- Differentieller Tastkopf AP033 von LeCroy (max. 200 MHz, 40 V)
- Stromzange CP031 von LeCroy (bis zu 100 MHz)
- Wärmebildkamera A655sc von Flir

Die Stromzange wird verwendet um die DC-Ströme am Eingang und Ausgang zu messen, damit u.a. die Wirkungsgrade des DC/DC Wandlers bestimmt werden können. Wohingegen der dreieckförmige Spulenstrom mit Frequenzen im zweistelligen Megahertz-Bereich mit dieser Stromzange nicht korrekt bestimmt werden kann. Daher wird an dieser Stelle ein Shunt-Widerstand eingesetzt, dessen Spannung mit dem differentiellen Tastkopf AP033 gemessen wird. In dem folgenden Kapitel werden die Messergebnisse der beiden Auslegungen beschrieben und analysiert.

5.4 Messergebnisse des Spannungswandlers

Basierend auf dem zuvor beschriebenen Messequipment werden eine Reihe von Messungen an dem entwickelten DC/DC Wandler mit eingelöteter Mikrospule durchgeführt. Die folgenden Messergebnisse sind anhand der beiden Auslegungen entstanden, wobei sowohl elektrische als auch thermische Ergebnisse vorliegen. Mittels dieser Messungen an den Prototypen soll die Funktion und Einsetzbarkeit der Mikrospulen basierend auf PowderMEMS Kernen nachgewiesen werden. Aus den Messergebnissen werden Wirkungsgrade des Wandlers bestimmt, um Vergleiche zu anderen Technologien und Prototypen ziehen zu können.

Die thermische Betrachtung dient hauptsächlich zur Sicherstellung des sicheren Betriebs des Aufbaus und zur Annäherung an die maximalen Arbeitspunkte bzw. Leistungen. Gleichzeitig werden in diesem Abschnitt mit den thermischen Messergebnissen die Basis für das 6. Kapitel gelegt, in dem Simulationen für die Temperatur der Mikrospulen mit und ohne aktiver Kühlung entwickelt werden.

Auslegung 1 (Schaltfrequenz von 20 MHz)

Diese Messergebnisse beziehen sich auf den stationären Arbeitspunkt nach der Auslegung 1 (siehe Tabelle 5.1). Mit dem Oszilloskop werden folgende 4 Spannungen gemessen und sind in Abbildung 5.8 über einem Zeitintervall von 100 ns aufgetragen:

- Eingangsspannung (schwarz)
- Gate-Source-Spannung (rot)
- Drain-Source-Spannung (blau)
- Ausgangsspannung (grün)

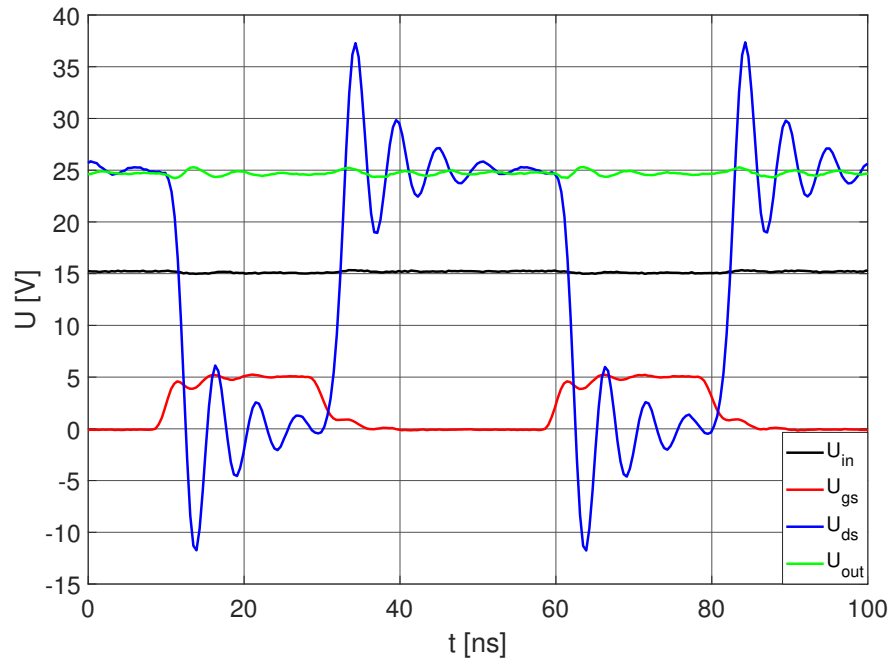


Abb. 5.8: Messergebnisse des DC/DC Wandlers mit der UDC-Mikrospule (Pulver P04)

Entsprechend der Auslegung wird die Eingangsspannung $U_{in} = 15,1 \text{ V}$ auf eine Ausgangsspannung von $U_{out} = 24,8 \text{ V}$ hoch gesetzt. Die Gate-Source-Spannung alterniert wie erwartet zwischen 0 V und 5 V mit einer Periodendauer von 50 ns . Der Tastgrad von $0,4$ spiegelt sich in der Einschaltdauer von 20 ns wieder. Abhängig von dem Schaltzustand des GaN Transistors wechselt die anliegende Drain-Source-Spannung zwischen ca. 25 V (Ausgangsspannung + Vorwärtsspannung der Diode) und ca. $0,1 \text{ V}$ (Spannungsabfall des Transistors im eingeschalteten Zustand bei $R_{DS(on)} = 100 \text{ m}\Omega$ und $I_D = 1 \text{ A}$). Trotz des nieder-induktiven Layouts und speziell ausgewählter Bauteile ist aufgrund der schnellen Schaltvorgänge ein Schwingverhalten mit max. 37 V festzustellen, was jedoch im sicheren Arbeitsbereich des Bauteils (bis zu 78 V) liegt.

Zur Bestimmung des Wirkungsgrads wird zusätzlich mit einer Stromzange der Eingangsstrom ($I_{in} = 0,91 \text{ A}$) und Ausgangsstrom ($I_{out} = 0,48 \text{ A}$) des Wandlers gemessen. In diesem Arbeitspunkt ergibt sich somit ein Wirkungsgrad von

$$\eta = \frac{P_{out}}{P_{in}} = \frac{U_{out} \cdot I_{out}}{U_{in} \cdot I_{in}} \approx \frac{11,90 \text{ W}}{13,74 \text{ W}} \approx 86,8 \%, \quad (5.14)$$

wobei die Versorgung des Gate-Treiber ICs vernachlässigt wird, da dieser durch das Launch-PadXL versorgt wird. Die Verlustleistung beträgt demnach $P_V = 1,84 \text{ W}$.

Mittels der Wärmebildkamera werden die Bauteiltemperaturen detektiert und in die Abbildung 5.9 und Tabelle 5.8 dargestellt.

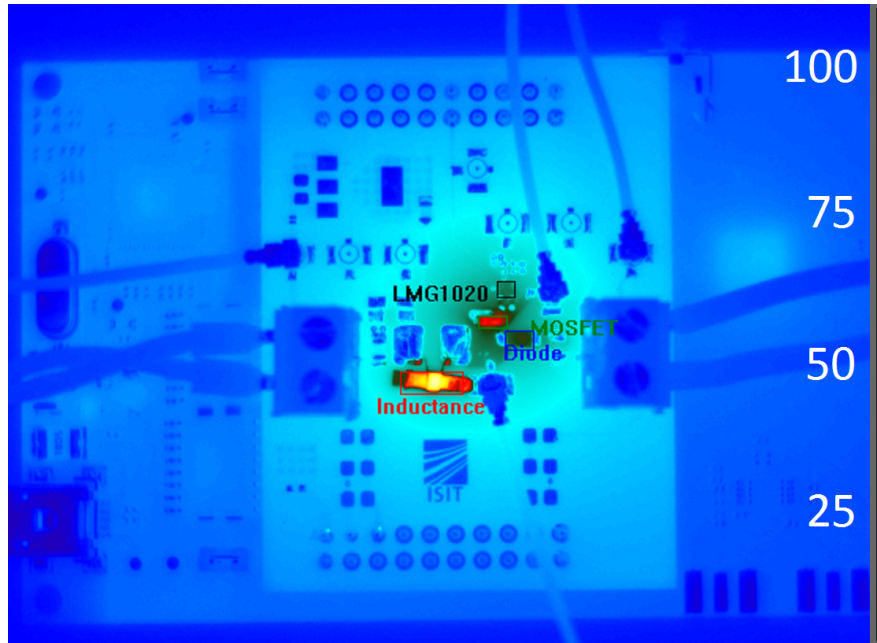


Abb. 5.9: Wärmebild des DC/DC Wandlers mit der UDC-Mikrospule (Pulver P04)

Die Spule ist somit das wärmste Bauteil mit 108°C , wobei die Wärmeabfuhr abgesehen von der natürlichen Konvektion nur über die $100\text{ }\mu\text{m}$ dünne Kupferleitung geschehen kann. Im Vergleich dazu hat der GaN FET deutlich größere Kupferflächen auf der Unterseite, um die Wärme besser auf das PCB abzuleiten.

Bauteil	Max. Temperatur
Spule	108°C
GaN FET	86°C
Diode	69°C
Treiber IC	63°C

Tab. 5.8: Maximal ermittelte Bauteiltemperaturen zu Abbildung 5.9

Auslegung 2 (Schaltfrequenz von 25 MHz)

Bei diesen Messungen wird mit einer Schaltfrequenz von 25 MHz gearbeitet, somit fällt der Stromripple in der Spule etwas kleiner bei gleichbleibender Induktivität von 150 nH aus. Wie bereits aus den Kapiteln 3.2 und 4.3 bekannt, nehmen die Kernverluste und der AC-Widerstand der Spule mit steigender Frequenz zu. Des Weiteren steigen die Schaltverluste des GaN Transistors.

Basierend auf der Auslegung 2 (Tabelle 5.2) werden Messungen mit Eingangsspannungen von 5-12 V bei gleich bleibender Last, Schaltfrequenz und konstantem Tastgrad durchgeführt. Abbildung 5.10 zeigt die Messergebnisse für die Eingangsspannung von $U_{in} = 12\text{ V}$. Im oberen Plot sind folgende Spannungen dargestellt:

- Gate-Source-Spannung (schwarz)
- Drain-Source-Spannung (rot)
- Eingangsspannung (grün)
- Ausgangsspannung (blau)

Im unteren Diagramm finden sich folgende Ströme wieder:

- Eingangsstrom (grün)
- Ausgangsstrom (blau)
- Spulenstrom (rot)

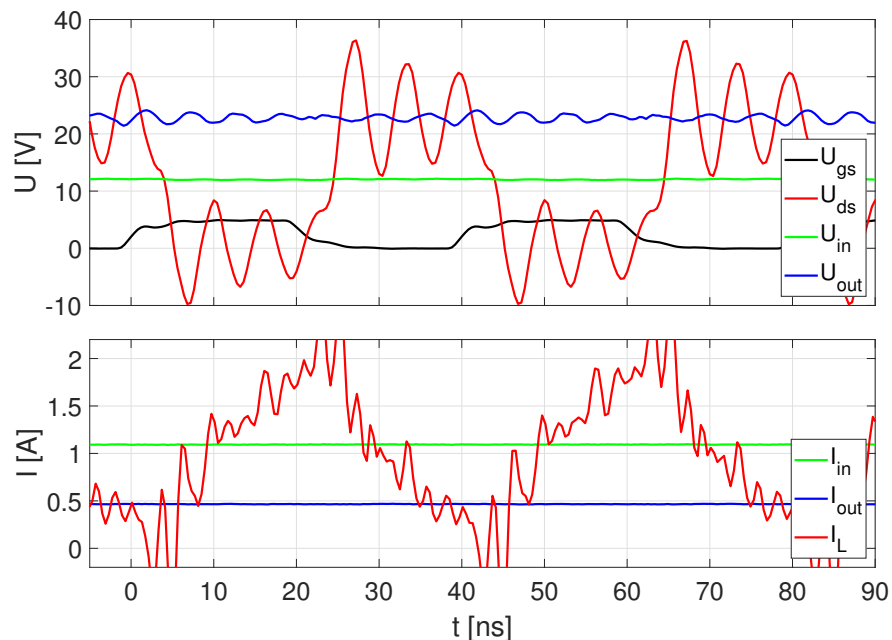


Abb. 5.10: Messergebnisse des DC/DC Wandlers mit der VARIA-Mikrospeule (Pulver P04)

Der Spulenstrom I_L wird über einen Shunt-Widerstand gemessen wurde, da diese Spannung ein anderes Massepotential als die übrigen Spannungen hat, wird hier der differentielle Tastkopf AP033 für Frequenzen bis 200 MHz und Spannungen bis 40 V eingesetzt.

An der zwischen 0 V und 5 V alternierenden Gate-Source-Spannung ist die Periodendauer von 40 ns abzulesen, während die Einschaltdauer entsprechend des Tastgrads von $D = 0,5$ bei $T_{on} = 20\text{ ns}$ liegt. Der gemessene Spulenstrom zeigt relativ starkes Schwingen, wobei der Strom während des eingeschalteten Transistors ansteigt und während der ausgeschalteten Phase wieder auf den vorherigen Wert abfällt. Nach Filterung des Signals ergibt sich ein Dreiecksignal zwischen 0,18 A und 1,88 A und somit liegt der Stromripple bei $\Delta I_L = 1,7\text{ A}$, was näherungsweise der Gleichung 5.13 entspricht.

Abbildung 5.11 zeigt passend zu diesem Arbeitspunkt das Wärmebild der Platine. Wie bereits beschrieben ergeben sich aufgrund der höheren Schaltfrequenz auch höhere Bauteiltemperaturen im Vergleich zur Auslegung 1, obwohl in dieser Messung die Ausgangsleistung 1,2 W geringer ausfällt. Die genauen Messwerte dieses und weiterer Arbeitspunkte mit kleineren Eingangsspannungen sind in Tabelle 5.9 zusammengefasst. Die erreichten Wirkungsgrade im Bereich von 81-82 % sind immer noch ein gutes Ergebnis für den DC/DC Wandler bei 25 MHz, zeigt aber gleichzeitig auch eine Verringerung des Wirkungsgrads um 5 Prozentpunkte zu der Auslegung 1 bei 20 MHz.

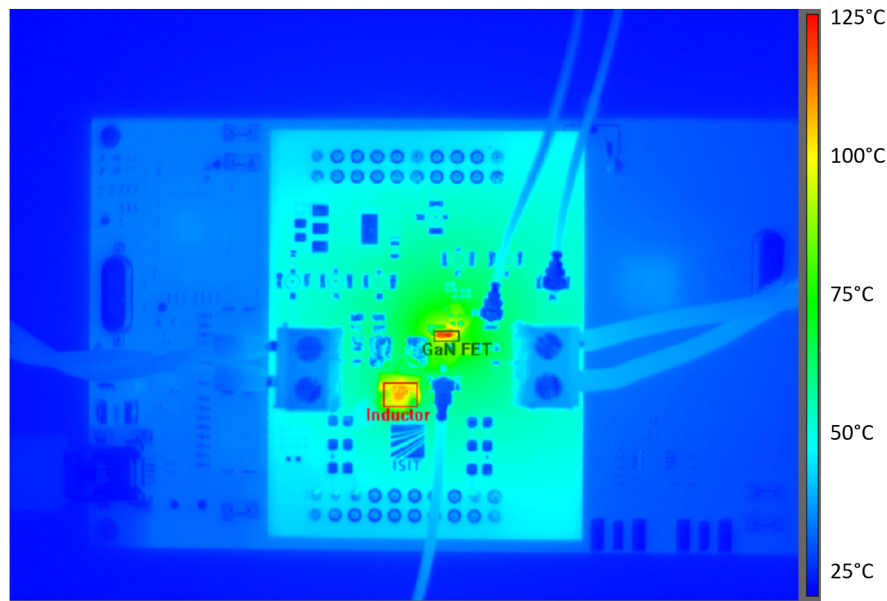


Abb. 5.11: Wärmebild des DC/DC Wandlers mit der VARIA-Mikrospule (Pulver P04)

Bei der Betrachtung der Transistor-Temperatur (T_T) und der Spulen-Temperatur (T_L) zeigt sich, dass bei dieser Schaltfrequenz der GaN Transistor das wärmere Bauteil ist. Durch diese Messungen wird ein Leistungsbereich von 2,35-12,96 W abgedeckt. Bei der Messreihe mit 12,96 W Eingangsleistung ergibt sich für die Spule eine Temperatur von 109 °C, während bei dem GaN Transistor eine Temperatur von 122 °C gemessen wird.

U_{in} [V]	I_{in} [A]	P_{in} [W]	U_{out} [V]	I_{out} [A]	P_{out} [W]	η [%]	T_L [°C]	T_T [°C]
5,0	0,47	2,35	9,6	0,20	1,93	82,0	41	45
9,0	0,84	7,56	17,5	0,35	6,13	81,0	81	79
10,0	0,91	9,10	19,1	0,39	7,45	81,9	84	91
12,0	1,08	12,96	22,8	0,47	10,72	82,7	109	122

Tab. 5.9: Messergebnisse des DC/DC Wandlers nach Auslegung 2

6. Aktive Kühlung von integrierten Mikrospulen

Wie die Messergebnisse aus dem vorherigen Kapitel gezeigt haben, stoßen bei DC/DC Wandlern sowohl die aktiven als auch passiven Bauteile je nach Auslegung an ihre thermische Belastungsgrenze. Daher wird in diesem Kapitel die Möglichkeit einer aktiven Kühlung von der Mikrospulen untersucht. Auf diese Weise lässt sich die Temperatur der Spule reduzieren und ermöglicht höhere Leistungen für den Wandler. Durch geschickte thermische Anbindung bzw. Herstellung von aktiven und passiven Bauteilen auf dem gleichen Substrat sind neben der Spulen-Kühlung auch Kühlungen der aktiven Bauteile bzw. des Gesamtsystems denkbar.

Folgend wird der experimentelle Aufbau mit der VARIA-Mikrospule und entsprechendem Anschluss des Kühlungssystems für den Prototypen vorgestellt. Parallel dazu wird auch ein FEM Model in Comsol Multiphysics entwickelt, welches die Erwärmung in Abhängigkeit von der Stromanregung simuliert und Bauteiltemperaturen für die Mikrospule bei ein- bzw. ausgeschalteter aktiver Kühlung liefert. Abschließend werden die Messergebnisse und im speziellen die Temperaturen der Mikrospule mit und ohne aktiver Luft- bzw. Flüssigkeitskühlung vorgestellt und mit den Ergebnissen aus den Simulationsmodellen verglichen.

6.1 Aufbau

Die folgenden Untersuchungen finden im klimatisierten Labor bei einer Raumtemperatur von 22 °C statt. Sowohl die Luft als auch die Kühlflüssigkeit wird mit dieser Temperatur beim Eintritt in das Kühlungssystem angenommen. Für die Messungen wird der bereits im 5. Kapitel vorgestellte Wandler mit der VARIA-Mikrospule genutzt, um durch Temperaturmessungen mit der Wärmebildkamera bei ein- bzw. ausgeschalteter Kühlung die Kühlwirkung an der Spule zu messen. Bei der Herstellung des VARIA-Mikrospule (Kapitel 2.1) sind die beiden Öffnungen des Siliziums zu erkennen, um einen Zugang zu dem porösen und verfestigten Kern zu bekommen. Damit durch diese Öffnungen und somit den Spulenkern ein Luft- bzw. Flüssigkeitsstrom geleitet werden kann, wurde ein kleines Anschlussstück (Abbildung 6.1) konstruiert, so dass Gummi-Schläuche (Innendurchmesser von 1 mm) von der Schlauchpumpe angeschlossen werden können. Die mit Kupferdraht gewickelte Spule wird dazu mit den Öffnungen nach unten in das Anschlussstück gelegt und anschließend verklebt (Abbildung 6.1a).

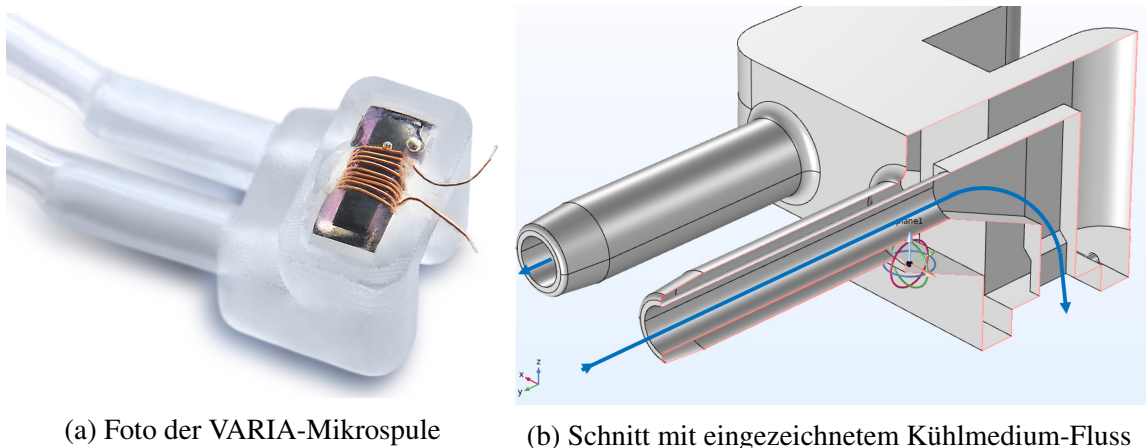


Abb. 6.1: Design des 3D gedruckten Kühlungsanschlusssystems

Abbildung 6.1b zeigt das angeschnittene Anschlussstück in der Konstruktion mit eingezeichnetem Fluss des Kühlfluids. Hergestellt wurde dieser Körper auf einem 3D-Drucker mit einem hochtemperaturfähigem Resin. Für die Verklebung des Silizium-Chips und dem gedruckten Anschlussstück wurde ein spezieller Kleber für hohe Temperaturen (Vitalit UD 8050) eingesetzt. Anschließend lassen sich die beiden Schläuche über die Stutzen ziehen und zusätzlich verkleben, damit sich die Schläuche im Betrieb nicht aufgrund des entstehenden Drucks lösen. Die beiden Enden der Spulenwicklung stehen leicht hervor, so dass die Spule an den Pads auf dem DC/DC Wandler aufgelötet werden kann.

In der Abbildung 6.2 ist die Öffnung der VARIA-Mikrospule in einer REM-Aufnahme zu erkennen. Die Öffnung ist größtenteils freigelegt, so dass das Kühlmedium in den Spulenkern geleitet werden kann. Dennoch sind vereinzelte Stückchen von der Oxid-Schicht zu sehen, welche die Durchströmung erschweren. Das folgende Simulationsmodell geht von einer idealen Öffnung der Oxid-Schicht aus, somit wird die Kühlwirkung bei den experimentellen Messungen vermutlich geringer ausfallen.

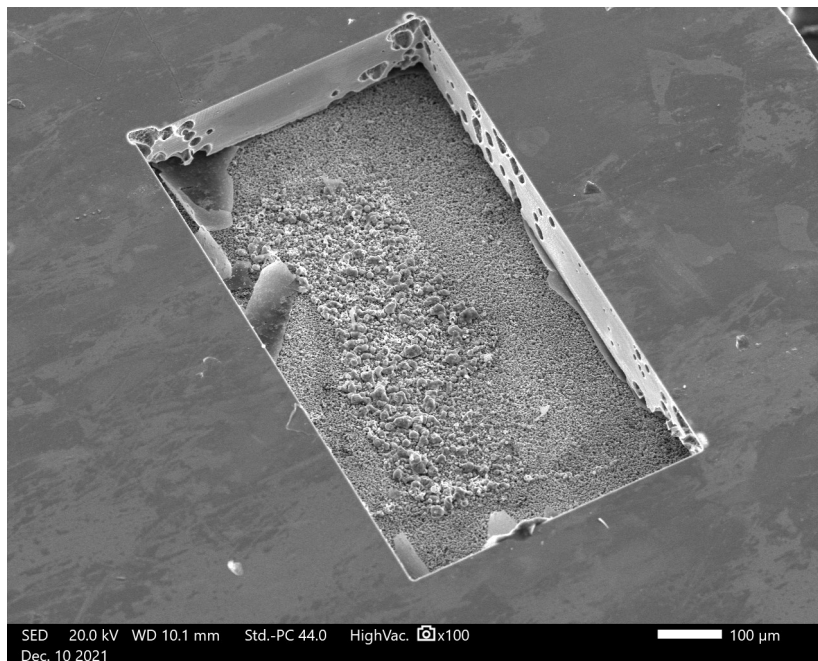


Abb. 6.2: REM-Aufnahme der Öffnung zum Pulverkern von der VARIA-Mikrospule

6.2 Simulationsmodell und erwartete Ergebnisse

In diesem Abschnitt werden Simulationsmodelle für die Abschätzung der Spulen-Temperatur beim Einsatz in DC/DC Wandlern mit und ohne aktiver Kühlung entwickelt. Somit wird eine Kopplung zwischen der elektromagnetischen Physik und dem Wärmetransport-Interface angewendet, um basierend auf einer Stromeinprägung in der Spule die zu erwartende Bauteiltemperatur im stationären Betrieb zu erhalten. Für die aktive Kühlung wird noch zusätzlich das poröse Medien Interface verwendet, um die Durchströmung des porösen Spulenkerns abzubilden.

Als Basis für diese Simulationsaufgabe dient die VARIA-Mikrospule mit Pulver P04 in dem Hochsetzsteller bei 25 MHz, wie bereits im vorherigen Kapitel 6.3 vorgestellt. Zusätzlich sind aus Kapitel 4.7 die Induktivität $L = 154,1 \text{ nH}$ als auch der AC-Widerstand

$R_{AC} = 831 \text{ m}\Omega$ bei 25 MHz bekannt. Nach Gleichung 5.3 berechnet sich für diesen Arbeitspunkt ein Spannungsrippel von

$$\Delta i_L = \frac{U_{in} \cdot D}{f_{sw} \cdot L} = \frac{9 \text{ V} \cdot 0,5}{25 \text{ MHz} \cdot 154,1 \text{ nH}} \approx 1,17 \text{ A} \quad (6.1)$$

und nach Gleichung 5.4 ergibt sich ein durchschnittlicher Spulenstrom von

$$\bar{I}_L = I_{in} = \frac{I_{out}}{(1-D)\eta} = \frac{0,35 \text{ A}}{(1-0,5) \cdot 0,81} \approx 0,86 \text{ A}. \quad (6.2)$$

Diese Strombelastung soll dem Spulen-Knoten in der Physik (magnetische Felder) zugewiesen werden und als Quelle für die Wärmetransport-Simulation dienen. Eine Herausforderung bei dieser Anwendung sind die unterschiedlichen Zeitbereiche, da der dreieckförmige Strom eine Periodendauer von 40 ns hat, wohingegen das thermische Experiment erst nach 5 min in den stationären Bereich gelangt. Eine zeitabhängige Simulation der magnetischen Felder im Sekunden- bzw. Minutenbereich ist bei der Auflösung im Nanosekundenbereich nicht möglich. Stattdessen wird die Verlustleistung der Spule mittels einer frequenzabhängigen Studie berechnet. Allerdings besteht die Stromanregung in einer frequenzabhängigen Studie immer aus Sinuskurven anstelle des vorliegenden dreieckförmigen Stroms. An dieser Stelle wird nun durch eine Fourierreihe aus der Grundfrequenz, der 3. und 5. harmonischen Oberwelle das Dreieck-Signal nachgebildet. In Abbildung 6.3 ist in rot das Original-Signal dargestellt, welches durch die Überlagerung der drei Sinus-Signale I_{1+3+5} (blaue Kurve) angenähert wird.

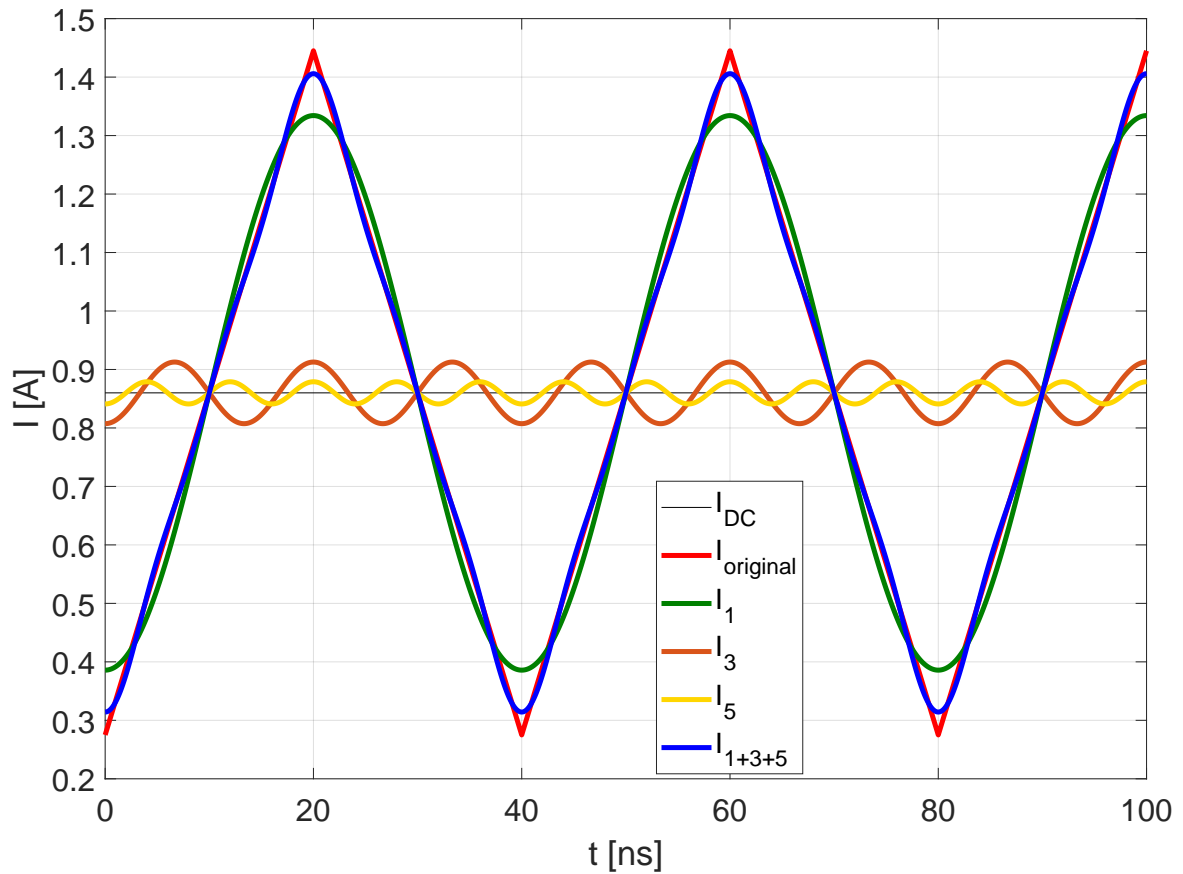


Abb. 6.3: Nachbildung des Dreieck-Signals mit Fourierreihen

Darstellung der Fourierreihe in allgemeiner Form

$$f(t) \sim \frac{a_0}{2} + \sum_{k=1}^{\infty} (a_k \cos(kt) + b_k \sin(kt)), \quad (6.3)$$

wobei sich die Fourier-Koeffizienten nach

$$a_k = \frac{1}{\pi} \int_{-\pi}^{\pi} f(t) \cdot \cos(kt) dt, \quad (6.4)$$

$$b_k = \frac{1}{\pi} \int_{-\pi}^{\pi} f(t) \cdot \sin(kt) dt \quad (6.5)$$

berechnen.

Ohne den DC-Anteil ($\bar{I}_L = 0,86 \text{ A}$) hat das nachzubildende Stromsignal sein Minimum bei $-0,585 \text{ A}$ und das Maximum bei $0,585 \text{ A}$, bei einer Periodendauer von $T = 40 \text{ ns}$ und einem Tastgrad von $D = 0,5$. Aus Symmetrie-Betrachtung liegt hier somit eine gerade Funktion vor, da die Bedingung

$$f(-x) = f(x) \quad (6.6)$$

erfüllt ist. Da $\sin(x)$ eine ungerade Funktion ist, eliminieren sich die Koeffizienten b_k bei einer geraden Funktion f . Folgend werden daher die a_k Koeffizienten für das Dreieck-Signal

$$f(t) := \begin{cases} -\frac{2\hat{h}}{\pi} \cdot t - h, & -\pi \leq t \leq 0 \\ +\frac{2\hat{h}}{\pi} \cdot t - h, & 0 < t \leq \pi \end{cases} \quad (6.7)$$

bestimmt, wobei \hat{h} der Spitzenwert des Dreieck-Signals ist und hier allgemein gelöst wird. Gleichung 6.7 in Gleichung 6.4 eingesetzt ergibt

$$a_k = \frac{2}{\pi} \int_0^{\pi} \left(\frac{2\hat{h}}{\pi} \cdot t - \hat{h} \right) \cdot \cos(kt) dt, \quad (6.8)$$

da die Integrale von $-\pi$ bis 0 und 0 bis π identisch sind. Schrittweise umgeformt gilt

$$a_k = \frac{2\hat{h}}{\pi} \int_0^{\pi} \frac{2t}{\pi} \cdot \cos(kt) - \cos(kt) dt \quad (6.9)$$

$$a_k = \frac{2\hat{h}}{\pi} \left(\left[\frac{2t}{\pi} \cdot \frac{1}{k} \sin(kt) \right]_0^{\pi} - \int_0^{\pi} \frac{2}{\pi k} \sin(kt) dt - \left[\frac{1}{k} \sin(kt) \right]_0^{\pi} \right) \quad (6.10)$$

$$a_k = \frac{2\hat{h}}{\pi} \left(\left[+\frac{2}{\pi k^2} \cos(kt) \right]_0^{\pi} \right) = \frac{2\hat{h}}{\pi} \left(-\frac{2}{\pi k^2} - \frac{2}{\pi k^2} \right) = -\frac{8\hat{h}}{\pi^2 k^2} \quad (6.11)$$

Aus Gleichung 6.3 und 6.11 folgt für eine gerade Funktion

$$f(t) = \sum_{k=1}^{\infty} \left(-\frac{8\hat{h}}{\pi^2 k^2} \cdot \cos(kt) \right). \quad (6.12)$$

Wie Abbildung 6.3 zeigt, wird durch die Verwendung der ersten drei Summenglieder das Signal relativ gut angenähert. Die folgende Betrachtung der Verlustleistungen bestätigt den geringen Einfluss der Elemente für $k > 5$ und kann somit vernachlässigt werden. Zusammen-

gefasst sind damit folgende drei sinusförmige Stromanregungen der Spule zu simulieren

$$I_{k=1}(\omega t) = -\frac{8\hat{h}}{\pi^2} \cdot \cos(\omega t) = \frac{-4,68}{\pi^2} \cdot \cos(\omega t), \quad (6.13)$$

$$I_{k=3}(\omega t) = -\frac{8\hat{h}}{9\pi^2} \cdot \cos(3\omega t) = \frac{-4,68}{9\pi^2} \cdot \cos(3\omega t), \quad (6.14)$$

$$I_{k=5}(\omega t) = -\frac{8\hat{h}}{25\pi^2} \cdot \cos(5\omega t) = \frac{-4,68}{25\pi^2} \cdot \cos(5\omega t), \quad (6.15)$$

wobei für diesen Arbeitspunkt $\hat{h} = \frac{\Delta I_L}{2} = 0,585$ gilt. Die frequenzabhängigen Studien der Spule werden bei $f_1 = 25$ MHz, $f_3 = 75$ MHz und $f_5 = 125$ MHz mit dem entsprechenden Faktor für die Amplitude des Stroms durchgeführt. Die Permeabilität des Pulverkerns wurde mit 6.98 beibehalten und die elektrische Leitfähigkeit musste leicht zu 1210 S/m angepasst werden, um die gemessenen Spulenwerte von $L = 154,1$ nH und $R = 831$ mΩ bei 25 MHz zu erreichen. Als Ergebnis der Simulationen werden u.a. die Verlustleistungen der Mikrospule für die jeweilige Frequenz als P_{AC1} , P_{AC3} und P_{AC5} berechnet, welche wiederum als Input für die thermischen Simulationen dienen.

Zusätzlich wird in dem magnetischen Felder Interface eine stationäre Studie mit dem DC-Strom $\bar{I}_L = 0,86$ A ausgeführt, um die DC-Verluste P_{DC} der Spule zu erhalten. Die Simulation ergibt für die Spule einen DC-Widerstand von $R_{DC} = 109$ mΩ.

Neben den AC- und DC-Verlusten liegt ein wesentlicher Anteil der Spulenverluste bei den Kernverlusten. Um diese in dem Model zu implementieren, wird in der frequenzabhängigen Studie die magnetische Flussdichte in dem Kern analysiert. Diese erreicht ihr Maximum in der Mitte zwischen den Windungen und nimmt zu den Enden ab, wie in Abbildung 6.4 gezeigt. Hier werden die Ergebnisse entlang einer Schnittlinie durch den Pulverkern abgebildet. Diese Schnittlinie befindet sich in der Mitte des Kerns und hat die Länge des Kerns von 4 mm.

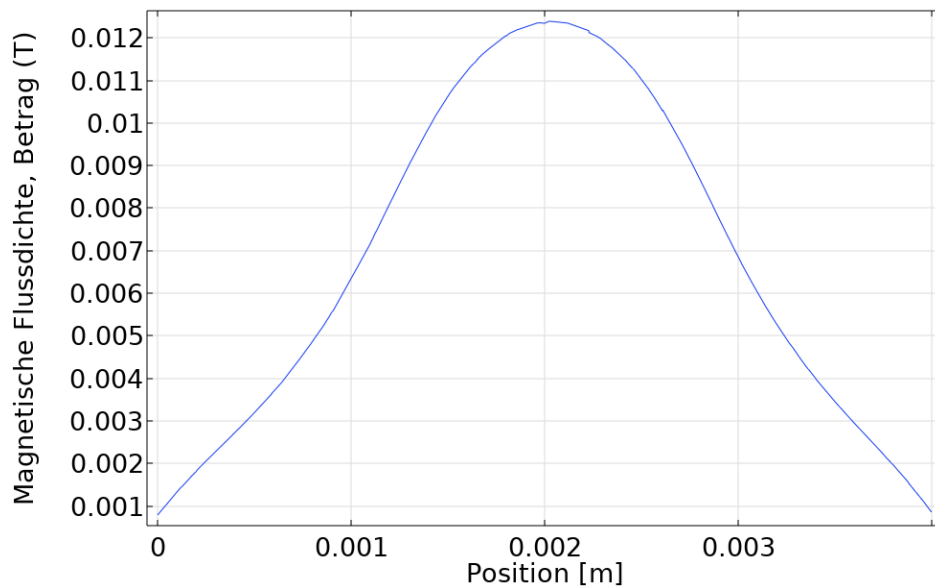


Abb. 6.4: Simulationsergebnis: Magnetische Flussdichte entlang der Mitte des Kerns

Die durchschnittliche magnetische Flussdichte für den Kern beträgt 7,1 mT. In den Messergebnissen (Abbildung 3.10) für die Kernverluste aus Kapitel 3.2 ergibt sich eine Ver-

lustleistung pro Volumen von 34 mW/mm^3 für $7,1 \text{ mT}$ und 25 MHz . Bei dem vorliegenden Kernvolumen von $V = 4 \text{ mm} \cdot 1 \text{ mm} \cdot 0,58 \text{ mm} = 2,32 \text{ mm}^3$ bedeutet das Kernverluste von

$$P_{Kern} = 34 \text{ mW/mm}^3 \cdot 2,32 \text{ mm}^3 = 78,9 \text{ mW} \quad (6.16)$$

Für die Simulation des Wärmetransport werden 5 Verlustquellen (Tabelle 6.1) verwendet, wobei die Kernverluste einen Anteil von $31,4 \%$ an den gesamten Spulenverlusten in diesem Arbeitspunkt haben.

DC-Verluste	P_{DC}	81,3 mW
AC-Verluste von I_1	P_{AC1}	83,6 mW
AC-Verluste von I_3	P_{AC3}	5,4 mW
AC-Verluste von I_5	P_{AC5}	1,7 mW
Kernverluste	P_{Kern}	78,9 mW
Gesamtverluste	$P_{V,Spule}$	250,9 mW

Tab. 6.1: Simulierte Verlustleistungsaufteilung der VARIA-Mikrospule mit Pulver P04

Neben der Verlustquellen werden Randbedingungen für die Wärmetransport-Simulation implementiert. Die beiden Enden der Drahtwicklung werden auf eine konstante Temperatur von 40°C fixiert, was ungefähr dem gemessenen Wert aus Abbildung 6.9b entspricht. Die Spule ist in einen Luft-Würfel mit der Kantenlänge von 12 mm eingebettet, dessen Ränder auf die Labor-Temperatur von 22°C eingestellt ist. Für das 3D gedruckte Anschlusssystem wird nach [47] eine Wärmeleitfähigkeit von $0,31 \text{ W/mK}$ angenommen, da im Material-Datenblatt keine Werte vorhanden sind. Zwischen der Spule, den Windungen und dem Anschlusssystem wird das Volumen durch den Kleber aufgefüllt. Als Klebematerial wird Vitralit UD 8050 verwendet, welches eine Wärmeleitfähigkeit von $0,22 \text{ W/mK}$ besitzt.

In Abbildung 6.5 ist das Simulationsergebnis der Oberflächentemperatur abgebildet. Um die Spule auf dem Bild erkennen zu können, ist die Oberseite des quaderförmigen Klebers ausgeblendet.

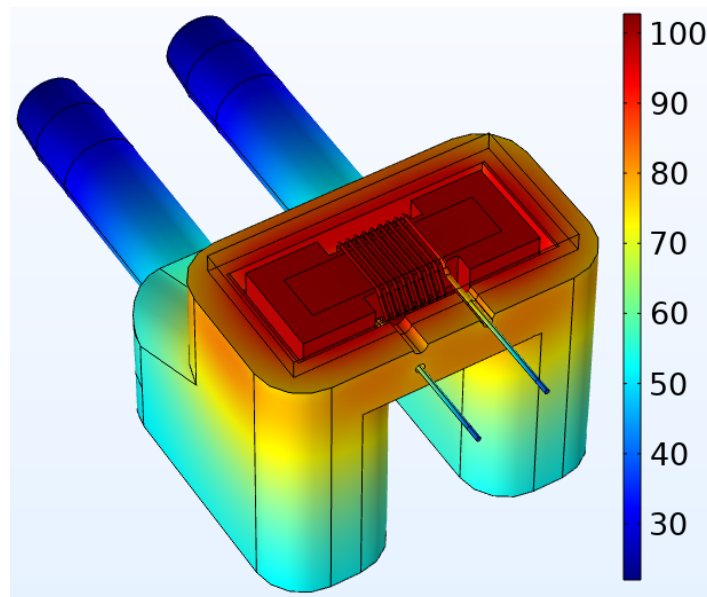


Abb. 6.5: Simulationsergebnis der stationären Studie: Oberflächentemperatur in $^\circ\text{C}$

Die maximale Temperatur der gesamten Geometrie bildet sich in der Mitte an den Windungen aus und beträgt $T_{max} = 102,2^\circ\text{C}$. An dem Rand des Klebers oberhalb der Spule wird die maximale Oberflächentemperatur der gesamten Geometrie von $T_{Rand,max} = 101,2^\circ\text{C}$ berechnet. Von der Wicklung fällt die Temperatur zu den Ende auf 40°C ab, da hier durch eine Randbedingung die Verbindung zur DC/DC Wandler Platine angenähert wird. Die Temperatur des 3D gedruckten Anschlusssystems liegt größtenteils im Bereich von $40\text{--}70^\circ\text{C}$ und beträgt nur in unmittelbarer Nähe der Spule um die 90°C .

Simulation der aktiven Kühlung

In diesem Abschnitt wird zu dem bereits vorgestellten Simulationsmodell eine aktive Kühlung hinzugefügt. Dafür wird ein einströmender Fluss mit der Geschwindigkeit v_{in} auf der Randfläche des einen Stutzen und ein Auslass auf dem anderen Stutzen definiert. Die Temperatur des Fluids am Eingang wird auf die Raumtemperatur von 22°C gesetzt. In Abbildung 6.6 wird der Fluss des Fluids durch das Anschlusssystem und den porösen Kern der VARIA-Mikrospule visualisiert. Entsprechend der Laborversuche wird eine Strömungsgeschwindigkeit in der Zuleitung von $v_{in} = 0,8\text{ cm/s}$ verwendet.

Die Reynoldszahl (auch Re-Zahl genannt) ist dimensionslos und gibt Auskunft über die Strömungsform. Für Werte kleiner der Re-Zahl liegt eine laminare Strömung vor und bei größeren Werten wird die Strömung als turbulent bezeichnet. Durch die Re-Zahl wird das Verhältnis zwischen Trägheitskraft und Reibungskraft wie folgt in [48] beschrieben

$$Re = \frac{v_{Fluid,m} \cdot l_K}{\nu} = \frac{\rho \cdot v_{Fluid,m} \cdot l_K}{\eta_{Fluid,m}}, \quad (6.17)$$

wobei

- $v_{Fluid,m}$ die mittlere Geschwindigkeit des Fluids in m/s ,
- l_K die charakteristische Länge des durchströmten Körpers in m ,
- ν die kinematische Viskosität des Fluids in m^2/s ,
- ρ die Dichte des Fluids in kg/m^3 und
- $\eta_{Fluid,m}$ die gemittelte dynamische Viskosität in $\text{Pa} \cdot \text{s}$ sind.

Für die verwendete Luftkühlung ergibt sich somit eine Reynoldszahl von

$$Re = \frac{1,204\text{ kg}/\text{m}^3 \cdot 0,8\text{ cm/s} \cdot 4\text{ mm}}{17,2 \cdot 10^{-6}\text{ Pa s}} = 2,24 \quad (6.18)$$

und für die eingesetzte Flüssigkeitskühlung gilt

$$Re = \frac{0,8\text{ cm/s} \cdot 4\text{ mm}}{0,77 \cdot 10^{-6}\text{ m}^2/\text{s}} \approx 41,56. \quad (6.19)$$

Für die Durchströmung poröser Körper mit Re-Zahlen in diesem Bereich wird das Darcy-Gesetz angewendet. In der Literatur sind die Abgrenzungen der Re-Zahlen für die unterschiedlichen Strömungsformen nicht ganz eindeutig. Nach [49] wird für $0,01 < Re < 75$ von dem linearen Bereich der Darcy-Gleichung gesprochen, wohingegen nach [50] die Obergrenze bei $Re = 2,4$ liegt. Dafür gilt nach [50] die Darcy-Gleichung mit der Erweiterung

der Forchheimer-Gleichung [51] für $5 < Re < 80$. Für die Anwendung dieser physikalischer Gleichungen in Comsol werden Parameter für die Porösität ε und die Permeabilität K des porösen Kerns benötigt. Die Porösität bestimmt sich aus dem Volumen des Hohlraums V_0 zu dem Gesamtvolumen des porösen Körpers V nach

$$\varepsilon = \frac{V_0}{V} \quad (6.20)$$

und ergibt sich aus dem Füllfaktor F nach

$$\varepsilon = 1 - F. \quad (6.21)$$

Die Durchlässigkeit des porösen Kerns wird in Abhängigkeit der Eigenschaften des porösen Kerns als auch des durchströmenden Fluids nach [48] wie folgt beschrieben

$$-\frac{k}{\rho g} = \frac{K}{\eta_{Fluid}}, \quad (6.22)$$

wobei

- k der Durchlässigkeitsbeiwert in m/s,
- ρ die Dichte des Fluids in kg/m³,
- g die Erdbeschleunigung (9,81 m/s²),
- K die Permeabilität in m²,
- η_{Fluid} die dynamische Viskosität des Fluids in Pa · s sind.

Die Permeabilität K ist somit unabhängig von dem verwendeten Fluid. Der Durchlässigkeitsbeiwert k lässt sich messtechnisch mit einem speziellen Aufbau untersuchen, indem der Volumenstrom von z.B. Wasser durch den porösen Kern gemessen wird. Für den Aufbau des Simulationmodells wurde hier auf Werte aus der Literatur zurückgegriffen. Aufgrund der definierten Einstromungsgeschwindigkeit des Fluids hat die Permeabilität einen zu vernachlässigenden Einfluss auf die Strömungsgeschwindigkeit und abgeführte Wärme im Kern. Stattdessen verändert sich für unterschiedliche Permeabilitäten nur das Druckgefälle über dem porösen Kern.

Tabelle 6.2 fasst die Parameter für die folgenden Simulationen der Luft- und Flüssigkeitskühlung zusammen.

Einstromgeschwindigkeit	$v_{in} = 0,8 \text{ cm/s}$
Temperatur des Fluids	$T_{Fluid} = 22^\circ\text{C}$
Porösität	$\varepsilon = 0,4$
Permeabilität	$K = 1 \cdot 10^{-10} \text{ m}^2$

Tab. 6.2: Simulations-Parameter für die Beschreibung des porösen Kerns

Zur Berechnung der Strömungsmodelle in dem Kühlkanal und dem Wärmeübergang sind weitere Materialparameter nötig. Für die Luftkühlung können die temperaturabhängigen Parameter aus der Bibliothek genutzt werden, wohingegen für die Flüssigkeitskühlung die in Tabelle 6.3 aufgelisteten Parameter aus dem Novec 7500 Datenblatt verwendet werden.

Dichte	1614 kg/m ³
Dynamische Viskosität	1,24 mPa · s
Wärmekapazität	1210 J/kg · K
Wärmeleitfähigkeit	0,06 W/mK

Tab. 6.3: Simulationsrelevante Parameter der Kühlflüssigkeit Novec 7500

In Abbildung 6.6 sind die Simulationsergebnisse für die Strömungsgeschwindigkeiten in den Zuleitungen des Samples als auch dem porösen Kern als Schnittflächen und mit Volumenpfeilen dargestellt. Demnach zeigt sich eine höhere Strömungsgeschwindigkeit in der Mitte der zylindrischen Zuleitung im Gegenteil zu den Randbereichen nahe des Umfangs. Bei Verengungen in den Kanälen zeigt sich deutlich die erhöhte Strömungsgeschwindigkeit, wohingegen sie im Inneren des porösen Kerns als größtenteils homogen angenommen wird.

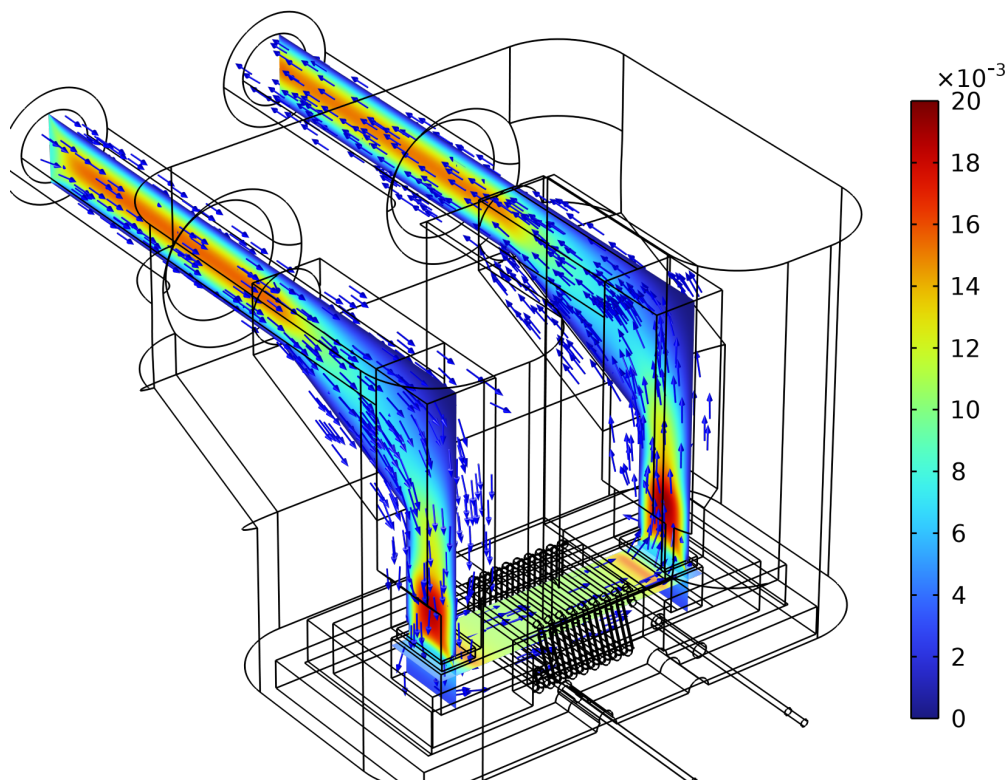


Abb. 6.6: Strömungsgeschwindigkeit des Fluids in m/s

In Abbildung 6.7 sind die Simulationsergebnisse der beiden aktiven Kühlungen abgebildet. Bei genauer Betrachtung der Oberflächentemperatur zeigen sich deutliche Unterschiede.

Durch die aktive Luftkühlung wird die maximale Spulen-Temperatur um 4 K auf 98 °C reduziert. Abbildung 6.7a zeigt die Temperaturen des Bauteils im stationären Zustand mit aktiver Luftkühlung. Insgesamt ist die Temperaturverteilung sehr symmetrisch über das gesamte Bauteil.

Durch die aktive Flüssigkeitskühlung wird die Spule um 58 K auf eine maximale Bauteiltemperatur von 44 °C gekühlt (Abbildung 6.7b). Bei der Flüssigkeitskühlung ist deutlich eine asymmetrische Temperaturverteilung zu erkennen. Die Zuleitung misst 22 °C, wohingegen

der Ablaufstutzen bei einer Temperatur von $36\text{ }^{\circ}\text{C}$ liegt. Auch über die Spule lässt sich ein Temperaturgefälle von $4\text{--}5\text{ }^{\circ}\text{C}$ beobachten. Während über die gesamte Wicklung eine relativ gleiche Temperatur von $40\text{--}42\text{ }^{\circ}\text{C}$ vorherrscht.

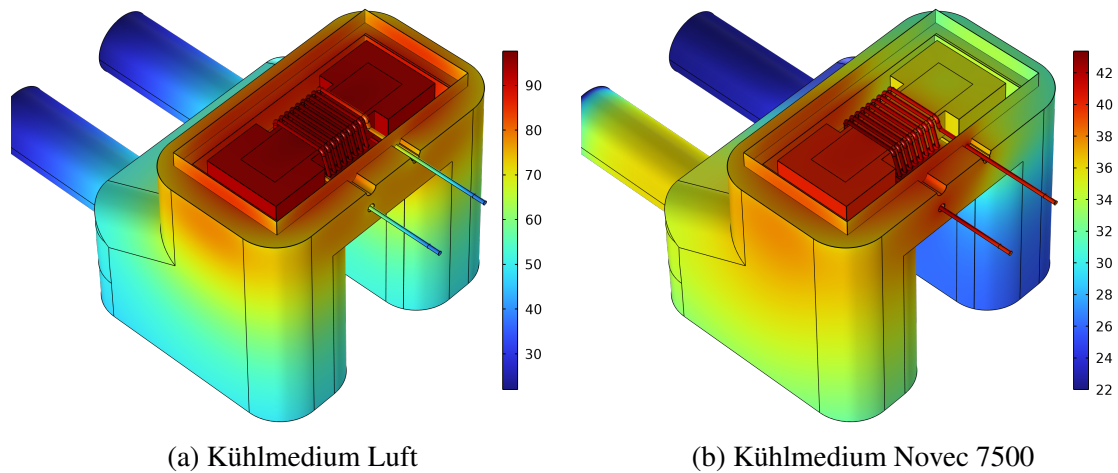


Abb. 6.7: Simulationsergebnis der aktiven Kühlung: Oberflächentemperatur in $^{\circ}\text{C}$

6.3 Experimentelle Ergebnisse

Für die folgenden Experimente und Messungen wird der DC/DC Wandler mit 25 MHz bei einer Eingangsspannung von $U_{in} = 9\text{ V}$ betrieben. Auf der Ausgangsseite wird eine Spannung von $U_{out} = 17,4\text{ V}$ bei einem Strom von $I_{out} = 0,35\text{ A}$ gemessen. Folglich ergibt sich eine Ausgangsleistung von

$$P_{out} = U_{out} \cdot I_{out} = 6,13\text{ W}. \quad (6.23)$$

In Abbildung 6.8 ist der Aufbau abgebildet. Für die Großaufnahmen der Spule wird eine spezielle Wärmebildkamera mit geeignetem Objektiv eingesetzt. Neben der Pumpe sind zwei Flaschen als Quelle und Senke für das Kühlmedium zu dem bisherigen Aufbau hinzugekommen.

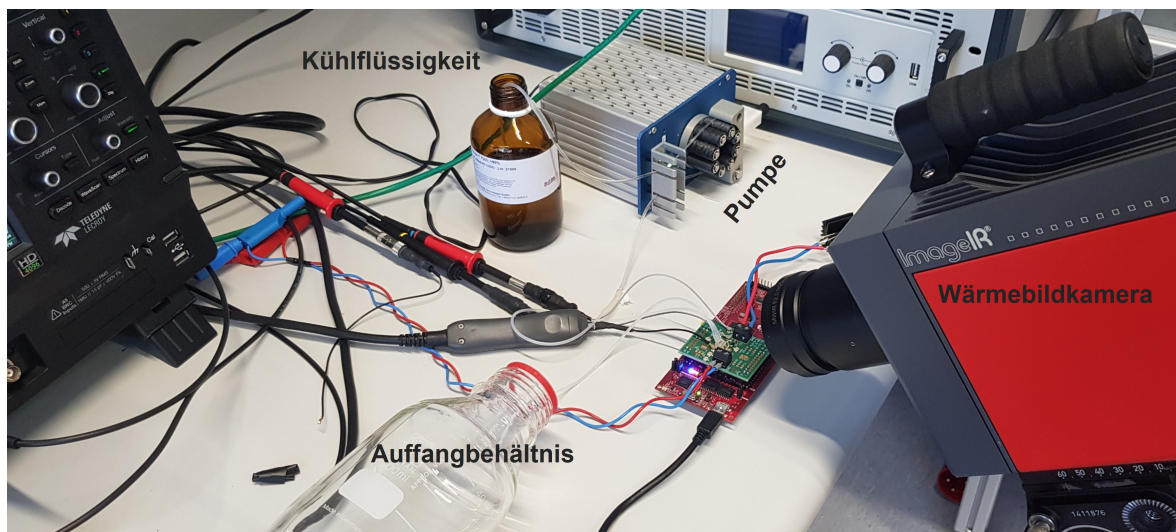


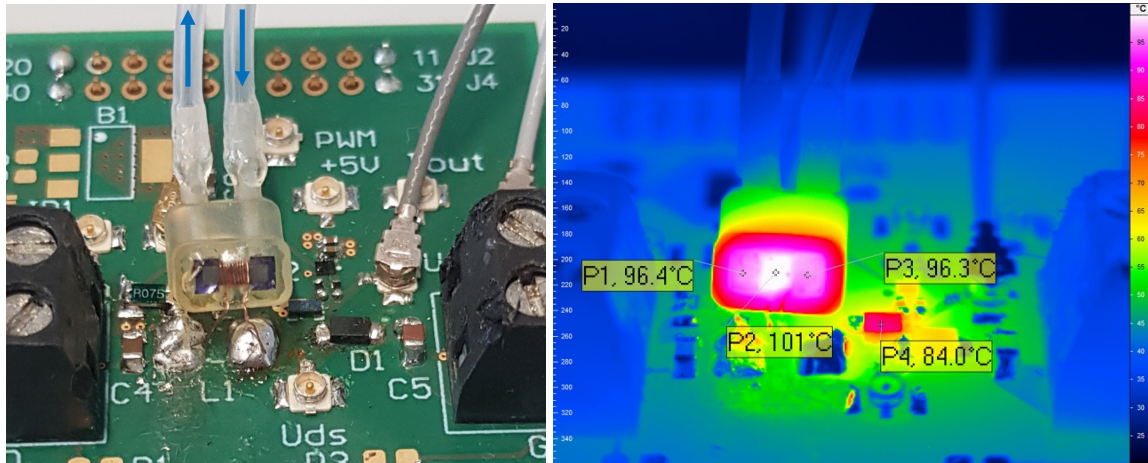
Abb. 6.8: Laboraufbau für Kühlungsversuche mit VARIA-Mikrospule

Folgend die Ausrüstung mit entsprechender Bezeichnung:

- Image IR 8320 S Wärmebildkamera von Infratec
- Ismatec Schlauchpumpe mit variabler Geschwindigkeit
- 3M Novec 7500 Kühlflüssigkeit

Diese Kühlflüssigkeit ist speziell für elektrische Anwendungen konzipiert, da sie weder brennbar noch entflammbar ist. Zusätzlich ist die Flüssigkeit nicht elektrisch leitend, besitzt eine geringe Viskosität und hat keine korrosive Wirkung. Der Siedepunkt liegt bei 128°C und der Gefrierpunkt beträgt -100°C , somit bietet diese Flüssigkeit einen weiten Einsatzbereich. 3M Novec 7500 ist ein hoch effektives Wärmeleit- und Lösungsmittel (Datenblatt-Auszug unter 12. Anhang). Die Schlauchpumpe ist auf eine Pumpgeschwindigkeit von $0,8\text{ cm/s}$ in dem Schlauch mit einem Durchmesser von 1 mm eingestellt.

Abbildung 6.9a zeigt den erfassten Bereich der Wärmebildkamera, wobei die Unterseite der in den Kühlungsanschluss eingeklebten Mikrospule betrachtet wird. Passend zu dem Foto wird in Abbildung 6.9b das Wärmebild während des Betriebs des DC/DC Wandlers dargestellt, als die aktive Kühlung ausgeschaltet ist. Softwareseitig werden 4 Messpunkte zum Aufzeichnen der Temperaturen gesetzt. P1 und P3 messen die Temperatur des Spulenkerns auf der linken bzw. rechten Seite. P2 misst die Temperatur der Windungen in der Mitte der Spule, was zugleich der heißeste Punkt mit 101°C ist. Mit P4 wird die Temperatur des GaN Transistors gemessen, welche in diesem Arbeitspunkt bei 84°C liegt. Obwohl keine sonderlich gute Wärmeleitfähigkeit zu der aktiv gekühlten Mikrospule vorliegt, wird im Folgenden ebenfalls der Einfluss durch die aktive Kühlung auf den GaN Transistor geprüft.



(a) Spule mit Kühlanschlüssen

(b) Wärmebild der Spule ohne Kühlung

Abb. 6.9: VARIA-Mikrospule im Betrieb bevor die aktive Kühlung einsetzt

Zunächst wird die aktive Kühlung mit Luft untersucht, gefolgt von der aktiven Flüssigkeitskühlung. Sobald die gemessene Temperatur der Spule annähernd konstant ist, wird die Pumpe für die aktive Kühlung eingeschaltet. Führt die laufende Kühlung zu keiner weiteren Reduktion der Bauteiltemperatur wird die Pumpe wieder ausgeschaltet. Folglich sollte sich die Start-Temperatur vor dem Einschalten der Pumpe wieder einstellen.

Aktive Luftkühlung

Abbildung 6.10 zeigt den Temperaturverlauf über die Zeit des Messpunktes P2. Zum Zeitpunkt $t_1 = 20\text{ s}$ wird die Kühlung eingeschaltet und zum Zeitpunkt $t_2 = 345\text{ s}$ wird sie wieder abgeschaltet. Durch die aktive Luftkühlung durch den Spulenkern lässt sich die Bauteiltemperatur um ca. $1,5^\circ\text{C}$ reduzieren. Dieser Vorgang dauert ca. 50 s und die Erwärmung zur Start-Temperatur nach dem Abschalten der Pumpe findet innerhalb von 60 s statt.

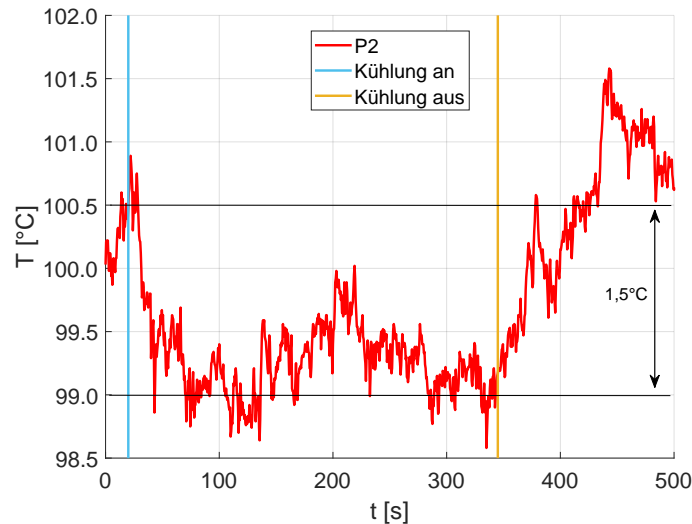


Abb. 6.10: Temperaturverlauf des Messpunktes P2 bei aktiver Luftkühlung

Aktive Flüssigkeitskühlung

Um eine stärkere Kühlung zu erreichen, wird in diesem Versuch anstelle der Luftkühlung die Kühlflüssigkeit Novec 7500 von 3M eingesetzt. Abbildung 6.11 zeigt den Temperaturverlauf über die Zeit der drei Messpunkte P1, P2 und P3. Zum Zeitpunkt $t_1 = 10\text{ s}$ erreicht die Kühlflüssigkeit die Spule und zum Zeitpunkt $t_2 = 80\text{ s}$ wurde die Pumpe wieder abgeschaltet. Insgesamt wird durch die aktive Flüssigkeitskühlung einer Verringerung der Spulen-Temperatur um ca. 39°C erreicht.

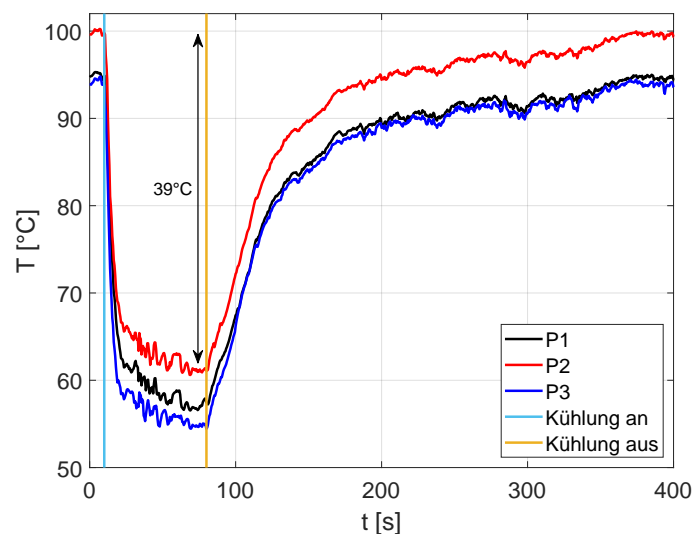
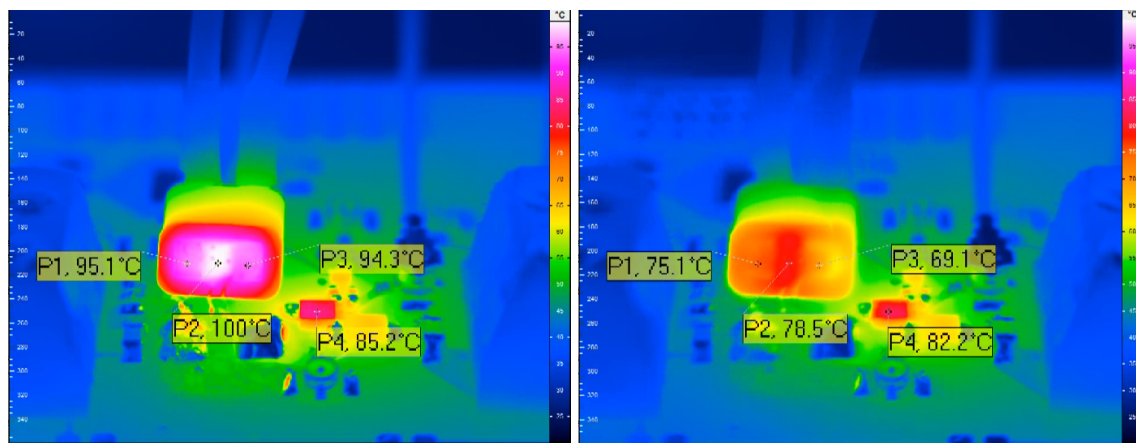


Abb. 6.11: Temperaturverlauf der Messpunkte P1, P2 und P3 bei aktiver Flüssigkeitskühlung

Im Folgenden werden die einzelnen Wärmebilder aus diesem Versuch zu definierten Zeitpunkten dargestellt, um den Verlauf der Abkühl- und Aufheizphasen zu analysieren. Mit Abbildung 6.12a ist die Ausgangslage bei $t = 5$ s vor dem Einschalten der Pumpe abgebildet. Es zeigt sich, dass die Spule erwartungsgemäß ihre maximale Temperatur in den Windungen besitzt. Zum Startzeitpunkt ist die Temperatur der Windung mit 100°C ca. $5\text{--}6^\circ\text{C}$ höher als die Temperatur des Spulenkerns (Messpunkte P1 und P3). Die Temperatur des GaN FETs (Messpunkt P4) neben der Mikrospule wird ebenfalls dokumentiert und beträgt zu Beginn $85,2^\circ\text{C}$.

Zu dem Zeitpunkt $t = 10$ s wird die aktive Kühlung eingeschaltet und Abbildung 6.12b zeigt somit die Temperaturen 5 s nach dem Einschalten. Die maximale Spulen-Temperatur ist bereits auf $78,5^\circ\text{C}$ gefallen, da die durchströmende Kühlflüssigkeit mit einer Temperatur von 22°C schnell die Wärmeenergie abführen kann. Zusätzlich zeigt sich, dass die Temperatur auf der rechten Seite des Spulenkerns (Messpunkt P3) 6°C geringer im Vergleich zur linken Seite des Spulenkerns (Messpunkt P1) ist, da die Kühlflüssigkeit, wie in Abbildung 6.9a mit den blauen Pfeilen angedeutet, von rechts nach links strömt.



(a) Wärmebild-Aufnahme bei $t = 5$ s

(b) Wärmebild-Aufnahme bei $t = 15$ s

Abb. 6.12: Wärmebilder aus dem Versuch der aktiven Flüssigkeitskühlung (1)

Mit fortschreitendem Betrieb der Kühlung sinkt die Temperatur weiter stark ab. In Abbildung 6.13a ($t = 30$ s) erreicht die Spule eine maximale Temperatur von $64,6^\circ\text{C}$ und gleichzeitig hat sich die Temperaturdifferenz zwischen den Messpunkten P1 und P3 auf $3,1^\circ\text{C}$ halbiert.

Nach einer Kühlungsdauer von ca. 70 s scheint sich eine stationäre Temperatur einzustellen. Kurz vor der Abschaltung der aktiven Kühlung wird das Wärmebild aus Abbildung 6.13b ($t = 77$ s) aufgezeichnet. Die Spule hat eine maximale Temperatur von $60,9^\circ\text{C}$, während die Temperatur des Kerns im Bereich von $55\text{--}57^\circ\text{C}$ liegt. Auf der Seite mit der einströmenden Kühlflüssigkeit ist die Temperatur des verfestigten Pulverkerns $1,5^\circ\text{C}$ geringer im Vergleich zur anderen Seite, somit hat sich die große Differenz von 6°C aus Abbildung 6.12b wieder verringert. Der GaN FET ist auf $82,0^\circ\text{C}$ abgekühlt und profitiert somit ebenfalls von der aktiven Kühlung der Mikrospule.

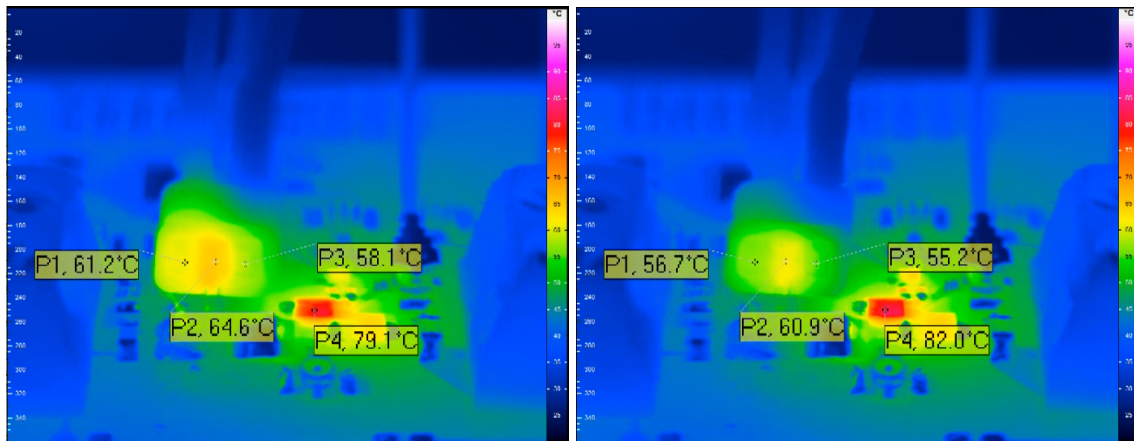
(a) Wärmebild-Aufnahme bei $t = 30$ s(b) Wärmebild-Aufnahme bei $t = 77$ s

Abb. 6.13: Wärmebilder aus dem Versuch der aktiven Flüssigkeitskühlung (2)

Zu dem Zeitpunkt $t = 80$ s wird die aktive Kühlung wieder ausgeschaltet, um die Erwärmung der Bauteile aufzuzeichnen und zur Überprüfung, ob sich die vorherigen Temperaturen wieder einstellen. Abbildung 6.14a zeigt die Temperaturen 73 s nach dem Ausschalten der Pumpe. Die maximale Temperatur der Spule ist mittlerweile auf $90,1\text{ °C}$ angestiegen und es zeigt sich auch, dass die Asymmetrie der Spulen-Temperatur wieder abgenommen hat und nur noch $0,7\text{ °C}$ beträgt.

Ab $t = 370$ s ist kein weiterer Anstieg der Temperatur mehr zu erkennen und die Ausgangstemperatur von vor dem Beginn der aktiven Flüssigkeitskühlung ist wieder erreicht, somit dauerte der Temperaturanstieg ca. 290 s. Abbildung 6.14b zeigt die Temperaturen im stationären Zustand für $t = 385$ s. Die Abweichung der Temperaturen an den Messpunkten beträgt maximal $0,2\text{ °C}$ zu der dargestellten Ausgangslage in Abbildung 6.12a und validiert damit das Experiment sehr gut.

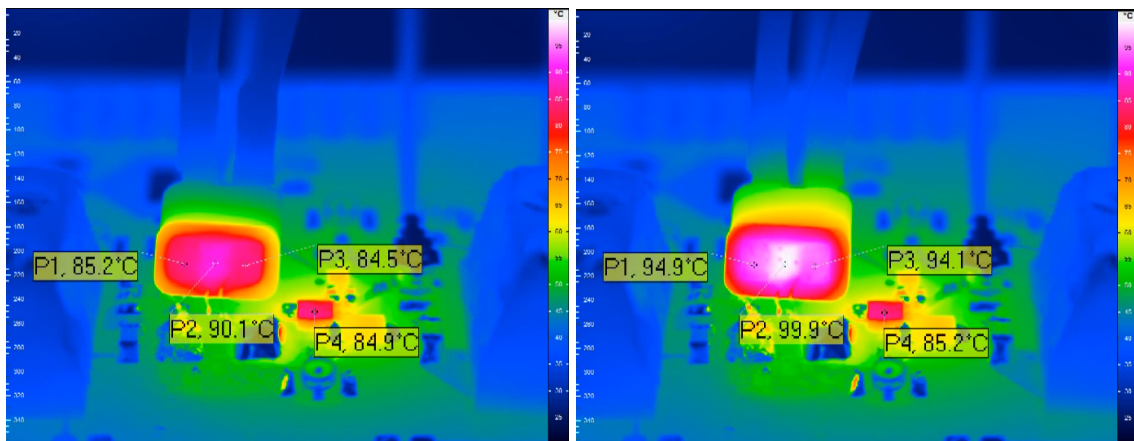
(a) Wärmebild-Aufnahme bei $t = 153$ s(b) Wärmebild-Aufnahme bei $t = 385$ s

Abb. 6.14: Wärmebilder aus dem Versuch der aktiven Flüssigkeitskühlung (3)

Insgesamt zeigt dieses Experiment sehr eindrucksvoll, wie mittels der Flüssigkeitskühlung die Bauteiltemperatur drastisch reduziert werden kann und somit der Leistungsbereich des Wandlers deutlich nach oben erweitert werden kann.

Zusätzlich zu den Messpunkten auf der Spule wird auch die Temperatur des GaN Transistors mit dem Messpunkt P4 aufgezeichnet. Bei ausgeschalteter Kühlung beträgt die Bauteiltemperatur $85,2\text{ }^{\circ}\text{C}$ und während der Kühlung der Spule sinkt die Temperatur des GaN Transistors ab. In Abbildung 6.15 wird der zeitliche Verlauf der Temperatur an Messpunkt P4 dokumentiert. Es ist eine deutliche Temperatursenkung erkennbar, allerdings schwingt die gemessene Temperatur während des Abkühlvorgangs um die $2\text{--}3\text{ }^{\circ}\text{C}$ hoch und runter. Abschließend stellt sich eine Temperatur um die $82,0\text{ }^{\circ}\text{C}$ ein. Somit können durch die aktive Kühlung der Spule auch die umliegenden Bauteile auf Platine durch eine Temperatur-Reduktion profitieren. In diesem Fall wird die Temperatur des GaN FETs um $3\text{ }^{\circ}\text{C}$ reduziert, obwohl auf die thermische Anbindung kein großer Fokus gelegt wurde und das Leiterplattenmaterial FR4 eine geringe Wärmeleitfähigkeit besitzt. Mit Blick auf Integrationslösungen in Silizium besteht großes Potential, da die Wärmeleitfähigkeit von Silizium Faktor 300 größer ist als die von FR4.

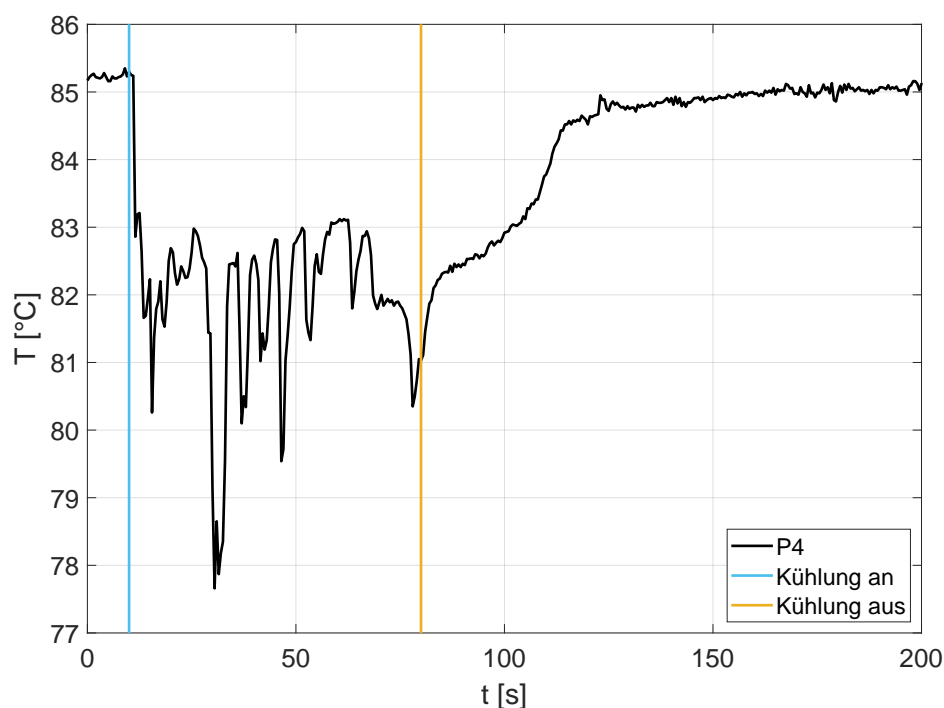


Abb. 6.15: Temperatur des GaN FETs (Messpunkts P4) bei aktiver Flüssigkeitskühlung

6.4 Fazit

Das Simulationsergebnis ohne aktiver Kühlung entspricht sehr gut den gemessenen Werten aus dem vorherigen Kapitel und zeigt gleichzeitig, dass das angewendete Verfahren zur Bestimmung der Kernverluste plausible Werte liefert.

Zur weiteren Validierung und Vertiefung dieser Modelle wären weitere messtechnische Versuche hilfreich. Mit weiteren Sensoren könnten die Einström- und Ausströmgeschwindigkeit gemessen werden, als auch die Druckunterschiede und der daraus resultierende Druckabfall über der porösen Struktur wäre eine wichtige Größe. Wie bereits oben erwähnt könnten Strömungsversuche mit dem verfestigten Pulverkern durchgeführt werden, um die Permeabilität genau zu bestimmen.

Im Vergleich zu den gemessenen Werten zeigt sich in den Simulationen mit aktiver Kühlung ein stärkerer Kühlungseffekt, der zu geringeren Bauteiltemperaturen führt. Wahrscheinlich ist die Geometrie in der Simulation zu optimal und entspricht nicht ganz der Realität. Beim Verkleben der VARIA-Mikrospule mit dem Kühlungssystem besteht die Gefahr, dass Kleber in die Silizium-Öffnung läuft und somit das einströmende Fluid bremst bzw. verringert. Kleine Undichtigkeiten im Klebebereich führen wiederum zu Performance-Verlusten. Des Weiteren füllt der Kleber vermutlich nicht jegliche Übergänge zwischen dem Silizium-Chip und dem Anschlussstück wie in der Simulation idealerweise angekommen. In dem Kleber können sich bei dem Prototypen-Aufbau auch Luftbläschen gebildet haben, die zu einer schlechteren Wärmeleitung führen.

Wie bereits in Abbildung 6.2 gezeigt, sind Überreste der Oxid-Schicht in der Öffnung zum porösen Kern geblieben und erschweren somit die Durchströmung.

Ein weiterer Aspekt ist, dass die in Kapitel 2.2 bestimmte Porosität von $\varepsilon = 0,4$ nicht gleich bedeutend mit der hier verwendeten Porosität ist. Wenn Hohlräume zwischen den Partikeln einen Kanal bilden, der in einer Sackgasse endet, würde dieser Kanal nicht zu der Durchströmung der gesamten porösen Struktur beitragen, obwohl er zur Porosität gewertet wird.

7. Schaltungstechnische Integration von Mikrospulen

In den vorangegangenen Kapiteln wurde die Pulver-Technologie, die Herstellung und Charakterisierung der diskreten Mikrospulen vorgestellt. Dieses Kapitel beleuchtet die Möglichkeiten für die Integration der Mikrospulen in Systeme wie z.B. eines DC/DC Wandlers in Leiterplatten oder auch auf Silizium-Wafer-Level. Bei der Integration auf Silizium wird deutlich, dass aufgrund der Herstellungsparameter noch kleinere Spulen mit gleicher Performance wie im Leiterplattenmaterial entwickelt werden können. Daher werden in einem Abschnitt unterschiedliche Designs der im Rahmen dieser Arbeit entwickelten Prototypen gegenüber gestellt, um Performance und Größe bei gleichen Bauteilparametern bewerten zu können. Die Herstellung in Silizium bietet aber auch einige Herausforderungen, so wird z.B. das Thema TSVs kurz vorgestellt. Im Zuge der Experimente zur aktiven Kühlung der Mikrospulen in Silizium und den Integrationsideen wurde ein Patent angemeldet, welches an dieser Stelle kurz dargestellt wird. Für die Auslegung werden ebenfalls wieder FEM Simulationen eingesetzt, wobei auf den bestehenden Modellen aufgebaut werden konnte. Abschließend wird der Prototyp eines DC/DC Wandlers mit in der Leiterplatte integrierter Mikrospule entwickelt und charakterisiert.

7.1 Potentiale und Herausforderungen

Durch die Integration von Mikrospulen wird die Miniaturisierung von Spannungswandlern weiter vorangetrieben. Im Folgenden werden dazu die Grenzen der Herstellungsverfahren auf Silizium und als Leiterplatte diskutiert. Zusätzlich bietet die Integration weitere Vorteile sowohl im elektrischen als auch thermischen Bereich, da die Mikrospule direkt angeschlossen ist. Als Resultat wird der Aufbau kompakter und erreicht somit auch eine höhere Leistungsdichte. Aus wirtschaftlicher Sicht ist die Skalierbarkeit auf Wafer-Level ein wesentlicher Punkt, um die Kosten für Herstellung und Produktion pro Bauteil niedrig zu halten.

Abbildung 7.1 zeigt das Resultat eines DC/DC Wandlers mit in der Leiterplatte integrierter Mikrospule, wobei der weichmagnetische Pulverkern durch die PowderMEMS Technologie prozessiert wurde. Zum Abschluss dieses Kapitels wird die Entwicklung des Prototyps detailliert vorgestellt.

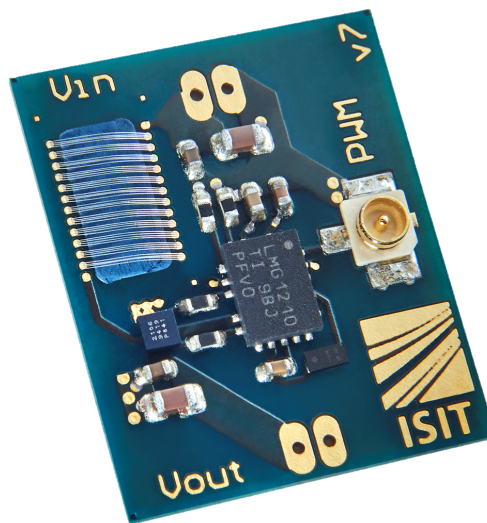


Abb. 7.1: DC/DC Wandler mit in das PCB integrierter Mikrospule

Design Rules für Mikrospulen auf PCB-Level

In Abstimmung mit dem Leiterplattenhersteller wurden die Design Rules möglichst gut mit der Anwendung und technischen Möglichkeiten angepasst. Aus Sicht des Spulen-Designs sind möglichst dichte Windungen und kleine Vias mit kaum überstehenden Pads zu bevorzugen, so dass zwischen den Windungen wenig Streufluss austreten kann und im Kern eine hohe und homogene magnetische Flussdichte entsteht. Der Spulenkern soll möglichst dicht an die Vias heranreichen und auch in der Höhe maximal sein, so dass unter der Kavität nur ein minimaler FR4-Steg aus Stabilitätsgründen bleibt. Auf diese Weise lässt sich ein maximales Kernvolumen erreichen, um die Induktivität pro Bauteilfläche zu maximieren. Prinzipiell sind auch dickere PCBs denkbar, allerdings steigt damit einhergehend der minimale Bohrdurchmesser und somit auch der Via-Pitch. Daher ist hier ein für sinnvoll erachteter Kompromiss getroffen worden. Bei dem relativ großen Abstand zwischen Kavität und Kupfer wird Volumen für einen größeren Kern bei gleichen Ausmaßen der Spule verschenkt, was sich jedoch aus produktionstechnischer Sicht nicht verhindern lässt. In Tabelle 7.1 werden die Parameter für die PCB-Mikrospulen-Designs zusammengefasst.

PCB-Dicke	410 μm
Kavität-Tiefe	300 μm
Abstand Kavität zu Kupfer (min)	200 μm
Leiterbahnabstand (min)	100 μm
Bohrdurchmesser (min)	150 μm
Paddurchmesser über Via (min)	350 μm
Via-Pitch (min)	450 μm

Tab. 7.1: Design Rules für integrierte PCB-Mikrospulen

Design Rules für Mikrospulen in Silizium

Basierend auf der Grundidee einer möglichst hohen Miniaturisierung der Mikrospulen werden in Tabelle 7.2 die Maße für die Herstellung auf Silizium zusammengetragen. Im Vergleich zu den Design Rules der PCB-Mikrospulen sind in Silizium deutlich kleinere und engere Strukturen möglich. Allerdings muss beim Design die Verlustleistung und daraus resultierende Erwärmung bzw. Bauteiltemperatur berücksichtigt werden. Bei den Abständen zeigt sich mit Faktor 10 deutlich die Möglichkeit zur Herstellung kleinerer Strukturen. Die Herstellung von TSVs bei zu dicken Siliziumsubstraten ist durchaus eine Herausforderung, daher wird die Substratdicke, wie in Tabelle 7.2 beschrieben, auf 300 μm begrenzt. TSVs lassen sich aber auch mit geringen Durchmessern erzeugen und können in einem engen Raster aufgebaut werden.

Substrat-Dicke	300 μm
Kavität-Tiefe	280 μm
Abstand Kavität zu Kupfer (min)	25 μm
Leiterbahnabstand (min)	10 μm
TSV-Durchmesser (min)	50 μm
TSV-Abstand (min)	50 μm

Tab. 7.2: Design Rules für integrierte Mikrospulen in Silizium

7.2 Monolithische Integration im Halbleiter

Ausgehend von den Design Rules für Silizium und den Ergebnissen der anderen Spulendesign ist ein optimiertes Design für eine möglichst kleine und effiziente Mikrospule in Silizium entstanden. Als Zielgröße galt wieder eine Induktivität von 150 nH. Aus den Erkenntnissen des hohen Widerstandsbeitrags durch die Bonddrähte und der Limitierung der Substratdicke auf 300 μm wird eine Spule im Flip-Chip Design bevorzugt.

Die Verringerung der Abstände zwischen den TSVs oder auch eine Erhöhung der Windungszahl führen zu einer Steigerung der magnetischen Flussdichte im Pulverkern, der Induktivität aber auch des Spulenwiderstandes. Somit steigen die Kernverluste sowie die AC- und DC- Verluste der Spule. Allerdings wird auch eine höhere Induktivität pro Fläche erzielt und das Volumen des Bauteils kann kleiner dimensioniert werden. Eine Vergrößerung des TSV-Durchmessers bringt eine Reduktion des Spulenwiderstandes, benötigt aber auch mehr Fläche und verringert somit die Induktivität pro Fläche der Spule. Durch eine Vergrößerung des Spulenkerne kann bei gleicher Windungszahl eine höhere Induktivität erreicht werden, wobei auch der Spulenwiderstand mitsteigt. Dadurch wird sich aber die durchschnittliche magnetische Flussdichte reduzieren und somit zu geringeren Kernverlusten pro Volumen führen.

Basierend auf den genannten Überlegungen und Zusammenhängen lässt sich entsprechend der Anwendung mittels der Materialdatenbank und den gemessenen Kernverlusten eine optimierte Mikrospule in Silizium mit Comsol Multiphysics designen. Nach einigen Iterationen ist die in Abbildung 7.2 dargestellte Mikrospule L25 entstanden

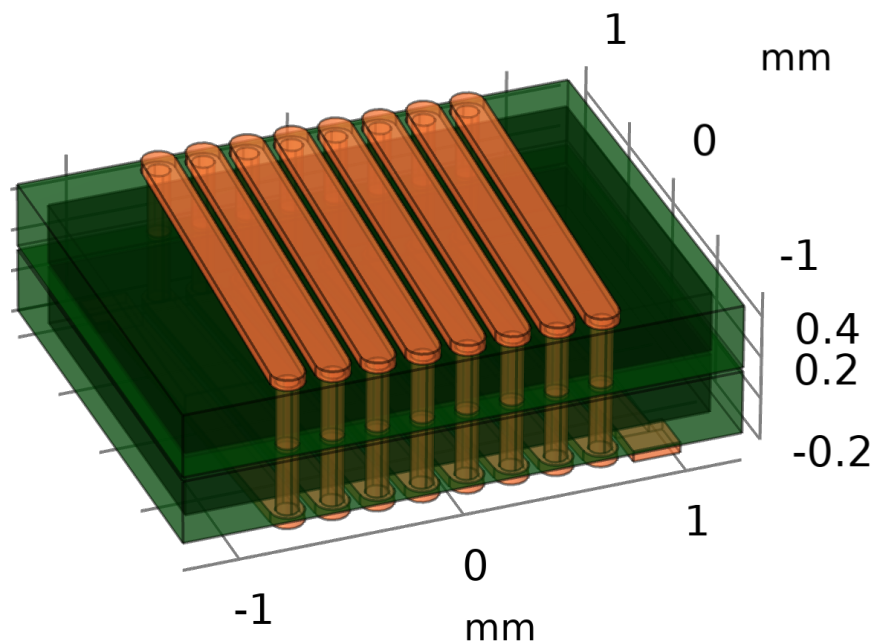


Abb. 7.2: Design L25 der integrierten Mikrospule in Silizium

In Tabelle 7.3 werden die Design-Parametern aufgelistet. Zu besseren Einordnung und Vergleichbarkeit wird im 7.3 Kapitel diese Spule mit den Designs der anderen Technologien und Konzepte verglichen.

Substratdimension	2,50 mm x 2,00 mm x 300 μm
Kerndimension	2,35 mm x 1,65 mm x 280 μm
Windungen	8
TSV-Durchmesser	100 μm
TSV-Pitch	200 μm
Leiterbahnbreite	150 μm
Leiterbahnhöhe	50 μm

Tab. 7.3: Design-Parameter der Spule L25

Zur Herstellung von TSVs für Mikrospulen mit Luftkern bietet [17] Einblicke in die technische Umsetzung und deren Möglichkeiten. Die TSVs sind in Siliziumsubstraten mit einer Dicke von bis zu 500 μm bekannt, wobei der TSV-Durchmesser 50 μm beträgt. In Abbildung 7.3 ist ein Ausschnitt der Windungen dargestellt. Es handelt sich hier um eine Ringspule mit TSVs am inneren und äußeren Umfang, welche durch keilförmige Leiterbahnen auf der Ober- und Unterseite miteinander verbunden sind. Ein Großteil des Siliziums wurde im Nachhinein entfernt, da die Verluste der Luftspule geringer sind aufgrund der geringeren Leitfähigkeit von Luft gegenüber Silizium. Die Leiterbahnen auf der Ober- und Unterseite wurden durch Galvanik auf das Silizium aufgebracht und haben eine vertikale Ausdehnung von 32 μm . Diese Herstellungsmethode in Verbindung mit der PowderMEMS Technologie des ISIT bietet vielversprechende Möglichkeiten zur Entwicklung von in Silizium integrierten Mikrospulen mit einem weichmagnetischen Pulverkern.

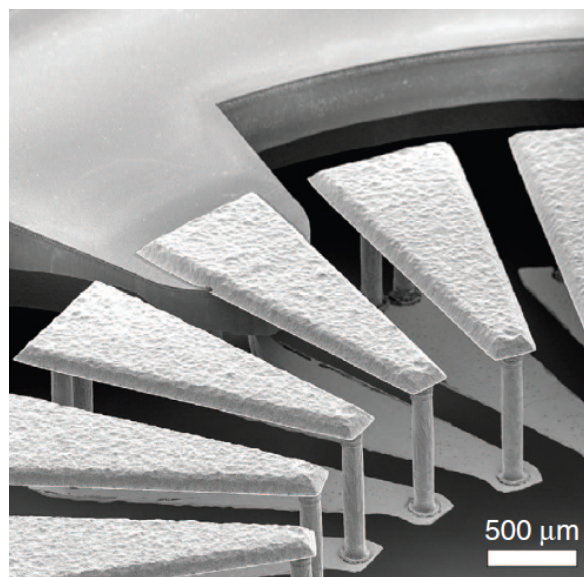


Abb. 7.3: Luftspule in Silizium mit TSVs und Leiterbahnen auf Ober- und Unterseite [17]

Basierend auf dem vorgestellten Design zur monolithischen Integration sind hochintegrierte Designs in Kombination mit weiteren Bauteilen auf demselben Substrat wie z.B. einem GaN HEMT denkbar (Abbildung 7.4). Mit entsprechenden Prozessschritten lässt sich auf diese Weise z.B. ein DC/DC Wandler vollständig integriert auf einem Chip herstellen und dank der Fertigung auf Wafer-Level gut skalieren.

In dem Patent [52] wird die aktive Kühlung der Mikrospule mit und ohne benachbarter Bauteile beschrieben, so dass durch die Kühlung eine gewisse Wärmemenge abgeführt werden

kann. Aufgrund der hohen Wärmeleitfähigkeit von Silizium bietet die aktive Kühlung durch den porösen Spulenkern ebenfalls Kühlmöglichkeiten für die benachbarten Bauteile wie z.B. dem GaN HEMT (Abbildung 7.4). Somit kann der Spannungswandler auch für höhere Leistungen eingesetzt werden bzw. die Stromtragfähigkeit erhöht sich. Folglich wird eine höhere Leistungsdichte des Spannungswandlers erzielt.

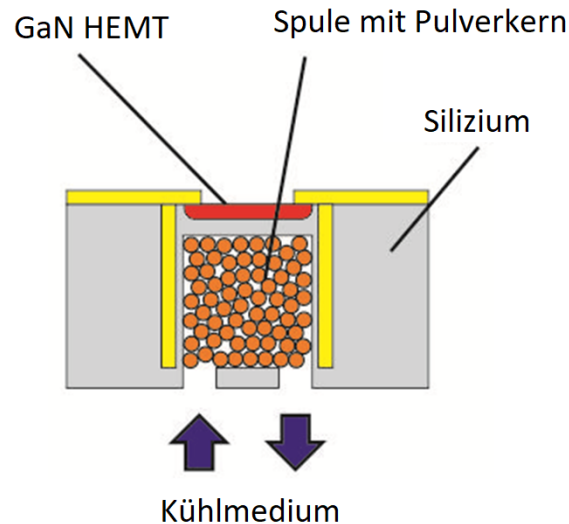


Abb. 7.4: Schnittbild (schematisch) einer in Silizium integrierter und aktiv gekühlter Mikrospule unter einem GaN HEMT

7.3 Vergleich und Bewertung der unterschiedlichen Mikrospulen-Konzepte

In den vorangegangenen Kapiteln wurden eine Reihe von Mikrospulen mit unterschiedlichen Konzepten und Designs vorgestellt und charakterisiert. In diesem Kapitel werden drei Spulen mit jeweils um die 150 nH anhand ihrer Eigenschaften verglichen. In Abbildung 7.5 sind die PCB-Mikrospule mit Bonddrähten (L5 links), die PCB-Mikrospule im Flip-Chip Aufbau (L13 Mitte) und die Silizium-Mikrospule im Flip-Chip Aufbau (L25 rechts) maßstabsgetreu dargestellt.

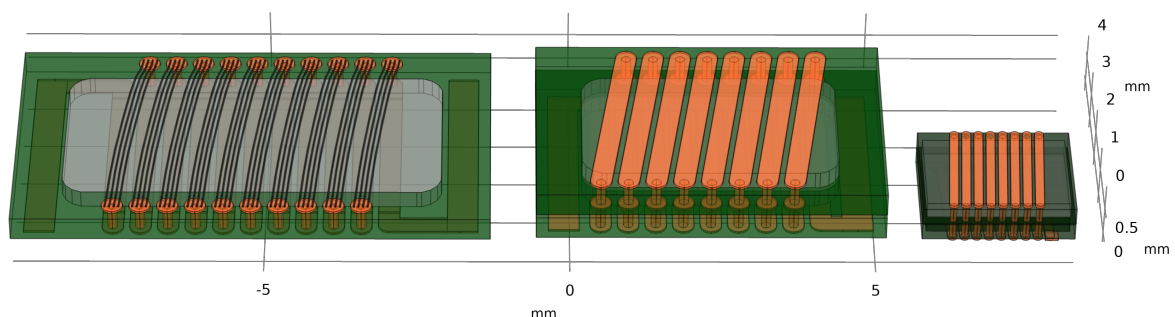


Abb. 7.5: Ausgewählte Spulen-Designs zum Vergleich: L5 (links), L13 (Mitte), L25 (rechts)

In der Tabelle 7.4 werden die grundlegenden Kenndaten der Spulen-Designs gegenübergestellt. Zusätzlich zu den Bauteil spezifischen Parametern wird mittels einer Simulation mit

gleicher Stromanregung untersucht welche Verluste und Bauteiltemperaturen erreicht werden. In dem Interface magnetische Felder wird ein dreieckförmiger Strom zwischen 0 A und 1 A mit einem Tastgrad von $D = 0,5$ und einer Schaltfrequenz von 25 MHz in die Spulen eingeprägt (vergleichbares Vorgehen wie in Kapitel 6.2). Die Spulentemperatur wird unter der Annahme, dass die Spule ausschließlich von Luft umgeben ist, mittels des Wärmetransport-Interfaces berechnet. In der Realität wird das Bauteil in einem Substrat integriert bzw. aufgelötet sein, so dass eine deutliche Verringerung der Bauteiltemperatur zu erwarten ist und die hier relativ hohen simulierten Temperaturen nicht problematisch sind.

Spulendesign Substrat	L5 PCB - FR4	L13 PCB - FR4	L25 Silizium
Dimensionen in l x b x h [mm ³]	7,8 x 4,4 x 0,83	5,7 x 3,9 x 0,96	2,5 x 2,0 x 0,72
Kernvolumen	5,54 mm ³	6,22 mm ³	2,17 mm ³
Via- bzw. TSV-Pitch	450 µm	450 µm	200 µm
Induktivität @25 MHz	172 nH	149 nH	146 nH
AC-Widerstand @25 MHz	1020 mΩ	556 mΩ	535 mΩ
DC-Widerstand	619 mΩ	99 mΩ	89 mΩ
Induktivität pro Fläche	5,0 nH/mm ²	6,7 nH/mm ²	29,2 nH/mm ²
Induktivität pro Volumen	6,0 nH/mm ³	7,0 nH/mm ³	40,6 nH/mm ³
Magn. Flussdichte (gemittelt)	4,7 mT	3,9 mT	6,4 mT
DC-Verluste	154,8 mW	24,8 mW	22,2 mW
AC-Verluste	87,7 mW	48,5 mW	44,6 mW
Kern-Verluste	84,2 mW	66,0 mW	60,8 mW
Gesamte Spulenverluste	326,7 mW	139,3 mW	127,6 mW
Maximale Bauteiltemperatur	284 °C	166 °C	217 °C

Tab. 7.4: Vergleich der Simulationsdaten der drei unterschiedlichen Mikrospulen-Konzepte

Bei dem Vergleich der beiden PCB-Mikrospulen (L5 und L13) zeigt sich, dass der DC- und AC-Widerstand der Variante mit den Bonddrähten deutlich größer ist und somit zu großen Verlustleistungen und einer höheren Bauteiltemperatur führt. Aufgrund des Flip-Chip Aufbaus besitzt die Spule L13 trotz geringerer Grundfläche ein höheres Kernvolumen und erzielt somit auch eine höhere Induktivitätsdichte.

Bei dem Vergleich der PCB-Designs mit der Mikrospule L25 in Silizium wird deutlich, dass in Silizium ein viel kompakteres Design möglich ist und knapp 30 nH/mm² erreicht werden können. Dank der mehr als doppelt so dichten Windungen wird eine deutlich höhere magnetische Flussdichte erzielt, was zu einer vergleichbaren Induktivität bei großer Platzeinsparung führt. Folglich steigt der prozentuale Anteil der Kernverluste bei dem Spulendesign L25 auf 48 %. Der größere Pitch bei den PCB-Designs muss somit durch mehr Windungen und größeres Kernvolumen kompensiert werden.

Generell lässt sich schlussfolgern, dass das Design mit den Bonddrähten im Nachteil ist. Der DC-Widerstand ist deutlich größer, da die erzielte Querschnittsfläche mit den Bonddrähten zu gering ist. Pro Windung mit 4 parallelen Bonddrähten á 25 µm Durchmesser wird eine Querschnittsfläche von 1,96 mm² erreicht. Die PCB-Leiterbahn hat eine deutlich größere Fläche von $A = l \cdot b = 350 \mu\text{m} \cdot 40 \mu\text{m} = 14 \text{ mm}^2$. Ähnlich ist die Problematik bei dem AC-Widerstand, da der Umfang des dünnen Bonddrahts deutlich kleiner ist. Wird ein Aufbau mit Bonddrähten gefordert, sollten Drähte mit deutlich größeren Durchmesser eingesetzt

werden. Pro Windung mit einem Bonddraht von 150 µm Durchmesser wären zu den Leiterbahnen ähnliche Widerstandswerte zu erwarten.

Im Vergleich zu den Referenzspulen (Tabelle 1.1) mit Induktivitätsdichten von 16 nH/mm³, 64 nH/mm³ und 14 nH/mm³ erzielt das Silizium-Design L25 mit 40,6 nH/mm³ ein beachtliches Ergebnis und ist aufgrund der eingesetzten Materialien für einen deutlich höheren Temperaturbereich einsetzbar. Die Referenzspulen sind im Betrieb auf 85 °C bzw. 125 °C limitiert, wohingegen die Versuche in Kapitel 3.1 mit den Silizium Chips und verfestigtem Pulver keine Einschränkungen bei bis zu 400 °C zeigten.

7.4 Entwicklung eines DC/DC Wandlers mit integrierter Mikrospule

Basierend auf den genannten Design Rules und der bereits entwickelten PCB-Mikrospule nach dem Design L3 soll eine leicht modifizierte Spule entwickelt und direkt in einen DC/DC Wandler auf PCB Level integriert werden. Als Zielgröße wird eine Induktivität von 100 nH beziffert und eine Schaltfrequenz des DC/DC Wandlers von 30 MHz angestrebt.

Design

Als Topologie wird bei diesem Prototypen der Tiefsetzsteller ausgewählt und anstelle eines Transistors und einer Diode wird ein Halbbrücken-Chip ausgewählt. Im kontinuierlichen Betrieb des Tiefsetzstellers ergibt sich in Abhängigkeit des Tastgrads D für die Ausgangsspannung

$$U_{out} = U_{in} \cdot D, \quad (7.1)$$

wobei U_{in} die Eingangsspannung des Wandlers ist. Für die geplante Anwendung scheint der EPC2106 GaN FET geeignet (Datenblatt-Auszug unter 12. Anhang). Die Tabelle 7.5 fasst die wesentlichen Parameter des EPC2106 GaN FETs zusammen.

Parameter	Beschreibung	Wert
U_{ds}	Drain-Source Spannung	100 V
I_D	Drain-Strom	1,7 A
U_{gs}	Gate-Source Spannung (max)	6 V
U_{gs}	Gate-Source Spannung (min)	-4 V
T_j	Chip-Temperatur	150 °C
$R_{DS(on)}$	Drain-Source Widerstand (max)	70 mΩ

Tab. 7.5: Maximale Datenblatt-Werte der EPC2106 GaN-Halbbrücke

Verpackt ist die GaN Halbbrücke in einem quadratischen Gehäuse (1,35 mm x 1,35 mm) mit Lötugeln auf der Unterseite. Abbildung 7.6 zeigt den Chip von der Unterseite mit der Pinbelegung, wobei G2 für den Gate-Anschluss des oberen Schalters und G1 für den Anschluss des unteren Schalters steht. Die mittleren Pins mit der Bezeichnung SN (engl.: switch node) sind der Mittelabgriff zwischen den beiden Schaltern der Halbbrücke.

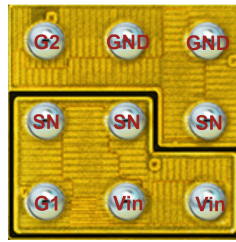


Abb. 7.6: EPC2106 Chip mit Pinbelegung (1,35 mm x 1,35 mm) [53]

Folglich ist auch ein etwas komplexerer Treiber Chip für die Ansteuerung der Halbbrücke notwendig, so dass die beiden Schalter mit einer Totzeit abwechselnd eingeschaltet werden. Der LMG1210 Treiber IC von Texas Instruments ermöglicht dies basierend auf einem PWM Signal am Eingang und ist gleichzeitig für Schaltfrequenzen bis zu 50 MHz geeignet. Wie im Schaltplan (Abbildung 7.7) verdeutlicht ist, wird mittels einer Bootstrap Diode und einem Kondensator die Gate-Spannung für den oberen Schalter der Halbbrücke generiert.

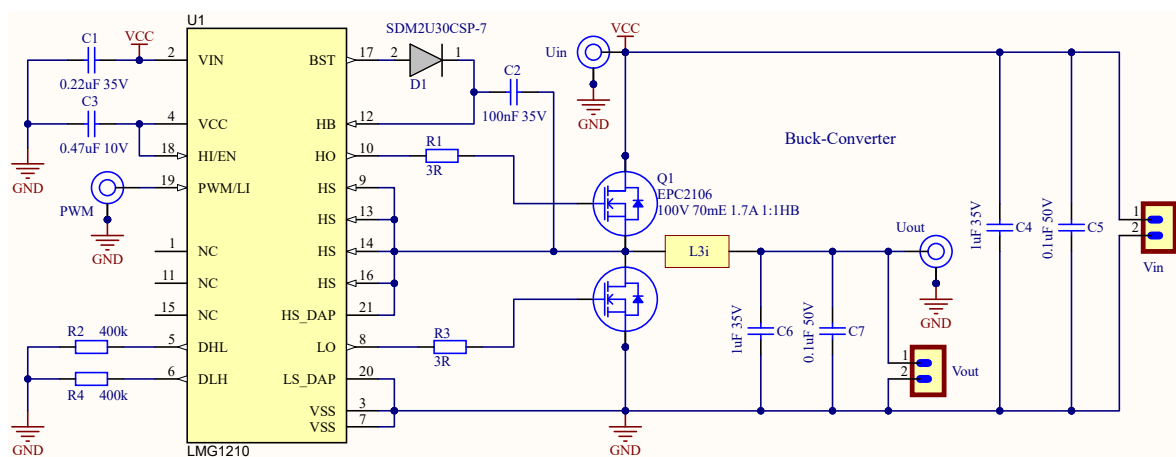


Abb. 7.7: Schaltplan des Tiefsetzstellers v5 mit der integrierten Mikrospule L3i

Die integrierte Mikrospule L3i ist am Mittelabgriff der Halbbrücke angeschlossen und führt auf der anderen Seite zum Ausgang des Wandlers. Die Eingangsspannung U_{in} des Tiefsetzstellers wird ebenfalls als Versorgungsspannung für den Treiber IC (LMG1210) verwendet und ist daher in dem Bereich von 6-18 V zu wählen. Der interne Linearregler (LDO) erzeugt ein 5 V Spannungslevel als Einschaltspannung für den unteren Schalter und die Versorgung des Bootstraps. Das PWM Signal kann direkt vom Funktionsgenerator über ein Koaxialkabel an die U.F.L. Buchse von Pin 19 des Treiber ICs geleitet werden. Durch Anlegen der VCC Spannung an Pin 18 ist der PWM Modus aktiviert, so dass beide Gate-Signale für beide Schalter (Pin 10 (HO) -> oberer Schalter und Pin 8 (LO) -> unterer Schalter) alternierend beschaltet werden. Die Tabelle 7.6 fasst die PWM-Grenzspannungen und Schaltzustände des LMG1210 zusammen.

PWM	Spannung	HO	LO
0	$U_{PWM} < 1,3 \text{ V}$	0 V	5 V
1	$U_{PWM} > 1,7 \text{ V}$	5 V	0 V

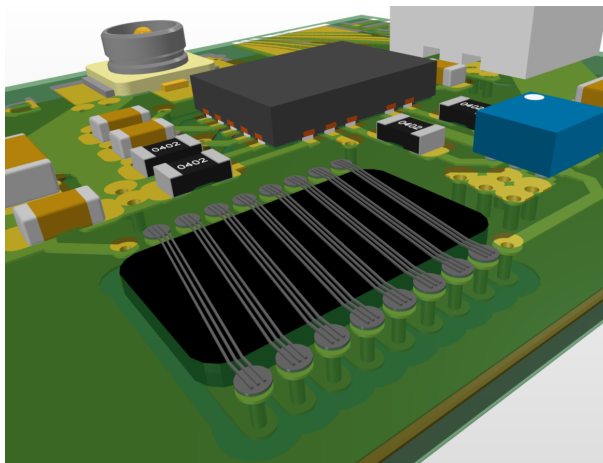
Tab. 7.6: PWM-Schaltzustände des LMG1210

Mittels den Widerständen R_2 und R_4 lässt sich die Totzeit zwischen den beiden Gate-Signalen einstellen, so dass es nicht zu einem Brückenkurzschluss kommt. Der Widerstand R in $k\Omega$ berechnet sich abhängig von der gewünschten Totzeit t in ns nach

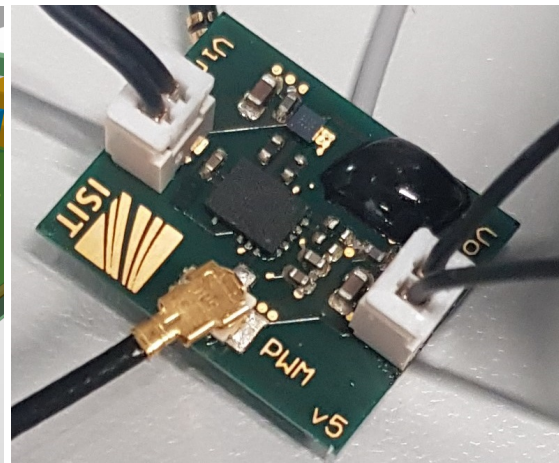
$$R = \frac{900}{t} - 25. \quad (7.2)$$

Als Gate-Vorwiderstände werden $R_1 = R_3 = 3\Omega$ ausgewählt. Des Weiteren sind eine Reihe von SMD Kondensatoren notwendig, um die Eingangs- und Ausgangsspannung des Wandlers zu glätten als auch die Versorgungsspannung des Treibers.

Die Herstellung der PCB-Mikrospule mit Pulverkern und Bonddrähten entspricht dem beschriebenen Vorgehen aus Kapitel 4.5. Nach dem erfolgreichen ALD Prozess wird die Schutzfolie von der Oberseite des PCBs abgezogen, so dass die SMD Bauteile mittels Paste und Schablonen aufgelötet werden können. Anschließend werden die Bonddrähte zum Schließen der Windungen oberseitig aufgebracht und zum Schutz werden diese mit einem Hartverguss überzogen. Abschließend werden die beiden THT Buchsen per Hand eingelötet. In Abbildung 7.8 sind das Design und der zur Inbetriebnahme aufgebaute und angeschlossene Prototyp dargestellt. Neben den Kabeln für die Eingangs- und Ausgangsspannung ist oberseitig das PWM-Koaxialkabel aufgesteckt, über welches der Treiber IC mit den entsprechenden PWM-Schaltmustern vom Funktionsgenerator versorgt wird. Unter 12. Anhang ist das 2-lagige Platinenlayout angehängt.



(a) Design



(b) Prototyp im Betrieb

Abb. 7.8: DC/DC Wandler v5 mit integrierter Mikrospule

Messergebnisse

Zum Testen einzelner Arbeitspunkte wird der in Abbildung 7.9 dargestellte Laboraufbau eingesetzt. Im Vergleich zum Kapitel 5.1 wird anstelle des LaunchPadXL ein Funktionsgenerator zur direkten PWM Ansteuerung eingesetzt. Auf diese Weise kann der Arbeitspunkt der offenen Steuerung im Betrieb angepasst werden, in dem die PWM Frequenz oder der Tastgrad variiert wird. Parallel wird mit der Wärmebildkamera und Live-Bildern auf dem Laptop die Temperatur der Bauteile im Betrieb überwacht, um eine Beschädigung zu verhindern. Zur Variation der Belastung des Wandlers werden am Ausgang unterschiedliche ohmsche Lasten angeschlossen, welche wiederum auf Kühlkörpern montiert sind und bis zu 15 W ausgelegt sind.

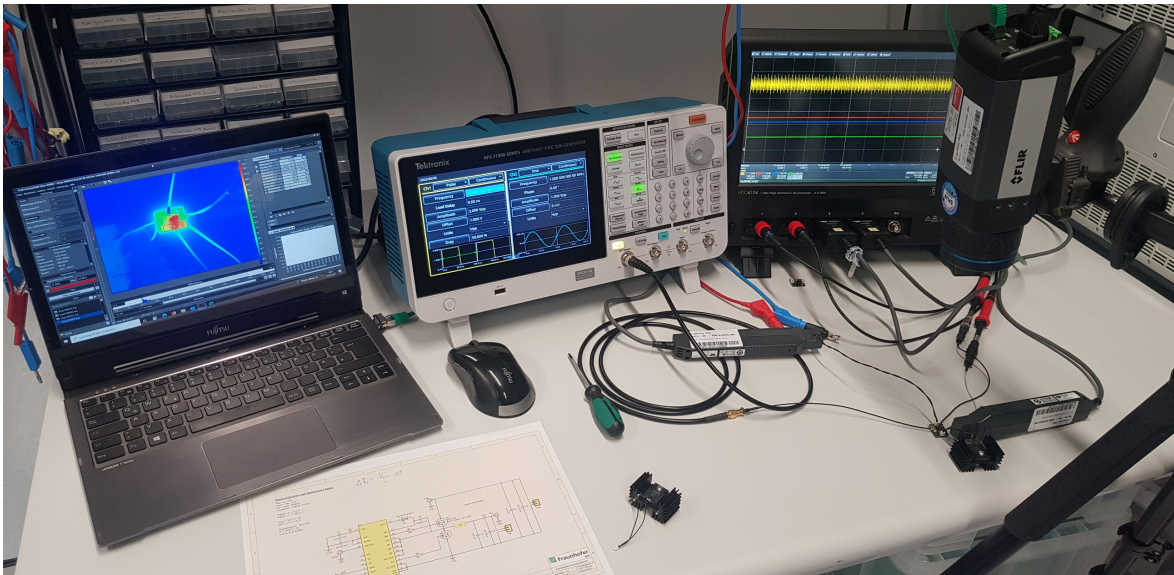


Abb. 7.9: Aufbau

Im Messaufbau werden folgende Geräte eingesetzt:

- Labornetzgerät EA-PS 2342-10B (max. 42 V, max. 10 A)
- Funktionsgenerator von Tektronix AFG31152 (bis zu 150 MHz)
- HDO4104 Oszilloskop von LeCroy (2,5 GS/s)
- Passive Tastköpfe PP019 von LeCroy mit Koaxialkabel an U.F.L. Buchsen
- Stromzange CP031 von LeCroy (bis zu 100 MHz)
- Wärmebildkamera A655sc von Flir

Mit dem Oszilloskop werden die Eingangs- und Ausgangsspannung sowie der Eingangs- und Ausgangsstrom des Wandlers aufgezeichnet. Die DC-Strommessung am Eingang und Ausgang werden wieder mit der Stromzange direkt an den Leitungen durchgeführt. Mit der Wärmebildkamera liegt der Fokus auf der Überwachung der integrierten Mikrospule (blauer Kasten) und dem GaN Transistor (grüner Kasten) (siehe Abbildung 7.10b). Aufgrund des Hartvergusses über den Bonddrähten der integrierten Mikrospule ist die detektierte Temperatur auf der Oberfläche trotz langer Betriebsdauer vermutlich etwas geringer als die an den Bonddrähten vorherrschende Temperatur. Auch bei dem GaN Transistor ist zu erkennen, dass die Oberseite des Gehäuses eine geringere Temperatur als das unter den Transistor führende Kupfer- und Leiterplattenmaterial aufweist. Während der Versuchsdurchführung stiegen die Temperaturen sehr stark bei der Erhöhung der Schaltfrequenz und steigender Ausgangsleistung an, so dass der in Tabelle 7.7 definierte Arbeitspunkt zur Messwert-Analyse ausgewählt wurde.

U_{in} [V]	I_{in} [A]	P_{in} [W]	U_{out} [V]	I_{out} [A]	P_{out} [W]	η [%]	f_{sw} [MHz]	T_L [°C]	T_T [°C]
9,90	0,58	5,74	6,54	0,65	4,25	74,0	20	125	129

Tab. 7.7: Messergebnis des DC/DC Wandlers v5 mit integrierte Mikrospule (Design L3i)

Abbildung 7.10a zeigt einen stabilen Arbeitspunkt, in dem die Eingangsspannung von 9,9 V auf 6,5 V herabgesetzt wird, während am Ausgang eine Last von $10\ \Omega$ angeschlossen ist. Die Ausgangsleistung liegt bei 4,25 W, während der Wirkungsgrad des Wandlers 74 % beträgt. Die Schaltfrequenz bei dieser Messung ist bei 20 MHz. Höherer Schaltfrequenzen sind mit dem EPC2106 GaN FET schwer zu realisieren, da die stark steigenden Schaltverluste zu hohen Bauteiltemperaturen führen.

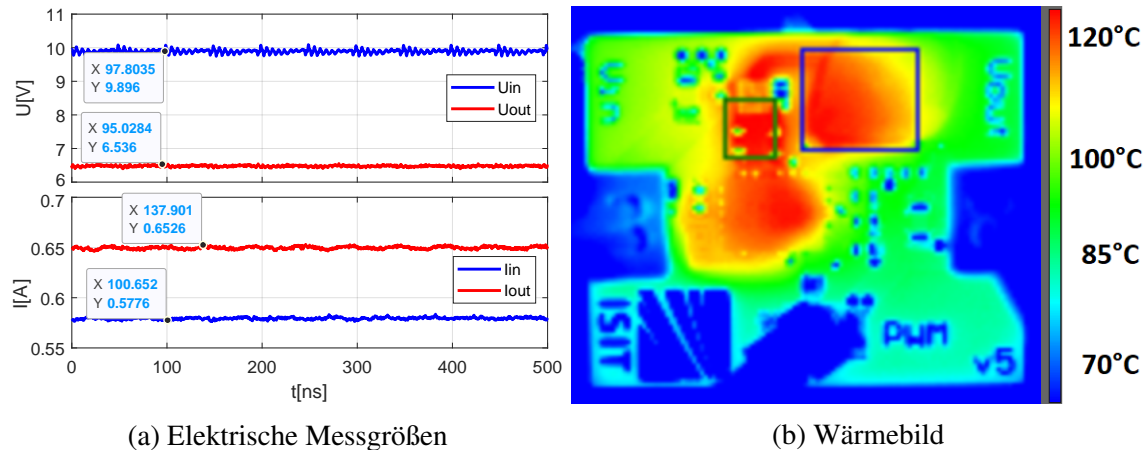


Abb. 7.10: Messergebnisse des Tiefsetzstellers v5 mit integrierter Mikrospule L3i

Beim Vergleich der beiden in dieser Arbeit eingesetzten GaN FETs von EPC fällt auf, dass der EPC8009 deutlich besser für die hohen Schaltfrequenzen geeignet ist. Verdeutlicht werden diese dynamischen Eigenschaften in Tabelle 7.8 durch die Gegenüberstellung der notwendigen Ladungsmengen für den Schaltvorgang. Somit wäre der EPC8009 Chip verlustärmer, andererseits wäre aber auch wieder eine zusätzliche Diode für den Freilaufzweig nötig, was durch die Halbbrücken-Struktur des EPC2106 vermieden werden kann.

Parameter	Bauteil	EPC8009	EPC2106
Q_G	Gate-Ladung (typ)	370 pC	730 pC
Q_{OSS}	Ausgangs-Ladung (typ)	940 pC	3960 pC
$R_{DS(on)}$	Durchlasswiderstand (typ)	90 m Ω	55 m Ω

Tab. 7.8: Vergleich der GaN FETs EPC8009 und EPC2106

Der EPC2106 bietet mit dem geringeren $R_{DS(on)}$ Vorteile bei kleineren Frequenzen, wenn die Schaltverluste nicht dominanter als die Durchlassverluste sind. Der DC-Widerstand des EPC2106 ist Faktor 2-3 kleiner als der des EPC8009.

Abschließend beweist dieser Prototyp die Möglichkeit der Integration von Mikrospulen in Leiterplatten und dient als proof-of-concept für viele weitere denkbare Designs. Insbesondere mit Flip-Chip Spulen und Leiterplatten-Designs mit mehreren Lagen sind basierend auf der PowderMEMS Technologie interessante Topologien und Wanderkonzepte vorstellbar.

8. Zusammenfassung

Abschließend werden die wesentlichen Punkte dieser Arbeit zusammengefasst und mit einem Fazit zur Untersuchung dieses Forschungsthemas abgerundet. Mit einem Ausblick werden konkrete Fragestellungen und Möglichkeiten zur Weiterführung dieser Arbeit aufgezeigt.

8.1 Zusammenfassung der Arbeit

Zu Beginn dieser Arbeit wurde eine Literaturrecherche durchgeführt, um die Methoden und Ergebnisse anderer Institute zur Herstellung von integrierten Mikrospulen zu verstehen. Die Herstellung von verfestigten weichmagnetischen Pulverkernen basierend auf dem PowderMEMS Verfahren mittels ALD scheint einzigartig. Für 3D Spulen in Silizium mit TSVs gibt es schon funktionsfähige Prototypen als Luftspule. Des Weiteren wurden kommerziell verfügbare Spulen und DC/DC Wandler untersucht und analysiert, um die Anwendungsbereiche besser zu verstehen und eine Benchmark für die eigene Spulen- und Wandlerentwicklung zu haben.

Eine Reihe von unterschiedlichen weichmagnetischen Pulvern, die normalerweise durch Sinterverfahren zu Spulenkernen verarbeitet werden, wurden auf ihre Prozessierbarkeit nach der PowderMEMS Technologie getestet und anschließend auf ihre magnetischen Eigenschaften charakterisiert. Zusätzlich sind die Kerne auch optisch untersucht worden. Für den weiteren Einsatz einer Spule in den DC/DC Wandlern und für die Kühlungsversuche wurde das bestgeeignete Pulver ausgewählt.

Im Rahmen dieser Arbeit wurden als Anwendungsbeispiel für die hergestellten Mikrospulen DC/DC Wandler mit Schaltfrequenzen von 20-30 MHz entwickelt, um diese im Betrieb zu untersuchen. Hierfür wurden aktuellste GaN FETs und Treiberbausteine in optimierten Platinen-Designs eingesetzt. Die Auslegung der Hoch- bzw. Tiefsetzsteller wurde mit entsprechender Messtechnik sowohl elektrisch als auch thermisch überprüft. Neben dem Wandler mit aufzulötenden Spulen wurden auch Wandler mit im PCB-integrierten Spulen aufgebaut und erfolgreich vermessen.

Parallel zu den aufgebauten Prototypen und Versuchen wurden FEM-Simulationen in Comsol Multiphysics entwickelt, um gemessene Eigenschaften abzubilden und neue optimierte Designs zu entwerfen. Dabei wurden simulationsrelevante Punkte, wie Materialien, Vernetzung und Methoden, vorgestellt und entsprechend angewendet. Die mittels Simulation designten PCB-Mikrospulen erzielten bei den Messungen eine Abweichung der Induktivität von unter 5 %. Auch die relativ komplexe Simulation der Spulentemperatur beim Einsatz im DC/DC Wandler basierend auf der dreieckförmigen Stromanregung erzielte eine sehr gute Genauigkeit trotz einiger Abschätzungen. Aufbauend zu diesen Modellen und Ergebnissen können weitere Spulen schnell entwickelt und auch deren maximale Strombelastung zum Einhalten gewisser Temperaturbereiche simuliert werden.

Die aktive Kühlung von Mikrospulen mit verfestigtem Pulverkern in Silizium wurde nachgewiesen und zur Patentanmeldung gebracht. Ausgenutzt wurde hierfür die poröse Struktur des Spulenkerns, um Luft und eine spezielle Kühlflüssigkeit durch die Hohlräume zwischen den Pulverpartikeln von einer zu anderen Seite strömen zu lassen. In einem sehr filigranen Aufbau wurde der Silizium Chip in ein 3D gedrucktes Anschlusssystem geklebt, um das

Sample mit einer Pumpe und Schläuchen zu verbinden. Mit Hilfe einer Wärmebildkamera konnte beim Einsatz der Kühlflüssigkeit eine Verringerung der Spulen-Temperatur von 39 °C gezeigt werden. Durch dieses Kühlungskonzept kann sowohl die Spulen-Temperatur als auch die Temperatur der benachbarten Bauteile reduziert werden und somit eine höhere Leistungsdichte ermöglicht werden.

In Zusammenarbeit mit einem Industriepartner konnten die ersten PowderMEMS basierten Mikrospulen in FR4 Leiterplattenmaterial hergestellt werden. In enger Technologie- und Designabstimmung ist eine Prozesskette entstanden, um PCB-Mikrospulen von 50-300 nH aufzubauen. Der PCB Hersteller hat eine Halbspule mit gefrästen Kavitäten und mit spezieller Schutzfolie beklebte Pads und Kontaktflächen übergeben, so dass die Befüllung und ALD mit dem Pulver beim ISIT durchgeführt werden konnte. Abschließend wurden am ISIT Verfahren zum Schließen der Windungen mit Bonddrähten oder Zusammenkleben zweier Halbspulen entwickelt.

Abschließend wurde ein Vergleich wesentlicher Spulenkonzpte dieser Arbeit durchgeführt sowohl von den Parametern als auch beim Einsatz in einem Wandler mit identischer Strombelastung. Hierbei ließen sich die Vor- und Nachteile des jeweiligen Konzepts aufzeigen. Des Weiteren konnte eine Einordnung zu den Referenzspulen aus der anfänglichen Analyse der kommerziellen Bauteile vorgenommen werden.

8.2 Fazit

Insgesamt lässt sich sagen, dass das Thema zur Steigerung der Leistungsdichten und Integration von passiven Bauteilen in schnell schaltenden Spannungswandlern derzeit eine hohe Relevanz hat. Aktuell werden Spulen als diskrete Bauteile in kompakten DC/DC Wandler eingesetzt. Auf Forschungsebene jedoch werden eine Reihe von Konzepten und Technologien diskutiert und entwickelt, ohne dass sich bereits die perfekte Lösung durchgesetzt hat.

Im Rahmen dieser Arbeit ist es gelungen, die PowderMEMS Technologie auf weichmagnetische Pulver anzuwenden und damit Prototypen für die Integration von passiven Bauteilen in DC/DC Wandlern herzustellen. Dieses know-how basierend auf Technologieprozessen, Messergebnissen und Simulationsmodellen ermöglicht eine Weiterführung und Vertiefung des gewählten Konzeptes zur Herstellung von schnell schaltenden Spannungswandlern mit integrierten Mikrospulen nach der PowderMEMS Technologie. Durch die entwickelten Prototypen ist eine Idee ausgehend von einem leeren Blatt Papier in die Tat umgesetzt worden und dient nun als proof-of-concept für weitere Projekte.

Neben Veröffentlichungen auf Konferenzen und Journalen wurde das wachsende Interesse an diesem Forschungsthema durch Workshops und Vorträge weltweit bedient.

Durch enge Kooperation mit einem Industriepartner konnte dieses Thema auch auf Leiterplattenmaterial vorangetrieben werden, so dass neben dem ursprünglich geplanten Siliziumpfad ein weiterer Anwendungsbereich entstanden ist und mit Prototypen erfolgreich abgeschlossen werden konnte.

Während dieser Arbeit sind auch viele spannende weitere Fragestellungen entstanden, welche im folgenden Abschnitt nochmal zusammen gefasst werden.

8.3 Ausblick

Neben den zuvor genannten Ergebnissen sind an unterschiedlichen Abschnitten weitere Fragestellungen entstanden und mit Partnern diskutiert worden. Da die PowderMEMS Technologie universell anwendbar ist, sollte eine weitere Studie zum Einsatz anderer Pulver durchgeführt werden. Insbesondere eine Steigerung der Permeabilität wäre ein wichtiger Faktor zum Erfolg der Mikrospulen.

Bei der Herstellung der PCB-Mikrospulen wurden im wesentlichen zwei Ansätze zum Schließen der Windungen auf der Oberseite verfolgt. Nachdem der Einsatz mit dünnen Bonddrähten erfolgreich war, sollte die Verwendung von dickeren Bonddrähten sowie der Aufbau als Flip-Chip Spule weiterverfolgt werden. Diese Verfahren sollten von den PCB-Mikrospulen auf Spulen in Silizium analog anwendbar sein. Allgemein ist die Herstellung der vorgeschlagenen Designs für integrierte Mikrospulen in Silizium mit TSVs und Leiterbahnen der nächste Schritt.

Die Möglichkeit der aktiven Kühlung durch den porösen Kern der Mikrospulen konnte erfolgreich nachgewiesen werden und eröffnet ein großes Forschungsgebiet. Sowohl die aktive Kühlung durch einen Spulenkern als auch allgemein die Durchströmung von verfestigtem Pulver in Silizium sind bei steigender Leistungsdichte interessante Möglichkeiten. Basierend auf dem vorgestellten Aufbau und Messergebnissen ist hier eine weitere Professionalisierung mit entsprechendem Equipment notwendig, um tiefer in die Thematik einzusteigen. Mit dem Grundstein der entwickelten Simulationsmodelle wären komplexere Modelle bis hin zur thermischen Betrachtung eines kompletten Moduls oder Wandlers denkbar.

Nach der Entwicklung der DC/DC Wandler mit in dem PCB integrierter Mikrospule sind weitere Konzepte bzw. Topologien mit mehreren Windungen auch als Transformator oder vielschichtigen PCBs zur lateralen Platzeinsparung denkbar.

9. Literaturverzeichnis

- [1] Baliga, B. Jayant: *Gallium Nitride And Silicon Carbide Power Devices*. World Scientific Publishing Co., Singapore, Dezember 2016, ISBN 978-981-310-940-7.
- [2] Meere, R., O'Donnell, T., Bergveld, H. J., Wang, N. und O'Mathuna, S. C.: *Analysis of Microinductor Performance in a 20-100 MHz DC/DC Converter*. IEEE Transactions on Power Electronics, 24(9):2212–2218, September 2009, ISSN 0885-8993.
- [3] Dinulovic, D., Shousha, M., Haug, M., Gerfer, A., Wens, M. und Thone, J.: *On-Chip High Performance Magnetics for Point-of-Load High-Frequency DC-DC Converters*. In: *2016 IEEE Applied Power Electronics Conference and Exposition (APEC)*, Seiten 3097–3100, März 2016.
- [4] Yu, X., Kim, J., Herrault, F. und Allen, M. G.: *Silicon-Embedded Toroidal Inductors with Magnetic Cores: Design Methodology and Experimental Validation*. In: *2014 IEEE Applied Power Electronics Conference and Exposition - APEC 2014*, Seiten 763–767, März 2014.
- [5] Wang, N., Barry, J., Hannon, J., Kulkarni, S., Foley, R., McCarthy, K., Rodgers, K., Waldron, F., Barry, M., Casey, D., Rohan, J., O'Brian, J., Hegarty, M., Kelleher, A., Roy, S. und Mathúna, C. Ó: *High Frequency DC-DC Converter with Co-Packaged Planar Inductor and Power IC*. In: *2013 IEEE 63rd Electronic Components and Technology Conference*, Seiten 1946–1952, Mai 2013.
- [6] Wang, N., Hannon, J., Foley, R., McCarthy, K., O'Donnell, T., Rodgers, K., Waldron, F. und Mathúna, C. Ó: *Integrated Magnetics on Silicon for Power Supply in Package (PSiP) and Power Supply on Chip (PwrSoC)*. In: *3rd Electronics System Integration Technology Conference ESTC*, Seiten 1–6, September 2010.
- [7] Lisec, T., Chemnitz, S., Lofink, F., Reimer, T., Kulkarni, A., Piechotta, G. und Wagner, B.: *A Novel Technology for MEMS Based on the Agglomeration of Powder by Atomic Layer Deposition*. In: *2017 19th International Conference on Solid-State Sensors, Actuators and Microsystems (TRANSDUCERS)*, Seiten 427–430, Juni 2017.
- [8] Ouyang, Zo: *High Frequency Planar Magnetics for Power Conversion*, September 2018.
- [9] Mathúna, C. Ó, Wang, N., Kulkarni, S. und Roy, S.: *Review of Integrated Magnetics for Power Supply on Chip (PwrSoC)*. IEEE Transactions on Power Electronics, 27(11):4799–4816, November 2012, ISSN 0885-8993.
- [10] Ebefors, T., Fredlund, J., Perttu, D., Dijk, R. van, Cifola, L., Kaunisto, M., Rantakari, P. und Vähä-Heikkilä, T.: *The Development and Evaluation of RF TSV for 3D IPD Applications*. In: *2013 IEEE International 3D Systems Integration Conference (3DIC)*, Seiten 1–8, Oktober 2013.
- [11] Tang, Yemin, Sandoughsaz, Amin und Najafi, Khalil: *Ultra High Aspect-Ratio and Thick Deep Silicon Etching (UDRIE)*. In: *2017 IEEE 30th International Conference on Micro Electro Mechanical Systems (MEMS)*, Seiten 700–703, Januar 2017.

-
- [12] Wang, M., Li, J., Ngo, K. D. T. und Xie, H.: *A Novel Integrated Power Inductor in Silicon Substrate for Ultra-Compact Power Supplies*. In: *2010 Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, Seiten 2036–2041, Februar 2010.
- [13] Morrow, P. R., Park, C., Koertzen, H. W. und DiBene, J. T.: *Design and Fabrication of On-Chip Coupled Inductors Integrated With Magnetic Material for Voltage Regulators*. *IEEE Transactions on Magnetics*, 47(6):1678–1686, Juni 2011, ISSN 0018-9464.
- [14] Wang, N., O'Donnell, T., Meere, R., Rhen, F. M. F., Roy, S. und O'Mathuna, S. C.: *Thin-Film-Integrated Power Inductor on Si and Its Performance in an 8-MHz Buck Converter*. *IEEE Transactions on Magnetics*, 44(11):4096–4099, November 2008, ISSN 0018-9464.
- [15] Meere, R., Wang, N., O'Donnell, T., Kulkarni, S., Roy, S. und O'Mathuna, S. C.: *Magnetic-Core and Air-Core Inductors on Silicon: A Performance Comparison up to 100 MHz*. *IEEE Transactions on Magnetics*, 47(10):4429–4432, Oktober 2011, ISSN 0018-9464.
- [16] Yu, X., Kim, M., Herrault, F., Ji, C., Kim, J. und Allen, M. G.: *Silicon-Embedding Approaches to 3-D Toroidal Inductor Fabrication*. *Journal of Microelectromechanical Systems*, 22(3):580–588, Juni 2013, ISSN 1057-7157.
- [17] Le, Hoa Thanh, Mizushima, Io, Nour, Yasser, Tang, Peter Torben, Knott, Arnold, Ouyang, Ziwei, Jensen, Flemming und Han, Anpan: *Fabrication of 3D Air-Core MEMS Inductors for Very-High-Frequency Power Conversions*. *Microsystems & Nanoengineering*, 4:17082, Januar 2018, ISSN 2055-7434.
- [18] Le, H. Thanh, Nour, Y., Han, A., Jensen, F., Ouyang, Z. und Knott, A.: *Microfabricated Air-Core Toroidal Inductor in Very High-Frequency Power Converters*. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 6(2):604–613, Juni 2018, ISSN 2168-6777.
- [19] Schurmann, U., Gerber, A., Kulkarni, A., Hettstedt, F., Zaporozhchenko, V., Knochel, R., Faupel, F. und Quandt, E.: *Fabrication of Toroidal Microinductors for RF Applications*. *IEEE Transactions on Magnetics*, 45(10):4770–4772, Oktober 2009, ISSN 0018-9464.
- [20] Li, Jiping, Ngo, Khai, Lu, G und Xie, Huikai: *Wafer-Level Fabrication of High-Power-Density MEMS Passives Based on Silicon Molding Technique*. *2012 7th International Conference on Integrated Power Electronics Systems, CIPS 2012*, Januar 2012.
- [21] Wilkowski, Matt: *Driving Innovations for Power Electronics with Integratable and Sustainable Magnetics*. In: *2022 24th European Conference on Power Electronics and Applications (EPE'22 ECCE Europe)*, Seiten 1–3, September 2022.
- [22] Pyo, Jun Beom, Wang, Xuan, Kim, Minsoo, Oh, Hanju, Kauffman, Robert und Allen, Mark G.: *Suppression of Eddy Current Loss in Multilayer NiFe-Polypyrrole Magnetic Cores Fabricated Using a Continuous Electrodeposition Process*. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 10(6):7433–7440, Dezember 2022, ISSN 2168-6785.

-
- [23] Synodis, Michael, Pyo, Jun Beom, Kim, Minsoo, Oh, Hanju, Wang, Xuan und Allen, Mark. G.: *Fully Additive Fabrication of Electrically Anisotropic Multilayer Materials Based on Sequential Electrodeposition*. Journal of Microelectromechanical Systems, 29(6):1510–1517, Dezember 2020, ISSN 1941-0158.
- [24] Würth Elektronik: *Mag³C-VDRM Variable Step Down Regulator Module*. <https://www.we-online.com/katalog/de/MAGIC-VDRM>.
- [25] Steudel, Franziska, Lisec, Thomas, Nolte, Peter W., Hofmann, Ulrich, Wantoch, Thomas von, Lofink, Fabian und Schweizer, Stefan: *Pixelated Phosphors for High-Resolution and High-Contrast White Light Sources*. Optics Express, 26(20):26134–26144, Oktober 2018, ISSN 1094-4087.
- [26] Steudel, Franziska, Lisec, T., Nolte, Peter, Hofmann, Ulrich, Wantoch, Thomas, Lofink, Fabian und Schweizer, Stefan: *Pixelated Phosphors for High-Resolution and High-Contrast White Light Sources: Erratum*. Optics Express, 27:9097, März 2019.
- [27] Lisec, T., Reimer, T., Knez, M., Chemnitz, S., Schulz-Walsemann, A. V. und Kulkarni, A.: *A Novel Fabrication Technique for MEMS Based on Agglomeration of Powder by ALD*. Journal of Microelectromechanical Systems, 26(5):1093–1098, Oktober 2017, ISSN 1057-7157.
- [28] Lisec, Thomas, Bodduluri, Mani Teja, Schulz-Walsemann, Arne Veit, Blohm, Lars, Pieper, Isa, Gu-Stoppel, Shanshan, Niekil, Florian, Lofink, Fabian und Wagner, Bernhard: *Integrated High Power Micro Magnets for MEMS Sensors and Actuators*. In: *2019 20th International Conference on Solid-State Sensors, Actuators and Microsystems Eurosensors XXXIII (TRANSDUCERS EUROSensors XXXIII)*, Seiten 1768–1771, Juni 2019.
- [29] Lofink, Fabian, Tolstrup, Victor, Lisec, Thomas, Reimer, Tim, Piorra, André, Meyners, Dirk, Quandt, Eckhard und Wagner, Bernhard: *Magnetically Driven Energy-Harvester with Monolithically Integrated High-Energy-Density Magnets*. In: *2017 19th International Conference on Solid-State Sensors, Actuators and Microsystems (TRANSDUCERS)*, Seiten 351–354, Juni 2017.
- [30] Sugawa, Y., Ishidate, K., Sonehara, M. und Sato, T.: *Carbonyl-Iron/Epoxy Composite Magnetic Core for Planar Power Inductor Used in Package-Level Power Grid*. IEEE Transactions on Magnetics, 49(7):4172–4175, Juli 2013, ISSN 0018-9464.
- [31] Ding, Wei, Jiang, Longtao, Liao, Yaqin, Song, Jiabin, Li, Bingqing und Wu, Gaohui: *Effect of Iron Particle Size and Volume Fraction on the Magnetic Properties of Fe/Silicate Glass Soft Magnetic Composites*. Journal of Magnetism and Magnetic Materials, 378:232–238, März 2015, ISSN 0304-8853.
- [32] *Kubisch Dichteste Kugelpackung*. https://www.cumschmidt.de/s_styp_kdp.htm.
- [33] Schatt, Werner, Wieters, Klaus Peter und Kieback, Bernd (Herausgeber): *Pulvermetallurgie: Technologien und Werkstoffe*. VDI-Buch. Springer, Berlin, Heidelberg, 2007, ISBN 978-3-540-68112-0.
- [34] Levin, Merle Cornelia: *Charakterisierung von Weichmagnetischen Pulververbundwerkstoffen Für Den Einsatz in Traktionsantrieben*. Dissertation, München, Februar 2014.

-
- [35] Michalowsky, Lothar: *Weichmagnetische Ferrite: zum Aufbau von Präzisions-Hochfrequenzbauelementen für Kommunikationstechnik, Automobilindustrie und Industrieautomatisierung*. expert verlag, 2006, ISBN 978-3-8169-2452-4.
- [36] *Hardware Reference Manual 7400 Series VSM System; Available on Wwww.Phys.Sinica.Edu.Tw/~nanopublic/Operation Manual/VSM_Operation Manual/7400_Manual.Pdf*, Lake Shore Cryotronics, Inc., 575 McCorkle Blvd., Westerville, Ohio 43082-8888 USA.
- [37] Ortner, Markus Georg: *Lösungsverfahren Zur Berechnung Magnetischer Energiewandler Mittels Nichtlinearer Magnetischer Netzwerke*. Dissertation, Technischen Universität Graz, Graz, November 2010.
- [38] Han, Yehui, Cheung, Grace, Li, An, Sullivan, Charles R. und Perreault, David J.: *Evaluation of Magnetic Materials for Very High Frequency Power Applications*. IEEE Transactions on Power Electronics, 27(1):425–435, Januar 2012, ISSN 1941-0107.
- [39] Meza, Gilberto Reynoso, Ferragud, Xavier Blasco, Saez, Javier Sanchis und Durá, Juan Manuel Herrero: *Controller Tuning with Evolutionary Multiobjective Optimization: A Holistic Multiobjective Optimization Design Procedure*. Intelligent Systems, Control and Automation: Science and Engineering. Springer International Publishing, 2017, ISBN 978-3-319-41299-3.
- [40] Kazimierczuk, Marian K.: *High-Frequency Magnetic Components*. John Wiley & Sons, Incorporated, Somerset, UNITED KINGDOM, 2014, ISBN 978-1-118-71773-8.
- [41] Lehner, Günther: *Elektromagnetische Feldtheorie für Ingenieure und Physiker*. Springer, 2018, ISBN 978-3-662-56643-5.
- [42] Zach, Franz: *Leistungselektronik: Ein Handbuch Band 1 / Band 2*. Springer Fachmedien Wiesbaden GmbH, Wiesbaden, GERMANY, 2016, ISBN 978-3-658-04899-0.
- [43] *EPC Webseite: EPC8009 Enhancement Mode Power Transistor*. <https://epc-co.com/epc/Products/eGaNfetsandICs/EPC8009.aspx>.
- [44] *Texas Instruments Webseite: LMG1020 Gate Treiber, Data Sheet, Product Information and Support | TI.Com*. <https://www.ti.com/product/LMG1020>.
- [45] *Ohmite Webseite: LVK Series*. <https://www.ohmite.com/lvk-series/>.
- [46] *Linx Technologies Webseite: U.FL/MHF1 Connectors*. <https://linxtechnologies.com/wp/product/mhf-rf-connectors/>.
- [47] Oval-Trujillo, A., Rodríguez, A., Pérez-Artieda, G., Dung, Y. und Alegría, P.: *Experimental Measurement of Thermal Conductivity of Stereolithography Photopolymer Resins*. SN Applied Sciences, 4(8):205, Juli 2022, ISSN 2523-3971.
- [48] Bischelmaier, Gernot: *Simulation Des Strömungsverhaltens in Einer Lamellendichtung Mittels Porösem Medium*, März 2011.
- [49] Scheidegger, Adrian E.: *The Physics of Flow Through Porous Media*, 1974.
- [50] Fand, R. M., Kim, B. Y. K., Lam, A. C. C. und Phan, R. T.: *Resistance to the Flow of Fluids Through Simple and Complex Porous Media Whose Matrices Are Composed of Randomly Packed Spheres*. Journal of Fluids Engineering-transactions of The Asme, (109):268–273, 1987.

-
- [51] Macini, P., Mesini, E. und Viola, R.: *Laboratory Measurements of Non-Darcy Flow Coefficients in Natural and Artificial Unconsolidated Porous Media*. Journal of Petroleum Science and Engineering, 77(3):365–374, Juni 2011, ISSN 0920-4105.
- [52] Lisec, Thomas, Päsler, Malte, Kapels, Holger und Gojdka, Björn: *Vorrichtung Mit Einem Porösen Körper Zum Aufnehmen Einer Wärmemenge Und Verfahren Zum Bereitstellen Einer Vorrichtung*, September 2022.
- [53] *EPC Webseite: EPC2106 Enhancement Mode Power Transistor*. <https://epc-co.com/epc/products/gan-fets-and-ics/epc2106>.

10. Abbildungsverzeichnis

1.1	Entwicklung passiver Bauteile aufgrund steigender Schaltfrequenzen [8]	2
1.2	TSVs und in Silizium geätzte Gräben mit hohem Aspekt-Verhältnis	5
1.3	Spiral-Spulen mit Kern (1)	5
1.4	Spiral-Spulen mit Kern (2)	6
1.5	Spiral-Spulen mit Kern (3)	7
1.6	3D-Spule mit Luft-Kern [18]	8
1.7	3D-Spulen mit magnetischem Kern (1)	9
1.8	3D-Spulen mit magnetischem Kern (2)	9
1.9	Aufbau des gestapelten Kerns [23]	10
1.10	CT-Aufnahme mit Maßketten der Referenzspule Ref1	11
1.11	CT-Aufnahme mit Maßketten der Referenzspule Ref2	11
1.12	CT-Aufnahme mit Maßketten der Referenzspule Ref3	12
1.13	Bestimmung des Drahtdurchmesser mittels CT-Aufnahmen	12
1.14	Auf dem Markt verfügbare integrierte Spannungswandler [24]	13
1.15	CT-Bilder und Bemaßung des MagI3C Power Module 171012401	14
1.16	CT-Bilder und Bemaßung des MagI3C Power Module 171021501	15
1.17	Messergebnisse der Spulen aus den MagI3C Power Modulen	15
2.1	Schematischer Herstellungsprozess	17
2.2	Vergleich unterschiedlicher Herstellungsprozesse	18
2.3	Zwei Designs der Mikrospulen mit Pulverkern in Silizium	19
2.4	Schematische Darstellung des Herstellungsprozesses	20
2.5	FIB-Aufnahme zur Analyse der umhüllenden ALD-Schicht der Pulver-Partikel	21
2.6	Silizium Chip mit Pulverkern	21
2.7	REM Aufnahmen des Silizium Chips mit Pulverkern und Kühlungsöffnungen	22
2.8	REM Aufnahme des Querschnitts durch den Silizium Chip aus Abbildung 2.7	22
2.9	Darstellung der kubisch-dichtesten Kugelpackung mit Zwischenräumen [32]	23
2.10	REM-Aufnahme (links) und klassifiziertes Bild (rechts) von einer Schnittaufnahme eines verfestigten Pulverkerns der UDC-Mikrospule mit Pulver P04	24
2.11	REM-Schnittaufnahmen der UDC-Mikrospulen ohne Windungen	24
2.12	Theoretische Betrachtung des Füllfaktors für Kugeln	25
2.13	REM-Aufnahme: Schnitt durch VARIA-Mikrospule	26
3.1	Hystereseschleife	28
3.2	LakeShore VSM 7400 System	30
3.3	VSM-Messergebnisse: Magnetisierungskurven der verfügbaren Pulverproben	31
3.4	Messergebnisse der VSM-Temperatur-Untersuchungen	33
3.5	Degradation der magnetischen Sättigungsflussdichte	34
3.6	Entwicklung der Messplatine	35
3.7	Messaufbau zur Bestimmung der Kernverluste	35
3.8	Design der Ringspule auf PCB-Level	36
3.9	Messergebnisse der Ein- und Ausgangsspannung für die Ringspule bei 38 MHz	37
3.10	Messergebnisse der Kernverluste für Pulver P04	40
4.1	Design-Varianten	43
4.2	Impedanzanalyser mit UDC-Spulen Sample	44
4.3	Mess-PCBs für die PCB-Spulen auf dem Impedanzanalyser	45
4.4	Messergebnisse des Impedanzanalysers für die verfügbaren Pulverproben	46
4.5	Betrachtung der pareto-optimalen Pulver	47
4.6	Variation des Drahtdurchmesser beim UDC-Sample mit Pulver P07	48

4.7	Variation der Windungszahl beim UDC-Sample mit Pulver P04	49
4.8	Vergleich der UDC-Mikrospule mit Pulver P04 zu den Referenzspulen	50
4.9	Vernetzung der UDC-Mikrospule mit Randschichten und extrudiertem Netz	54
4.10	Vernetzung der PCB-Mikrospule mit Randschichten und extrudiertem Netz	54
4.11	Darstellung der magn. Flussdichte (in mT) von der UDC-Spule bei 20 MHz	56
4.12	Darstellung der Stromdichte (in A/m ²) von der PCB-Spule L5 bei 20 MHz	56
4.13	Simulationsergebnisse Skin-Effekt (1): Stromdichte in A/m ²	58
4.14	Simulationsergebnisse Skin-Effekt (2): Stromdichte in A/m ²	58
4.15	Simulationsergebnisse Skin-Effekt (3): Stromdichte in A/m ²	59
4.16	Simulationsergebnisse Skin-Effekt (4): Stromdichte in A/m ²	59
4.17	Stromdichteverteilung entlang des Durchmessers im Leiter	60
4.18	Geometrie mit Schnittfläche	60
4.19	Simulationsergebnisse (1): Stromdichte in A/m ²	61
4.20	Simulationsergebnisse (2): Stromdichte in A/m ²	61
4.21	Simulationsergebnisse (3): Stromdichte in A/m ²	62
4.22	Simulationsergebnisse (4): Stromdichte in A/m ²	62
4.23	Variation der Permeabilität des Kernmaterials	63
4.24	Variation der Leitfähigkeit des Kernmaterials	64
4.25	Vergleich von Messung und Simulation des UDC-Samples mit Pulver P04	64
4.26	Grund-Design der PCB-Mikrospule	65
4.27	Grund-Design der PCB-Flip-Chip Mikrospule	66
4.28	Spulendesign auf PCB-Level	67
4.29	Querschnitt des Spulendesigns aus Abbildung 4.28	67
4.30	Herstellungsprozess der PCB-Spulen	68
4.31	Messergebnisse der gelieferten Leiterplatten auf dem Profilometer	69
4.32	REM Schnitt: Übersicht des PCBs mit Pulverkern, Leiterbahn und Via	69
4.33	REM-Querschnitts-Aufnahmen (gezoomt mit Maßketten)	70
4.34	Mikrospule aus zwei aufeinander gebondeten Halbspulen	70
4.35	Foto von zwei aufgebauten Flip-Chip Spulen	71
4.36	CT-Aufnahmen der Flip-Chip Mikrospule L16	71
4.37	Messergebnisse der PCB-Mikrospulen auf dem Impedanzanalyser	73
4.38	Betrachtung des Q-Faktors der PCB-Mikrospule	73
4.39	Messergebnisse der PCB-Spulen L1 und L2 mit 3 vs. 4 Bonddrähten pro Windung	74
4.40	Messergebnisse der VARIA-Mikrospulen mit Pulver P04	75
5.1	Schematischer Schaltkreis eines Hochsetzstellers	76
5.2	LaunchPadXL (rote PCB) mit aufgestecktem DC/DC Wandler (grüne PCB)	77
5.3	EPC8009 Chip mit Padbelegung (2,05 mm x 0,85 mm) [43]	81
5.4	LMG1020 Low-side Gate-Treiber IC von Texas Instruments [44]	81
5.5	SMD-Bauteile für Strom- und Spannungsmessung auf der Platine	82
5.6	Entwicklung des PCB-Layouts in Altium Designer	84
5.7	Messaufbau im Labor	85
5.8	Messergebnisse des DC/DC Wandlers mit der UDC-Mikrospule (Pulver P04)	87
5.9	Wärmebild des DC/DC Wandlers mit der UDC-Mikrospule (Pulver P04)	88
5.10	Messergebnisse des DC/DC Wandlers mit der VARIA-Mikrospule (Pulver P04)	89
5.11	Wärmebild des DC/DC Wandlers mit der VARIA-Mikrospule (Pulver P04)	90
6.1	Design des 3D gedruckten Kühlungsanschlusssystems	91
6.2	REM-Aufnahme der Öffnung zum Pulverkern von der VARIA-Mikrospule	92
6.3	Nachbildung des Dreieck-Signals mit Fourierreihen	93
6.4	Simulationsergebnis: Magnetische Flussdichte entlang der Mitte des Kerns	95

6.5	Simulationsergebnis der stationären Studie: Oberflächentemperatur in °C	96
6.6	Strömungsgeschwindigkeit des Fluids in m/s	99
6.7	Simulationsergebnis der aktiven Kühlung: Oberflächentemperatur in °C	100
6.8	Labora Aufbau für Kühlungsversuche mit VARIA-Mikrospule	100
6.9	VARIA-Mikrospule im Betrieb bevor die aktive Kühlung einsetzt	101
6.10	Temperaturverlauf des Messpunktes P2 bei aktiver Luftkühlung	102
6.11	Temperaturverlauf der Messpunkte P1, P2 und P3 bei aktiver Flüssigkeitskühlung	102
6.12	Wärmebilder aus dem Versuch der aktiven Flüssigkeitskühlung (1)	103
6.13	Wärmebilder aus dem Versuch der aktiven Flüssigkeitskühlung (2)	104
6.14	Wärmebilder aus dem Versuch der aktiven Flüssigkeitskühlung (3)	104
6.15	Temperatur des GaN FETs (Messpunktes P4) bei aktiver Flüssigkeitskühlung . .	105
7.1	DC/DC Wandler mit in das PCB integrierter Mikrospule	107
7.2	Design L25 der integrierten Mikrospule in Silizium	109
7.3	Luftspule in Silizium mit TSVs und Leiterbahnen auf Ober- und Unterseite [17]	110
7.4	Schnittbild (schematisch) einer in Silizium integrierter und aktiv gekühlter Mikrospule unter einem GaN HEMT	111
7.5	Ausgewählte Spulen-Designs zum Vergleich: L5 (links), L13 (Mitte), L25 (rechts)	111
7.6	EPC2106 Chip mit Pinbelegung (1,35 mm x 1,35 mm) [53]	114
7.7	Schaltplan des Tiefsetzstellers v5 mit der integrierten Mikrospule L3i	114
7.8	DC/DC Wandler v5 mit integrierter Mikrospule	115
7.9	Aufbau	116
7.10	Messergebnisse des Tiefsetzstellers v5 mit integrierter Mikrospule L3i	117
12.1	Lagenaufbau des DC/DC Wandlers v2: 4 Kupferlagen und Bauteilposition (grün)	140
12.2	Lagenaufbau des DC/DC Wandlers v5: 2 Kupferlagen und Bauteilposition (grün)	148
12.3	PCB-Mikrospule Design L3	149
12.4	Unterschiedliche Designs der PCB-Mikrospulen	149
12.5	PCB-Mikrospule Design L3	150
12.6	DC/DC Wandler v7 mit integrierter PCB-Mikrospule	150

11. Tabellenverzeichnis

1.1	Parameter der Referenzspulen (Datenblatt-Angaben)	10
1.2	Dimension der ausgewählten Bauteile für das Reverse Engineering	13
3.1	Verwendete Pulver	27
3.2	Verwendete Mischpulver	28
3.3	Messergebnisse der unterschiedlichen Pulverproben auf dem VSM	32
3.4	Parameter der Ringspule	36
3.5	Kupferverluste der Ringspule ohne Kern	38
3.6	Messergebnisse der Kernverluste von Pulver P04 bei 20 MHz	38
3.7	Messergebnisse der Kernverluste von Pulver P04 bei 25,5 MHz	39
3.8	Messergebnisse der Kernverluste von Pulver P04 bei 31 MHz	39
3.9	Messergebnisse der Kernverluste von Pulver P04 bei 38 MHz	40
4.1	Messergebnisse der Proben auf dem Impedanzanalyser bei 20 MHz	47
4.2	Messergebnisse der UDC-Spulen für $N = 3 - 8$ (* bei 20 MHz)	49
4.3	Parameterliste der eingesetzten Materialien	52
4.4	Vernetzung und Simulationsdauer der Modelle	55
4.5	Eindringtiefe des Stroms aufgrund des Skin-Effektes vom Rand aus betrachtet	57
4.6	Parameter für den verfestigten Pulverkern P04	64
4.7	Design-Übersicht der PCB-Mikrospulen (* bei 20 MHz)	65
4.8	Design-Übersicht der Flip-Chip Spulen (* bei 20 MHz)	66
4.9	Messergebnisse der PCB-Mikrospulen auf dem Impedanzanalyser bei 20 MHz	74
4.10	Messergebnisse der VARIA-Mikrospule (Pulver P04) auf dem Impedanzanalyser	75
5.1	Design-Parameter (Auslegung 1) des Hochsetzstellers	79
5.2	Design-Parameter (Auslegung 2) des Hochsetzstellers	80
5.3	Maximale Datenblatt-Werte des EPC8009 GaN-Chips	80
5.4	Datenblatt-Werte der DB2W40200L Schottky-Diode	82
5.5	Bauteile des DC/DC Wandlers	83
5.6	Lagenaufbau der Platine	83
5.7	Pinbelegung zwischen LaunchPadXL und der Platine mit dem DC/DC Wandler	84
5.8	Maximal ermittelte Bauteiltemperaturen zu Abbildung 5.9	88
5.9	Messergebnisse des DC/DC Wandlers nach Auslegung 2	90
6.1	Simulierte Verlustleistungsaufteilung der VARIA-Mikrospule mit Pulver P04	96
6.2	Simulations-Parameter für die Beschreibung des porösen Kerns	98
6.3	Simulationsrelevante Parameter der Kühlflüssigkeit Novec 7500	99
7.1	Design Rules für integrierte PCB-Mikrospulen	108
7.2	Design Rules für integrierte Mikrospulen in Silizium	108
7.3	Design-Parameter der Spule L25	110
7.4	Vergleich der Simulationsdaten der drei unterschiedlichen Mikrospulen-Konzepte	112
7.5	Maximale Datenblatt-Werte der EPC2106 GaN-Halbbrücke	113
7.6	PWM-Schaltzustände des LMG1210	114
7.7	Messergebnis des DC/DC Wandlers v5 mit integrierte Mikrospule (Design L3i)	116
7.8	Vergleich der GaN FETs EPC8009 und EPC2106	117

12. Anhang

Messergebnisse der Kernverluste von Pulver P04

20 MHz					
f	2.00E+07			mhu0	1.26E-06
di	0.003			N	10
do	0.005			L	4.75E-08
h	0.00035			mhuR	13.28
C	2.12E-09			RKu	0.048
V	4.39823E-09			Rc	0.001
Vin_peak [V]	Vout_peak [V]	B [mT]	IL_peak [A]	Rcore [Ohm]	Pcore [mW/mm ³]
0.096	0.52	1.83	0.138	1.06	2.28
0.192	1.02	3.61	0.272	1.07	9.02
0.280	1.56	5.52	0.416	1.02	20.07
0.371	2.06	7.29	0.549	1.03	35.13
0.470	2.57	9.09	0.685	1.04	55.56
0.569	3.07	10.86	0.818	1.06	80.40
0.669	3.55	12.56	0.946	1.08	109.40
0.760	4.15	14.69	1.106	1.04	145.09
0.870	4.63	16.39	1.233	1.07	185.52
0.960	5.16	18.26	1.375	1.06	228.04
1.130	5.57	19.71	1.484	1.16	290.86
1.300	5.96	21.09	1.588	1.25	359.10
1.400	6.68	23.64	1.780	1.20	432.75

25.5 MHz					
f	2.55E+07			mhu0	1.26E-06
di	0.003			N	10
do	0.005			L	4.73E-08
h	0.00035			mhuR	13.23
C	1.27E-09			RKu	0.049
V	4.39823E-09			Rc	0.001
Vin_peak [V]	Vout_peak [V]	B [mT]	IL_peak [A]	Rcore [Ohm]	Pcore [mW/mm ³]
0.095	0.67	1.79	0.135	1.03	2.15
0.191	1.30	3.49	0.264	1.07	8.43
0.285	1.97	5.29	0.400	1.05	19.07
0.380	2.61	7.03	0.531	1.05	33.78
0.479	3.24	8.72	0.659	1.07	52.89
0.580	3.99	10.74	0.812	1.05	78.80
0.680	4.62	12.44	0.940	1.07	107.04
0.770	5.26	14.16	1.070	1.06	137.97
0.890	5.87	15.80	1.194	1.10	178.25
1.010	6.46	17.39	1.314	1.13	222.92
1.140	7.02	18.90	1.428	1.18	273.87
1.270	7.60	20.46	1.546	1.22	330.71

31 MHz					
f	3.10E+07			mhu0	1.26E-06
di	0.003			N	10
do	0.005			L	4.70E-08
h	0.00035			mhuR	13.14
C	8.30E-10			Rku	0.055
V	4.39823E-09			Rc	0.001
Vin_peak [V]	Vout_peak [V]	B [mT]	IL_peak [A]	Rcore [Ohm]	Pcore [mW/mm ³]
0.100	0.73	1.55	0.118	1.20	1.89
0.221	1.54	3.27	0.249	1.26	8.86
0.314	2.25	4.78	0.364	1.22	18.37
0.440	3.10	6.59	0.501	1.24	35.50
0.556	3.89	8.27	0.629	1.25	56.31
0.665	4.74	10.07	0.766	1.23	82.00
0.819	5.64	11.98	0.912	1.27	120.35
0.952	6.42	13.64	1.038	1.30	159.38
1.040	7.30	15.51	1.180	1.25	197.64
1.220	7.92	16.83	1.280	1.35	252.38
1.290	8.75	18.59	1.415	1.29	294.28
1.420	9.53	20.25	1.541	1.31	352.98
1.580	10.22	21.72	1.652	1.36	421.84
1.740	10.95	23.27	1.770	1.40	498.29

38 MHz					
f	3.80E+07			mhu0	1.26E-06
di	0.003			N	10
do	0.005			L	4.70E-08
h	0.00035			mhuR	13.14
C	5.60E-10			RKu	0.055
V	4.39823E-09			Rc	0.001
Vin_peak [V]	Vout_peak [V]	B [mT]	IL_peak [A]	Rcore [Ohm]	Pcore [mW/mm ³]
0.125	0.91	1.60	0.122	1.49	2.50
0.246	1.81	3.18	0.242	1.47	9.78
0.363	2.71	4.76	0.362	1.45	21.60
0.484	3.65	6.41	0.488	1.43	38.77
0.603	4.57	8.03	0.611	1.42	60.47
0.734	5.47	9.61	0.731	1.45	88.16
0.838	6.36	11.18	0.850	1.42	116.95
0.960	7.22	12.69	0.965	1.44	152.14
1.070	7.95	13.97	1.063	1.45	186.81
1.220	8.77	15.41	1.173	1.51	235.26
1.370	9.53	16.75	1.274	1.56	287.43
1.450	10.59	18.61	1.416	1.48	337.44
1.570	11.45	20.12	1.531	1.48	395.06

Datenblatt der Schutzfolie für die Herstellung der PCB-Spulen



PPI Adhesive Products GmbH
 Hommericher Straße 10-14
 51789 Lindlar
 Telefon: +49 2207 7015423
 +49 2207 7015424
 Fax: +49 2207 7015427
 info@ppi-germany.de
 www.ppiadhesiveproducts.com

ADHESIVE PRODUCTS



PPI Adhesive Products Ltd.
 Industrial Estate
 Waterford
 Rep. Ireland
 Telefon: +353 51373555
 Fax: +353 51377687
 info@ppi.ie
 www.ppiadhesiveproducts.com

PRODUKT INFORMATION

PPI 701 - Hochtemperaturbeständiges Abdeckband für Goldsteckerleisten während des Lötschwallbadprozesses -

PPI 701 ist ein hochtemperaturbeständiges Abdeckband, speziell zum Ablösen von Goldsteckerleisten während des Lötschwallbadprozesses.

PPI 701 lässt sich, bei richtiger Anwendung, nach dem Lötschwallbadprozess rückstandsfrei von der Leiterplatte entfernen.

Technische Daten:

DIN-Werte:

Basismaterial	:	Polyimidfolie
Foliendicke	:	0,025 mm
Gesamtdicke inkl. Kleber	:	0,055 mm
Kleberart	:	Polysiloxan (Silikonkleber)
Klebkraft	:	2,0 N/cm
Zugfestigkeit	:	50 N/cm
Reißdehnung	:	70 %
Farbe	:	braun-transparent
Temperaturbeständigkeit	:	bis 300° C kurzzeitig

Die Leiterplatten müssen vollständig frei sein von Verschmutzungen wie Öle, Fette oder Metallsalze. Diese Rückstände verändern den Kleber und führen somit zu Klebstoffübertrag auf die Leiterplatte.

Das Klebeband ist von der Leiterplatte rückstandsfrei abzuziehen, wenn die Platine vollkommen sauber war, bevor das Klebeband aufgeklebt wurde und die gedruckte Schaltung auf Raumtemperatur abgekühlt ist.

Sollten jedoch kleine Klebstoffrückstände trotz aller Vorkehrungen auf der Leiterplatte zurückbleiben, so kann mit handelsüblichen Lösungsmitteln gereinigt werden.

Technische Informationen und Empfehlungen basieren auf Tests, die nach unserer Auffassung verlässlich sind. Sie sind jedoch keine Garantie und entbinden den Verbraucher nicht von eigenen Prüfungen.

Lagerung: Kühl und trocken in Originalverpackung bei 23° C +/- 2° C und 50 % +/- 2 % Luftfeuchtigkeit.


Haltbarkeitsgarantie: 12 Monate ab Lieferscheindatum


Auszug aus dem Datenblatt des EPC8009 GaN FETs (Kapitel 5.2)

eGaN® FET DATASHEET
EPC8009

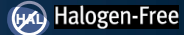
EPC8009 – Enhancement Mode Power Transistor

$V_{DS}, 65\text{ V}$
 $R_{DS(on)}, 130\text{ m}\Omega$
 $I_D, 4\text{ A}$





EFFICIENT POWER CONVERSION





Gallium Nitride's exceptionally high electron mobility and low temperature coefficient allows very low $R_{DS(on)}$, while its lateral device structure and majority carrier diode provide exceptionally low Q_G and zero Q_{RR} . The end result is a device that can handle tasks where very high switching frequency, and low on-time are beneficial as well as those where on-state losses dominate.

Maximum Ratings			
PARAMETER		VALUE	UNIT
V_{DS}	Drain-to-Source Voltage (Continuous)	65	V
	Drain-to-Source Voltage (up to 10,000 5 ms pulses at 125°C)	78	
I_D	Continuous ($T_A = 25^\circ\text{C}$, $R_{\theta JA} = 33^\circ\text{C/W}$)	4	A
	Pulsed (25°C, $T_{PULSE} = 300\text{ }\mu\text{s}$)	7.5	
V_{GS}	Gate-to-Source Voltage	6	V
	Gate-to-Source Voltage	-4	
T_J	Operating Temperature	-40 to 150	°C
T_{STG}	Storage Temperature	-40 to 150	

Thermal Characteristics			
PARAMETER		TYP	UNIT
$R_{\theta JC}$	Thermal Resistance, Junction-to-Case	8.2	°C/W
$R_{\theta JB}$	Thermal Resistance, Junction-to-Board	16	
$R_{\theta JA}$	Thermal Resistance, Junction-to-Ambient (Note 1)	82	

Note 1: $R_{\theta JA}$ is determined with the device mounted on one square inch of copper pad, single layer 2 oz copper on FR4 board.
 See https://epc-co.com/epc/documents/product-training/Appnote_Thermal_Performance_of_eGaN_FETs.pdf for details



EPC8009 eGaN FETs are supplied only in passivated die form with solder bars
 Die Size: 2.1 mm x 0.85 mm

Applications

- Ultra High Speed DC-DC Conversion
- RF Envelope Tracking
- Wireless Power Transfer
- Game Console and Industrial Movement Sensing (Lidar)

Benefits

- Ultra High Efficiency
- Ultra Low $R_{DS(on)}$
- Ultra Low Q_G
- Ultra Small Footprint



Static Characteristics ($T_J = 25^\circ\text{C}$ unless otherwise stated)						
PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
BV_{DSS}	Drain-to-Source Voltage	$V_{GS} = 0\text{ V}$, $I_D = 125\text{ }\mu\text{A}$	65			V
I_{DSS}	Drain-Source Leakage	$V_{DS} = 52\text{ V}$, $V_{GS} = 0\text{ V}$		50	100	μA
I_{GSS}	Gate-to-Source Forward Leakage	$V_{GS} = 5\text{ V}$		100	500	μA
	Gate-to-Source Reverse Leakage	$V_{GS} = -4\text{ V}$		50	100	
$V_{GS(TH)}$	Gate Threshold Voltage	$V_{DS} = V_{GS}$, $I_D = 0.25\text{ mA}$	0.8	1.4	2.5	V
$R_{DS(on)}$	Drain-Source On Resistance	$V_{GS} = 5\text{ V}$, $I_D = 0.5\text{ A}$		90	130	$\text{m}\Omega$
V_{SD}	Source-Drain Forward Voltage	$I_S = 0.5\text{ A}$, $V_{GS} = 0\text{ V}$		2.2		V

Specifications are with substrate connected to source where applicable.

EPC – POWER CONVERSION TECHNOLOGY LEADER
[EPC-CO.COM](https://epc-co.com)
©2021
1

Quelle: https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC8009_datasheet.pdf

Dynamic Characteristics ($T_J = 25^\circ\text{C}$ unless otherwise stated)						
PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
C_{ISS}	Input Capacitance	$V_{GS} = 0\text{ V}, V_{DS} = 32.5\text{ V}$		45	52	pF
C_{OSS}	Output Capacitance			19	28	
C_{RSS}	Reverse Transfer Capacitance			0.5	0.8	
R_G	Gate Resistance			0.3		Ω
Q_G	Total Gate Charge	$V_{DS} = 32.5\text{ V}, V_{GS} = 5\text{ V}, I_D = 1\text{ A}$		370	450	pC
Q_{GS}	Gate-to-Source Charge			120		
Q_{GD}	Gate-to-Drain Charge			55	94	
$Q_{G(TH)}$	Gate Charge at Threshold			96		
Q_{OSS}	Output Charge	$V_{GS} = 0\text{ V}, V_{DS} = 32.5\text{ V}$		940	1400	
Q_{RR}	Source-Drain Recovery Charge			0		

Specifications are with substrate connected to source where applicable.

Figure 1: Typical Output Characteristics at 25°C

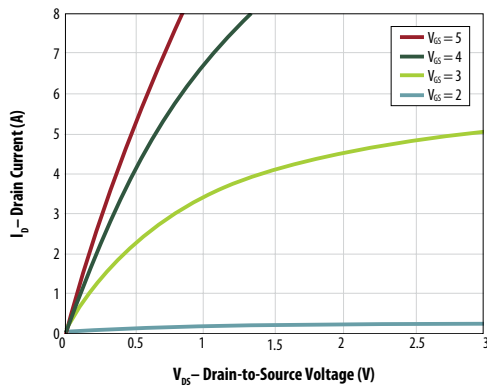


Figure 2: Transfer Characteristics

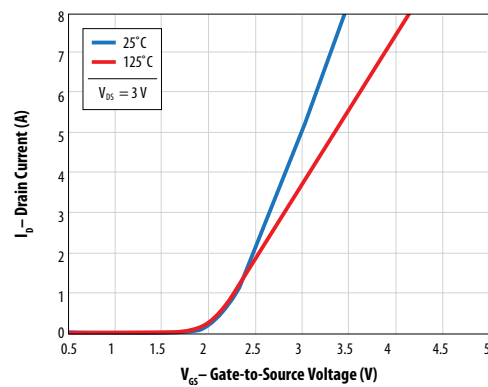


Figure 3: $R_{DS(on)}$ vs. V_{GS} for Various Drain Currents

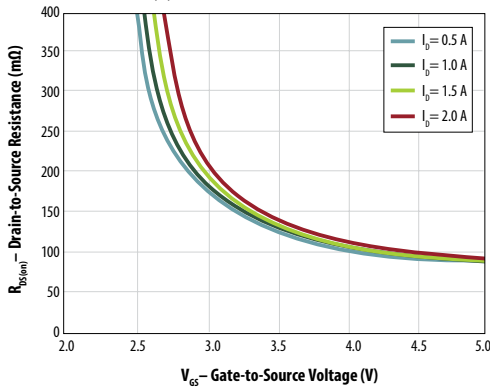
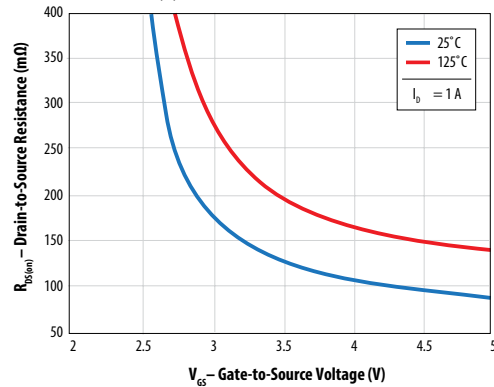
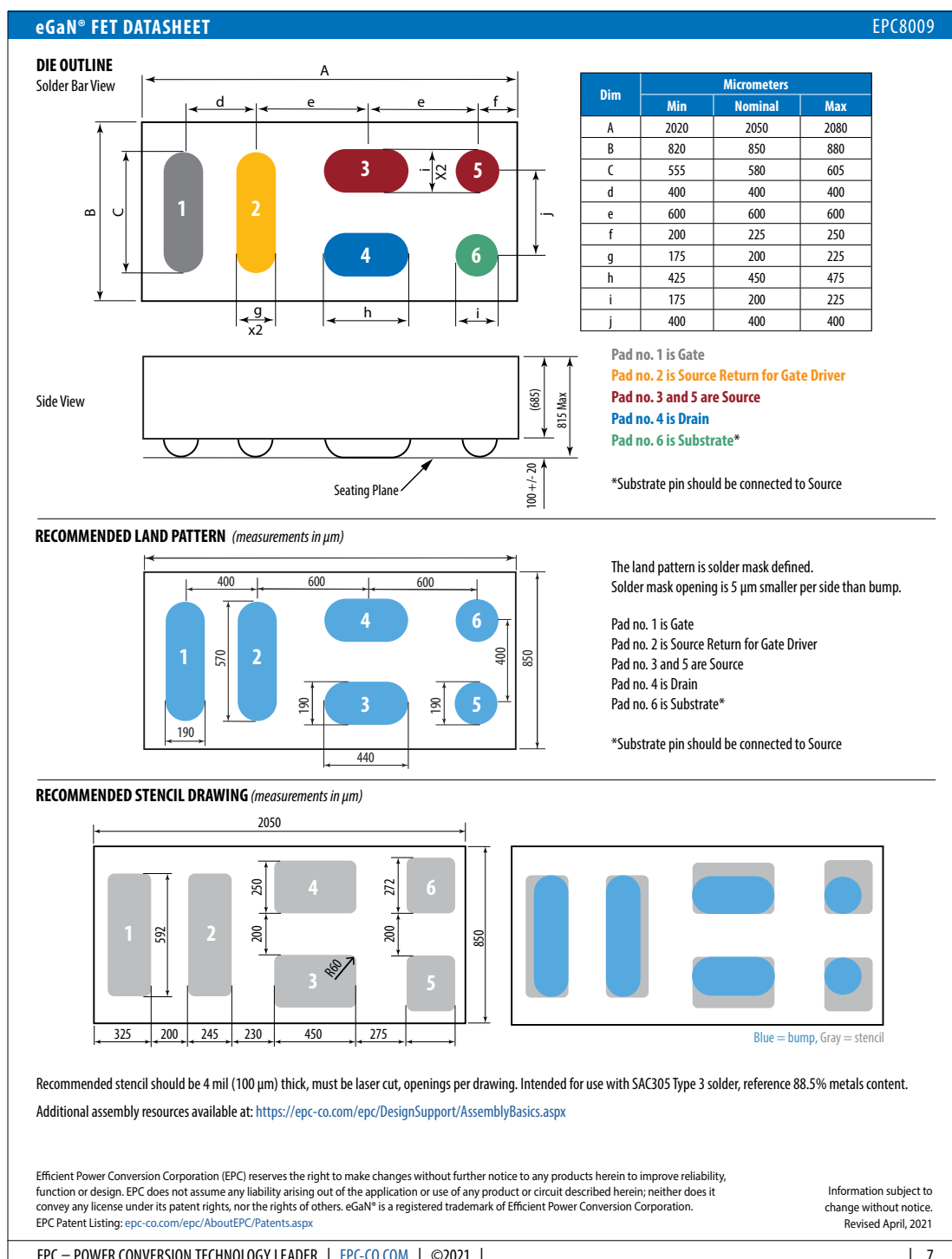


Figure 4: $R_{DS(on)}$ vs. V_{GS} for Various Temperatures






Quelle: https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC8009_datasheet.pdf


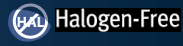
Auszug aus dem Datenblatt des EPC2106 GaN FETs (Kapitel 7.4)

eGaN® FET DATASHEET
EPC2106

EPC2106 – Enhancement-Mode GaN Power Transistor Half-Bridge

$V_{DS}, 100\text{ V}$
 $R_{DS(on)}, 70\text{ m}\Omega$
 $I_D, 1.7\text{ A}$



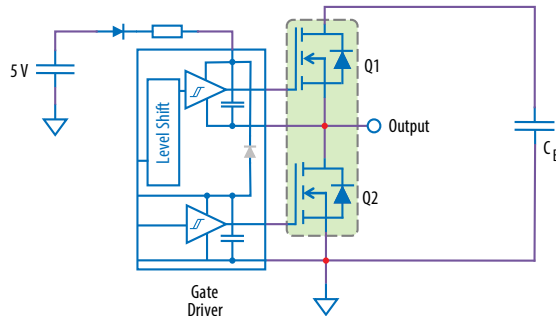



Gallium Nitride's exceptionally high electron mobility and low temperature coefficient allows very low $R_{DS(on)}$, while its lateral device structure and majority carrier diode provide exceptionally low Q_G and zero Q_{RR} . The end result is a device that can handle tasks where very high switching frequency, and low on-time are beneficial as well as those where on-state losses dominate.

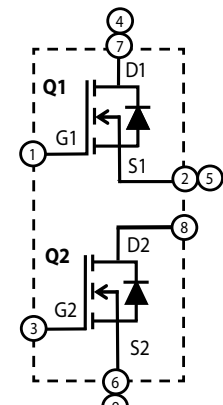
Maximum Ratings				
DEVICE	PARAMETER		VALUE	UNIT
Q1 & Q2	V_{DS}	Drain-to-Source Voltage (Continuous)	100	V
		Drain-to-Source Voltage (up to 10,000 5 ms pulses at 150°C)	120	
	I_D	Continuous ($T_A = 25^\circ\text{C}$, $R_{\theta JA} = 320^\circ\text{C/W}$)	1.7	A
		Pulsed (25°C , $T_{PULSE} = 300\text{ }\mu\text{s}$)	18	
	V_{GS}	Gate-to-Source Voltage	6	V
		Gate-to-Source Voltage	-4	
	T_J	Operating Temperature	-40 to 150	$^\circ\text{C}$
	T_{STG}	Storage Temperature	-40 to 150	

Thermal Characteristics			
PARAMETER		TYP	UNIT
$R_{\theta JC}$	Thermal Resistance, Junction-to-Case	3	$^\circ\text{C/W}$
$R_{\theta JB}$	Thermal Resistance, Junction-to-Board	30	
$R_{\theta JA}$	Thermal Resistance, Junction-to-Ambient (Note 1)	81	

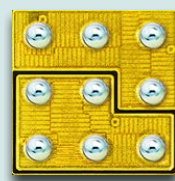
Note 1: $R_{\theta JA}$ is determined with the device mounted on one square inch of copper pad, single layer 2 oz copper on FR4 board. See https://epc-co.com/epc/documents/product-training/Appnote_Thermal_Performance_of_eGaN_FETs.pdf for details



Typical Application Circuit



EPC2106 – Detailed Schematic




EPC2106 eGaN® ICs are supplied only in passivated die form with solder bumps
Die size: 1.35 mm x 1.35 mm

Applications

- High Frequency DC-DC Conversion
- Class-D Audio

Benefits

- Ultra High Efficiency
- Ultra Low $R_{DS(on)}$
- Ultra Low Q_G
- Ultra Small Footprint



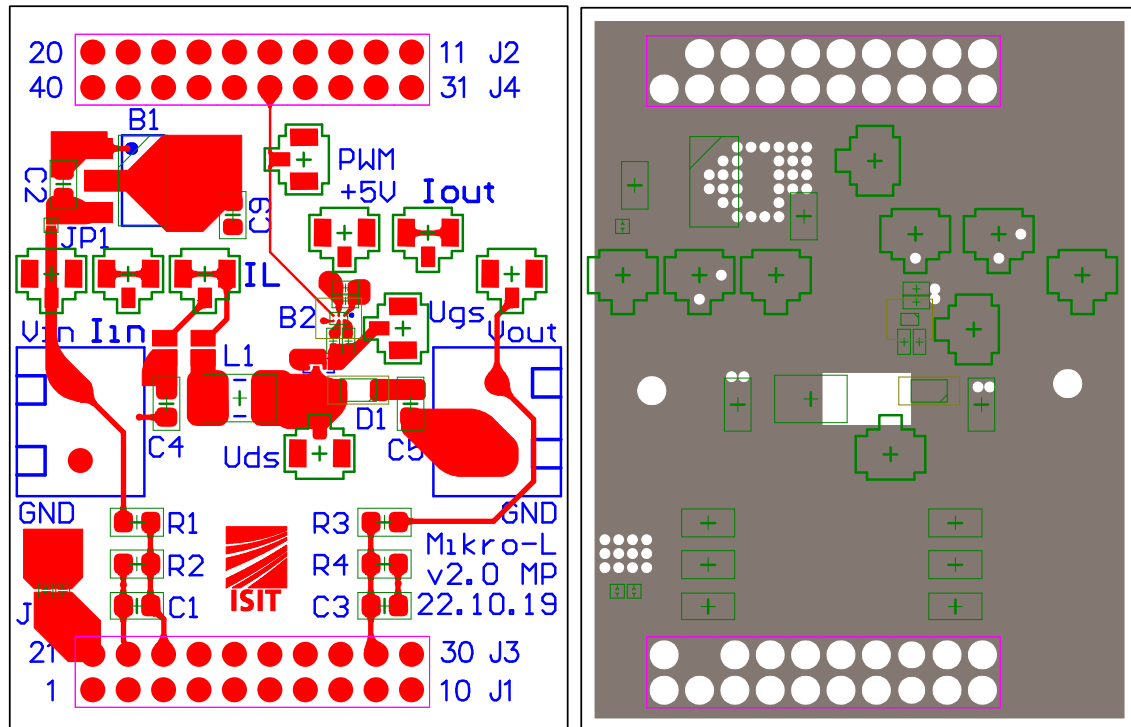
EPC – POWER CONVERSION TECHNOLOGY LEADER
[EPC-CO.COM](https://epc-co.com)
©2021
1

Quelle: https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC2106_datasheet.pdf

eGaN® FET DATASHEET								EPC2106	
Static Characteristics (T _j = 25° C unless otherwise stated)									
DEVICE	PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT		
Q1 & Q2	BV _{DSS}	Drain-to-Source Voltage	V _{GS} = 0 V, I _D = 0.3 mA	100			V		
	I _{DSS}	Drain-Source Leakage	V _{DS} = 80 V, V _{GS} = 0 V		0.001	0.25	mA		
	I _{GSS}	Gate-to-Source Forward Leakage	V _{GS} = 5 V		0.01	1	mA		
		Gate-to-Source Reverse Leakage	V _{GS} = -4 V		0.001	0.25	mA		
	V _{GS(TH)}	Gate Threshold Voltage	V _{DS} = V _{GS} , I _D = 0.6 mA	0.8	1.4	2.5	V		
	R _{DS(on)}	Drain-Source On Resistance	V _{GS} = 5 V, I _D = 2 A		55	70	mΩ		
	V _{SD}	Source-Drain Forward Voltage	I _S = 0.35 A, V _{GS} = 0 V		2.1		V		
Dynamic Characteristics (T _j = 25° C unless otherwise stated)									
DEVICE	PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT		
Q1	C _{ISS}	Input Capacitance	V _{DS} = 50 V, V _{GS} = 0 V		79	95	pF		
	C _{RSS}	Reverse Transfer Capacitance			0.5				
	C _{OSS}	Output Capacitance			52	78			
	C _{OSS(ER)}	Effective Output Capacitance, Energy Related (Note 2)	V _{DS} = 0 to 50 V, V _{GS} = 0 V		63				
	C _{OSS(TR)}	Effective Output Capacitance, Time Related (Note 3)			79				
	R _G	Gate Resistance			1.3		Ω		
	Q _G	Total Gate Charge	V _{DS} = 50 V, V _{GS} = 5 V, I _D = 2 A		730	900	pC		
	Q _{GS}	Gate to Source Charge	V _{DS} = 50 V, I _D = 2 A		240				
	Q _{GD}	Gate to Drain Charge			140				
	Q _{G(TH)}	Gate Charge at Threshold			165				
	Q _{OSS}	Output Charge	V _{DS} = 50 V, V _{GS} = 0 V		3960	5940			
	Q _{RR}	Source-Drain Recovery Charge			0				
Q2	C _{ISS}	Input Capacitance	V _{DS} = 50 V, V _{GS} = 0 V		79	95	pF		
	C _{RSS}	Reverse Transfer Capacitance			0.5				
	C _{OSS}	Output Capacitance			61	92			
	C _{OSS(ER)}	Effective Output Capacitance, Energy Related (Note 2)	V _{DS} = 0 to 50 V, V _{GS} = 0 V		74				
	C _{OSS(TR)}	Effective Output Capacitance, Time Related (Note 3)			94				
	R _G	Gate Resistance			1.8		Ω		
	Q _G	Total Gate Charge	V _{DS} = 50 V, V _{GS} = 5 V, I _D = 2 A		730	900	pC		
	Q _{GS}	Gate to Source Charge	V _{DS} = 50 V, I _D = 2 A		240				
	Q _{GD}	Gate to Drain Charge			140				
	Q _{G(TH)}	Gate Charge at Threshold			165				
	Q _{OSS}	Output Charge	V _{DS} = 50 V, V _{GS} = 0 V		4680	7020			
	Q _{RR}	Source-Drain Recovery Charge			0				
Note 2: C _{OSS(ER)} is a fixed capacitance that gives the same stored energy as C _{OSS} while V _{DS} is rising from 0 to 50% BV _{DSS} . Note 3: C _{OSS(TR)} is a fixed capacitance that gives the same charging time as C _{OSS} while V _{DS} is rising from 0 to 50% BV _{DSS} .									
EPC – POWER CONVERSION TECHNOLOGY LEADER EPC-CO.COM ©2021 2									

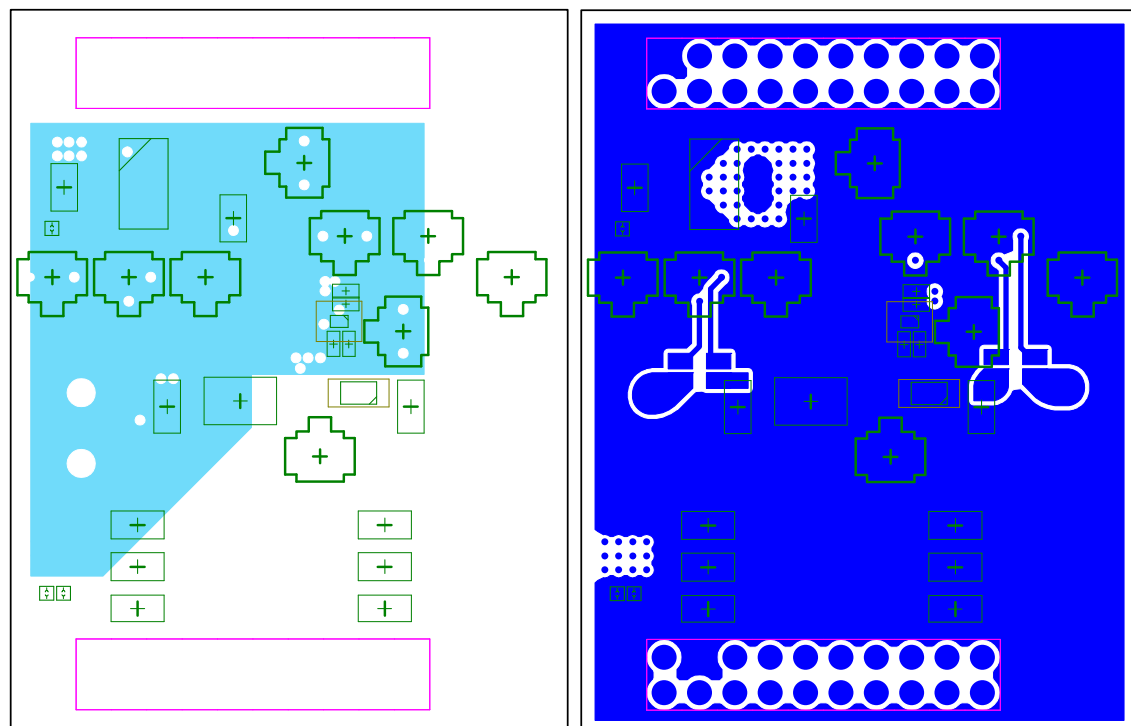
Quelle: https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC2106_datasheet.pdf

Design des DC/DC Wandlers aus dem 5. Kapitel



(a) TOP-Layer (rot) und Top-Overlay (blau)

(b) 1. Innenlage: GND (grau)



(c) 2. Innenlage: +5V (hellblau)

(d) BOTTOM-Layer (blau): GND + Leitungen

Abb. 12.1: Lagenaufbau des DC/DC Wandlers v2: 4 Kupferlagen und Bauteilposition (grün)

C-Code des LaunchPadXL aus dem Kapitel 5.1

```

1 //#####
2 //
3 // FILE:   hrpwm_ex1_duty_sfo.c
4 //
5 // TITLE:  HRPWM Duty Control with SFO.
6 //
7 //#####
8 //
9 // Included Files
10 //
11 #include "driverlib.h"
12 #include "device.h"
13 #include "board.h"
14 #include "SFO_V8.h"
15
16 #define EPWM_TIMER_TBPRD      2
17 #define MIN_HRPWM_DUTY_PERCENT 4.0/((float32_t)EPWM_TIMER_TBPRD)*100.0
18
19 #define EPWM3_TIMER_TBPRD      2    // Period register
20 #define EPWM3_TIMER_CMPB      2    // Period register
21 #define EPWM3_TIMER_CMPBHR    7168 // Period register
22
23 //
24 // Defines
25 //
26 #define LAST_EPWM_INDEX_FOR_EXAMPLE    2
27
28 //
29 // Globals
30 //
31 float32_t dutyFine = MIN_HRPWM_DUTY_PERCENT;
32 uint16_t status;
33
34 int MEP_ScaleFactor; // Global variable used by the SFO library
35                      // Result can be used for all HRPWM channels
36                      // This variable is also copied to HRMSTEP
37                      // register by SFO() function.
38
39 volatile uint32_t ePWM[] =
40     {0, myEPWM1_BASE, myEPWM2_BASE, myEPWM3_BASE, myEPWM4_BASE};
41 //
42 // Function Prototypes
43 //
44 void initHRPWM(uint32_t period);
45 void error(void);
46
47 //
48 // Main
49 //
50 void main(void)
51 {
52     // Initialize device clock and peripherals
53     Device_init();
54
55     // Disable pin locks and enable internal pull ups.
56     Device_initGPIO();
57
58     // Initialize PIE and clear PIE registers. Disables CPU interrupts.
59     Interrupt_initModule();
60
61     // Initialize the PIE vector table with pointers to the shell Interrupt

```

```

62 // Service Routines (ISR).
63 Interrupt_initVectorTable();
64
65 // Initialize the EPWM GPIO Pins and change the XBAR inputs from using GPIO0
66 //
67 Board_init();
68
69
70 //
71 // Calling SFO() updates the HRMSTEP register with calibrated MEP_ScaleFactor.
72 // HRMSTEP must be populated with a scale factor value prior to enabling
73 // high resolution period control.
74 //
75 while(status == SFO_INCOMPLETE)
76 {
77     status = SFO();
78     if(status == SFO_ERROR)
79     {
80         error(); // SFO function returns 2 if an error occurs & # of MEP
81     }           // steps/coarse step exceeds maximum of 255.
82 }
83
84 // Disable sync(Freeze clock to PWM as well)
85 SysCtl_disablePeripheral(SYSCTL_PERIPH_CLK_TBCLKSYNC);
86
87 // Init high resolution PWM
88 initHRPWM(EPWM_TIMER_TBPRD);
89
90 // Enable sync and clock to PWM
91 SysCtl_enablePeripheral(SYSCTL_PERIPH_CLK_TBCLKSYNC);
92
93 // Enable Global Interrupt (INTM) and realtime interrupt (DBGM)
94 EINT;
95 ERTM;
96
97 for(;;)
98 {
99
100 }
101 }
102
103 void initHRPWM(uint32_t period)
104 {
105     // ePWM channel register configuration with HRPWM
106     // ePWMxA / ePWMxB toggle low/high with MEP control on Rising edge
107     EPWM_setEmulationMode(ePWM[3], EPWM_EMULATION_FREE_RUN);
108
109     // Set-up TBCLK
110     EPWM_setTimeBasePeriod(ePWM[3], period - 1);
111     EPWM_setPhaseShift(ePWM[3], 0U);
112     EPWM_setTimeBaseCounter(ePWM[3], 0U);
113
114     // set duty 50% initially
115     HRPWM_setCounterCompareValue(ePWM[3], HRPWM_COUNTER_COMPARE_A, (period/2 << 8));
116     HRPWM_setCounterCompareValue(ePWM[3], HRPWM_COUNTER_COMPARE_B, (period/2 << 8));
117
118     // Set up counter mode
119     EPWM_setTimeBaseCounterMode(ePWM[3], EPWM_COUNTER_MODE_UP);
120     EPWM_disablePhaseShiftLoad(ePWM[3]);
121     EPWM_setClockPrescaler(ePWM[3],
122                             EPWM_CLOCK_DIVIDER_1,

```



```

123                                     EPWM_HSCLOCK_DIVIDER_1);
124 EPWM_setSyncOutPulseMode(ePWM[3], EPWM_SYNC_OUT_PULSE_DISABLED);
125
126 // Set up shadowing
127 EPWM_setCounterCompareShadowLoadMode(ePWM[3],
128                                     EPWM_COUNTER_COMPARE_A,
129                                     EPWM_COMP_LOAD_ON_CNTR_ZERO);
130 EPWM_setCounterCompareShadowLoadMode(ePWM[3],
131                                     EPWM_COUNTER_COMPARE_B,
132                                     EPWM_COMP_LOAD_ON_CNTR_ZERO);
133
134 // Set actions
135 EPWM_setActionQualifierAction(ePWM[3],
136                               EPWM_AQ_OUTPUT_A,
137                               EPWM_AQ_OUTPUT_HIGH,
138                               EPWM_AQ_OUTPUT_ON_TIMEBASE_ZERO);
139
140 EPWM_setActionQualifierAction(ePWM[3],
141                               EPWM_AQ_OUTPUT_B,
142                               EPWM_AQ_OUTPUT_HIGH,
143                               EPWM_AQ_OUTPUT_ON_TIMEBASE_ZERO);
144
145 EPWM_setActionQualifierAction(ePWM[3],
146                               EPWM_AQ_OUTPUT_A,
147                               EPWM_AQ_OUTPUT_LOW,
148                               EPWM_AQ_OUTPUT_ON_TIMEBASE_UP_CMPA);
149 EPWM_setActionQualifierAction(ePWM[3],
150                               EPWM_AQ_OUTPUT_B,
151                               EPWM_AQ_OUTPUT_LOW,
152                               EPWM_AQ_OUTPUT_ON_TIMEBASE_UP_CMPB);
153
154
155 HRPWM_setMEPEdgeSelect(ePWM[3], HRPWM_CHANNEL_A, HRPWM_MEP_CTRL_FALLING_EDGE);
156 HRPWM_setMEPControlMode(ePWM[3], HRPWM_CHANNEL_A, HRPWM_MEP_DUTY_PERIOD_CTRL);
157 HRPWM_setCounterCompareShadowLoadEvent(ePWM[3], HRPWM_CHANNEL_A,
158                                         HRPWM_LOAD_ON_CNTR_ZERO);
159
160 HRPWM_setMEPEdgeSelect(ePWM[3], HRPWM_CHANNEL_B, HRPWM_MEP_CTRL_FALLING_EDGE);
161 HRPWM_setMEPControlMode(ePWM[3], HRPWM_CHANNEL_B, HRPWM_MEP_DUTY_PERIOD_CTRL);
162 HRPWM_setCounterCompareShadowLoadEvent(ePWM[3], HRPWM_CHANNEL_B,
163                                         HRPWM_LOAD_ON_CNTR_ZERO);
164
165 HRPWM_enableAutoConversion(ePWM[3]);
166
167 // Turn off high-resolution period control.
168 HRPWM_disablePeriodControl(ePWM[3]);
169 HRPWM_disablePhaseShiftLoad(ePWM[3]);
170 }
171 // error - Halt debugger when called
172 void error (void)
173 {
174     ESTOP0;          // Stop here and handle error
175 }

```

Datenblatt-Auszug der Kühlflüssigkeit Novec 7500 von 3M



3M™ Novec™ 7500 Engineered Fluid

Introduction

3M™ Novec™ 7500 Engineered Fluid is a nonflammable fluid with very low global warming potential for use in heat transfer applications. Novec 7500 fluid shares many of the inertness and dielectric properties of perfluorocarbons (PFCs) and perfluoropolyethers (PFPEs), and is a viable option for replacing them in a wide array of applications.

A unique heat transfer fluid with favorable environmental properties

Semiconductor

This Novec fluid can be used in cooling of ion implanters, dry etchers and CVD machines in semiconductor and flat panel display manufacturing facilities.

Test Equipment

The fluid may be used to cool semiconductor thermal shock and test equipment.

Electronic Cooling

Because Novec 7500 fluid is compatible with most electronic components, it can be used in direct contact single- and two-phase cooling of supercomputers and sensitive military electronics, and to cool high voltage transformers and power electronics.

Industrial/Pharmaceutical

Novec 7500 fluid can also be used as an alternative to commonly used fluids in pharmaceutical and chemical manufacturing processes, such as freeze drying and reactor cooling.

The primary advantage of Novec 7500 fluid over a comparable PFC or PFPE, however, is reduced Global Warming Potential (GWP). Novec 7500 fluid has been developed as a low-GWP alternative to perfluorocarbon and perfluoropolyether heat transfer liquids.

Novec 7500 fluid is non-ozone-depleting and has been exempted from the U.S. EPA definition of a volatile organic compound (VOC) because it does not contribute to the formation of photochemical smog.



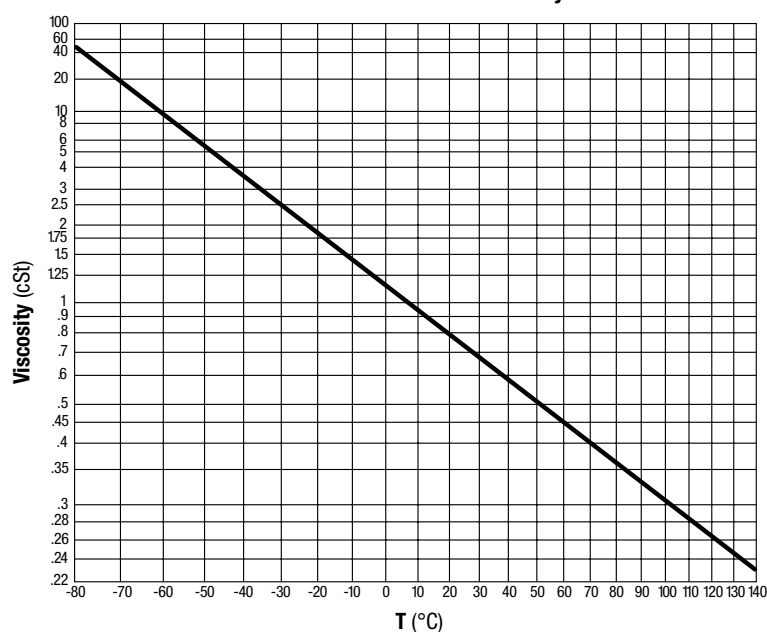
3M™ Novec™ 7500 Engineered Fluid

Typical Physical Properties

Not for specification purposes. All values @ 25°C unless otherwise specified.

Properties	3M™ Novec™ 7500 Engineered Fluid
Boiling Point @ 1 atm (°C)	128
Pour Point (°C)	-100
Molecular Weight	414
Liquid Density (kg/m³)	1614
Coefficient of Expansion	0.00129 K ⁻¹
Latent Heat of Vaporization @ 1 atm. (kJ/kg)	88.5
Surface Tension (dynes/cm)	16.2
Viscosity (cSt)	0.77
Critical Temperature (°C)	261
Critical Pressure (Mpa)	1.55
Solubility of Fluid in Water	<3 ppm by weight
Dielectric Strength	35 kV, 0.1" gap
Volume Resistivity	2.2x10 ⁸ ohm-cm
Dielectric Constant	5.8
Flammability	Nonflammable

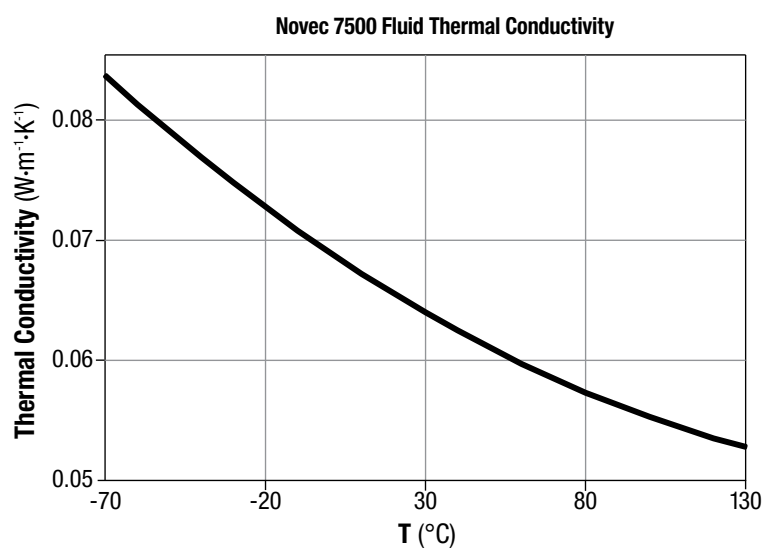
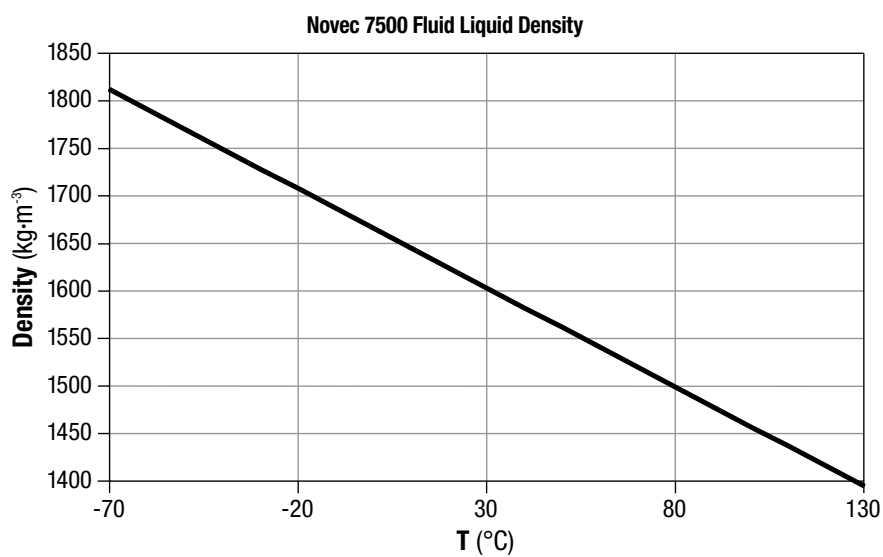
Novec 7500 Fluid Kinematic Viscosity



To determine the viscosity at a given temperature T in Kelvin, calculate
 $Z = 10^{(10^{(11.843 - 5.0874 \cdot \log(T[K]))})}$
 Then, Viscosity [cSt] = $(Z - 0.7) - \exp(-0.7487 - 3.295(Z - 0.7) + 0.6119(Z - 0.7)^2 - 0.3193(Z - 0.7)^3)$

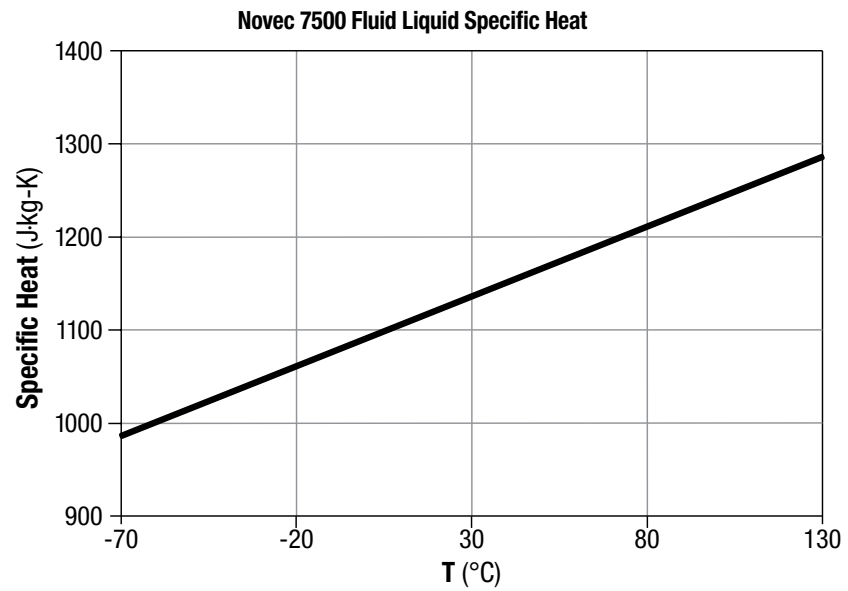
Typical Physical Properties (continued)

Not for specification
purposes. All values
@ 25°C unless
otherwise specified.



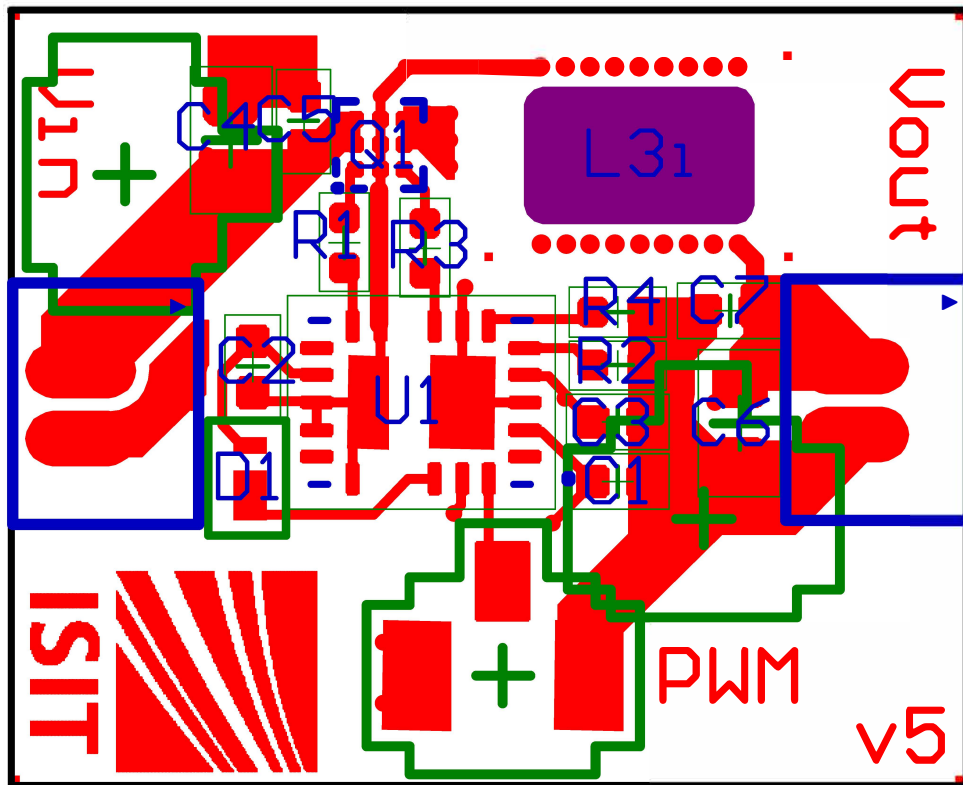
Typical Physical Properties (continued)

Not for specification purposes. All values @ 25°C unless otherwise specified.

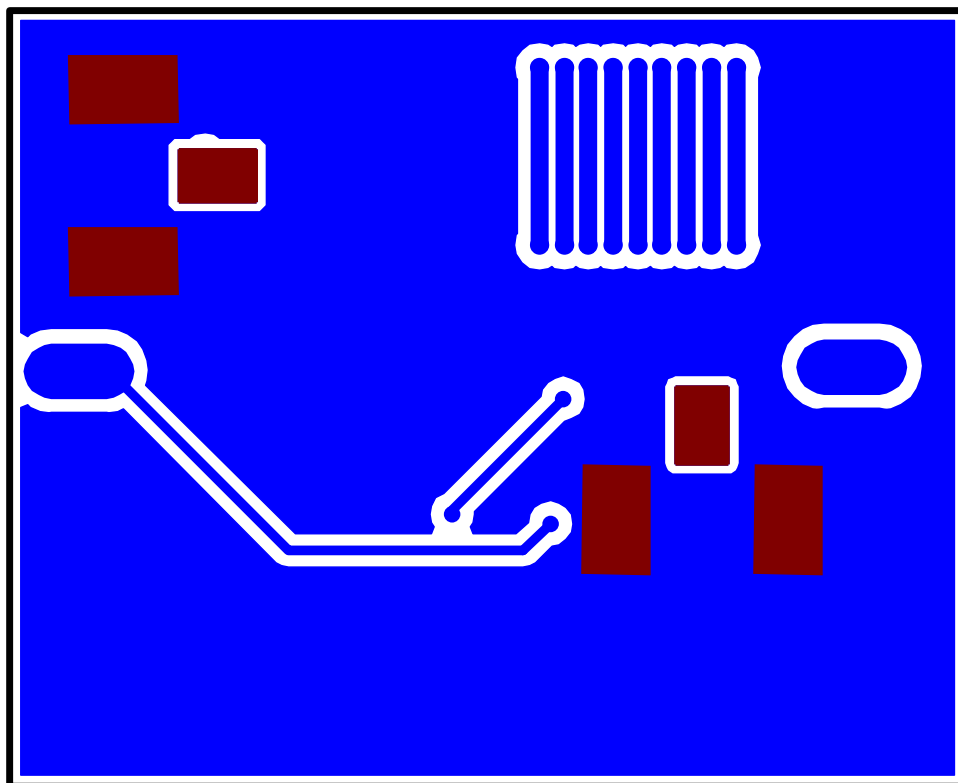


$$\text{Liquid Specific Heat [J/kg-K]} = 1.4982 \cdot T(^{\circ}\text{C}) + 1091$$

Design des DC/DC Wandlers aus dem Kapitel 7.4



(a) TOP-Layer (rot), Top-Overlay (blau) und Spulenkern (magenta)



(b) BOTTOM-Layer (blau): GND + Leitungen, Spannungsmessung (braun)

Abb. 12.2: Lagenaufbau des DC/DC Wandlers v5: 2 Kupferlagen und Bauteilposition (grün)

Prototypen

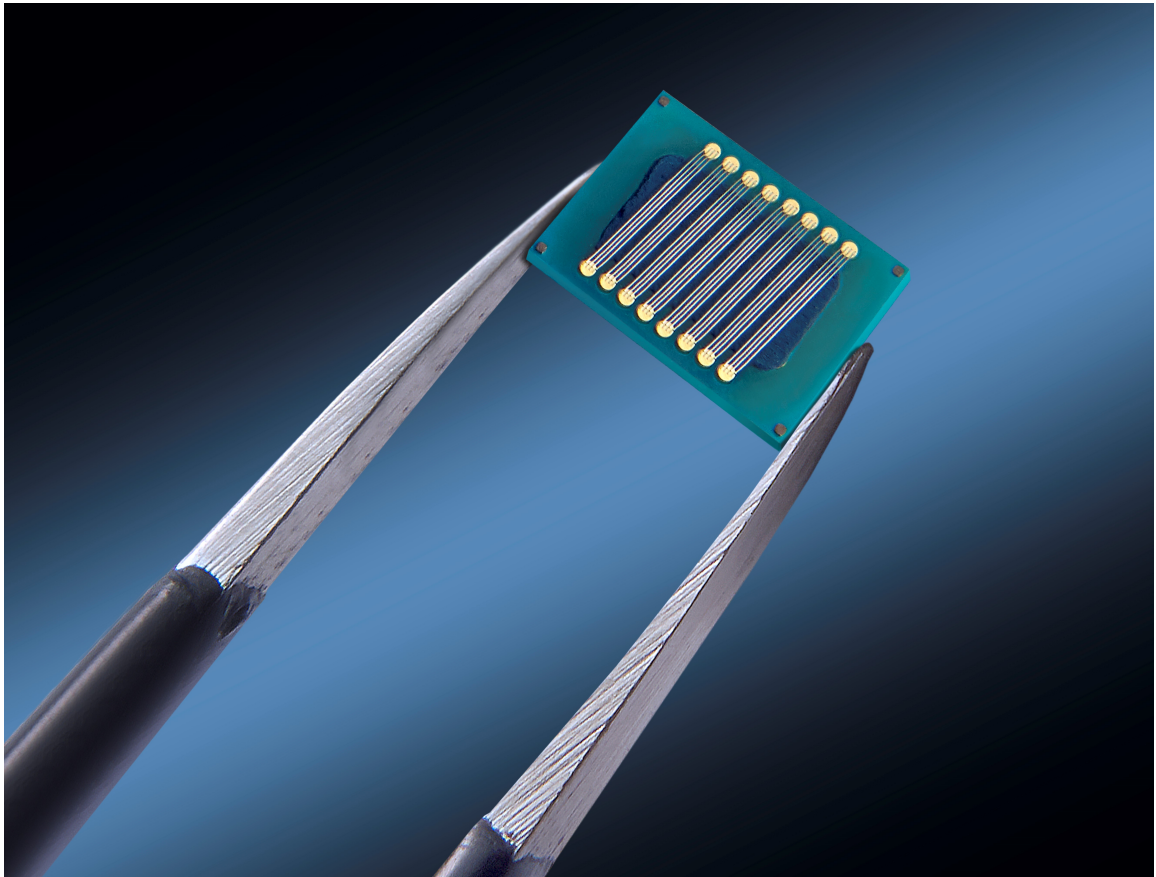


Abb. 12.3: PCB-Mikrospule Design L3

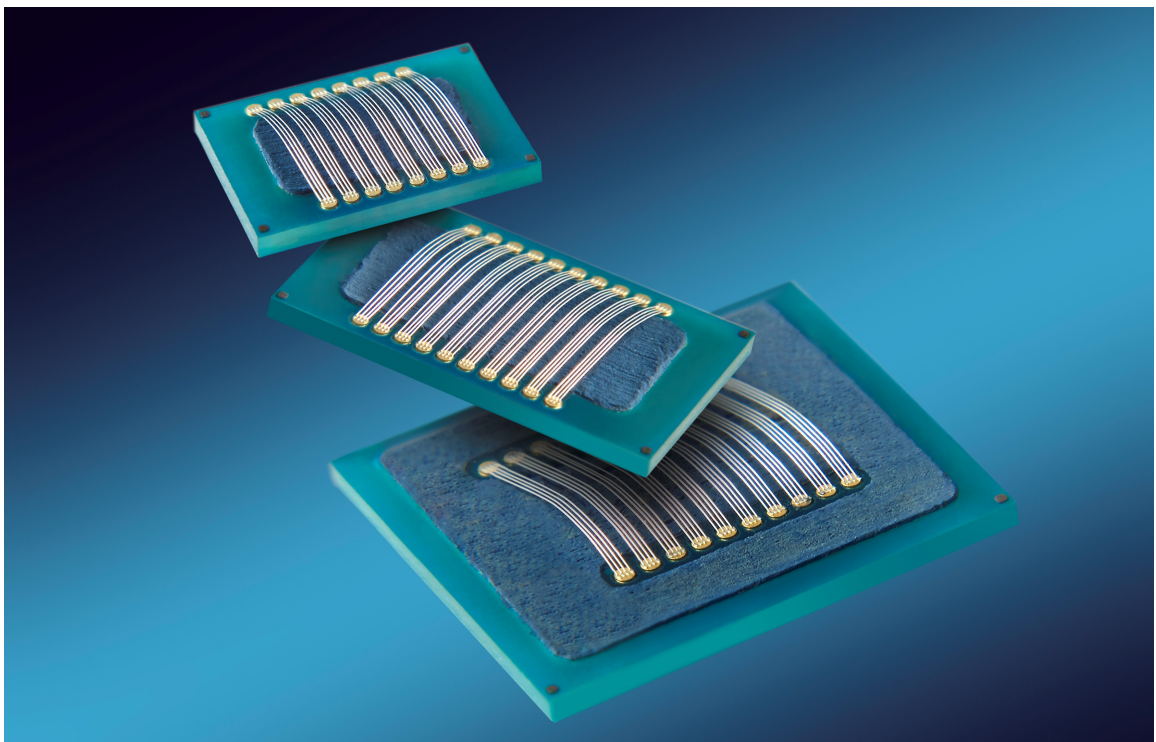


Abb. 12.4: Unterschiedliche Designs der PCB-Mikrospulen



Abb. 12.5: PCB-Mikrospule Design L3

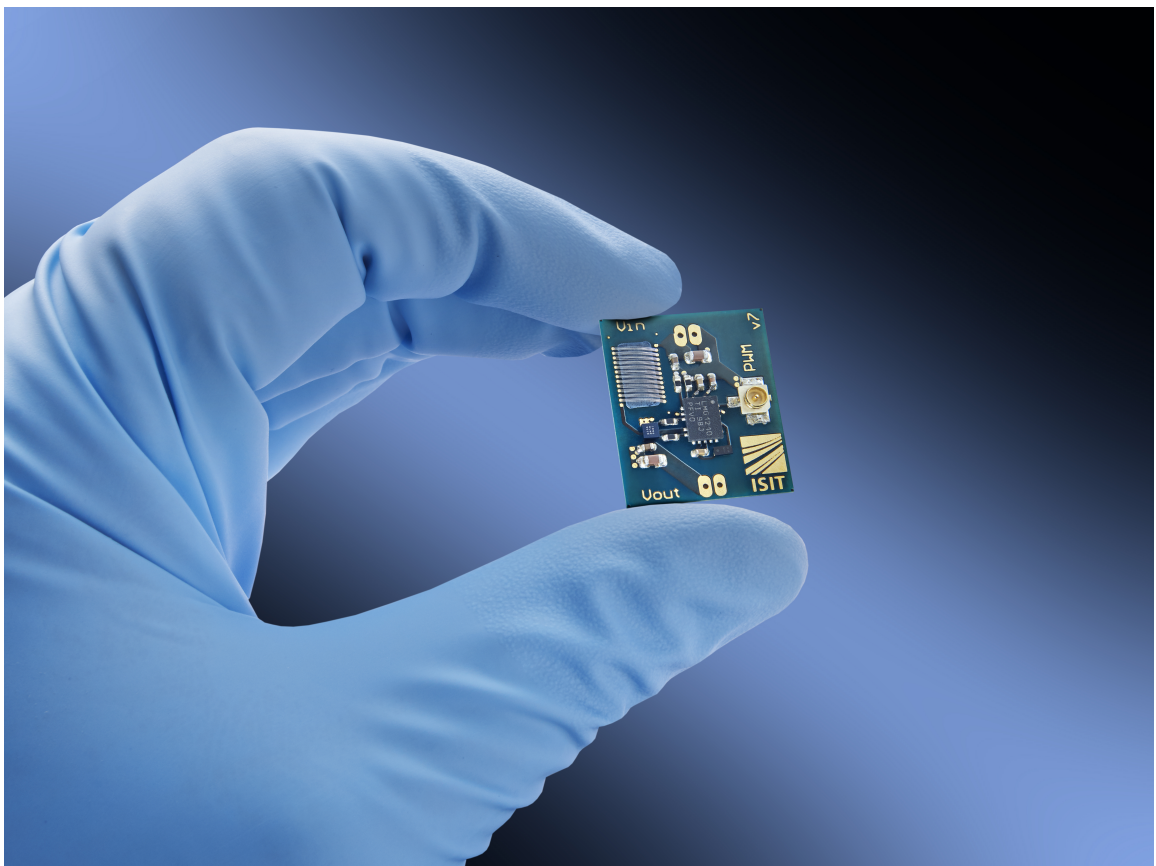


Abb. 12.6: DC/DC Wandler v7 mit integrierter PCB-Mikrospule

Lebenslauf



Persönliche Daten

Name Malte Päsler
Geburtsdaten 15. Februar 1988 in Cuxhaven

Akademische Ausbildung

- 03/2018 – heute **Christian-Albrechts-Universität zu Kiel**
Promotion: Integrierte Mikrospulen für leistungselektronische Anwendungen
Betreuender Professor: Holger Kapels
- 10/2012 – 10/2015 **Christian-Albrechts-Universität zu Kiel**
Fach: Elektro- und Informationstechnik
Spezialisierung: Leistungselektronik
Arbeit: Untersuchung und Bewertung eines Batterieladeverfahrens unter Verwendung des Inverters im Antriebsstrang eines E-Fahrzeugs
Abschluss: Master of Science
- 10/2008 – 09/2012 **Christian-Albrechts-Universität zu Kiel**
Fach: Elektro- und Informationstechnik
Arbeit: Optimierung, Erweiterung und Inbetriebnahme eines Emulators für Solarmodule
Abschluss: Bachelor of Science
- 09/2000 – 06/2007 **Lichtenberg-Gymnasium Cuxhaven**
Abschluss: Allgemeine Hochschulreife

Berufserfahrung

- 03/2016 – 02/2023 **Wissenschaftlicher Mitarbeiter, Fraunhofer-Institut für Siliziumtechnologie ISIT**
Anwendungszentrum Leistungselektronik für Regenerative Energiesysteme und seit 2020 in der Gruppe Hocheffiziente Leistungstransistoren
- 12/2014 – 07/2015 **Masterand, Volkswagen AG (Konzernforschung Antriebssysteme), Wolfsburg**
Masterarbeit: Untersuchung und Bewertung eines Batterieladeverfahrens unter Verwendung des Inverters im Antriebsstrang eines E-Fahrzeugs
- 10/2013 – 02/2014 **Praktikum, Schaffler (Power Electronics for the railway industry), Sydney**
Test einzelner Komponenten, finale Produkttest, Fehleranalyse und Reparatur
- 10/2012 – 02/2013 **Studentischer Mitarbeiter, Lehrstuhl für Leistungselektronik und Elektrische Antriebe Technische Fakultät CAU, Kiel**
- 10/2011 – 02/2012 **Grund- und Fachpraktikum, Reese und Thies Industrieelektronik, Itzehoe**
Entwicklung eines Datenloggers, Hardware- und Softwareentwicklung
- 10/2007 – 09/2008 **Freiwilliges Soziales Jahr im Sport (als Zivildienstersatz), Kieler Yacht Club, Kiel**
- 05/2007 **Praktikum, Bosch (2 Tage), Reutlingen**

Veröffentlichungen

- MDPI
Micromachines 2022 Paesler, M.; Lisec, T.; Kapels, H. "High Temperature Magnetic Cores Based on PowderMEMS Technique for Integrated Inductors with Active Cooling", Micromachines 2022, 13, 347. <https://doi.org/10.3390/mi13030347>
- PCIM 2021 C. Mertens et al., "Bearing Shield Integrated SiC-Based Traction Inverter for a Dual Three Phase PMSM Drive System", PCIM Europe digital days 2021; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management, Mai 2021, Nuremberg Germany, pp. 1-8.
- APEC 2020 M. Paesler, T. Lisec and H. Kapels, "Novel Integrated BEOL Compatible Inductances for Power Converter Applications", 2020 IEEE Applied Power Electronics Conference and Exposition (APEC), March 2020, New Orleans, USA, pp. 2647-2652, doi: 10.1109/APEC39645.2020.9124474.
- CIPS 2020 M. Paesler, T. Lisec and H. Kapels, "Novel back-end-of-line compatible method for integration of inductances with magnetic core on silicon", CIPS 2020; 11th International Conference on Integrated Power Electronics Systems, March 2020, Berlin, Germany, pp. 1-6.
- PCIM 2018 U. Schuermann et al., "Highly Integrated Traction Inverter for a Modular Drive Concept", PCIM Europe 2018; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management, Mai 2018, Nuremberg, Germany, pp. 1-8.
- PCIM 2017 G. Pangalos, M. Paesler and H. Kapels, "Online IGBT Temperature Measurement Method Using a Greybox Model", PCIM Europe 2017; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management, Mai 2017, Nuremberg, Germany, pp. 1-6.

Patent

- 10 2021 202 630.3, Lisec, T.; Paesler, M.; Kapels, H.; Gojdka, B.; "Vorrichtung mit einem porösen
PCT/EP2022/057012 Körper zum Aufnehmen einer Wärmemenge und Verfahren zum Bereitstellen einer Vorrichtung"